



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0065701

(43) 공개일자 2007년06월25일

(21) 출원번호 10-2005-0126408

(22) 출원일자 2005년12월20일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김웅식
경기 수원시 영통구 망포동 늘푸른벽산아파트 116동 1704호
최필모
서울 관악구 봉천11동 1651-3번지 103호
송석천
경기 수원시 영통구 영통동 황골마을1단지아파트 125동 1201호
이상훈
서울 송파구 삼전동 43-12 에이스빌 502호
박근우
서울 강남구 도곡2동 개포한신아파트 5동 901호
맹호석
서울 서초구 방배4동 방배현대아파트 106동 1802호
문국철
경기 용인시 신봉동 현대아파트 404동 301호

(74) 대리인 조희원

전체 청구항 수 : 총 14 항

(54) 액정 표시 장치 및 그 구동 방법

(57) 요약

본 발명은 게이트 신호의 지연시간을 패넬별로 자동으로 감지하여 보정할 수 있는 액정 표시 장치 및 그 구동방법을 제공하는 것이다.

본 발명에 따른 액정 표시 장치는 서로 교차하는 m(m은 자연수)개의 데이터라인과 n(n은 자연수)개의 게이트라인을 포함하는 액정 표시 패넬과; 상기 액정 표시 패넬의 게이트라인에 게이트 신호를 공급하며 상기 액정 표시 패넬에 내장된 게이트 구동부와; 상기 게이트 신호를 생성하는 데 필요한 파워 클럭 신호를 생성하는 신호 변환부와; 상기 파워 클럭 신호와 상기 게이트 신호를 비교하여 상기 게이트 신호의 지연값에 대응되는 지연 제어 신호를 생성하는 지연 제어부와; 상기 지연 제어 신호에 응답하여 상기 액정 표시 패넬의 데이터 라인에 화소 전압 신호를 공급하는 화소 전압 신호 발생부를 구비하는 것을 특징으로 한다.

대표도

도 3

특허청구의 범위

청구항 1.

서로 교차하는 m (m 은 자연수)개의 데이터라인과 n (n 은 자연수)개의 게이트라인을 포함하는 액정 표시 패널과;

상기 액정 표시 패널의 게이트라인에 게이트 신호를 공급하며 상기 액정 표시 패널에 내장된 게이트 구동부와;

상기 게이트 신호를 생성하는 데 필요한 파워 클럭 신호를 생성하는 신호 변환부와;

상기 파워 클럭 신호와 상기 게이트 신호를 비교하여 상기 게이트 신호의 지연값에 대응되는 지연 제어 신호를 생성하는 지연 제어부와;

상기 지연 제어 신호에 응답하여 상기 액정 표시 패널의 데이터 라인에 화소 전압 신호를 공급하는 화소 전압 신호 발생부를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 지연제어부는 상기 n 개의 게이트 라인 중 적어도 어느 하나의 게이트라인에 공급되는 게이트 신호가 피드백되어 입력되는 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제 2 항에 있어서,

상기 지연 제어부는

상기 신호 변환부에서 상기 게이트 구동부로 상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 피드백되어 상기 지연제어부에 입력되는 시점까지를 카운트하는 카운터인 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제 3 항에 있어서,

상기 카운터는

상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 상기 지연제어부에 입력되는 시점까지 클럭 발생부에서 생성된 클럭 신호를 카운트하는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제 1 항에 있어서,

상기 액정 표시 패널에 내장되며 상기 데이터 라인을 구동하는 데이터 구동부를 추가로 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제 5 항에 있어서,

상기 데이터 구동부는

상기 m 개의 데이터라인이 각 블록 당 k (k 는 자연수)개씩 나뉜 데이터 라인에 공급되어질 k 개의 화소 전압 신호를 공급하는 k 개의 버스라인과;

상기 각 블록에 해당되는 샘플링 제어 신호를 생성하여 공급하는 다수의 쉬프트 레지스터와;

상기 해당 샘플링 제어 신호에 응답하여 상기 k 개의 버스 라인을 해당 블록의 상기 k 개의 데이터 라인과 접속시키는 k 개의 샘플링 스위치를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제 5 항에 있어서,

상기 데이터 구동부는

상기 다수의 데이터 라인에 공급되어질 화소 전압 신호를 공급하는 버스 라인과;

상기 각 데이터 라인에 해당되는 샘플링 제어 신호를 생성하여 순차적으로 공급하는 다수의 쉬프트 레지스터와;

상기 샘플링 제어 신호 각각에 응답하여 상기 버스 라인을 해당 데이터라인과 접속시키는 m 개의 샘플링 스위치를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제 5 항에 있어서,

상기 게이트 구동부 및 데이터 구동부 중 적어도 어느 하나는 폴리 실리콘형 박막트랜지스터를 이용하여 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 9.

파워 클럭 신호를 생성하는 단계와;

상기 파워 클럭 신호를 이용하여 생성된 게이트 신호를 액정 표시 패널의 게이트라인에 공급하는 단계와;

상기 파워 클럭 신호와 게이트 신호를 지연 제어부에서 비교하여 상기 게이트 신호의 지연값에 대응되는 지연 제어 신호를 생성하는 단계와;

상기 지연 제어 신호에 응답하여 상기 액정 표시 패널의 데이터 라인에 화소 전압 신호를 공급하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 10.

제 9 항에 있어서,

상기 지연제어부에는 상기 n 개의 게이트 라인 중 적어도 어느 하나의 게이트라인에 공급되는 게이트 신호가 피드백되어 입력되는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 11.

제 10 항에 있어서,

상기 지연 제어 신호를 생성하는 단계는

상기 신호 변환부에서 상기 게이트 구동부로 상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 피드백되어 상기 지연제어부에 입력되는 시점까지를 카운트하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 12.

제 10 항에 있어서,

상기 카운트 하는 단계는

상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 상기 지연제어부에 입력되는 시점까지 클럭 발생부에서 생성된 클럭 신호를 카운트하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 13.

제 9 항에 있어서,

상기 액정 표시 패널의 데이터라인에 화소 전압 신호를 공급하는 단계는

상기 액정 표시 패널의 m 개의 데이터라인이 각 블록 당 k (n 은 임의의 자연수)개씩 나뉜 데이터라인에 공급되어질 k 개의 화소 전압 신호를 k 개의 버스라인에 입력하는 단계와;

상기 각 데이터 블록에 해당하는 샘플링 제어 신호를 발생하는 단계와;

상기 샘플링 제어 신호에 응답하여 상기 k 개의 데이터 신호를 샘플링하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 14.

제 9 항에 있어서,

상기 액정 표시 패널의 데이터라인에 화소 전압 신호를 공급하는 단계는

상기 액정 표시 패널의 m 개의 데이터라인에 공급되어질 데이터 신호를 버스 라인에 순차적으로 입력하는 단계와;

상기 각 데이터 라인에 해당하는 샘플링 제어 신호를 발생하는 단계와;

상기 샘플링 제어 신호에 응답하여 상기 m 개의 화소 전압 신호를 순차적으로 샘플링하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그 구동방법에 관한 것으로, 특히 게이트 신호의 지연시간을 패널별로 자동으로 감지하여 보정할 수 있는 액정 표시 장치 및 그 구동방법에 관한 것이다.

통상의 액정 표시 장치는 비디오 신호에 따라 액정셀들의 광투과율을 조정함으로써 액정셀들이 매트릭스 형태로 배열된 화상 표시부에 비디오 신호에 해당하는 화상을 표시하게 된다. 액정 표시 장치는 액티브 매트릭스 구동을 위하여 스위치 소자인 박막 트랜지스터를 이용한다. 박막 트랜지스터는 아몰퍼스 실리콘(Amorphous Silicon) 박막 또는 저온 폴리 실리콘(Low Temperature Poly Silicon; 이하, LTPS) 박막을 이용한다. 여기서 LTPS 박막은 아몰퍼스 실리콘 박막을 레이저 어닐링(Laser Annealing) 등의 방법으로 결정화한 박막으로 전자 이동도가 빨라 회로의 고집적화가 가능하므로 화상 표시부의 구동 회로를 기판 상에 내장할 수 있는 장점이 있다.

LTPS 박막을 이용하여 구동 회로가 내장된 액정 표시 장치는 블록 순차 구동 방식 또는 점 순차 구동 방식으로 데이터를 화상 표시부에 공급한다. 이러한 블록 순차 구동 방식 및 점 순차 구동 방식은 화소 전압 신호를 공급하는 집적 회로 형태의 화소 전압 신호 발생부의 출력핀을 줄일 수 있다. 이로 인해 화소 전압 발생부의 크기를 줄일 수 있어 실장도의 자유도가 높아진다.

또한, 액정 표시 장치는 액정 표시 패널 내에 내장된 게이트 구동부를 이용하여 게이트 신호를 생성한다. 게이트 신호를 생성하는 서로 반전된 위상을 갖는 제1 및 제2 파워 클럭 신호(A)는 도 1에 도시된 바와 같이 칩형태의 클럭 신호 발생부에서 생성되어 액정 표시 패널 내에 내장된 게이트 구동부에 공급된다. 이 때, 제1 및 제2 파워 클럭 신호는 게이트 구동부를 거치면서 패널의 부하에 영향을 받게 되어 이들에 의해 형성되는 게이트 신호(B)는 소정 시간(d) 만큼 지연된 상태로 게이트 라인에 공급된다. 지연된 게이트 신호가 공급된 후 데이터라인에 화소 전압 신호(C)가 공급되며 화소 전압 신호의 충전 시간이 줄어들게 되어 도 2와 같은 일부 영역이 상대적으로 밝게 보이는 고스트(Ghost) 불량(점선 부분)이 발생된다.

이러한 문제점을 해결하기 위해 게이트 신호의 지연시간(d)만큼 화소 전압 신호(D)를 지연시켜 데이터라인에 공급하게 된다. 이를 위해 화소 전압 신호를 발생하는 화소 전압 신호 발생부의 초기 설정시 지연시간을 예측하여 고정된 값을 미리 입력한다. 즉, 게이트 신호가 100nsec만큼 지연되면 화소 전압 신호도 100nsec만큼 지연되게끔 지연시간을 고정값으로 입력하게 된다. 그러나, 액정 표시 패널 별로 편차가 발생하게 될 경우 액정 표시 패널별로 지연시간이 달라 검사 단계에서 모든 패널에 지연값을 설정해줘야 하므로 검사 공정의 작업량이 증가되어 생산성이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 게이트 신호의 지연시간을 패널별로 자동으로 감지하여 보정할 수 있는 액정 표시 장치 및 그 구동방법을 제공하는 데 있다.

발명의 구성

상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치는 서로 교차하는 m (m 은 자연수)개의 데이터라인과 n (n 은 자연수)개의 게이트라인을 포함하는 액정 표시 패널과; 상기 액정 표시 패널의 게이트라인에 게이트 신호를 공급하

며 상기 액정 표시 패널에 내장된 게이트 구동부와; 상기 게이트 신호를 생성하는 데 필요한 파워 클럭 신호를 생성하는 신호 변환부와; 상기 파워 클럭 신호와 상기 게이트 신호를 비교하여 상기 게이트 신호의 지연값에 대응되는 지연 제어 신호를 생성하는 지연 제어부와; 상기 지연 제어 신호에 응답하여 상기 액정 표시 패널의 데이터 라인에 화소 전압 신호를 공급하는 화소 전압 신호 발생부를 구비하는 것을 특징으로 한다.

여기서, 상기 지연제어부는 상기 n 개의 게이트 라인 중 적어도 어느 하나의 게이트라인에 공급되는 게이트 신호가 피드백되어 입력되는 것을 특징으로 한다.

그리고, 상기 지연 제어부는 상기 신호 변환부에서 상기 게이트 구동부로 상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 피드백되어 상기 지연제어부에 입력되는 시점까지를 카운트하는 카운터인 것을 특징으로 한다.

구체적으로 상기 카운터는 상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 상기 지연제어부에 입력되는 시점까지 클럭 발생부에서 생성된 클럭 신호를 카운트하는 것을 특징으로 한다.

한편, 상기 액정 표시 장치는 상기 액정 표시 패널에 내장되며 상기 데이터 라인을 구동하는 데이터 구동부를 추가로 구비하는 것을 특징으로 한다.

상기 데이터 구동부의 제1 실시 예는 상기 m 개의 데이터라인이 각 블록 당 k (k 는 자연수)개씩 나뉜 데이터 라인에 공급되어질 k 개의 화소 전압 신호를 공급하는 k 개의 버스라인과; 상기 각 블록에 해당되는 샘플링 제어 신호를 생성하여 공급하는 다수의 쉬프트 레지스터와; 상기 해당 샘플링 제어 신호에 응답하여 상기 k 개의 버스 라인을 해당 블록의 상기 k 개의 데이터 라인에 접속시키는 k 개의 샘플링 스위치를 포함하는 것을 특징으로 한다.

상기 데이터 구동부의 제2 실시 예는 상기 다수의 데이터 라인에 공급되어질 화소 전압 신호를 공급하는 버스 라인과; 상기 각 데이터 라인에 해당되는 샘플링 제어 신호를 생성하여 순차적으로 공급하는 다수의 쉬프트 레지스터와; 상기 샘플링 제어 신호 각각에 응답하여 상기 버스 라인을 해당 데이터라인과 접속시키는 m 개의 샘플링 스위치를 포함하는 것을 특징으로 한다.

또한, 상기 게이트 구동부 및 데이터 구동부 중 적어도 어느 하나는 폴리 실리콘형 박막트랜지스터를 이용하여 형성되는 것을 특징으로 한다.

상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치의 구동방법은 파워 클럭 신호를 생성하는 단계와; 상기 파워 클럭 신호를 이용하여 생성된 게이트 신호를 액정 표시 패널의 게이트라인에 공급하는 단계와; 상기 파워 클럭 신호와 게이트 신호를 지연 제어부에서 비교하여 상기 게이트 신호의 지연값에 대응되는 지연 제어 신호를 생성하는 단계와; 상기 지연 제어 신호에 응답하여 상기 액정 표시 패널의 데이터 라인에 화소 전압 신호를 공급하는 단계를 포함하는 것을 특징으로 한다.

여기서, 상기 지연 제어 신호를 생성하는 단계는 상기 신호 변환부에서 상기 게이트 구동부로 상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 피드백되어 상기 지연제어부에 입력되는 시점까지를 카운트하는 단계를 포함하는 것을 특징으로 한다.

그리고, 상기 카운트 하는 단계는 상기 파워 클럭 신호가 출력되는 시점부터 상기 게이트 신호가 상기 지연제어부에 입력되는 시점까지 클럭 발생부에서 생성된 클럭 신호를 카운트하는 단계를 포함하는 것을 특징으로 한다.

한편, 상기 액정 표시 패널의 데이터라인에 화소 전압 신호를 공급하는 단계는 상기 액정 표시 패널의 m 개의 데이터라인이 각 블록 당 k (n 은 임의의 자연수)개씩 나뉜 데이터라인에 공급되어질 k 개의 화소 전압 신호를 k 개의 버스라인에 입력하는 단계와; 상기 각 데이터 블록에 해당하는 샘플링 제어 신호를 발생하는 단계와; 상기 샘플링 제어 신호에 응답하여 상기 k 개의 데이터 신호를 샘플링하는 단계를 포함하는 것을 특징으로 한다.

또 다른 한편, 상기 액정 표시 패널의 데이터라인에 화소 전압 신호를 공급하는 단계는 상기 액정 표시 패널의 m 개의 데이터라인에 공급되어질 데이터 신호를 버스 라인에 순차적으로 입력하는 단계와; 상기 각 데이터 라인에 해당하는 샘플링 제어 신호를 발생하는 단계와; 상기 샘플링 제어 신호에 응답하여 상기 m 개의 화소 전압 신호를 순차적으로 샘플링하는 단계를 포함하는 것을 특징으로 한다.

상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 특징들은 첨부 도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 실시예들을 첨부한 도 3 내지 도 10을 참조하여 상세히 설명하기로 한다.

도 3은 본 발명에 따른 액정 표시 장치를 나타내는 블록도이다.

도 3을 참조하면, 본 발명에 따른 액정 표시 장치는 타이밍 제어부(116), 신호 변환부(118)와, 게이트 구동부(112) 및 데이터 구동부(114)가 내장된 액정 표시 패널(110)과, 지연 제어부(120) 및 화소 전압 신호 발생부(122)를 구비한다.

타이밍 제어부(116)는 시스템 본체(도시하지 않음)의 그래픽 제어부로부터 입력되는 디지털 비디오 데이터(RGB)를 재정렬하여 화소 전압 신호 발생부(114)에 공급한다.

그리고, 타이밍 제어부(116)는 수직 동기 신호, 수평 동기 및 메인 클럭 신호 등을 이용하여 데이터 구동부(114)에 공급되는 데이터 제어 신호(DCS) 및 신호 변환부(118)에 공급되는 게이트 제어 신호(GCS)를 생성한다.

데이터 제어신호(DCS)에는 데이터 라인(DL)에 아날로그 화소 전압 신호를 인가할 것을 명령하는 수평 개시 신호(Start Horizontal : STH) 및 극성 신호(Polarity : POL)등이 포함된다.

게이트 제어 신호(GCS)에는 첫번째 게이트 라인(GL)의 선택을 위한 개시 신호(Start Vertical : STV)와, 다음 게이트 라인(GL)의 선택을 위한 게이트 선택 신호(Clock Pulse Vertical : CPV)와, 게이트 구동부(112)의 출력을 제어하는 출력 인에이블 신호(Output Enable : OE) 등이 포함된다.

신호 변환부(118)는 타이밍 제어부(116)로부터 공급되는 게이트 제어 신호(GCS)를 이용하여 서로 반전된 위상을 갖는 제 1 및 제 2 파워 클럭 신호(CKV,CKVB)를 생성하여 게이트 구동부(112)에 공급된다.

지연 제어부(120)는 게이트 신호의 지연량을 측정하여 측정된 지연량에 대응되는 지연 제어 신호(DECS)를 화소 전압 신호 발생부(122)에 공급한다. 이를 위해, 지연 제어부(120)는 게이트 신호와 파워 클럭 신호를 비교하여 게이트 신호의 지연량을 측정한다. 구체적으로, 지연 제어부(120)는 신호 변환부(118)로부터 입력되는 제 1 및 제 2 파워 클럭(CKV,CKVB)을 게이트 구동부(112)로부터 생성된 게이트 신호가 피드백 되어 입력되는 시점까지 카운터한다. 또는 도 4에 도시된 바와 같이 별도의 클럭 발생부(150)로부터 입력되는 별도의 클럭 신호(CLK) 또는 타이밍 제어부(116)에 입력되는 메인 클럭 신호를 도 5에 도시된 바와 같이 제 1 및 제 2 파워 클럭 신호(CKV,CKVB)가 입력된 후 게이트 구동부(112)로부터 게이트 신호가 피드백 되어 입력되는 시점(t)까지 카운터한다. 카운트된 값을 이용하여 지연 제어부(120)는 디지털 또는 아날로그 형태의 지연 제어 신호(DECS)를 생성한다.

화소 전압 신호 발생부(122)는 집적 회로 형태로 형성된다. 이러한 화소 전압 신호 발생부(122)는 타이밍 제어부(116)로부터의 데이터 제어신호(DCS)에 응답하여 디지털 화소 데이터(R,G,B)를 그레이값에 대응하는 아날로그 화소 전압 신호(VR,VG,VB)로 변환하고 그 아날로그 화소 전압 신호(VR,VG,VB)를 데이터라인들(DL1 내지 DLm)에 공급한다. 이 때, 화소 전압 신호(VR,VG,VB)는 지연 제어 신호(DECS)에 응답하여 소정시간만큼 지연된 후 데이터라인들(DL1 내지 DLm)에 공급한다.

액정 표시 패널(110)은 도 6에 도시된 블록 순차 구동 방식 또는 도 7에 도시된 점 순차 구동 방식으로 구동된다.

도 6에 액정 표시 패널(110)은 화상 표시부(130)와, 화상 표시부(130)의 데이터 라인(DLi1 내지 DL(i+1)k)을 블록 순차적으로 구동하기 위한 데이터 구동부(114)와, 화상 표시부의 게이트라인(GL1 내지 GLn)을 구동하기 위한 게이트 구동부(112)를 구비한다.

화상 표시부(130)는 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL11 내지 DLmk)의 교차로 정의된 서브 화소 영역에 형성된 액정셀(Clc)과, 액정셀(Clc)을 독립적으로 구동하기 위한 박막 트랜지스터(TFT)를 구비한다. 게이트 라인(GL1 내지 GLn)은 액정 표시 패널(110)에 내장된 게이트 구동부(112)에 의해 순차 구동된다. 데이터 라인(DL11 내지 DLmk)은 게이트 라인(GL1 내지 GLn)이 구동되는 각 수평 기간에서 화소 블록(PBi, PBi+1) 순차적으로 구동되어 화소 전압 신호 발생

부(122)를 통해 공급된 화소 전압 신호를 충전한다. 박막 트랜지스터(TFT)는 게이트 라인(GL1 내지 GLn)의 게이트 신호에 응답하여 화소 블록(PBi, PBi+ 1) 내의 데이터 라인(DL11 내지 DLmk)에 순차적으로 공급된 화소 전압 신호를 액정셀(Clc)에 충전하여 유지되게 한다.

데이터 구동부(114)는 각 화소 블록(PBi, PBi+ 1)에 공급되어질 k개의 화소 전압 신호(VR1, VG1, VB1, ..., VBk)를 공급하는 k개의 버스 라인(BL1 내지 BLk)를 구비한다. 그리고, 데이터 구동부(114)는 각 화소 블록(PBi, PBi+ 1)의 순차 구동을 위한 쉬프트 레지스터(SRi, SRi+ 1)와 샘플링부(SBi, SBi+ 1)를 구비한다.

구체적으로, 데이터 구동부(114)의 제i 번째 및 제i+ 1 번째 쉬프트 레지스터(SRi, SRi+ 1)는 순차적으로 샘플링 제어 신호를 공급한다. 제i 번째 샘플링부(SBi)에 구성된 k개의 샘플링 스위치(SW1 내지 SWk)는 제i 번째 쉬프트 레지스터(SRi)의 샘플링 제어 신호에 응답하여 동시에 턴-온된다. 이에 따라, 제1 내지 제k 샘플링 스위치(SW1 내지 SWk)는 k개의 버스 라인(BL1 내지 BLk)로부터 공급된 화소 전압 신호(VR1, VG1, VB1, ..., VBk) 각각을 샘플링하여 제i 번째 화소 블록(PBi)의 k개의 데이터 라인(DLi1 내지 DLik) 각각에 공급한다. 이 때, 데이터 라인(DLi1 내지 DLik)에는 지연 제어 신호(DECS)에 응답하여 게이트 신호의 지연량만큼 지연된 화소 전압 신호(VR, VG, VB)가 공급된다.

도 7에 도시된 액정 표시 패널은 화상 표시부(130)와, 화상 표시부(130)의 데이터 라인(DL1 내지 DLm)을 점 순차적으로 구동하기 위한 데이터 구동부(114)와, 화상 표시부(130)의 게이트라인(GL1 내지 GLn)을 구동하기 위한 게이트 구동부(112)를 구비한다.

화상 표시부(130)는 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL1 내지 DLm)의 교차로 정의된 서브 화소 영역에 형성된 액정셀(Clc)과, 액정셀(Clc)을 독립적으로 구동하기 위한 박막 트랜지스터(TFT)를 구비한다. 게이트 라인(GL1 내지 GLn)은 액정 패널에 내장된 게이트 구동부(112)에 의해 순차 구동된다. 데이터 라인(DL1 내지 DLm)은 게이트 라인(GL1 내지 GLn)이 구동되는 각 수평 기간에서 점 순차적으로 구동되어 화소 전압 신호 발생부(122)를 통해 공급된 화소 전압 신호(VR, VG, VB)가 액정셀(Clc)에 충전되도록 한다. 박막 트랜지스터(TFT)는 게이트 라인(GL1 내지 GLn)의 스캔 신호에 응답하여 점 순차적으로 데이터 라인(DL11 내지 DLmk)에 공급된 화소 전압 신호를 액정셀(Clc)에 충전하여 유지되게 한다.

데이터 구동부(114)는 각 데이터 라인(DL)에 공급되어질 화소 전압 신호(VR, VG, VB)를 공급하는 버스 라인(BL)를 구비한다. 그리고, 데이터 구동부(114)는 데이터 라인(DL)을 점 순차적으로 구동하기 위한 쉬프트 레지스터(SR1 내지 SRm)와 샘플링부(SB)를 구비한다.

구체적으로, 데이터 구동부(114)의 제1 내지 제m 번째 쉬프트 레지스터(SR1 내지 SRm)는 순차적으로 샘플링 제어 신호를 공급한다. 제1 내지 제m 샘플링 스위치(SW1 내지 SWm)는 해당 쉬프트 레지스터(SR1 내지 SRm)의 샘플링 제어 신호에 응답하여 순차적으로 턴-온된다. 이에 따라, 제1 내지 제m 샘플링 스위치(SW1 내지 SWm)는 버스 라인(BL)으로부터 공급된 화소 전압 신호(VR, VG, VB)를 순차적으로 샘플링하여 제1 내지 제m 데이터라인(DL1 내지 DLm)에 순차적으로 공급된다. 이와 같이, 각 수평 기간 동안 제1 내지 제m 데이터라인(DL1 내지 DLm)에 순차적으로 화소 전압 신호가 공급된다. 이 때, 데이터 라인(DL1 내지 DLm)에는 지연 제어 신호(DECS)에 응답하여 게이트 신호의 지연량만큼 지연된 화소 전압 신호(VR, VG, VB)가 공급된다.

도 6 및 도 7에 도시된 게이트 구동부(112)는 폴리 실리콘 또는 아몰퍼스 실리콘형 박막트랜지스터를 이용하여 액정 표시 패널(110) 상에 형성된다. 이러한 게이트 구동부(112)는 도 8 및 도 9에 도시된 바와 같이 게이트 신호를 게이트 라인들(GL1 내지 GLn)에 순차적으로 공급하기 위한 제1 내지 제n 쉬프트 레지스터(SR1 내지 SRn)를 구비한다.

이러한 제1 내지 제n 쉬프트 레지스터(SR1 내지 SRn)는 서로 반전된 위상을 갖는 제1 파워 클럭 신호(CKV) 및 제2 파워 클럭 신호(CKVB) 중 어느 하나를 인가받아 게이트 신호를 게이트 라인(GL)에 순차적으로 공급한다. 또한, 제1 내지 제n 쉬프트 레지스터(SR1 내지 SRn) 중 적어도 어느 하나는 지연 제어부(120)에 게이트 신호를 공급하여 지연 제어부(120)에서 게이트 신호의 지연량을 카운트할 수 있도록 한다. 특히, 도 9에 도시된 바와 같이 각 게이트라인(GL1 내지 GLn)에 공급되는 게이트 신호의 지연량을 카운트할 수 있도록 제1 내지 제n 쉬프트 레지스터(SR1 내지 SRn) 각각의 출력단과 지연 제어부(120)가 접속된다.

이와 같이, 본 발명에 따른 액정 표시 장치는 각 액정 표시 패널 별로 게이트 신호의 지연값을 측정하여 그 지연값만큼 지연된 화소 전압 신호를 데이터 라인에 공급한다. 이에 따라, 본 발명에 따른 액정 표시 장치는 액정 표시 패널의 동작 환경, 예를 들어 온도가 변화되어도 그 환경에 대응되는 게이트 신호의 지연값을 측정할 수 있으므로 신뢰성이 향상된다.

또한, 본 발명에 따른 액정 표시 장치는 검사 공정에서 게이트 신호의 지연량을 고정값으로 입력해준 종래와 달리 액정 표시 패널 동작 중에 게이트 신호의 지연량을 실시간으로 계산하여 화소 전압 신호를 자동으로 보정하므로 종래에 비해 생산성 및 수율이 향상된다.

뿐만 아니라, 본 발명에 따른 액정 표시 장치는 게이트 신호의 지연량을 입력해준 종래의 검사 공정의 불필요하므로 생산성 및 수율이 향상된다.

도 10은 본 발명에 따른 액정 표시 장치의 구동방법을 설명하기 위한 파형도이다.

도 10에 도시된 바와 같이 서로 반전된 위상을 갖는 제1 및 제2 파워 클럭 신호(CKV,CKVB)가 게이트 구동부에 공급된다. 게이트 구동부는 제1 및 제2 파워 클럭 신호(CKV,CKVB)를 이용하여 게이트 라인(GL)에 순차적으로 게이트 신호(GP)를 공급한다. 이 때, 게이트 신호(GP)는 패널의 부하에 영향을 받아 소정 시간만큼 지연되어 게이트 라인(GL)에 공급된다. 이러한 지연량을 지연 제어부에서 측정하여 측정된 지연값에 해당하는 지연 제어 신호를 화소 전압 신호 발생부에 공급한다. 화소 전압 신호 발생부는 지연 제어 신호에 응답하여 게이트 신호의 지연값에 대응되도록 화소 전압 신호(VR,VG,VB)를 지연시켜 데이터 라인(DL)에 공급한다.

한편, 본 발명에 따른 액정 표시 장치 및 그 구동방법은 액정 표시 패널 구동 전에 액정 표시 패널 별로 게이트 신호의 지연값을 측정하거나 액정 표시 패널 구동시 액정 표시 패널 별로 게이트 신호의 지연값을 측정할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정 표시 장치 및 그 구동방법은 각 액정 표시 패널 별로 게이트 신호의 지연값을 측정하여 그 지연값만큼 지연된 화소 전압 신호를 데이터 라인에 공급한다. 이에 따라, 본 발명에 따른 액정 표시 장치 및 그 구동방법은 액정 표시 패널의 동작 환경이 변화되어도 그 환경에 대응되는 게이트 신호의 지연값을 측정할 수 있으므로 신뢰성이 향상된다.

또한, 본 발명에 따른 액정 표시 장치 및 그 구동방법은 검사 공정에서 게이트 신호의 지연량을 고정값으로 입력해준 종래와 달리 액정 표시 패널 동작 중에 게이트 신호의 지연량을 실시간으로 계산하여 화소 전압 신호를 자동으로 보정하므로 종래에 비해 생산성 및 수율이 향상된다.

뿐만 아니라, 본 발명에 따른 액정 표시 장치 및 그 구동방법은 게이트 신호의 지연량을 입력해준 종래의 검사 공정의 불필요하므로 생산성 및 수율이 향상된다.

이상 설명한 내용을 통해 당업자 라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 종래 액정 표시 장치의 게이트 라인 및 데이터 라인 각각에 공급되는 게이트 신호 및 화소 전압 신호를 나타내는 파형도이다.

도 2는 종래 액정 표시 패널에 발생하는 고스트 불량을 설명하기 위한 도면이다.

도 3은 본 발명에 따른 액정 표시 장치를 나타내는 블록도이다.

도 4는 도 3에 도시된 지연 제어 신호를 생성하기 위한 구동 장치의 다른 실시 예를 나타내는 도면이다.

도 5는 도 4에 도시된 클럭 발생부를 이용한 지연 제어 발생부의 동작 과정을 설명하기 위한 도면이다.

도 6은 도 3에 도시된 액정 표시 패널의 제1 실시 예를 나타내는 도면이다.

도 7은 도 3에 도시된 액정 표시 패널의 제2 실시 예를 나타내는 도면이다.

도 8은 도 3에 도시된 게이트 구동부와 연결되는 지연 제어부의 제1 실시 예를 나타내는 도면이다.

도 9는 도 3에 도시된 게이트 구동부와 연결되는 지연 제어부의 제2 실시 예를 나타내는 도면이다.

도 10은 본 발명에 따른 액정 표시 장치의 구동 방법을 설명하기 위한 파형도이다.

< 도면의 주요 부분에 대한 부호의 설명 >

110 : 액정 표시 패널 112 : 게이트 구동부

114 : 데이터 구동부 116 : 타이밍 제어부

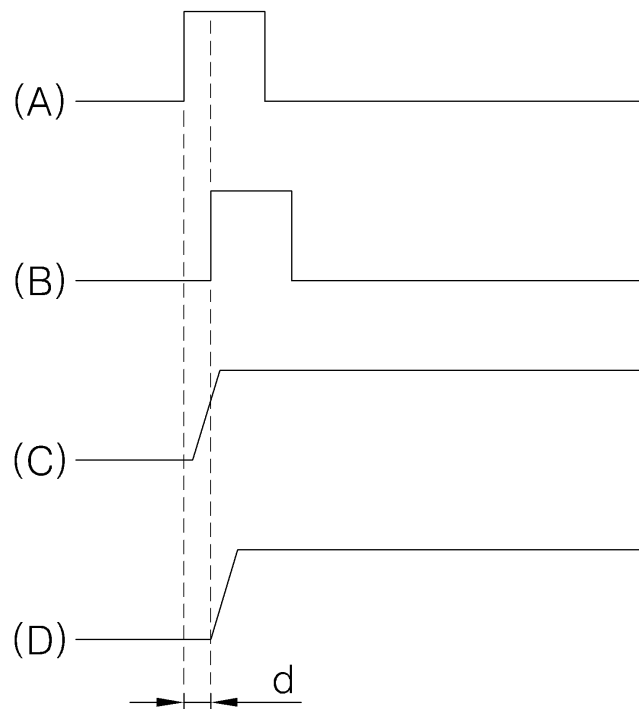
118 : 신호 변환부 120 : 지연 제어부

122 : 화소 전압 신호 발생부 130 : 화상 표시부

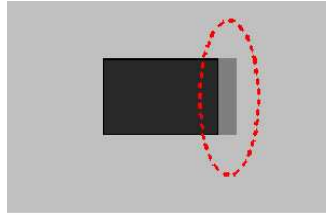
150 : 클럭 발생부

도면

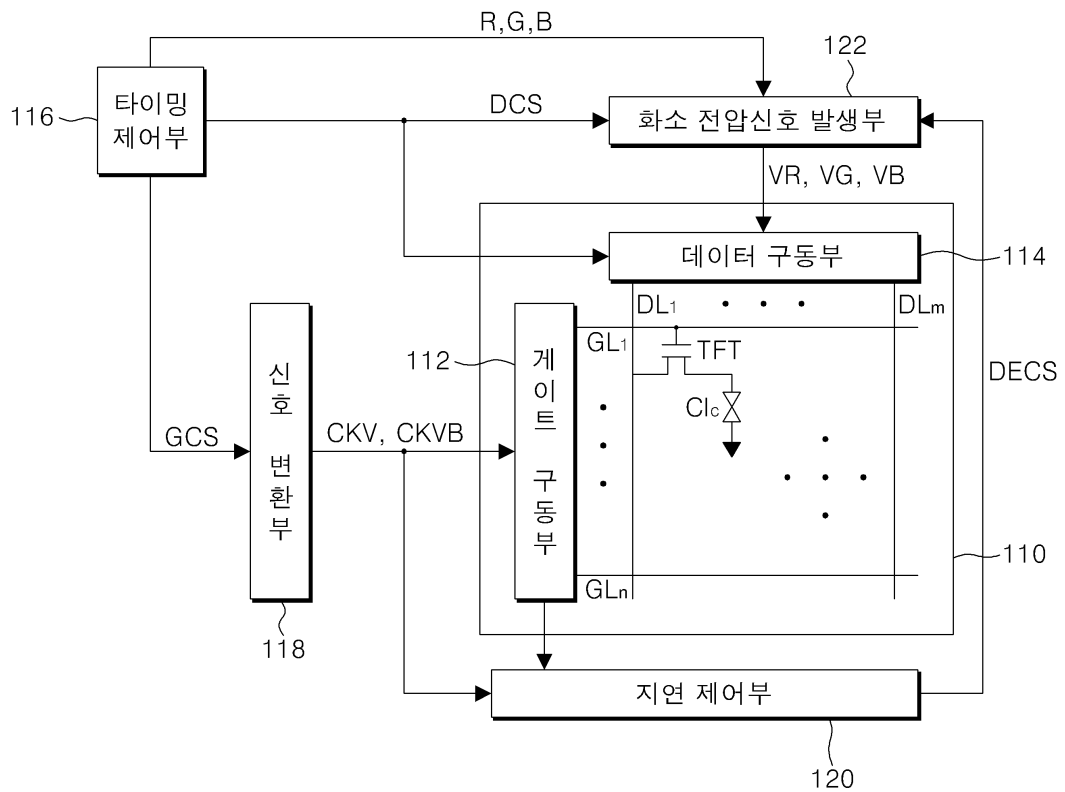
도면1



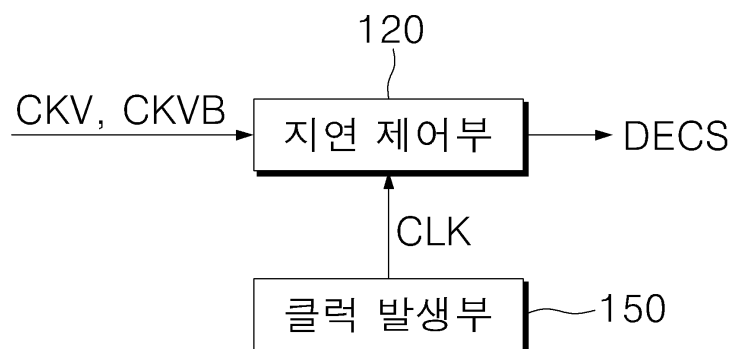
도면2



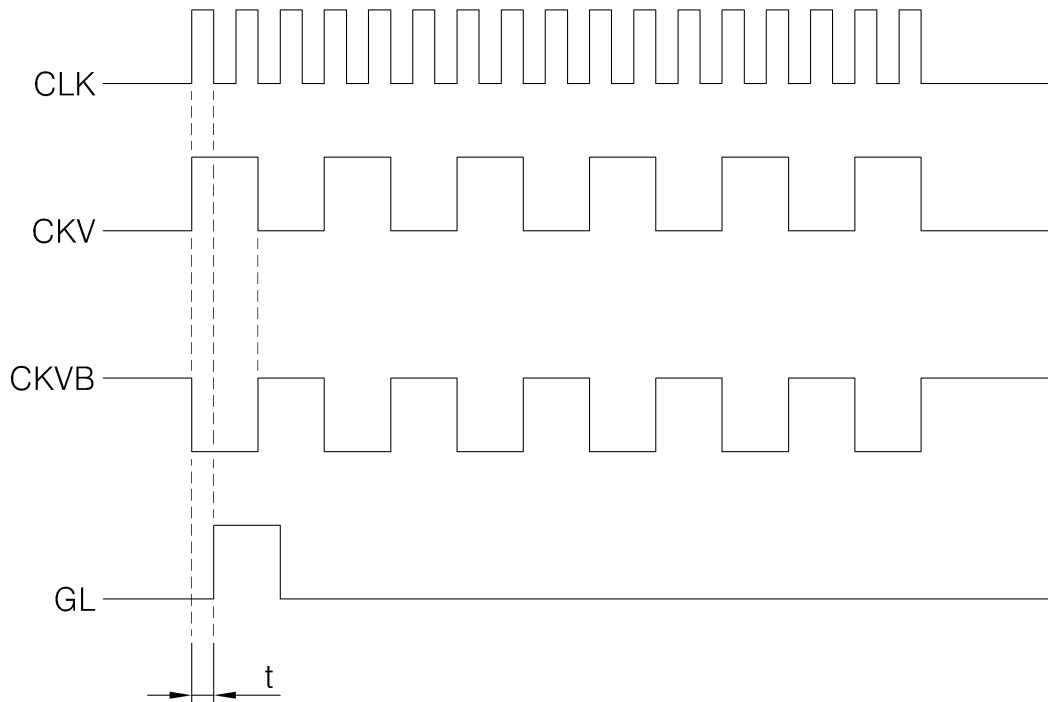
도면3



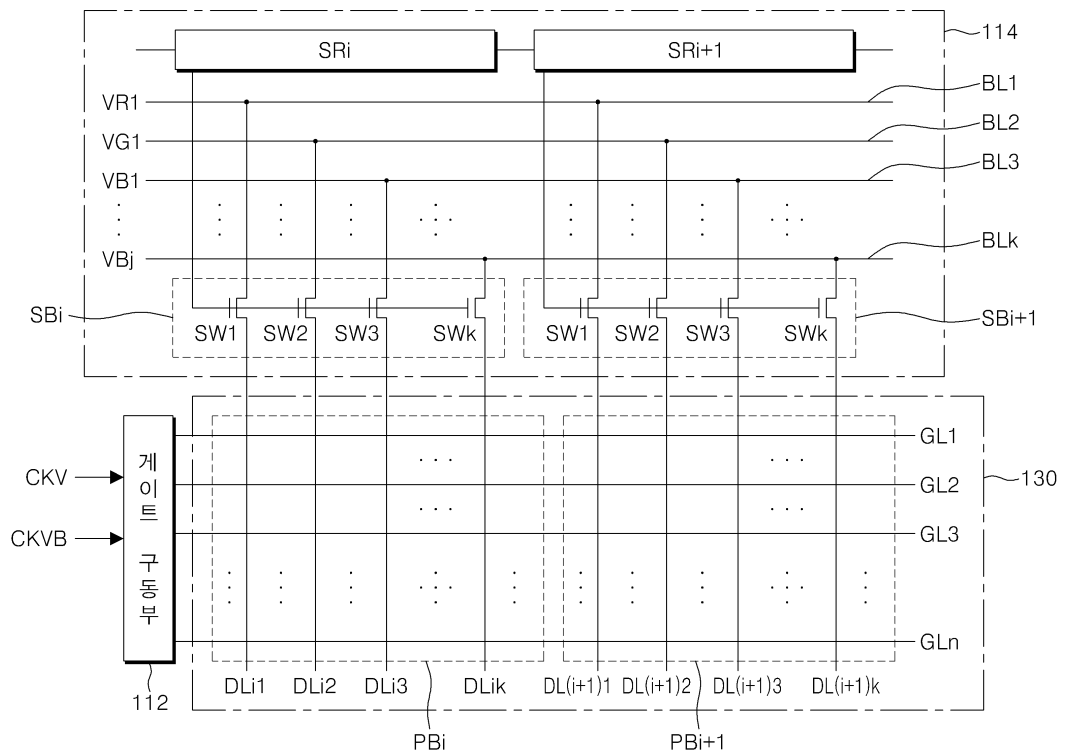
도면4



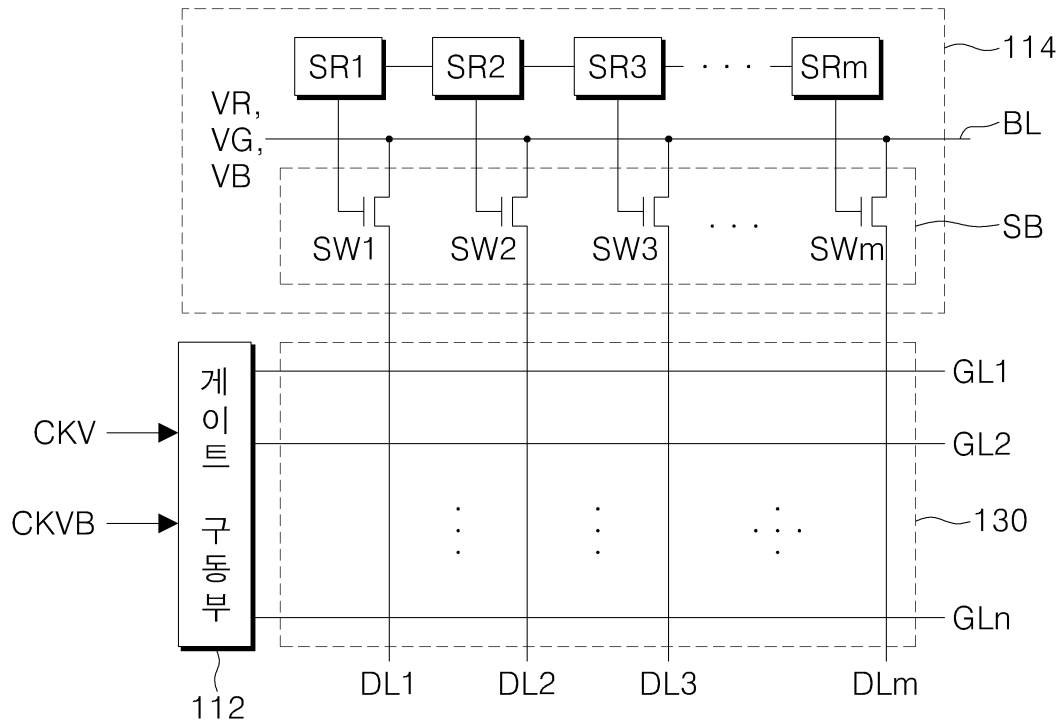
도면5



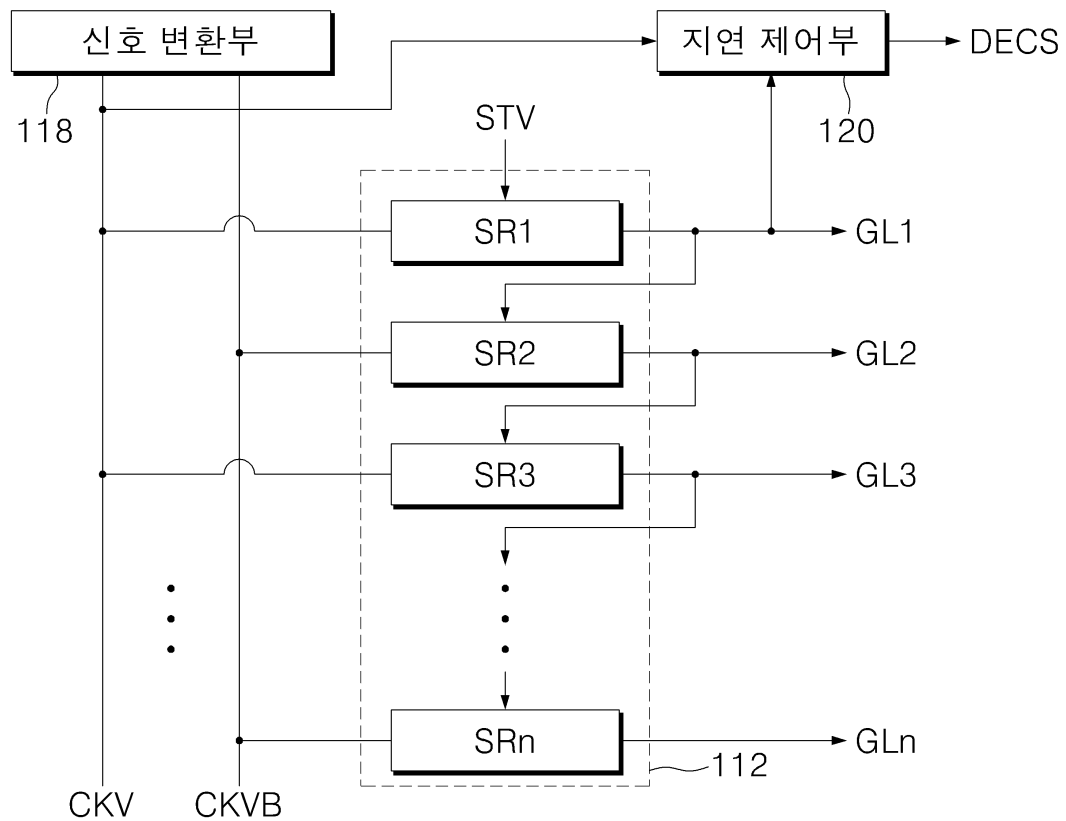
도면6



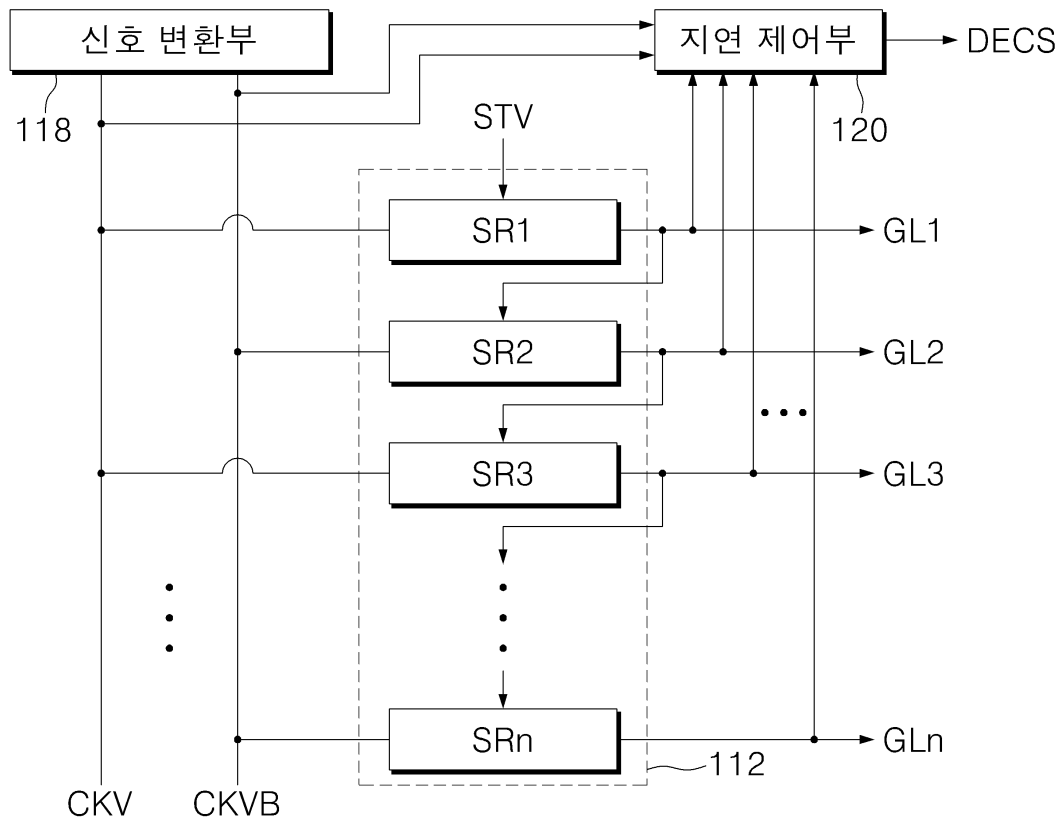
도면7



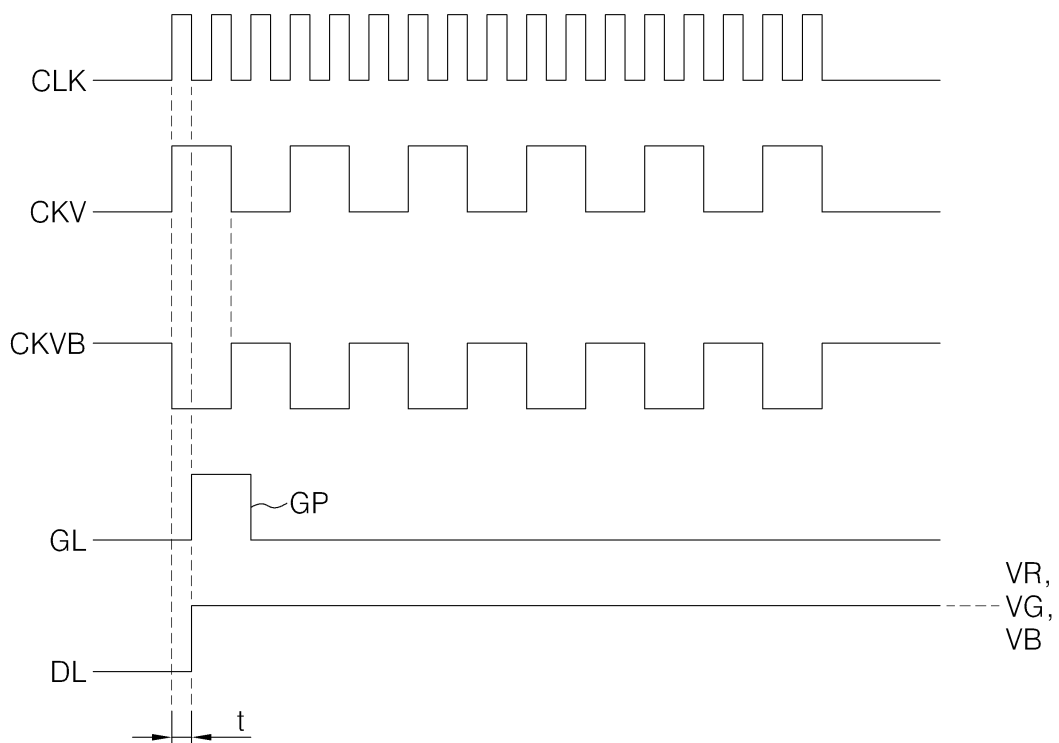
도면8



도면9



도면10



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020070065701A	公开(公告)日	2007-06-25
申请号	KR1020050126408	申请日	2005-12-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM UNG SIK 김웅식 CHOI PIL MO 최필모 SONG SEOCK CHEON 송석천 LEE SANG HOON 이상훈 PARK KEUN WOO 박근우 MAENG HO SUK 맹호석 MOON KOOK CHUL 문국철		
发明人	김웅식 최필모 송석천 이상훈 박근우 맹호석 문국철		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G3/3688 G09G2320/0233 G09G2310/08		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋 , 云何		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示装置及其驱动方法，该装置根据面板自动检测门信号的延迟时间，并且延迟时间可以修正。根据本发明的液晶显示器包括LCD面板，该LCD面板包括m的数据线（m是自然数），并且n的栅极线（n是自然数）相交；栅极驱动单元，安装在LCD面板上，同时将栅极信号提供给LCD面板的栅极线；信号传感器产生必要的功率时钟信号以产生门信号和功率时钟信号；像素电压信号发生器，用于响应于延迟控制部分比较栅极信号，将像素电压信号提供给LCD面板的数据线，并产生对应于栅极信号的延迟值和延迟控制信号的延迟控制信号。

