



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2007-0038332
(43) 공개일자 2007년04월10일

(21) 출원번호 10-2005-0093540
(22) 출원일자 2005년10월05일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 엄윤성
경기 용인시 상현동 만현마을쌍용2차아파트 216동 1702호
유재진
경기 광주시 오포읍 양벌1리 692
김현욱
경기 용인시 기흥읍 삼성전자(주)기흥공장 LCD총괄 LCD연구소액정기
숄그룹

(74) 대리인 정상빈
김동진

전체 청구항 수 : 총 16 항

(54) 액정 표시 장치

(57) 요약

기준 시야각을 넓히면서 개구율을 향상시키는 액정 표시 장치가 제공된다. 액정 표시 장치는 절연 기판 위에 형성된 게이트선 및 제1 결합 전극, 절연 기판 위에 게이트선 및 제1 결합 전극과 절연되어 형성된 데이터선, 게이트선 및 데이터선에 연결되어 화소마다 형성된 박막 트랜지스터, 박막 트랜지스터 및 제1 결합 전극에 전기적으로 연결된 제1 부화소 전극, 제1 결합 전극과 제1 부화소 전극 사이에 형성되고, 제1 결합 전극 및 제1 부화소 전극과 각각 용량성으로 결합되는 제2 결합 전극 및 제1 부화소 전극과 이격되어 형성되고, 제2 결합 전극과 전기적으로 연결되는 제2 부화소 전극을 포함한다.

대표도

도 1c

특허청구의 범위

청구항 1.

절연 기판 위에 형성된 게이트선 및 제1 결합 전극;

상기 절연 기판 위에 상기 게이트선 및 상기 제1 결합 전극과 절연되어 형성된 데이터선;

상기 게이트선 및 상기 데이터선에 연결되어 화소마다 형성된 박막 트랜지스터;

상기 박막 트랜지스터 및 상기 제1 결합 전극에 전기적으로 연결된 제1 부화소 전극;

상기 제1 결합 전극과 상기 제1 부화소 전극 사이에 형성되고, 상기 제1 결합 전극 및 상기 제1 부화소 전극과 각각 용량성으로 결합되는 제2 결합 전극; 및

상기 제1 부화소 전극과 이격되어 형성되고, 상기 제2 결합 전극과 전기적으로 연결되는 제2 부화소 전극을 포함하는 액정 표시 장치.

청구항 2.

제1 항에 있어서,

상기 제1 및 제2 부화소 전극과 상기 제2 결합 전극 사이에 절연막을 더 포함하는 액정 표시 장치.

청구항 3.

제2 항에 있어서,

상기 절연막은 무기막으로 이루어진 액정 표시 장치.

청구항 4.

제2 항에 있어서,

상기 제1 결합 전극과 상기 제2 결합 전극 사이에 게이트 절연막을 더 포함하는 액정 표시 장치.

청구항 5.

제4 항에 있어서,

제1 콘택홀이 상기 제1 결합 전극의 일부분이 드러나도록 상기 절연막 및 게이트 절연막에 개재되고, 상기 제1 부화소 전극은 상기 제1 콘택홀에 의해 연결되는 액정 표시 장치.

청구항 6.

제4 항에 있어서,

제2 콘택홀이 상기 제2 결합 전극의 일부분이 드러나도록 상기 절연막에 개재되고, 상기 제2 부화소 전극은 상기 제2 콘택홀에 의해 연결되는 액정 표시 장치.

청구항 7.

제1 항에 있어서,

상기 제2 결합 전극은 상기 데이터선과 동일한 층에서 형성되는 액정 표시 장치.

청구항 8.

절연 기판 위에 형성된 게이트선 및 제1 결합 전극;

상기 절연 기판 위에 상기 게이트선 및 상기 제1 결합 전극과 절연되어 형성되는 데이터선;

상기 게이트선 및 상기 데이터선에 연결되어 화소마다 형성되는 박막 트랜지스터;

상기 박막 트랜지스터와 전기적으로 연결되는 제1 부화소 전극;

상기 제1 결합 전극과 상기 제1 부화소 전극 사이에 형성되고, 상기 박막 트랜지스터와 전기적으로 연결되며, 상기 제1 결합 전극 및 상기 제1 부화소 전극과 용량성으로 결합되는 제2 결합 전극; 및

상기 제1 부화소 전극과 이격되어 형성되고, 상기 제1 결합 전극과 전기적으로 연결되는 제2 부화소 전극을 포함하는 액정 표시 장치.

청구항 9.

제8 항에 있어서,

상기 제1 및 제2 부화소 전극과 상기 제2 결합 전극 사이에 보호막을 더 포함하는 액정 표시 장치.

청구항 10.

제9 항에 있어서,

상기 보호막은 무기막으로 이루어진 액정 표시 장치.

청구항 11.

제9 항에 있어서,

상기 제1 결합 전극과 상기 제2 결합 전극 사이에 게이트 절연막을 더 포함하는 액정 표시 장치.

청구항 12.

제11 항에 있어서,

제1 콘택홀이 상기 제1 결합 전극의 일부분이 드러나도록 상기 절연막 및 게이트 절연막에 개재되고, 상기 제2 부화소 전극은 상기 제1 콘택홀에 의해 연결되는 액정 표시 장치.

청구항 13.

제11 항에 있어서,

제2 콘택홀이 상기 제2 결합 전극의 일부분이 드러나도록 상기 절연막에 개재되고, 상기 제1 부화소 전극은 상기 제2 콘택홀에 의해 연결되는 액정 표시 장치.

청구항 14.

제11 항에 있어서,

상기 제1 결합 전극과 동일한 층에서 형성되는 유지 전극을 더 포함하며, 상기 제2 결합 전극은 상기 유지 전극을 덮는 액정 표시 장치.

청구항 15.

제13 항에 있어서,

상기 제1 결합 전극은 상기 유지 전극에 인접하여 형성되는 액정 표시 장치.

청구항 16.

제8 항에 있어서,

상기 제2 결합 전극은 상기 데이터선과 동일한 층에서 형성되는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 특히 기준 시야각을 넓히면서 개구율의 향상시키는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 기판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 이와 같이 절개부 또는 돌기를 이용하여 하나의 화소를 다수의 도메인으로 분할한 후 절개부 또는 돌기로 액정 분자가 기우는 방향을 결정할 수 있으므로, 이들을 사용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

또한, 이러한 도메인을 그룹화하여 각 도메인 그룹마다 서로 다른 데이터 전압을 인가하는 도메인 분할 방식의 액정 표시 장치가 개발되었다. 특히 하나의 화소를 두 개 이상의 도메인 그룹으로 분할하여 각 도메인 그룹 간에 결합 전극의 커플링(coupling)을 사용하여 서로 다른 데이터 전압을 인가하는 액정 표시 장치가 개발되었다.

그러나, 결합 전극은 화소 상에 형성되므로, 액정 표시 장치의 개구율이 감소하게 되고 이로 인하여 휘도가 감소하는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 기존 시야각을 넓히면서 개구율의 감소를 방지하는 액정 표시 장치를 제공하는 데 있다.

본 발명의 기술적 과제는 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위하여 본 발명의 일 실시예에 따른 액정 표시 장치는 절연 기판 위에 형성된 게이트선 및 제1 결합 전극, 상기 절연 기판 위에 상기 게이트선 및 상기 제1 결합 전극과 절연되어 형성된 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 화소마다 형성된 박막 트랜지스터, 상기 박막 트랜지스터 및 상기 제1 결합 전극에 전기적으로 연결된 제1 부화소 전극, 상기 제1 결합 전극과 상기 제1 부화소 전극 사이에 형성되고, 상기 제1 결합 전극 및 상기 제1 부화소 전극과 각각 용량성으로 결합되는 제2 결합 전극 및 상기 제1 부화소 전극과 이격되어 형성되고, 상기 제2 결합 전극과 전기적으로 연결되는 제2 부화소 전극을 포함한다.

상기 기술적 과제를 달성하기 위하여 본 발명의 다른 실시예에 따른 액정 표시 장치는 절연 기판 위에 형성된 게이트선 및 제1 결합 전극, 상기 절연 기판 위에 상기 게이트선 및 상기 제1 결합 전극과 절연되어 형성되는 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 화소마다 형성되는 박막 트랜지스터, 상기 박막 트랜지스터와 전기적으로 연결되는 제1 부화소 전극, 상기 제1 결합 전극과 상기 제1 부화소 전극 사이에 형성되고, 상기 박막 트랜지스터와 전기적으로 연결되며, 상기 제1 결합 전극 및 상기 제1 부화소 전극과 용량성으로 결합되는 제2 결합 전극 및 상기 제1 부화소 전극과 이격되어 형성되고, 상기 제1 결합 전극과 전기적으로 연결되는 제2 부화소 전극을 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다.

그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 의한 액정 표시 장치 및 그 제조 방법을 상세히 설명하기로 한다.

먼저 도 1a 내지 도 1c를 참조하여 박막 트랜지스터 기판에 대하여 상세히 설명한다.

도 1a는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이며, 도 1b는 도 1a의 박막 트랜지스터 기판을 Ib-Ib'선을 따라 절단한 단면도이고, 도 1c는 도 1a의 박막 트랜지스터 기판을 Ic-Ic'선을 따라 절단한 단면도이다.

절연 기판(10) 위에 가로 방향으로 게이트선(22)이 형성되어 있고, 게이트선(22)에는 돌기의 형태로 이루어진 게이트 전극(26)이 형성되어 있다. 그리고, 게이트선(22)의 끝에는 다른 층 또는 외부로부터 게이트 신호를 인가받아 게이트선(22)에 전달하는 게이트 패드(24)이 형성되어 있고, 게이트 패드(24)은 외부 회로와의 연결을 위하여 폭이 확장되어 있다. 이러한 게이트선(22), 게이트 전극(26) 및 게이트 패드(24)을 게이트 배선이라고 한다.

또한, 절연 기판(10) 위에는 게이트선(22)과 실질적으로 평행하게 가로 방향으로 뻗어 있는 유지 전극선(28)이 형성되어 있다. 유지 전극선(28)으로부터 분지된 유지 전극(29a, 29b)은 화소 내에서 화소의 가장자리를 따라 형성되어 있다. 유지 전극(29a, 29b)은 유지 전극선(28)으로부터 데이터선(62)을 따라 연장되어 제1 및 제2 부화소 전극(82a, 82b)과 중첩하게 형성될 수 있다. 유지 전극선(28) 및 유지 전극(29a, 29b)을 유지 전극 배선이라고 한다.

액정 표시 장치의 개구율을 높이기 위해 유지 전극 배선(28, 29a, 29b)은 화소의 가장자리를 따라 형성되어 있으나, 본 발명은 이에 한정되지 않으며, 제1 부화소 전극(82a) 및 제2 부화소 전극(82b)과 일정한 유지 용량을 형성할 수 있는 조건을 만족하는 범위에서 유지 전극 배선(28, 29a, 29b)의 모양 및 배치는 여러 형태로 변형될 수 있다.

제1 결합 전극(25)은 후술하는 제2 결합 전극(63)과 결합 용량(Ca)을 이루는 전극이고, 게이트 배선(22, 24, 26)과 동일한 층에서 개구율을 확보하기 위하여 유지 전극(29b)에 인접하여 나란하게 형성될 수 있다. 제1 결합 전극(25)은 제조 공정을 단순화하기 위하여 게이트 배선(22, 24, 26) 및 유지 전극 배선(28, 29a, 29b)과 동일한 물질로 형성될 수 있다. 도 1a의 실시예에서는 유지 전극 배선과 인접하여 형성하고 있으나, 이에 제한되지 않으며, 제2 결합 전극과 일정한 결합 용량을 형성할 수 있는 조건을 만족하는 범위에서 제1 결합 전극의 모양 및 배치는 여러 형태로 변경될 수 있다.

게이트 배선(22, 24, 26), 유지 전극 배선(28, 29a, 29b) 및 제1 결합 전극(25)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 등으로 이루어질 수 있다. 또한, 게이트 배선(22, 24, 26), 유지 전극 배선(28, 29a, 29b) 및 제1 결합 전극(25)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다층막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 24, 26), 유지 전극 배선(28, 29a, 29b) 및 제1 결합 전극(25)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 상술한 금속과의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 24, 26), 유지 전극 배선(28, 29a, 29b) 및 제1 결합 전극(25)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

게이트 배선(22, 24, 26), 유지 전극 배선(28, 29a, 29b) 및 제1 결합 전극(25) 위에는 게이트 절연막(30)이 형성되어 있다.

게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 반도체층(40)이 형성되어 있다. 이러한 반도체층(40)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 게이트 전극(26) 상에 섬형으로 형성될 수 있다. 또한, 반도체층(40)이 선형으로 형성되는 경우, 데이터선(62) 아래에 위치하여 게이트 전극(26) 상부까지 연장된 형상을 가질 수 있다.

반도체층(40)의 위에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 등의 물질로 만들어진 저항성 접촉층(55, 56)이 형성되어 있다. 이러한 저항성 접촉층(55, 56)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 섬형 저항성 접촉층(55, 56)의 경우 드레인 전극(66) 및 소스 전극(65) 아래에 위치하고, 선형의 저항성 접촉층의 경우 데이터선(62)의 아래까지 연장되어 형성될 수 있다.

저항성 접촉층(55, 56) 및 게이트 절연막(30) 위에는 데이터선(62) 및 드레인 전극(66)이 형성되어 있다. 데이터선(62)은 길게 뻗어 있으며 게이트선(22)과 교차하여 화소를 정의한다. 데이터선(62)으로부터 가지 형태로 반도체층(40)의 상부까지 연장되어 있는 소스 전극(65)이 형성되어 있다. 그리고, 데이터선(62)의 끝에는 다른 층 또는 외부로부터 데이터 신호를 인가받아 데이터선(62)에 전달하는 데이터 패드(68)가 형성되어 있고, 데이터 패드(68)는 외부 회로와의 연결을 위하여 폭이 확장되어 있다. 드레인 전극(66)은 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하도록 반도체층(40) 상부에 위치한다.

이러한 데이터선(62), 데이터 패드(68), 소스 전극(65) 및 드레인 전극(66)을 데이터 배선이라고 한다.

제2 결합 전극(63)은 데이터 배선(62, 65, 66, 67, 68)과 동일한 층에서 별도로 제1 결합 전극(25)의 일부분과 중첩되게 형성된다. 제2 결합 전극(63)은 제1 결합 전극(25)과 결합 용량(Ca)을 형성하는 전극일 뿐만 아니라, 후술하는 제1 부화소 전극(82a)과 결합 용량(Cb)을 형성하는 전극이다. 이러한 결합 용량에 대한 자세한 설명은 이후에 하도록 한다. 제2 결합 전극(63)은 제조 공정을 단순화하기 위해 데이터 배선(62, 65, 66, 67, 68)과 동일한 물질로 형성될 수 있다.

데이터 배선(62, 65, 66, 67, 68) 및 제2 결합 전극(63)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.

소스 전극(65)은 반도체층(40)과 적어도 일부분이 중첩되고, 드레인 전극(66)은 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하며 반도체층(40)과 적어도 일부분이 중첩된다. 여기서, 저항성 접촉층(55, 56)은 반도체층(40)과 소스 전극(65) 및 반도체층(40)과 드레인 전극(66) 사이에 개재되어 이들 사이에 접촉 저항을 낮추어 주는 역할을 한다.

데이터선(62), 드레인 전극(66), 제2 결합 전극(63) 및 노출된 반도체층(40) 위에는 절연막으로 이루어진 보호막(70)이 형성되어 있다. 여기서 보호막(70)은 질화규소 또는 산화규소로 이루어진 무기물등으로 이루어진다. 또한, 보호막(70)은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(40) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(70)에는 제2 결합 전극(63), 드레인 전극(66) 및 데이터 패드(68)를 각각 드러내는 콘택홀(73, 76, 78)이 형성되어 있으며, 보호막(70)과 게이트 절연막(30)에는 제1 결합 전극(25) 및 게이트 패드(24)를 드러내는 콘택홀(75, 74)이 형성되어 있다.

또한, 보호막(70) 위에는 콘택홀(74, 78)을 통하여 각각 게이트 패드(24) 및 데이터 패드(68)와 연결되어 있는 보조 게이트 패드(86) 및 보조 데이터 패드(88)가 형성되어 있다. 또한, 보호막(70)에는 유지 전극 배선(28, 29a, 29b)을 드러내는 콘택홀(77)이 형성되어 있고, 보호막(70) 위에 콘택홀(77)을 통하여 서로 이웃하는 화소 영역에 배치되어 있는 유지 전극 배선(28, 29a, 29b)을 연결하는 연결 부재(84)가 형성되어 있다. 보조 게이트선 및 데이터 패드(86, 88)는 게이트 패드(24) 및 데이터 패드(68)와 외부 장치를 접합하는 역할을 한다.

그리고, 보호막(70) 위에는 화소의 모양을 따라 화소 전극(82)이 형성되어 있다. 화소 전극(82)은 편광판의 투과축(1)과 약 45도 또는 -45도를 이루는 소정의 간극(gap)(83)에 의해 분리된 제1 부화소 전극(82a)과 제2 부화소 전극(82b)을 포함한다. 여기서, 간극(83)은 편광판의 투과축(1)과 실질적으로 45도를 이루는 부분과 -45도를 이루는 부분을 포함한다. 여기서, 제2 부화소 전극(82b)은 대략 회전한 V자 형상을 가지며 화소 영역의 가운데에 배치되며, 제1 결합 전극(25)의 일부분과 중첩된다. 제1 부화소 전극(82a)은 화소 영역에서 제2 부화소 전극(82b)을 제외한 부분에 형성되며, 제1 결합 전극(25)의 일부분 및 제2 결합 전극(63)과 중첩되어 형성된다. 여기서, 간극(83), 제1 및 제2 부화소 전극(82a, 82b)에는 사선 방향으로 다수의 절개부(미도시) 또는 돌출부(미도시)가 형성되고, 제1 및 제2 부화소 전극(82a, 82b)에는 사선 방향으로 도면에 도시된 수 이상의 절개부(미도시) 또는 돌출부(미도시)가 형성될 수 있다. 화소 전극(82)의 표시 영역은 액정층에 포함된 액정 분자의 주 방향자가 전계 인가시 배열되는 방향에 따라 다수의 도메인으로 분할되고, 이러한 절개부 또는 돌출부와 같은 도메인 분할 수단은 화소 전극(82)을 더 많은 도메인으로 분할하는 역할을 한다. 도 1a의 실시예에서는 제2 부화소 전극(82b)이 제1 결합 전극(25)만 중첩되어 형성된 것을 도시하고 있으나, 제2 부화소 전극(82b)이 제1 결합 전극(25) 상에 콘택홀(73)이 형성될 부분을 제외하고 제2 결합 전극(63)이 중첩되어도 무방하다.

제1 부화소 전극(82a)은 콘택홀(76)을 통하여 드레인 전극(66)과 전기적으로 연결될 뿐만 아니라, 콘택홀(73)을 통하여 제1 결합 전극(25)과 전기적으로 연결된다. 제2 부화소 전극(82b)은 콘택홀(75)을 통하여 제2 결합 전극(63)과 전기적으로 연결되어 있다. 본 발명의 실시예에서는 콘택홀(73)과 콘택홀(76)을 분리하여 형성시킨 것을 예로 드나, 콘택홀(76)을 드레인 전극(66)의 일부분을 드러내는 콘택홀(73)로 대응하여, 제1 결합 전극(82a) 상의 게이트 절연막(30)을 제거하여 전기적으로 연결시킬 수도 있다.

여기서, 제2 결합 전극(63)이 제1 결합 전극(25) 및 제1 부화소 전극(82a)과 이루는 각각의 결합 용량(Ca, Cb)에 대하여 설명한다. 도 1c에서 도시된 바와 같이, 제1 결합 전극(25)과 제1 부화소 전극(82a)이 콘택홀(73)을 통하여 전기적으로 연결되어 있으므로, 제2 결합 전극(63)의 하부의 제1 결합 전극(25)과 제2 결합 전극(63) 상부의 제1 부화소 전극(82a)이 제2 결합 전극(63)을 "ㄷ"자로 감싸고 있는 형태이다. 즉, 제2 결합 전극(63)을 중심으로 하여 제2 결합 전극(63)과 제1 결합 전극(25) 사이와 제2 결합 전극(63)과 제1 부화소 전극(82a) 사이에서 각각 결합 용량(Ca, Cb)을 이루고 있고, 제1 결합

전극(25)과 제1 부화소 전극(82a)이 전기적으로 연결되어 있으므로 이들의 결합 용량(Ca, Cb)은 병렬로 연결되어 있다. 즉, 제2 부화소 전극(82b)은 두 개의 결합 용량(Ca, Cb)이 병렬로 연결되어 제1 화소 전극(82a)과 용량성있는 결합(Ccp1)을 하고 있다. 이들의 결합 용량(Ccp1)이 병렬로 연결되어 있으므로, 전체 결합 용량(Ccp1)은 이들의 결합 용량(Ca, Cb)의 합이 되어 커지므로, 동일한 결합 용량(Ccp1)에서 하나의 결합 전극을 사용하는 경우의 면적보다 결합 용량(Ca, Cb)을 이루는 각각의 전극인 제1 및 제2 결합 전극(25, 63)의 면적은 줄어 들 수 있다. 따라서, 액정 표시 장치의 개구율은 향상되며, 휘도를 증가시킬 수 있다. 이에 대한 자세한 설명은 도 4를 참고로 하여 후에서 자세히 설명하기로 한다. 또한, 제2 결합 전극(63)은 제2 부화소 전극(82b)과 전기적으로 연결되어, 제2 부화소 전극(82b)은 드레인 전극(66)을 통하여 제1 부화소 전극(82a) 및 제1 결합 전극(25)에 인가된 전압이 용량성으로 결합한 제2 결합 전극(63)에 의해 드레인 전극(66)에 인가된 전압과 다른 소정의 전압이 형성된다.

제1 부화소 전극(82a)은 콘택홀(76)을 통하여 드레인 전극(66)과 물리적·전기적으로 연결되어 드레인 전극(66)으로부터 데이터 전압을 인가받는다. 또한 제1 결합 전극(25)은 콘택홀(73)을 통하여 제1 부화소 전극(82a)에 인가된 전압을 인가받는다. 제2 부화소 전극(82b)은 전기적으로 플로팅(floating) 상태에 있으나, 드레인 전극(66)과 연결되어 있는 제1 부화소 전극(82a) 및 제1 부화소 전극(82a)에 연결된 제1 결합 전극(25)과 중첩하여 상술한 바와 같이 제1 부화소 전극(82a) 및 제1 결합 전극(25)과 병렬적인 용량성으로 결합하고 있다. 즉, 제1 부화소 전극(82a) 및 이에 연결된 제1 결합 전극(25)에 인가되는 전압에 의하여 제2 부화소 전극(82b)의 전압이 변동하는 상태에 놓여 있다. 이때, 제2 부화소 전극(82b)의 전압은 제1 부화소 전극(82a)의 전압에 비하여 절대값이 항상 낮게 된다. 제1 부화소 전극(82a)과 제2 부화소 전극(82b)에 인가되는 전압을 이에 한정되지 않으며, 제2 부화소 전극(82b)에 드레인 전극(66)으로부터 데이터 전압이 인가되고, 제1 부화소 전극(82a)이 제2 부화소 전극(82b)과 용량성으로 결합할 수도 있다. 여기서, 제1 부화소 전극(82a)과 제2 부화소 전극(82b)의 결합 관계는 도 4를 참고로 하여 후에서 자세히 기술한다.

이와 같이, 하나의 화소 내에서 데이터 전압이 다른 두 부화소 전극(82a, 82b)을 배치하면 두 부화소 전극(82a, 82b)이 서로 보상하여 감마 곡선의 왜곡을 줄임으로써 기준 시야각을 넓힐 수 있다.

상술한 화소 전극(82), 보조 게이트 패드(86), 보조 데이터 패드(88) 및 연결 부재(84)는 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어질 수 있다.

화소 전극(82), 보조 게이트선 및 데이터 패드(86, 88) 및 보호막(70) 위에는 액정층을 배향할 수 있는 배향막(미도시)이 도포될 수 있다.

이하, 도 2 내지 도 3b를 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치용 공통 전극 기관 및 이를 포함하는 액정 표시 장치에 대하여 설명한다. 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 공통 전극 기관의 배치도이다. 도 3a는 도 1a의 박막 트랜지스터 기관과 도 2의 공통 전극 기관을 포함하는 액정 표시 장치의 배치도이다. 도 3b는 도 3a의 액정 표시 장치를 IIIb-IIIb'선을 따라 절개한 단면도이다.

도 2 내지 도 3b를 참조하면, 유리 등의 투명한 절연 물질로 이루어진 절연 기관(96) 위에 빛샘을 방지하기 위한 블랙 매트릭스(94)와 화소에 순차적으로 배열되어 있는 적색, 녹색, 청색의 컬러 필터(98)가 형성되어 있고, 컬러 필터(98) 위에는 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명한 도전 물질로 이루어져 있으며 절개부(92)를 가지는 공통 전극(90)이 형성되어 있다. 여기서, 절개부(92)는 오목하게 모따기 모양을 가지는 노치(91)를 가지는데, 이러한 노치(91)는 삼각형 또는 사각형 또는 사다리꼴 또는 반원형의 모양을 가질 수 있으며, 도메인의 경계에 배열되어 있는 액정 분자들은 노치(91)를 통하여 안정적이고 규칙적으로 배열할 수 있어 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 방지할 수 있다.

공통 전극(90)은 화소 전극(82)과 마주보며, 편광판의 투과축(1)에 대하여 약 45도 또는 -45도로 경사진 절개부(92)를 가지고 있다. 이러한 절개부(92)의 위치에 돌출부가 형성될 수도 있으며, 절개부(92) 또는 돌출부를 도메인 분할 수단이라고 한다.

공통 전극(90) 위에는 액정 분자들을 배향하는 배향막(미도시)이 도포될 수 있다.

도 3에 도시된 바와 같이, 공통 전극(90)의 절개부(92)는 화소 전극(82)을 분할하는 간극(83)과 교대로 배열될 수 있다.

이와 같은 구조의 박막 트랜지스터 기관(200)과 공통 전극 기관(100)을 정렬하여 결합하고 그 사이에 액정층(미도시)을 형성하여 수직 배향하면 본 발명의 일 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다.

액정층(미도시)에 포함되어 있는 액정 분자는 화소 전극(82)과 공통 전극(90) 사이에 전계가 인가되지 않은 상태에서 그 방향자가 박막 트랜지스터 기관(100)과 공통 전극 기관(200)에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율 이방성을 가진다. 박막 트랜지스터 기관(100)과 공통 전극 기관(200)은 화소 전극(82)이 컬러 필터(98)와 대응하여 정확하게 중첩되도록 정렬된다. 이렇게 하면, 화소는 공통 전극(90)의 절개부(92)와 화소 전극(82)의 절개부(84)에 의해 다수의 도메인으로 분할된다. 이때, 화소는 절개부(84)에 의하여 좌우로 분할되나, 화소의 꺾인 부분을 중심으로 하여 상하에서 액정의 배향 방향이 서로 달라서 상하 방향으로 도메인으로 분할된다. 즉, 화소는 액정층에 포함된 액정 분자의 주 방향자가 전계 인가시 배열하는 방향에 따라 다수의 도메인으로 분할된다.

액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다.

이 때 편광판(미도시)은 기본 구조 양측에 각각 하나씩 배치되며 그 투과축(1)은 게이트선(22)에 대하여 나란하고 나머지 하나는 이에 수직을 이루도록 배치한다.

이상과 같은 구조로 액정 표시 장치를 형성하면 액정에 전계가 인가되었을 때 각 도메인 내의 액정이 도메인을 분할하는 간극(83) 또는 절개부(92)에 대하여 수직을 이루는 방향으로 기울어지게 된다. 따라서, 각 도메인의 액정은 편광판의 투과축(1)에 대하여 대략 45도 또는 -45도로 기울어진다.

도 4를 참조하여 제1 부화소 전극(82a)과 제2 부화소 전극(82b)의 결합 관계를 설명한다. 도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 회로도이다.

아래의 식을 통하여 동일한 결합 용량을 가질 때, 하나의 결합 전극을 가지는 경우의 면적과 제1, 제2 결합 전극이 제2 부화소 전극과 중첩되는 면적의 관계를 나타내는 식이다.

$$C_{cp} = C_{cp1} = C_a + C_b$$

$$C_{cp} = \epsilon_1 * \frac{A}{d_2} = C_{cp1} = C_a + C_b = \epsilon_1 * \frac{A_1}{d_1} + \epsilon_1 * \frac{A_1}{d_2}$$

도 1c 및 도 4에서 C_a 는 제2 결합 전극(63)과 제1 결합 전극(25) 사이에 생기는 결합 용량을 나타내고, C_b 는 제2 결합 전극(63)과 제1 부화소 전극(82a) 사이에 생기는 결합 용량을 나타내고, ϵ_1, ϵ_2 는 각각 게이트 절연막(30)과 보호막(70)의 각각 유전율을 나타내고, d_1, d_2 는 각각 게이트 절연막(30) 및 보호막(70)의 두께를 나타내고, A_1 는 각각 제2 결합 전극(63), 제1 결합 전극(25) 및 제1 부화소 전극(82a)이 동시에 중첩하는 면적을 나타낸다. 또한 게이트 절연막(30) 상에 드레인 전극(66)과 연결되는 하나의 결합 전극으로 제2 부화소 전극(82b)이 제1 부화소 전극(82a)과 용량성으로 결합하는 경우, C_{cp} 는 상기의 결합 전극과 제2 부화소 전극(82b) 사이의 결합 용량을 나타내고, 상기의 결합 전극과 제2 부화소 전극(82b)이 중첩하는 면적을 A 를 나타낸다고 할 때, C_{cp} 와 C_a 와 C_b 의 합성 결합 용량(C_{cp1})이 같게 되는 면적 A_1 을 구해보면, 우선 각각의 결합 용량(C_a, C_b)이 도 4에서 도시된 바와 같이 병렬로 연결되어 있으므로, 합성 결합 용량(C_{cp1})은 $C_a + C_b$ 이며 이 값은 C_{cp} 과 같게 된다.

상기의 식에서, ϵ_1 과 ϵ_2 가 같다고 가정한다.(본 발명의 실시예에서는 보호막이 질화 규소등으로 이루어진 무기막이라고 가정한다.) A_1 을 중심으로 정리하면,

$$A_1 = \frac{d_1}{d_1 + d_2} * A$$

$$\frac{d_1}{d_1 + d_2} < 1$$

이므로 A1은 A보다 작은 값을 갖는다. 따라서, 제1 부화소 전극(82a)과 제2 부화소 전극(82b)이 병렬적인 용량성으로 결합할 때의 제1 및 제2 결합 전극의 중첩 면적 A는 상기 하나의 결합 전극으로 제1 부화소 전극(82a)과 제2 부화소 전극(82b)이 용량성으로 결합할 때의 결합 전극 면적인 A보다 작아도 같은 결합 용량을 낼 수 있어, 액정 표시 장치의 개구율을 향상시킬 수 있고, 또한 액정 표시 장치의 휘도를 향상시킬 수 있다.

또한, Clca는 제1 부화소 전극(82a)과 공통 전극(90) 사이에서 형성되는 액정 용량을 나타내고, Cst는 제1 부화소 전극(82a)과 유지 전극 배선(28, 29a, 29b) 사이에서 형성되는 유지 용량을 나타낸다. Clcb는 제2 부화소 전극(82b)과 공통 전극(90) 사이에서 형성되는 액정 용량을 나타낸다.

도 4를 참조하면, 각 화소의 박막 트랜지스터(Q)는 게이트선(G)에 연결되는 제어 단자(또는 게이트 전극), 데이터선(D)에 연결되는 입력 단자(또는 소스 전극), 그리고 액정 축전기(Clca, Clcb) 및 유지 축전기(Cst)에 연결되는 출력 단자(또는 드레인 전극)를 가지는 삼단자 소자이다.

공통 전극(90)의 전압에 대한 제1 부화소 전극(82a)의 전압을 Va라 하고, 제2 부화소 전극(82b)의 전압을 Vb라 하면, 전압 분배 법칙에 의하여,

$$Vb = Va * [Ccp / (Ccp1 + Clcb)]$$

이고, $Ccp / (Ccp1 + Clcb)$ 는 항상 1보다 작으므로 Vb는 Va에 비하여 항상 작다. 그리고 Ccp를 조절함으로써 Va에 대한 Vb의 비율을 조정할 수 있다. Ccp1의 조절은 제1 결합 전극(25), 제2 결합 전극(63) 및 제2 부화소 전극(82b)과 의 중첩 면적 또는 거리를 조정함으로써 가능하다. 이와 같이 제1 및 제2 결합 전극(63, 75)의 배치는 다양하게 변형될 수 있다.

이하, 도 5a 내지 도 7을 참조하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 설명한다.

도 5a는 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이며, 도 5b는 도 5a의 박막 트랜지스터 기관을 Vb-Vb'선을 따라 절단한 단면도이며, 도 6은 박막 트랜지스터 기관과 공통 전극 기관을 포함하는 본 발명의 다른 실시예에 따른 액정 표시 장치의 배치도이고, 도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치의 등가 회로도이다. 설명의 편의상, 도 1a 내지 도 4에서 설명한 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략한다. 본 실시예의 액정 표시 장치는, 도 5a 내지 도 5c에 나타낸 바와 같이, 이전 실시예의 액정 표시 장치와 다음을 제외하고는 기본적으로 동일한 구조를 갖는다.

제1 결합 전극(23)은 게이트 배선(22, 24, 26)과 동일한 층에서 개구율을 확보하기 위하여 유지 전극(29b)과 인접하여 나란하게 별개로 형성될 수 있으나, 본 발명의 일 실시예에서와 같이 그 모양 및 배치는 이에 제한되지 않는다.

제2 결합 전극(61)은 박막 트랜지스터의 일 단자인 예를 들면, 드레인 전극(66)으로부터 연장되어 형성되며, 제2 결합 전극(61)은 제1 결합 전극(23)의 일부분과 중첩되어 형성된다.

제1 부화소 전극(82a)은 콘택홀(76)을 통하여 제2 결합 전극(61)과 전기적으로 연결되며, 제2 부화소 전극(82b)은 콘택홀(72)을 통하여 제1 결합 전극(23)과 전기적으로 연결된다. 본 발명의 일 실시예에서와 달리 도 5b에 도시된 바와 같이, 제1 결합 전극(23) 및 이에 전기적으로 연결된 제2 부화소 전극(82b)이 제2 결합 전극(61)을 좌우가 뒤바뀐 "ㄷ"자로 감싸는 형태를 가진다. 이는 제2 결합 전극(61)과 제1 결합 전극 사이에서 형성되는 결합 용량(Ccp2)과 제2 결합 전극(61)과 제2 부화소 전극(82b) 사이에서 형성되는 결합 용량(Cd)으로 두 개의 결합 용량은 병렬로 연결되어 있다. 즉, 제2 부화소 전극(82b)은 두 개의 결합 용량(Cc, Cd)이 병렬로 연결되어 제1 부화소 전극(82a)과 용량성 있는 결합을 하고 있다.

도 7에 도시된 바와 같이, 이들의 결합 용량(Cc, Cd)이 병렬로 연결되어 있어 전체 결합 용량(Ccp2)은 이들의 결합 용량(Ccp2)의 합이 되어 커지므로, 동일한 결합 용량으로 하고자 할 경우, 결합 용량(Ca, Cb)을 이루는 각각의 전극인 제1 및 제2 결합 전극(23, 61)의 면적은 줄어들 수 있다. 따라서, 액정 표시 장치의 개구율은 향상되며, 휘도를 증가시킬 수 있다.

이하, 도 8a 내지 도 10을 참조하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 설명한다.

도 8a는 본 발명의 또 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이며, 도 8b는 도 8a의 박막 트랜지스터 기관을 VIIIb-VIIIb'선을 따라 절단한 단면도이며, 도 9는 박막 트랜지스터 기관과 공통 전극 기관을 포함하는 본

발명의 또 다른 실시예에 따른 액정 표시 장치의 배치도이고, 도 10은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 등가 회로도이다. 설명의 편의상, 도 5a 내지 도 7에서 설명한 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략한다. 본 실시예의 액정 표시 장치는, 도 8a 내지 도 10에 나타난 바와 같이, 이전 실시예의 액정 표시 장치와 다음을 제외하고는 기본적으로 동일한 구조를 갖는다.

제2 결합 전극(67)은 제1 결합 전극(23)과 중첩될 뿐만 아니라, 유지 전극 배선(28, 29a, 29b)과 중첩되어, 제2 결합 전극(67)과 유지 전극 배선(28, 29a, 29b) 사이에서 유지 용량을 형성한다. 여기서, 유지 전극 배선(28, 29a, 29b)과 제1 및 제2 부화소 전극(82a, 82b) 사이에서 기생 용량의 발생을 방지하고자 제2 결합 전극(67)은 유지 전극 배선(28, 29a, 29b)을 전면적으로 중첩됨이 바람직하다. 따라서, 본 발명의 다른 실시예에서와 달리 제2 결합 전극(67)과 유지 전극 배선(28, 29a, 29b)사이의 거리가 짧아져 더 큰 유지 용량을 형성할 수 있다.

도 5b 및 도 7에 도시된 바와 같이, 제2 결합 전극(67)과 제1 결합 전극(23) 사이 및 제2 결합 전극(67)과 제2 부화소 전극(82b) 사이에서 결합 용량(Cc, Cd)이 형성될 뿐만 아니라, 유지 전극(29a, 29b) 상의 제2 결합 전극(67)과 제2 부화소 전극(82b) 사이에서 결합 용량(Ce)이 형성되며, 이들 결합 용량(Cc, Cd, Ce)의 결합 관계는 병렬적으로 연결된다. 따라서, 전체 합성 결합 용량(Ccp3)은 이들의 결합 용량(Cc, Cd, Ce)의 합이 되어 커지므로, 결합 용량(Cc, Cd, Ce)을 이루는 각각의 전극인 제1 및 제2 결합 전극(23, 67)의 면적은 더욱 줄어들 수 있다. 따라서, 액정 표시 장치의 개구율은 향상되며, 휘도를 증가시킬 수 있다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상기한 바와 같은 본 발명의 액정 표시 장치에 따르면 다음과 같은 효과가 있다.

제2 부화소 전극 하부에 형성되는 결합 용량을 두 개의 커패시터가 병렬로 연결함으로써 커패시턴스 값이 올라간다. 따라서 두 개의 커패시터가 병렬로 연결된 경우의 커패시턴스 값이 한 개의 커패시터로 결합 용량을 형성하는 경우와 동일한 커패시턴스를 가지고자 할 때, 결합 전극의 면적이 줄어들어도 결합 용량이 줄어들지 않아 개구율이 올라가고 액정 표시 장치의 휘도가 더욱 개선된다. 또한, 결합 전극을 유지 전극과 중첩하여 형성함으로써 각각 형성하는 경우보다 화소의 개구율이 올라가므로 액정 표시 장치의 휘도가 더욱 개선된다.

도면의 간단한 설명

도 1a는 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이다.

도 1b는 도 1a의 박막 트랜지스터 기관을 Ib-Ib'선을 따라 절단한 단면도이다.

도 1c는 도 1a의 박막 트랜지스터 기관을 Ic-Ic'선을 따라 절단한 단면도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 공통 전극 기관의 배치도이다.

도 3은 박막 트랜지스터 기관과 공통 전극 기관을 포함하는 본 발명의 일 실시예에 따른 액정 표시 장치의 배치도이다.

도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 등가 회로도이다.

도 5a는 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이다.

도 5b는 도 5a의 박막 트랜지스터 기관을 Vb-Vb'선을 따라 절단한 단면도이다.

도 6은 박막 트랜지스터 기관과 공통 전극 기관을 포함하는 본 발명의 다른 실시예에 따른 액정 표시 장치의 배치도이다.

도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치의 등가 회로도이다.

도 8a는 본 발명의 또 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기관의 배치도이다.

도 8b는 도 8a의 박막 트랜지스터 기관을 VIIIb-VIIIb'선을 따라 절단한 단면도이다.

도 9는 박막 트랜지스터 기관과 공통 전극 기관을 포함하는 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 배치도이다.

도 10은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 등가 회로도이다.

(도면의 주요 부분에 관한 부호의 설명)

22: 게이트선 24: 게이트 패드

25: 제1 결합 전극 26: 게이트 전극

28: 유지 전극선 29: 유지 전극

40: 반도체층 62: 데이터선

63: 제2 결합 전극 65: 소스 전극

66: 드레인 전극 67: 결합 전극

68: 데이터 패드 73, 75, 76, 78: 콘택홀

82: 화소 전극 82a: 제1 부화소 전극

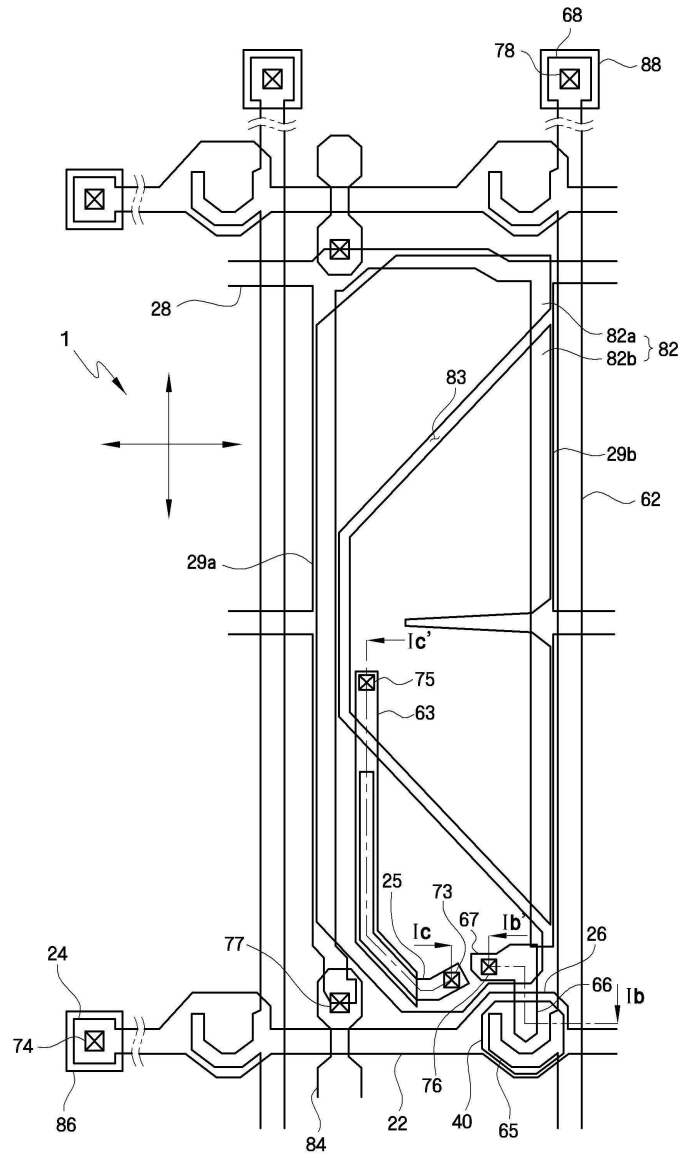
82b: 제2 부화소 전극 83: 간극

84: 절개부 86: 보조 게이트 패드

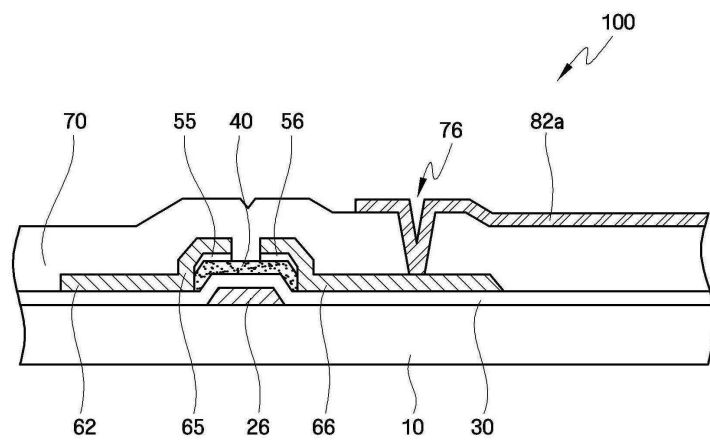
88: 보조 데이터선 패드

도면

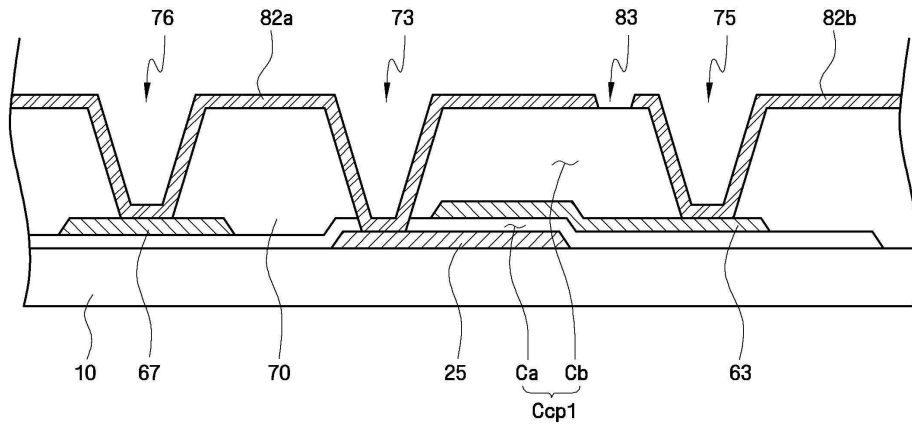
도면1a



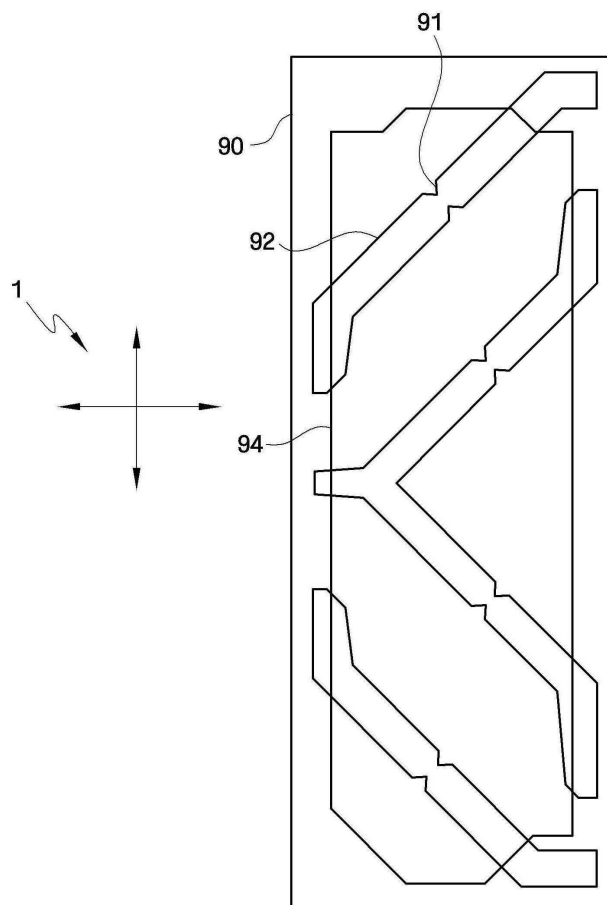
도면1b



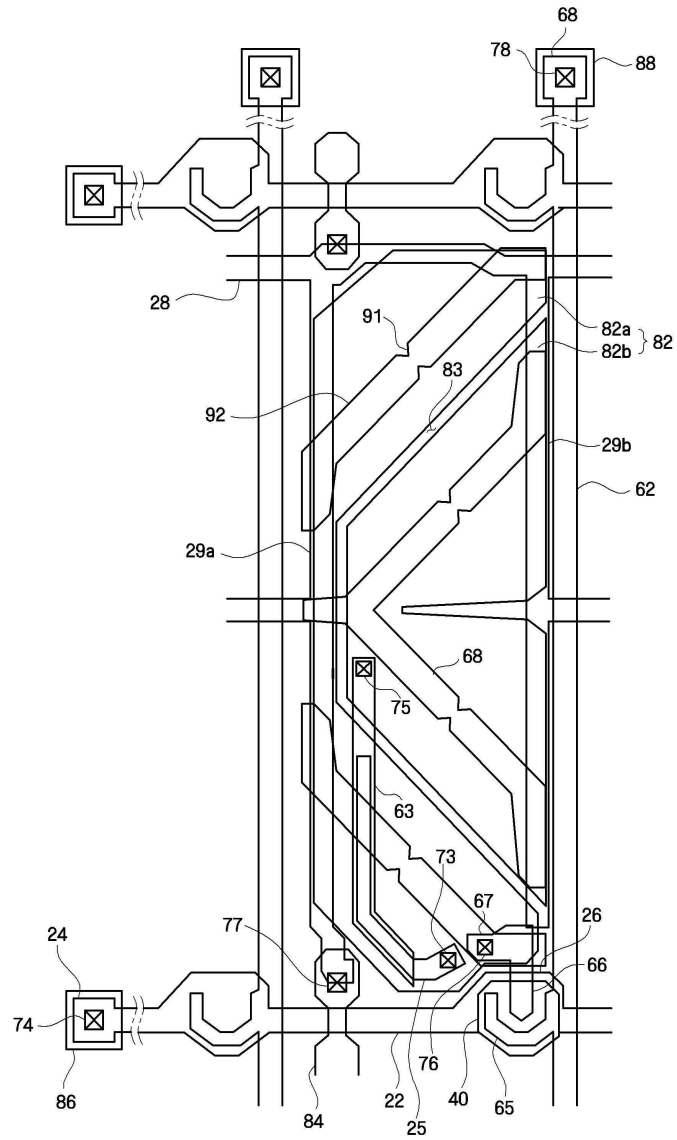
도면1c



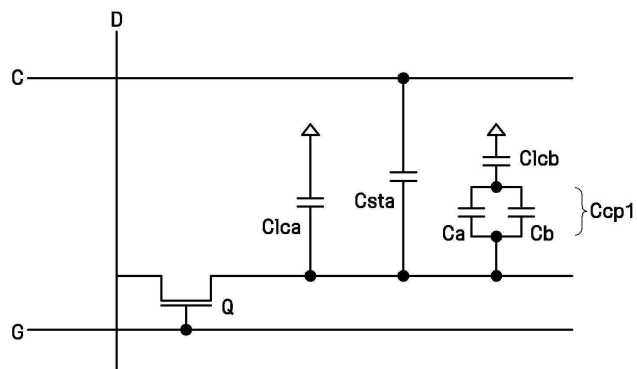
도면2



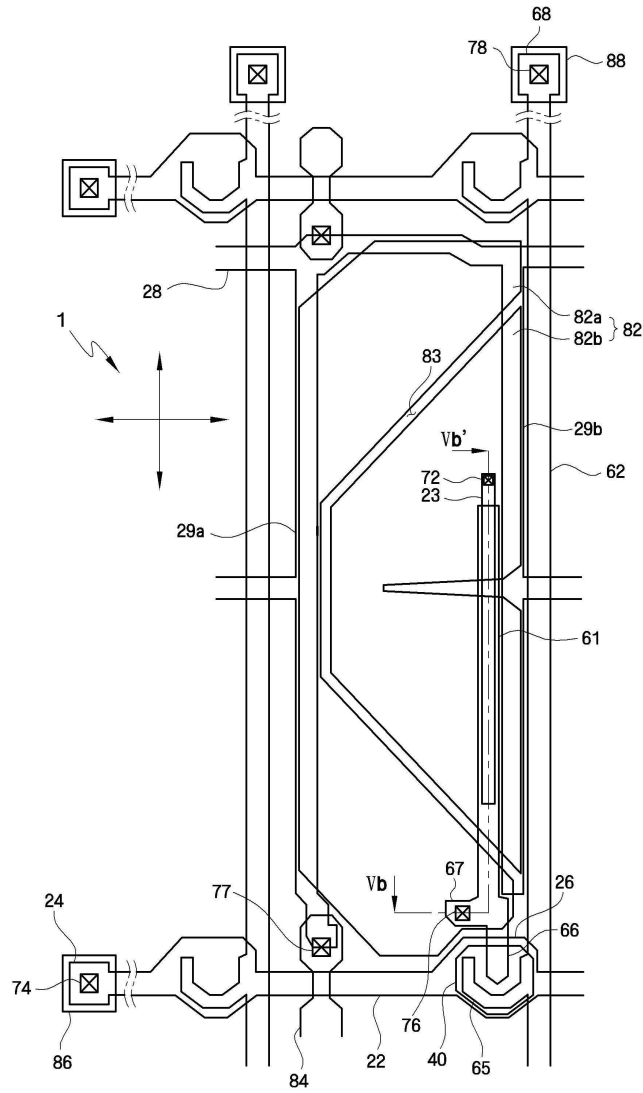
도면3



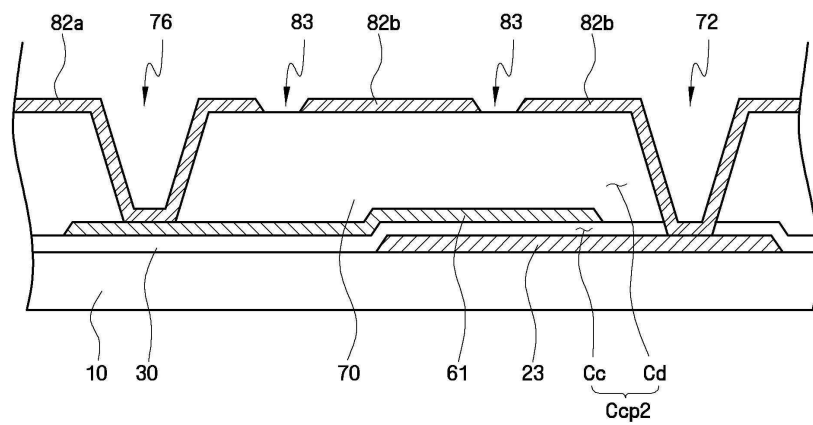
도면4



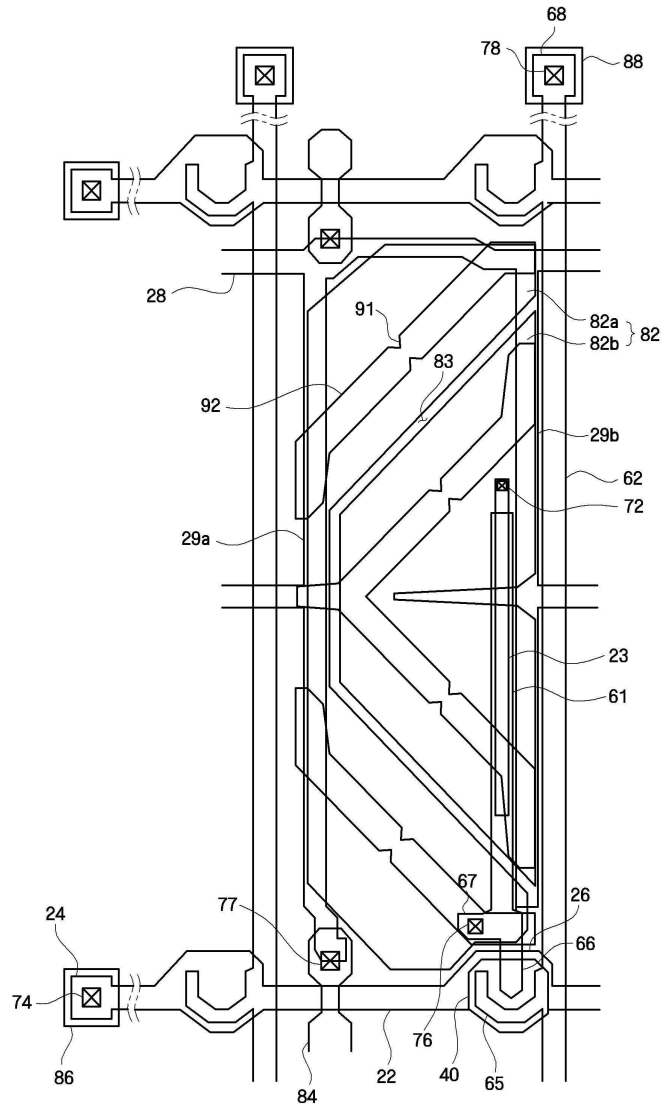
도면5a



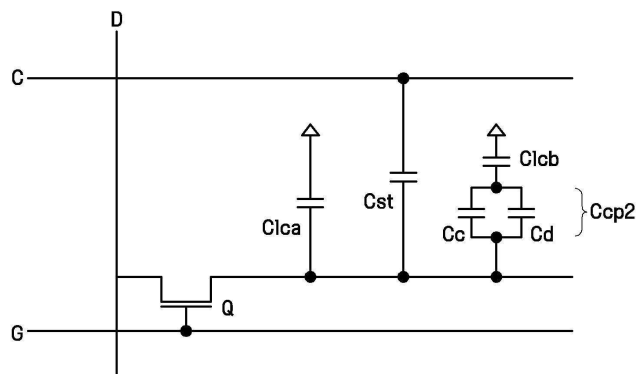
도면5b



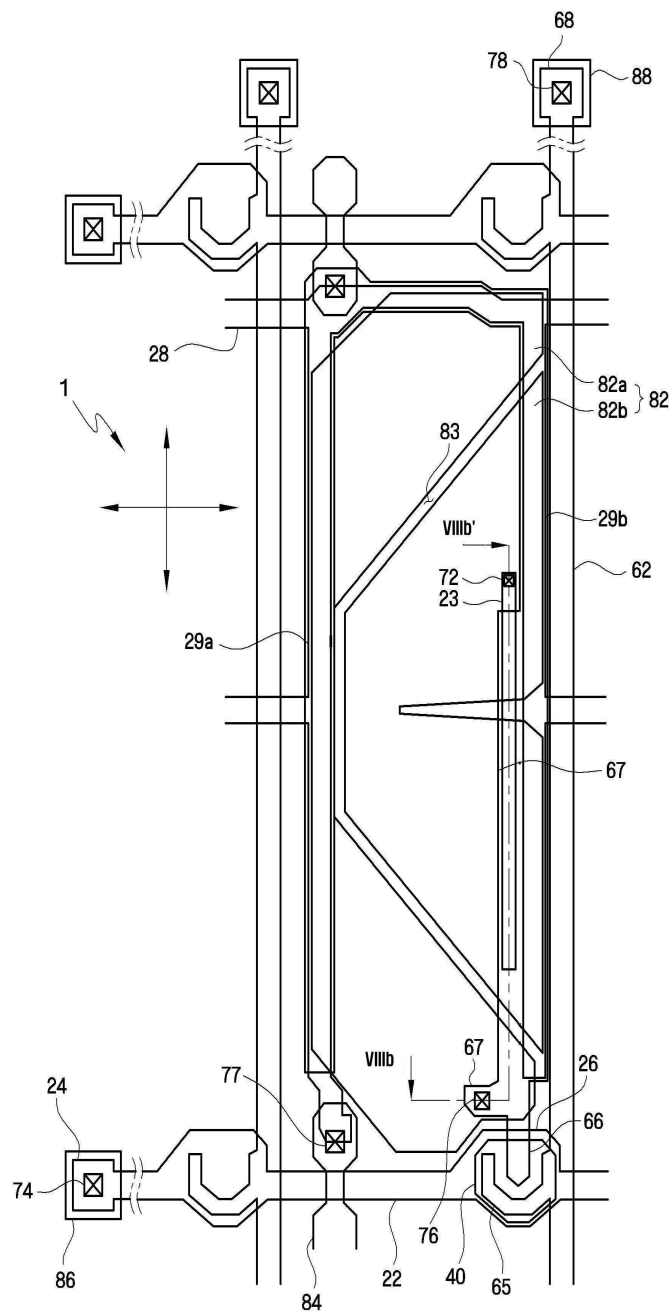
도면6



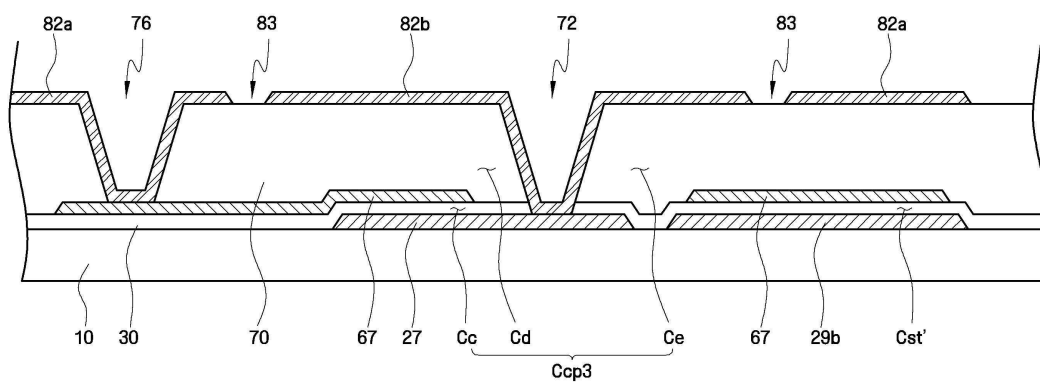
도면7



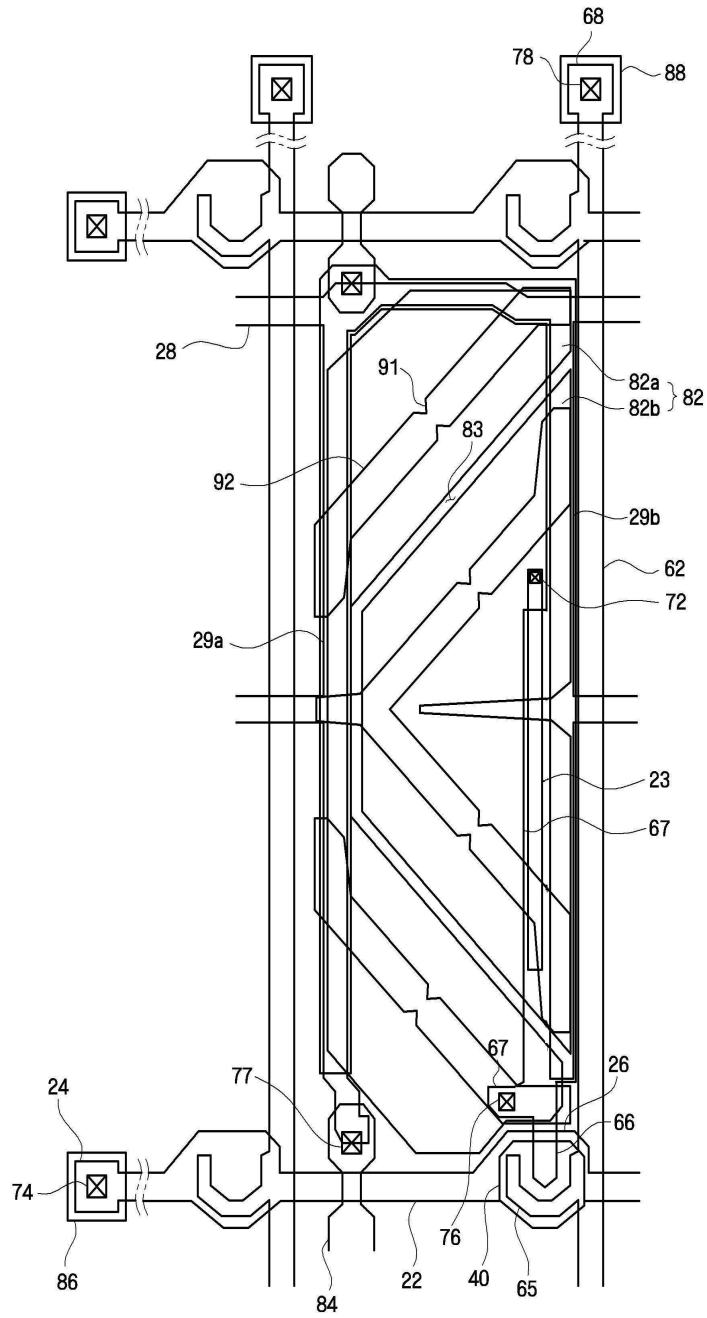
도면 8a



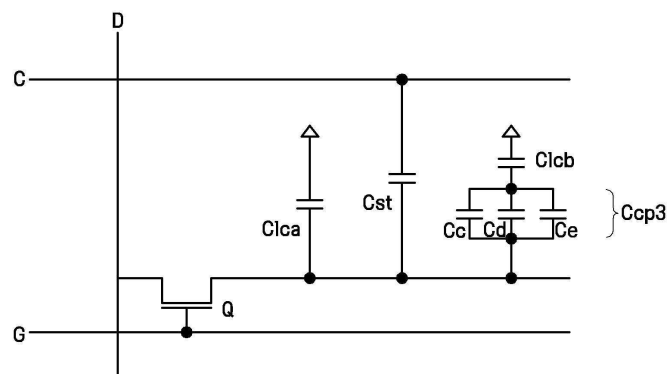
도면8b



도면9



도면10



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070038332A	公开(公告)日	2007-04-10
申请号	KR1020050093540	申请日	2005-10-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	UM YOON SUNG 엄윤성 LYU JAE JIN 유재진 KIM HYUN WUK 김현욱		
发明人	엄윤성 유재진 김현욱		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343 G02F1/136286 G02F2001/134354 G02F2201/123		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

本发明提供一种提高开口率的液晶显示器，其标准视角变宽。液晶显示器包括形成在绝缘基板上的栅极线，第一连接电极和绝缘基板上的栅极线，以及连接到数据线的薄膜晶体管，该数据线与第一连接电极绝缘并形成栅极线和数据线由像素形成，并且薄膜晶体管和第二子像素电极与第二连接电极电连接，它形成在电连接的第一子像素电极之间。第一连接电极，第一连接电极和第一子像素电极。液晶显示器，开口率和连接电极。

