

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/133

(11) 공개번호 10-2005-0121381
(43) 공개일자 2005년12월27일

(21) 출원번호 10-2004-0046494
(22) 출원일자 2004년06월22일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 송익선
경기도 수원시 팔달구 영통동 964-5번지 신나무실 주공아파트 513동
801호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 액정 표시 장치

요약

본 발명은 액정 표시 장치에 관한 것으로, 이 장치는 액정 표시판 조립체, 액정 표시판 조립체에 광을 조사하는 백라이트, 그리고 백라이트 광을 받아 서로 다른 휘도를 나타내는 제1 및 제2 휘도 표시 화소를 포함하는 제1 휘도 표시부를 포함한다. 이때 제1 및 제2 휘도 표시 화소는 백라이트 광을 받아 서로 다른 광전류를 생성하는 제1 및 제2 박막 트랜지스터와 서로 다른 광전류에 따라 백라이트 광의 투과율을 변화시키는 제1 및 제2 액정 축전기를 각각 포함한다. 본 발명에 의하면, 서로 다른 제어 단자 전극의 폭과 채널 두께를 가지는 박막 트랜지스터를 포함하는 복수의 휘도 표시 화소를 구비함으로써 백라이트 장치의 불량 여부를 용이하게 판단할 수 있으며, 복수의 휘도 표시부를 구비함으로써 백라이트 광의 균일도를 판단할 수 있다.

대표도

도 3

색인어

액정 표시 장치, 백라이트, 박막 트랜지스터, 반도체, 휘도, 비정질 규소

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 휘도 표시부의 등가 회로도이다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 휘도 표시부 중 어느 한 휘도 표시 화소의 단면을 도시한 단면도이다.

도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 휘도 표시부가 액정 표시판 조립체에 실장되는 위치를 보여주는 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이다.

일반적인 액정 표시 장치(liquid crystal display, LCD)는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 화소 전극은 행렬의 형태로 배열되어 있고 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 한 행씩 차례로 데이터 전압을 인가 받는다. 공통 전극은 표시판의 전면에 걸쳐 형성되어 있으며 공통 전압을 인가 받는다. 화소 전극과 공통 전극 및 그 사이의 액정층은 회로적으로 볼 때 액정 축전기를 이루며, 액정 축전기는 이에 연결된 스위칭 소자와 함께 화소를 이루는 기본 단위가 된다.

이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임별로, 행별로, 또는 화소별로 공통 전압에 대한 데이터 전압의 극성을 반전시킨다. 이때의 빛은 별도로 구비된 인공 광원일 수도 있고 자연광일 수도 있다.

액정 표시 장치용 광원 장치, 즉 백라이트(backlight) 장치는 광원으로서 통상 여러 개의 형광 램프(fluorescent lamp)를 사용하며 램프를 구동하는 인버터를 포함한다. 인버터는 입력되는 직류 전압을 교류 전압으로 변환한 후 램프에 인가하여 점등시키고 시스템으로부터 입력되는 밝기 제어 전압에 따라 광원을 제어함으로써 액정 표시 장치 화면의 밝기를 조절한다.

그런데 백라이트 장치의 불량으로 인해 액정 표시 장치 화면의 밝기, 즉 휘도가 낮거나 불균일하게 되어 액정 표시 장치의 표시 품질이 저하될 수 있다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 백라이트 장치의 휘도 불량으로 인한 표시 품질 불량을 방지할 수 있는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는, 액정 표시판 조립체, 상기 액정 표시판 조립체에 광을 조사하는 백라이트, 그리고 상기 백라이트 광을 받아 서로 다른 휘도를 나타내는 적어도 제1 및 제2 휘도 표시 화소를 포함하는 제1 휘도 표시부를 포함하며, 상기 제1 및 제2 휘도 표시 화소는 상기 백라이트 광을 받아 서로 다른 광전류를 생성하는 제1 및 제2 박막 트랜지스터와 상기 서로 다른 광전류에 따라 상기 백라이트 광의 투과율을 변화시키는 제1 및 제2 액정 축전기를 각각 포함한다.

상기 제1 및 제2 박막 트랜지스터는 채널 두께가 서로 다른 제1 및 제2 반도체를 각각 더 포함할 수 있다.

상기 제1 및 제2 반도체는 비정질 규소를 포함할 수 있다.

상기 제1 및 제2 박막 트랜지스터는 폭이 서로 다른 제1 및 제2 제어 단자 전극을 각각 포함할 수 있다.

상기 제1 및 제2 박막 트랜지스터는 제1 및 제2 입력 단자와 제1 및 제2 출력 단자를 각각 더 포함하며, 상기 제1 및 제2 제어 단자 전극에는 상기 제1 및 제2 박막 트랜지스터를 턴 오프시키는 전압이 인가되고, 상기 제1 및 제2 입력 단자에는 소정 데이터 전압이 인가되며, 상기 제1 및 제2 출력 단자는 상기 제1 및 제2 액정 축전기에 각각 연결될 수 있다.

상기 제1 및 제2 휘도 표시 화소는 외부 광으로부터 상기 제1 및 제2 박막 트랜지스터를 차단하는 차광막을 더 포함할 수 있다.

상기 제1 휘도 표시부는 상기 액정 표시판 조립체의 가장자리 영역에 배치될 수 있다.

상기 백라이트 광을 받아 서로 다른 휘도를 나타내는 적어도 제3 및 제4 휘도 표시 화소를 포함하는 제2 휘도 표시부를 더 포함하며, 상기 제1 및 제3 휘도 표시 화소는 실질적으로 동일하며, 상기 제2 및 제4 휘도 표시 화소는 실질적으로 동일할 수 있다.

상기 제1 및 제2 휘도 표시부는 상기 액정 표시판 조립체의 서로 다른 가장자리 영역에 배치될 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400), 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 휘도 감지부(700), 액정 표시판 조립체(300)에 광을 조사하는 백라이트 장치(900), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

표시 신호선(G_1-G_n , D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 신호를 전달하는 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

각 화소는 표시 신호선(G_1-G_n , D_1-D_m)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C_{LC}) 및 유지 축전기(storage capacitor)(C_{ST})를 포함한다. 유지 축전기(C_{ST})는 필요에 따라 생략할 수 있다.

박막 트랜지스터 등 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선(G_1-G_n) 및 데이터선(D_1-D_m)에 연결되어 있으며, 출력 단자는 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})에 연결되어 있다.

액정 축전기(C_{LC})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상

부 표시판(200)의 전면에 형성되어 있고 공통 전압(V_{com})을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

액정 축전기(C_{LC})의 보조적인 역할을 하는 유지 축전기(C_{ST})는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(V_{com}) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(C_{ST})는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소가 삼원색 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 삼원색을 표시하게(시간 분할) 하여 이들 삼원색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 도 2는 공간 분할의 한 예로서 각 화소가 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 바깥 면에는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.

백라이트 장치(900)는 램프부(910)와 램프부(910)를 점멸시키고 점멸 시간을 제어함으로써 화면의 밝기를 조절하는 인버터(inverter)(920)를 포함한다. 인버터(920)는 별도로 장착된 인버터 PCB(도시하지 않음)에 구비될 수 있다. 램프부(910)는 형광 램프(fluorescent lamp) 또는 발광 소자(light emitting device)로 이루어지며, 발광 소자의 경우 인버터(920)는 생략될 수 있다.

휘도 표시부(700)는 백라이트 장치(900)로부터 광을 받아 광량에 따른 휘도를 표시한다.

계조 전압 생성부(800)는 화소의 투과율과 관련된 두 별의 복수 계조 전압을 생성한다. 두 별 중 한 별은 공통 전압(V_{com})에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1-G_n)에 연결되어 외부로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가하며 복수의 집적 회로로 이루어질 수 있다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가하며 복수의 집적 회로로 이루어질 수 있다.

복수의 게이트 구동 집적 회로 또는 데이터 구동 집적 회로는 칩의 형태로 TCP(tape carrier package)(도시하지 않음) 방식으로 장착하여 TCP를 액정 표시판 조립체(300)에 부착할 수도 있고, TCP를 사용하지 않고 유리 기판 위에 이들 집적 회로 칩을 직접 부착할 수도 있으며(chip on glass, COG 실장 방식), 이들 집적 회로를 화소의 박막 트랜지스터와 함께 액정 표시판 조립체(300)에 직접 형성할 수도 있다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 액정 표시 장치의 영상 표시 동작에 대하여 좀더 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)는 데이터 구동부(500)로 내보낸다.

게이트 제어 신호(CONT1)는 게이트 온 전압(V_{on})의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 전압(V_{on})의 출력 시기를 제어하는 게이트 클록 신호(CPV) 및 게이트 온 전압(V_{on})의 지속 시간을 한정하는 출력 인에이블 신호(OE) 등을 포함한다.

데이터 제어 신호(CONT2)는 영상 데이터(DAT)의 입력 시작을 지시하는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압(V_{com})에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클록 신호(HCLK) 등을 포함한다.

데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 게조 전압 생성부(800)로부터의 게조 전압 중 각 영상 데이터(DAT)에 대응하는 게조 전압을 선택함으로써, 영상 데이터(DAT)를 해당 데이터 전압으로 변환한 후 이를 해당 데이터선(D_1-D_m)에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 스위칭 소자(Q)를 턴 온시키며, 이에 따라 데이터선(D_1-D_m)에 인가된 데이터 전압이 턴 온된 스위칭 소자(Q)를 통하여 해당 화소에 인가된다.

화소에 인가된 데이터 전압과 공통 전압(V_{com})의 차이는 액정 축전기(C_{LC})의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며, 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

1 수평 주기(또는 "1H") [수평 동기 신호(H_{sync}), 데이터 인에이블 신호(DE), 게이트 클록(CPV)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 화소에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나("라인 반전"), 한 화소 행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다("도트 반전").

그러면, 이러한 액정 표시 장치의 회도 표시부(700)에 대하여 도 3 내지 도 5를 참고로 하여 좀 더 상세하게 설명한다

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 회도 표시부의 등가 회로도이고, 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 회도 표시부 중 어느 한 회도 표시 화소의 단면을 도시한 단면도이며, 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 회도 표시부가 액정 표시판 조립체에 실장되는 위치를 보여주는 도면이다.

도 3에 보이는 것처럼, 본 발명의 한 실시예에 따른 액정 표시 장치의 회도 표시부(700)는 세 개의 회도 표시 화소(Pa, Pb, Pc)를 포함한다. 회도 표시 화소(Pa, Pb, Pc)는 박막 트랜지스터(Qa, Qb, Qc)와 이들에 연결되어 있는 액정 축전기(C_{LC})를 각각 포함한다.

박막 트랜지스터(Qa, Qb, Qc)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자에는 게이트 오프 전압(V_{off})이 인가되고, 입력 단자에는 화이트 데이터 전압(V_{wh})이 인가되며, 출력 단자는 액정 축전기(C_{LC})에 연결되어 있다.

액정 축전기(C_{LC})는 도 2에 도시한 액정 축전기(C_{LC})와 실질적으로 동일하므로 상세한 설명은 생략한다.

그러면, 이러한 회도 표시 화소(Pa, Pb, Pc)의 구조에 대하여 좀 더 상세하게 설명한다.

회도 표시 화소(Pa, Pb, Pc) 중 어느 하나를 도시한 도 4에 보이는 것처럼, 박막 트랜지스터(Qa, Qb, Qc)가 형성되는 하부 표시판(100)에는 절연 기판(110) 위에 게이트 오프 전압(V_{off})이 인가되는 제어 단자 전극(control electrode)(124)이 형성되어 있다. 제어 단자 전극(124)은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 20-80°이다.

제어 단자 전극(124) 위에는 질화 규소(SiN_x) 따위로 이루어진 절연막(insulating layer)(140)이 형성되어 있다.

절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polycrystalline silicon) 등으로 이루어진 반도체(154)가 형성되어 있다.

반도체(154)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다.

반도체(154)와 저항성 접촉 부재(163, 165)의 측면은 경사져 있으며 경사각은 30-80°이다.

저항성 접촉 부재(163, 165) 및 절연막(140) 위에는 화이트 데이터 전압(V_{wh})이 인가되는 입력 단자 전극(input electrode)(173)과 출력 단자 전극(output electrode)(175)이 형성되어 있다.

출력 단자 전극(175)과 입력 단자 전극(173)은 서로 분리되어 있으며 제어 단자 전극(124)에 대하여 서로 반대쪽에 위치한다. 제어 단자 전극(124), 출력 단자 전극(175) 및 입력 단자 전극(173)은 반도체(154)와 함께 박막 트랜지스터(Qa, Qb, Qc)를 이루며, 그 채널(channel)은 출력 단자 전극(175)과 입력 단자 전극(173) 사이의 반도체(154)에 형성된다.

박막 트랜지스터(Qa, Qb, Qc)는 서로 다른 제어 단자 전극(124)의 폭(L)과 채널 두께(t)를 갖도록 형성된다.

출력 단자 전극(175) 및 입력 단자 전극(173)도 반도체(154) 등과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

출력 단자 전극(175) 및 입력 단자 전극(173)과 노출된 반도체(154) 부분의 위에는 유기 물질, 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 또는 질화규소(SiN_x) 등으로 이루어진 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)을 이루는 물질은 평탄화 특성 또는 감광성(photosensitivity)을 가질 수 있다.

보호막(180) 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 화소 전극(190)이 형성되어 있다. 화소 전극(190)은 접촉구(181)를 통하여 출력 단자 전극(175)과 연결되어 있다.

한편, 하부 표시판(100)과 마주하는 상부 표시판(200)에는 투명한 유리등의 절연 물질로 이루어진 상부 기판(210) 아래에 광을 차단하는 차광막(220)이 형성되어 있다. 차광막(220)은 상부 기판(210) 위에서 조사되는 외부 광으로부터 박막 트랜지스터(Qa, Qb, Qc)의 반도체(154)를 차단한다.

차광막(220) 및 상부 기판(210) 아래에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 공통 전극(270)이 형성되어 있다.

화소 전극(190)과 공통 전극(270) 사이에는 액정층(3)이 형성되어 있다.

박막 트랜지스터(Qa, Qb, Qc)는 절연 기판(110) 하부에서 조사되는 백라이트 광을 받는다. 백라이트 광은 제어 단자 전극(124)에 의하여 가려진 부분 이외의 부분을 통하여 반도체(154)에 조사된다. 또한 백라이트 광은 박막 트랜지스터(Qa, Qb, Qc)를 이루는 막(layer) 또는 박막 트랜지스터(Qa, Qb, Qc) 내부 및 외부에 함께 존재하는 막과 막 주변의 물질층에 의하여 가이드되어 반도체(154)에 조사될 수 있다. 박막 트랜지스터(Qa, Qb, Qc)는 백라이트 광에 노출되면 입사된 광량에 따른 전류(Ia, Ib, Ic)를 각각 생성한다.

설명의 편의를 위하여 박막 트랜지스터(Qa, Qb, Qc)는 각각 제어 단자 전극(124)의 폭(La, Lb, Lc)과 채널 두께(ta, tb, tc)를 가지고 있는 것으로 하고, $La < Lb < Lc$, $ta > tb > tc$ 라 한다.

박막 트랜지스터(Qa)는 그 제어 단자 전극(124)의 폭(La)이 박막 트랜지스터(Qb)의 그것(Lb)보다 작으므로 박막 트랜지스터(Qb)보다 백라이트 광을 많이 받으며, 마찬가지로 박막 트랜지스터(Qb)는 박막 트랜지스터(Qc)보다 백라이트 광을 많이 받는다. 또한 박막 트랜지스터(Qa)는 그 채널 두께(ta)가 박막 트랜지스터(Qb)의 그것(tb)보다 두꺼우므로 일정한 광량에 대하여 박막 트랜지스터(Qb) 보다 큰 전류를 생성하며, 마찬가지로 박막 트랜지스터(Qb)는 박막 트랜지스터(Qc)보다 큰 전류를 생성한다. 결국 동일한 백라이트 광이 박막 트랜지스터(Qa, Qb, Qc)에 조사되면 $I_a > I_b > I_c$ 가 성립한다.

전류(I_a, I_b, I_c)에 의한 전하는 각 휘도 표시 화소(Pa, Pb, Pc)의 액정 축전기(C_{LC})에 각각 축적되어 충전 전압을 형성한다. 액정 분자들은 충전된 전압에 따라 그 배열을 달리하며 백라이트 광의 투과율을 변화시킨다. 결국 휘도 표시 화소(Pa, Pb, Pc)는 전류(I_a, I_b, I_c)의 크기에 따라 휘도를 달리하여 표시한다. 휘도 표시 화소(Pa, Pb, Pc)는 도 2에 도시한 화소와 달리 색 필터를 구비하지 않으므로 백라이트의 백색 광만을 표시한다. 따라서 액정 표시 장치가 노멀리 블랙 모드(normally black mode)인 경우 휘도 표시 화소(Pa, Pb, Pc)는 전류(I_a, I_b, I_c)가 크면 화이트를 표시하고 작으면 블랙을 표시한다.

제어 단자 전극(124)의 폭(La, Lb, Lc)과 채널 두께(ta, tb, tc)를 적절히 설정하면 백라이트 광에 따라 휘도 표시 화소(Pa, Pb, Pc)에 선택적으로 화이트를 표시할 수 있다. 예를 들면, 휘도 표시 화소(Pa, Pb)에 화이트를, 휘도 표시 화소(Pc)에 블랙을 표시할 수 있다. 이와 같이 설정하면 백라이트 광의 휘도가 저하되는 경우 휘도 표시 화소(Pb)가 화이트가 아니라 블랙을 표시하게 되어 백라이트 장치(900)의 불량 여부를 용이하게 판단할 수 있다.

이러한 휘도 표시부(700)는, 도 5에 보이는 것처럼, 액정 표시판 조립체 (300)의 표시 영역 바깥에 위치한 가장자리 영역(P1-P4) 중 어느 한 곳에 형성할 수 있다.

한편 복수 개의 휘도 표시부(700)를 가장자리 영역(P1-P4) 중 임의의 두 곳 이상에 배치하여 백라이트 광의 휘도를 표시함으로써 백라이트 광의 균일도도 판단할 수 있다.

이상에서는 휘도 표시부(700)가 세 개의 휘도 표시 화소를 포함하고 있는 것으로 설명하였지만 한 개나 두 개 또는 4개 이상의 휘도 표시 화소를 포함할 수도 있다. 또한 백라이트를 구비하고 있는 액정 표시 장치에 대하여 설명하였으나 이에 한정되지 않으며 백라이트를 구비하는 수광형 표시 장치에 대하여도 동일하게 적용할 수 있다.

발명의 효과

본 발명에 의하면, 서로 다른 제어 단자 전극의 폭과 채널 두께를 가지는 박막 트랜지스터를 포함하는 복수의 휘도 표시 화소를 구비함으로써 백라이트 장치의 불량 여부를 용이하게 판단할 수 있으며, 복수의 휘도 표시부를 구비함으로써 백라이트 광의 균일도도 판단할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

액정 표시판 조립체,

상기 액정 표시판 조립체에 광을 조사하는 백라이트, 그리고

상기 백라이트 광을 받아 서로 다른 휘도를 나타내는 적어도 제1 및 제2 휘도 표시 화소를 포함하는 제1 휘도 표시부를 포함하며,

상기 제1 및 제2 휘도 표시 화소는 상기 백라이트 광을 받아 서로 다른 광전류를 생성하는 제1 및 제2 박막 트랜지스터와 상기 서로 다른 광전류에 따라 상기 백라이트 광의 투과율을 변화시키는 제1 및 제2 액정 축전기를 각각 포함하는

액정 표시 장치.

청구항 2.

제1항에서,

상기 제1 및 제2 박막 트랜지스터는 채널 두께가 서로 다른 제1 및 제2 반도체를 각각 더 포함하는 액정 표시 장치.

청구항 3.

제2항에서,

상기 제1 및 제2 반도체는 비정질 규소를 포함하는 액정 표시 장치.

청구항 4.

제1항 또는 제2항에서,

상기 제1 및 제2 박막 트랜지스터는 폭이 서로 다른 제1 및 제2 제어 단자 전극을 각각 포함하는 액정 표시 장치.

청구항 5.

제4항에서,

상기 제1 및 제2 박막 트랜지스터는 제1 및 제2 입력 단자와 제1 및 제2 출력 단자를 각각 더 포함하며, 상기 제1 및 제2 제어 단자 전극에는 상기 제1 및 제2 박막 트랜지스터를 턴 오프시키는 전압이 인가되고, 상기 제1 및 제2 입력 단자에는 소정 데이터 전압이 인가되며, 상기 제1 및 제2 출력 단자는 상기 제1 및 제2 액정 축전기에 각각 연결되어 있는 액정 표시 장치.

청구항 6.

제4항에서,

상기 제1 및 제2 휘도 표시 화소는 외부 광으로부터 상기 제1 및 제2 박막 트랜지스터를 차단하는 차광막을 더 포함하는 액정 표시 장치.

청구항 7.

제4항에서,

상기 제1 휘도 표시부는 상기 액정 표시판 조립체의 가장자리 영역에 배치되어 있는 액정 표시 장치.

청구항 8.

제1항에서,

상기 백라이트 광을 받아 서로 다른 휘도를 나타내는 적어도 제3 및 제4 휘도 표시 화소를 포함하는 제2 휘도 표시부를 더 포함하며,

상기 제1 및 제3 휘도 표시 화소는 실질적으로 동일하며, 상기 제2 및 제4 휘도 표시 화소는 실질적으로 동일한

액정 표시 장치.

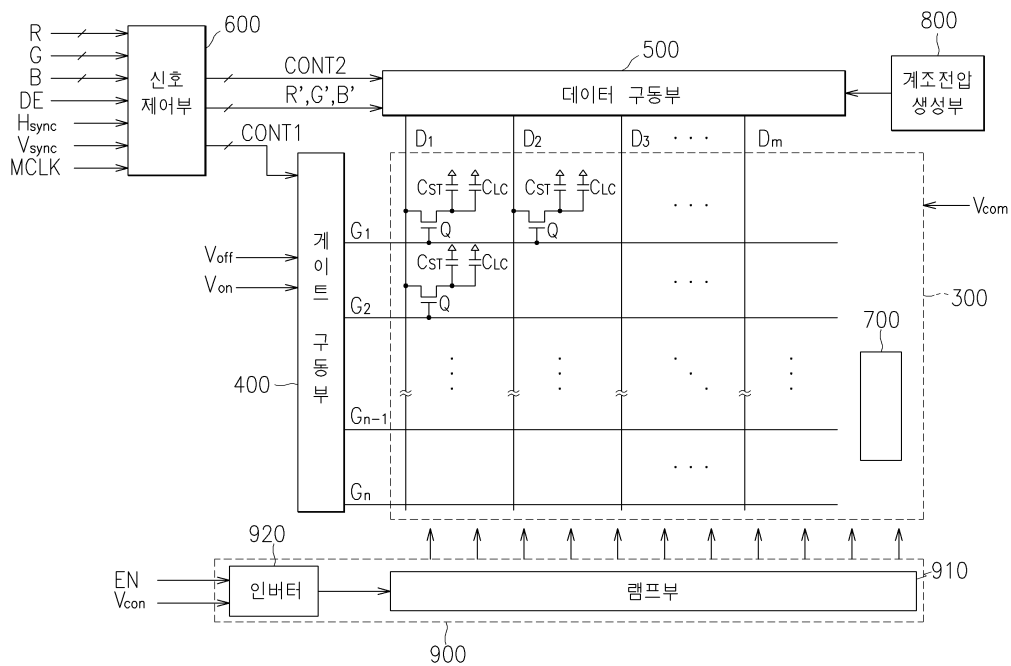
청구항 9.

제8항에서,

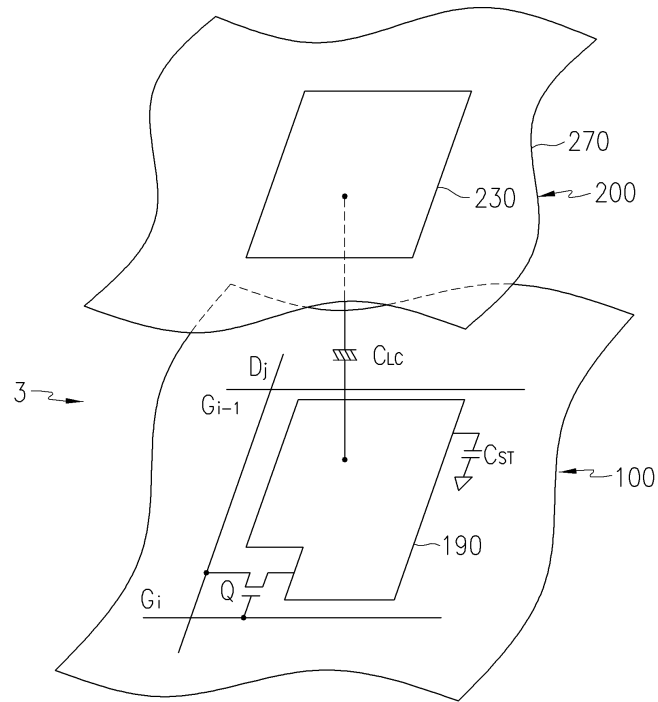
상기 제1 및 제2 휘도 표시부는 상기 액정 표시판 조립체의 서로 다른 가장자리 영역에 배치되어 있는 액정 표시 장치.

도면

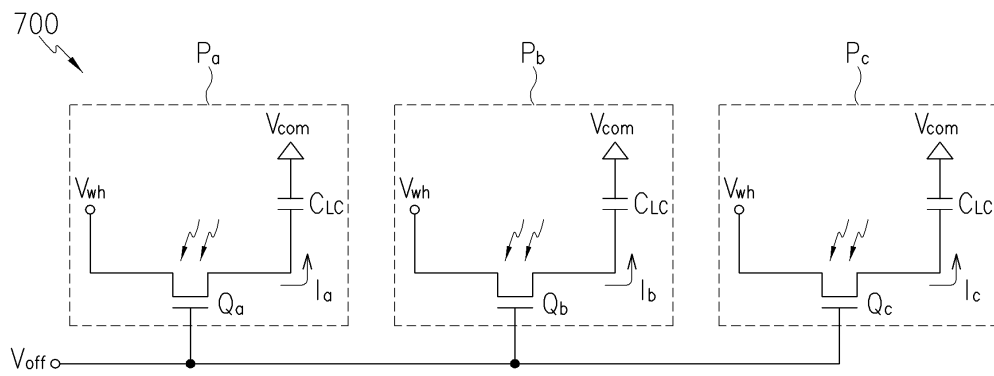
도면1



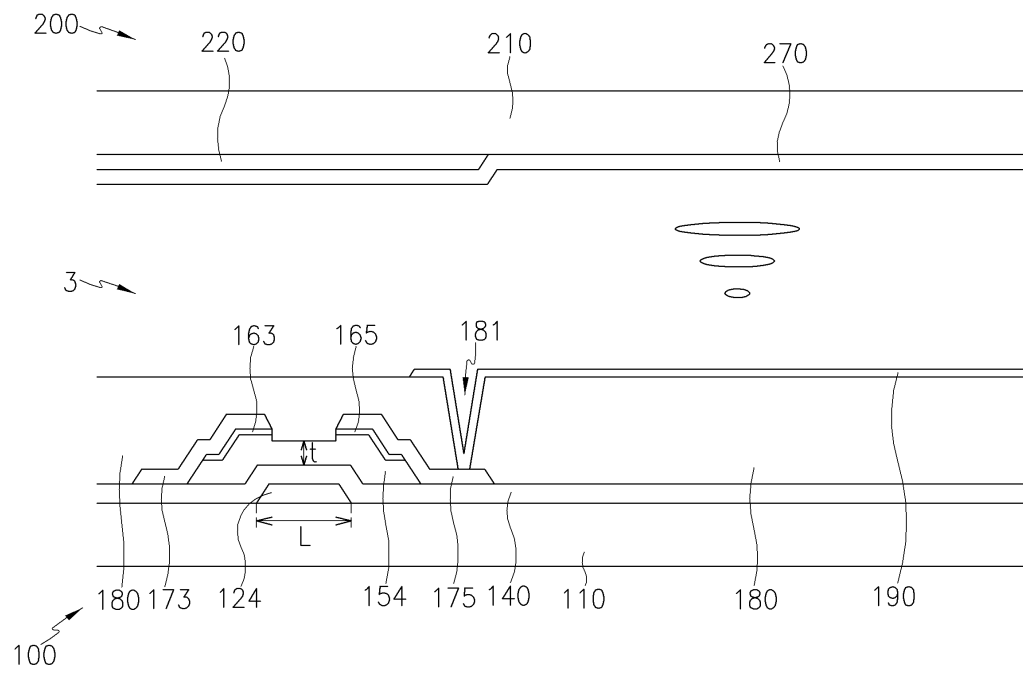
도면2



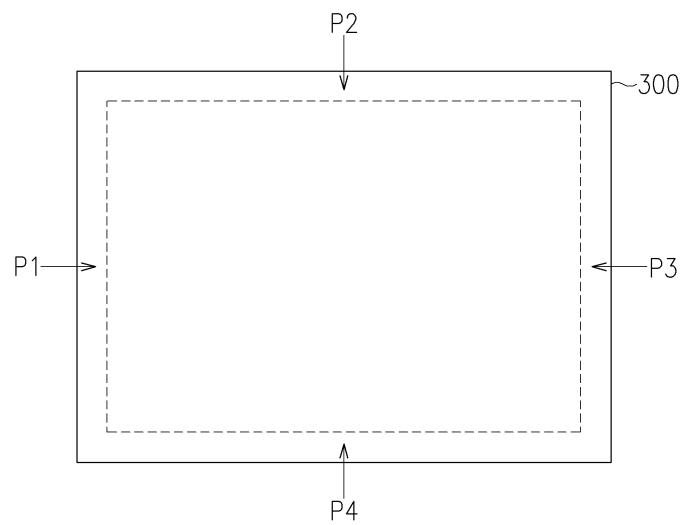
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020050121381A	公开(公告)日	2005-12-27
申请号	KR1020040046494	申请日	2004-06-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	SONG IKSUN		
发明人	SONG,IKSUN		
IPC分类号	G02F1/133		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置，如权利要求1包括指示不同的亮度的第一和第二亮度显示像素的装置接收的液晶面板组件，用于将光照射到液晶面板组件的背光源，和背光源和亮度显示部分。且其中所述第一和第二亮度显示像素包括第一和第二液晶电容器根据接受背光源束具有不同的光电流的第一和第二薄膜晶体管，以产生光电流的不同改变背光的透光率，分别。根据本发明，通过提供包括具有不同宽度和控制端电极的沟道厚度的薄膜晶体管的多个亮度显示像素，可以容易地确定背光装置是否有缺陷，可以确定背光的均匀性。3 指数方面 液晶显示器，背光源，薄膜晶体管，半导体，亮度，非晶硅

