

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 특2000-0062978
G02F 1/136 (43) 공개일자 2000년10월25일

(21) 출원번호 10-2000-0014485
(22) 출원일자 2000년03월22일
(30) 우선권주장 99-84893 1999년03월26일 일본(JP)
(71) 출원인 닛뵙덴끼 가부시끼가이샤 가네꼬 히사시
(72) 발명자 일본 도오교도 미나또꾸 시바 5초메 7방 1고
시바하라히데오
(74) 대리인 일본도오교도미나또꾸시바5초메7방1고닛뵙덴끼가부시끼가이샤나이
박해선, 조영원

심사청구 : 있음

(54) **돌출 스페이서를 가진 횡전계 구동형의 액정 표시 장치**

요약

횡전계 구동형, 즉, ISP (In-Plane-Switching) 형의 액티브 매트릭스 액정 표시 장치에서, 색필터 기판과 TFT 기판 중 하나 상에 돌출 스페이서가 형성되며, 상기 스페이서는, 공통 전극 배선 또는 게이트 전극 배선 상으로 연장된 화소 전극부 상의 위치에만 배치되고, 그에 의해, 장기 잔상 현상의 발생을 감소시킨다.

대표도

도1

색인어

액정 표시 장치

명세서

도면의 간단한 설명

도 1 은 본 발명의 제 1 실시예에 따른 액티브 매트릭스형 액정 표시 장치의 단위 화소 내의 전극 구조를 보여주는 평면도;

도 2 는 도 1 의 A-A 선을 따라 취한 단면도;

도 3 은 도 1 의 B-B 선을 따라 취한 단면도;

도 4 는 배향막의 러빙 방향을 설명하는 평면도;

도 5a 는 양상태에서의 배향된 액정 방향을 설명하는 개략도;

도 5b 는 명상태에서의 배향된 액정 방향을 설명하는 개략도;

도 6 은 화소 전극과 공통 전극 사이의 관계를 전기회로로 간주할 경우의 등가 회로를 보여주는 도면;

도 7 은 직사각형의 백/흑 패턴이 장시간 표시되었을 경우, 시간과 장기 잔상 현상이 나타나는 방법 사이의 관계를 보여주는 그래프;

도 8 은 본 발명의 제 2 실시예에 따른 액티브 매트릭스형 액정 표시 장치의 단위 화소 내의 전극 구조를 보여주는 평면도; 및

도 9 는 본 발명의 제 3 실시예에 따른 액티브 매트릭스형 액정 표시 장치의 단위 화소 내의 전극 구조를 보여주는 평면도이다.

* 도면의 주요부분에 대한 부호의 설명 *

- 1 : 게이트 전극 배선 2, 22 : 공통 전극 배선
3 : 화소 전극 4 : 스페이서 접촉부
5 : 드레인 전극 배선 6 : TFT 기판
7 : 게이트 절여막 8 : 실리콘 질화막
9 : 배향막 11 : 오버코트

13 : 색필터 기관 18 : TFT
19 : 편광판 101 : 액정 분자

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이며, 보다 구체적으로 횡전계 구동형 액정 표시 장치의 스페이서 배열에 관한 것이다.

최근 들어, 액정 표시 장치 (LCD) 는 경량, 박형 및 저소비전력 등의 이점을 활용하여, 각종 정보 계기의 표시 단말기로 널리 사용되고 있다. 통상적으로, 이들 LCD 의 대부분은 TN (twisted nematic) 과 STN (super twisted nematic) 형이다. 이와 같은 종 (longitudinal) 전계 구동형의 LCD 가 실용화 되어 있긴 하지만, 시야각이 비교적 좁다는 문제가 있다. 이러한 점에서, 횡전계 구동형의 LCD, 즉, IPS (In-Plane-Switching) 방식의 LCD 가 제안되어 왔다.

1990 년 11 월 30 일에 특허 허여된 미국 특허 5,995,186 호에, 이러한 IPS 방식의 LCD 가 개시되어 있다. 이러한 LCD 에서, 화소 전극과 공통 전극은 박막 트랜지스터 (TFT) 기관 상에 형성된다. 양 전극은 빗살 모양으로 형성되며, 절연층을 통해 서로 마주보도록 배열된다. 색필터 (CF) 상에는 전극이 형성되지 않는다. TFT 기관과 CF 기관 사이에는, 작은 입자의 스페이서가 배열되며 액정이 봉입된다.

이러한 IPS 방식의 LCD 는 보다 넓은 시야각을 갖기 때문에, 종래의 CRT 표시에 대한 대체로서 그 수요가 증가하고 있다. 그런데, 스페이서로서 작은 입자를 채택하는 것은, 일반적으로 살포 수단이 채택되므로, 상기 입자가 어떤 위치 (면 내 위치 ; in-plane position) 에 배열될 지가 정해지지 않는다는 문제가 있다. 플라스틱 방울 (bead) 등의 스페이서를 화소 상에 배치할 경우, 스페이서에 의한 빛의 산란과 투과로 인해, 액정 표시 소자의 표시 품질이 저하한다는 문제가 있다. 스페이서가 셀 압착시에 점으로 접촉하는 구형을 가진다면, 이로 인해 배향막과 투명 전극의 파손이 초래되어, 표시 결함이 발생하기 쉽다는 또 다른 결함이 있다. 배향막과 투명 전극의 파손으로 인해, 액정이 오염되며, 그 저항 전압이 저하된다는 또 다른 결함도 있다. 게다가, 스페이서를 균일하게 살포하는 공정을 제공할 것과 스페이서의 입자 크기 분포를 고정밀도로 제어할 것이 요구되기 때문에, 간단한 제조 방법을 사용하여 안정한 표시 품질을 얻기가 어려웠다.

1998 년 2 월 20 일에 공개된 일본 특개평 10-48636 (48,636/1998) 호에는, 이러한 문제를 해결하는 IPS 방식의 LCD 가 개시되어 있다. 개선된 이 LCD 에서는, 스페이서로서 작은 입자를 채택하는 대신, 색필터가 적층된 원주형 스페이서를 CF 기관 상에 제공한다. 이러한 구조로 형성된 스페이서는, 색필터를 위한 종래의 제조 공정에 공정을 추가할 필요가 없기 때문에, 종래와 동일한 비용으로 색필터를 제조할 수 있다는 장점을 제공한다.

더 나아가, 개선된 이 LCD 에서는, 러빙 저하를 막기 위하여, 스페이서의 위치가 데이터 라인 (드레인 전극 배선) 과 스캔 라인 (게이트 전극 배선) 사이의 교차점으로 제한된다.

발명이 이루고자하는 기술적 과제

그런데, 스페이서가 고전압의 데이터 라인 또는 스캔 라인 상에 배열될 경우, 장기 잔상 현상 (long-term afterimage phenomenon) 이 발생하기 쉽다는 문제가 발견되었다. 이 현상은, 장기간 명상태 (bright state) 로 표시되었던 소정 패턴이, 처음의 패턴으로 돌아가고자 하더라도, 초기의 완전한 암상태 (dark state) 로 돌아가지 못하고, 오히려 패턴 시저 (seizure) 또는 스틱킹 (sticking) 을 나타내는 상황을 의미한다.

따라서, 본 발명의 목적은, 이러한 장기 잔상 현상의 발생을 감소시킬 수 있는 IPS 방식의 AM (active matrix type ; 액티브 매트릭스형)-LCD 를 제공하는 것이다.

발명의 구성 및 작용

본 발명의 횡전계 구동형 액정 표시 장치는, 돌출 스페이서의 형성 위치가 공통 전극 배선 또는 화소 전극의 확장부 상으로 제한되어, 상술된 장기 잔상 현상의 발생을 감소시킨다는 것이 특징이다.

본 발명의 한가지 실시예에 따르면, 매트릭스 방식으로 정렬된 복수의 화소 각각에 대해, 상기 화소 주위의 한 번에 정렬된 게이트 전극 배선, 상기 게이트 전극 배선에 대하여 직각으로 상기 화소 주위의 다른 한 번에 정렬된 드레인 전극 배선, 상기 게이트 전극 배선에 대하여 평행하며 상기 화소 주위 한 번의 대변에 정렬된 공통 전극 배선, 이 공통 전극 배선에 수직하도록 상기 공통 전극 배선으로부터 연장된 공통 전극, 및 상기 공통 전극과 평행하며 상호 간격을 유지하는 방식으로 정렬된 화소 전극이, TFT 기관으로서의 제 1 기관에 제공된다. 색필터가 제공되는 제 2 기관이 제 1 기관과 마주 보도록 배열되며, 스페이서를 이용하여, 상기 제 1 기관과 상기 제 2 기관 사이에 형성된 갭으로 액정층이 봉입된다. 상기 스페이서는 제 1 기관과 제 2 기관 중 적어도 하나 상에 제공되는 돌출부를 구비하며, 상기 돌출부를 통해 제 1 기관과 제 2 기관이 서로 접촉하는 접촉부가 공통 전극 배선과 화소 전극의 연장부 중 적어도 하나 상에 배치된다.

또한, 상기 액정 표시 장치는, 상기 공통 전극이 복수이며, 상기 화소 전극의 연장부가 상기 공통 전극 배선과 겹치도록 형성되고, 상기 화소 전극의 연장부 상에 상기 접촉부가 배치된다는 것이 특징이다.

또한, 상기 액정 표시 장치는, 상기 화소 전극이 복수이며, 인접한 화소 전극 각 부분이 공통 전극 배선과 겹치도록 형성되고, 인접한 화소 전극과 공통 전극 배선 상의 사이에 상기 접촉부가 배치된다는 것이 특징이다.

게다가, 상기 액정 표시 장치는, 연장 방향에 있는 인접한 화소의 게이트 배선과 겹치도록 상기 화소 전극부가 형성되며, 이 겹친 위치 상에 상기 접촉부의 위치가 배치된다는 것이 특징이다.

도 1 내지 도 3 을 참조하여, 본 발명이 적용되는, 횡전계 구동 방식의 액티브 매트릭스형 액정 표시 장치를 설명한다.

도 1 및 도 3 에 도시된 바와 같이, 스페이서를 구성하는 돌출부 (21) 의 팁 엔드 (tip end) 가, 상기 팁 엔드가 TFT 기판 (6) 상에 형성된 공통 전극 배선 (2) 상에 배치되도록, 섹필터 (CF) 가 제공되는 기판 (13) 상에 형성된다. 도 1 에서, 참조 부호 4 는, 박막 트랜지스터 (18 ; TFT) 를 사용해 형성된 TFT 기판 (6) 과 상기 스페이서가 접촉하는 영역을 나타낸다.

TFT 기판 (6) 상에는, 스캔 라인으로서의 게이트 전극 배선 (1) 이 동일한 평면 상에 형성되어 있으며, 공통 전극 배선 (2) 은 격자 모양으로 공통 전극 (22) 에 접속되어 있다. 이들 전극 상에는, 게이트 절연막 (7) 을 통해 TFT (18) 를 구성하는 반도체층이 형성되어 있으며, 드레인으로서의 상기 TFT 의 소스 및 드레인 영역 중 하나에 접속될 데이터 라인으로서의 드레인 전극 배선 (5) 및 소스로서 의 상기 TFT 의 소스 및 드레인 영역 중 다른 하나에 빗살 모양으로 접속되어 있는 화소 전극 (3) 이 형성되어 있다. 화소 전극 (3) 은 3 부분의 공통 전극 (22) 사이에 배열된다. 화소 전극 (3) 과 공통 전극 (22) 사이에 게이트 절연막 (7) 을 삽입하는 구조에 의해, 저장 캐패시터가 형성되어 있다. 보호막으로서, 실리콘 질화막 (8) 의 절연막이 드레인 전극 배선 (5), 화소 전극 (3) 및 TFT (18) 상에 형성된다. 그 다음, 그 위에 배향막 (9) 이 형성된다. 배향막 (9) 으로서, 예를 들어, 액정 배향을 위해 표면 상에 러빙 처리가 가해진 폴리이미드가 채택되어 있다.

TFT 기판 상의 전극에 대한 한가지 구체적인 예에는, 다음의 치수가 포함된다. 화소 피치는, 횡방향 (즉, 각 드레인 배선 (5) 사이) 이 100 μm , 종방향 (즉, 각 게이트 배선 (1) 사이) 이 300 μm 이다. 상술된 전극들의 폭에 대해서는, 선 결함을 막기 위하여, 게이트 전극 배선 (1), 드레인 전극 배선 (5) 및, 공통 전극 배선 (2) 이 보다 넓게 설정된다. 이들 폭은, 각각 10 μm , 7 μm 및 7 μm 이다.

한편, 하나의 화소 단위에 대해 독립적으로 형성된 화소 전극 (3) 및 격자 형태의 공통 전극 (22) 은, 종방향으로 연장되는 부분에서, 약간 좁아진 폭을 가지며, 즉, 각각 4 μm 및 5 μm 이다. 이들 전극의 폭이 좁기 때문에, 불순물로 인한 단선의 가능성이 높아지게 된다. 그렇긴 하지만, 이러한 혼입은 화소 하나의 부분적 결핍을 초래할 수는 있겠지만, 선결함에는 미치지 못한다. 화소 전극 (3) 과 공통 전극 (22) 사이에는, 절연막을 통해 10 μm 의 갭이 형성되어 있다. 1024 \times 3 (R, G, B) 개의 신호 배선 전극과 768 개의 스캔 배선 전극을 제공함으로써, 화소의 수는 1024 \times 3 \times 768 개가 된다.

TFT 기판 (6) 을 마주보고 있는 CF 기판 (13) 상에는, 표시 부분 이외의 부분으로부터 새어 나오는 빛을 차광하기 위한 BM 층 (17 ; black matrix layer) 과, 빨강, 파랑 및 초록의 빛깔층 (도 3 에서는 초록의 빛깔층 (16)) 을 가진 섹필터가 형성된다. 또한, 빛깔층 상에는, 빛깔층으로부터 불순물이 녹아 나오는 것을 막기 위하여, 아크릴 수지와 같은 오버코트 (11) 가 형성된다. 그리고 나서, 상술된 러빙 처리가 가해진 배향막 (9) 으로서의 폴리이미드로 상기 오버코트 (11) 를 코팅한다.

양쪽의 배향막 (9) 에는 서로 평행한 러빙 방향이 제공된다. 도 4 에 도시된 바와 같이, 이들 러빙 방향은 인가될 전계 방향 (θ_3) 에 대해 75° 의 각 (θ_1) 을 가진다. TFT 기판 (6) 과 CF 기판 (13) 으로는, 각각 1.1 mm 두께와 연마된 표면을 가진, 유리판이 투명 기판으로서 사용된다. 이들 기판 사이에는, 7.3 이라는 양 (positive) 의 유전율 이방성 ($\Delta\epsilon$) 과 (589 nm, 20 °C 에서) 0.074 의 굴절율 이방성을 갖는 네마틱 액정 조성을 끼워, 액정 패널을 구성한다.

이 경우, 갭 (d), 즉, 액정층의 두께는, CF 기판 (13) 상의 BM 층 (17) 상에 초록, 파랑, 빨강의 빛깔층을 적층함으로써 형성된, 원주형 등의 돌출형 스페이서 (21) 에 의해 유지되며, 상기 갭 (d) 은 액정이 봉입된 상태에서 4.0 μm 가 되도록 설정된다. 돌출 스페이서 (21) 의 정상이 TFT 기판측과 접하는 위치는, 도 1 에서 공통 전극 배선 (2) 상의 스페이서 접촉부 (4) 로 도시된 영역이다. 러빙 처리의 관점에서, 상기 스페이서 접촉 영역은, 공통 전극 배선 (2) 의 외주를 넘어서서 연장되지 않도록 형성되며, 스페이서 접촉 영역의 최대 치수도, 도 1 에 도시된 바와 같이, 인접한 화소 전극 (3) 사이의 거리 한도 이하로 설정되는 것이 바람직하다.

상술된 구조의 액정 패널을 2 장의 편광판 (19 ; 예를 들어, NITTO DENKO Co.,Ltd. 에 의해 제작된 G1220DU) 사이에 끼워 액정 표시 장치를 구성한다. 또한, 도 4 에 도시된 바와 같이, 한 쪽 편광판은 $\theta_1 = 75^\circ$ 로 설정된 편광 투과축을 가지며, 다른 쪽은 전자의 편광 투과축에 직교하며 $\theta_2 = -15^\circ$ 로 설정된 편광 투과축을 가진다.

상술된 액정 표시 장치가, 저전압 (V_{OFF}) 에서 암상태를 취하며, 고전압 (V_{ON}) 에서 명상태를 취하는 폐전로식 (normally closed) 특성을 채택하여 제어될 경우, 그 액정 분자 (101) 는, 도 5 에 도시된 바와 같이, 그에 의해 배향되어 암상태와 명상태를 각각 생성한다. 즉, 암상태에서는, 도 5 의 (a) 에 도시된 바와 같이, 액정 분자 (101) 는 러빙 방향을 따라 배향된다. 액정 분자의 배향 방향과 편광판 2 장의 작용에 의해, 표시 장치는 암상태로 제어된다. 명상태에서는, 도 5 의 (b) 에 도시된 바와 같이, 액정 분자 (101) 는 인가된 전계에 의해 러빙축으로부터 일정한 각도만큼 회전하여 배향된다. 이런 방식으로, 상기 표시 장치는 명상태로 제어된다.

IPS 방식의 종래 LCD 에서의 상술된 장기 잔상 현상은, 다음과 같은 사실에 의해 야기된다. 명상태에서는 공통 전극 (22) 과 화소 전극 (3) 사이에 고전압이 생성되기 때문에, 명상태가 장기간 표시되고 나면, 액정 캐패시턴스, 즉, 공통 전극 (22) 과 화소 전극 (3) 사이에 존재하는 캐패시턴스 내에 전하가 축적되게 된다. 그래서, 상기 표시 장치를 암상태로 돌아오도록 제한한다 하더라도, 상기 표시 장치는 축적된 전하로 인해 완전한 암상태로 돌아오지 않는다.

도 6 의 등가 회로를 이용하여 이 현상을 설명하면, V_1 은 화소 전극 (3) 과 공통 전극 (22) 사이의 전압을 나타내고, C_1 은 화소 전극 (3) 과 공통 전극 (22) 사이의 액정 캐패시턴스를 나타내며, V_2 는 섹필터 기판과 TFT 기판 사이의 전압을 나타내고, C_2 는 섹필터 기판과 TFT 기판 사이의 캐패시턴스를 나타내며, R_1 은

색필터 기판과 TFT 기판 사이의 저항을 나타낸다. 이 경우, R1 값은 돌출 스페이서 (21) 의 저항에 의해 결정되며, V2 는 돌출 스페이서 (21) 가 TFT 기판과 접촉하는 위치에서의 전위에 의해 결정된다. 일반적으로, 소정 패턴을 명상태로 장시간 표시할 경우, 축적되는 전하 (Q) 는 다음의 수학적 식 1 로 표현되며; 따라서, V1 과 V2 사이의 전압차가 작을수록, 축적되는 전하가 작아져, 장기 잔상 현상이 거의 발생하지 않게 된다.

$$Q = 1/(1/C1+1/C2) \times (V1-V2)$$

V2 는 돌출 스페이서 (21) 가 TFT 기판과 접촉하는 위치에서의 전위로 결정되기 때문에, 돌출 스페이서 (21) 의 위치가 중요하다. 통상적으로, 백색을 표시하는 경우의 직류 전류 성분으로서, V1 은 ± 5 V 진폭의 인가로 인해 $V1 = 0$ V 가 되며, V2 는 돌출 스페이서 (21) 가 게이트 배선 상의 TFT 기판과 접촉하기 때문에 $V2 = -10$ V 가 된다. 이 경우, 수학적 식 1 은 다음의 수학적 식 2 로 표현될 수 있다.

$$Q = 1/(1/C1+1/C2) \times (0-(-10)) = 1/(1/C1+1/C2) \times 10 \quad [C]$$

그러나, 본 실시예에서, 돌출 스페이서 (21) 의 정상 위치가 TFT 기판과 접하는 위치는, 도 1 의 공통 전극 (22) 배선 상의 스페이서 접촉부 (4) 이다. 따라서, $V2 = 0$ V 가 되어, 축적되는 전하는 다음의 수학적 식 3 으로 주어지며, 이는 축적되는 전하 (Q) 가 없기 때문에 장기 잔상 현상이 발생하지 않음을 의미한다.

$$Q = 1/(1/C1+1/C2) \times (0-0) = 0 \quad [C]$$

도 7 은, 직사각형의 백/흑 패턴을 장시간 표시했을 경우, 시간과 장기 잔상 현상이 나타나는 방법 사이의 관계를 보여주는 그래프이다. 횡축은 시간을 나타내며, 종축은 시저의 정도를 나타낸다. 시저의 정도는, 마이너 즉, 가벼운 쪽으로부터, "없음"을 나타내는 0, "기울어져 보임"을 나타내는 1, "정면에서 얇게 보임"을 나타내는 2, "정면에서 분명히 보임"을 나타내는 3 및, "NG"를 나타내는 4 를 포함하는 5 레벨로 되어있다. 도 7 에 도시된 바와 같이, 돌출 스페이서의 위치가 게이트 배선 상일 경우, 2 시간 동안의 표시로 시저가 발생한다. 하지만, 돌출 스페이서의 위치가 공통 전극 상인 경우, 8 시간까지는 시저가 유발되지 않으며, 24 시간 동안의 표시에 의해서도, "기울어져 보임" 정도의 시저가 발생할 뿐이다.

도 8 은 본 발명의 제 2 실시예를 보여준다. 제 1 실시예와 비교할 때, 스페이서의 접촉부 (4) 가 공통 전극 배선 (2) 상에 배치된다는 것이 공통이며, 화소 전극 (3) 이 공통 전극 배선 (2) 상으로 연장되고, 따라서 스페이서 접촉부 (4) 가 화소 전극의 연장부 상에 위치한다는 것이 상이하다. 이러한 구조를 채택함으로써, 소정 패턴이 명상태로 장시간 표시되는 경우에 축적되는 전하 (Q) 는, $V1 = V2 = 0$ V 이기 때문에, 다음의 수학적 식 4 에 의해 도시된 바와 같이 0 으로 결정되어, 장기 잔상 현상이 발생하지 않게 된다.

$$Q = 1/(1/C1+1/C2) \times (V1-V2) = 1/(1/C1+1/C2) \times (0-0) = 0 \quad [C]$$

도 9 는 본 발명에 따른 제 3 실시예를 보여준다. 제 1 실시예와 비교하면, 상기 실시예는, 이전 스테이지에서 화소 전극 (3) 이 게이트 전극 배선 (1) 상으로 연장되고, 따라서 스페이서 접촉부 (4) 가 화소 전극 (3) 의 연장부 상에 위치한다는 것이 상이하다. 이러한 구조를 채택함으로써, 소정 패턴을 명상태로 장시간 표시하는 경우에 축적되는 전하 (Q) 는 다음의 수학적 식 5 에 의해 0 으로 결정되며, 그 결과 장기 잔상 현상은 발생하지 않는다.

$$Q = 1/(1/C1+1/C2) \times (V1-V2) = 1/(1/C1+1/C2) \times (0-0) = 0 \quad [C]$$

또한, 돌출 스페이서의 위치가 표시 화소면에서 떨어져 있기 때문에, 돌출 스페이서 주위에서 발생할 수 있는 액정 배향의 무질서함이 표시에 영향을 주는 일이 없으며, 그에 의해 양호한 표시가 제공된다.

상술된 실시예에서는, AM-LCD 에서의 스위칭 소자로서, TFT 와 같은 3-단자 스위칭 소자를 언급하였다. 여기에 제한받지 않고, 다이오드 및 배리스터 등의 2-단자 소자가 채택될 경우에도, 본 발명이 적용될 수 있다.

또한, 색필터 상에 형성되어 있는 돌출 스페이서를 색깔층을 겹치는 방식으로 형성할 필요가 없으며, 오버코트를 패터닝하여 얻을 수도 있다.

발명의 효과

상술된 바와 같이, 본 발명의 액정 표시 장치에 따르면, 돌출 스페이서의 정상 위치가 TFT 기판측과 접촉하는 위치가 공통 전극 또는 화소 전극의 연장부 상에 배치되며, 그 결과, 그렇지 않다면 화소 전극과 공통 전극 사이에 축적될 전하가 0 으로 되어 장기 잔상 현상을 감소시킬 수 있다.

(57) 청구의 범위**청구항 1**

화소 전극과 데이터 라인에 접속되어 있는 스위칭 소자를 제어하기 위한 스캔 라인, 절연막을 통해 상기 화소 전극과 평행하게 정렬된 공통 전극 및, 상기 공통 전극에 접속되어 상기 데이터 라인과 교차하는 방향으로 연장된 공통 전극 배선이 공급되는 제 1 기판;

액정층을 통해 상기 제 1 기판과 마주 보도록 배치된 제 2 기판; 및

상기 제 1 기판과 상기 제 2 기판 사이의 갭을 고정하도록, 상기 제 1 기판과 상기 제 2 기판 중의 적어도 하나 상에 형성된 돌출 스페이서로서, 상기 공통 전극 배선과 상기 화소 전극의 상기 연장부 중 적어도 하나 상에 배치되어 있는 상기 돌출 스페이서를 구비하는 것을 특징으로 하는, 횡전계 구동형의 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 공통 전극은 격자 형태의 복수부로 나누어지고, 상기 공통 전극 배선과 교차하는 방향으로 연장되며;

상기 화소 전극은 상기 공통 전극의 상기 복수부 사이에 배치되도록 배향된 복수부로 나누어지며; 그리고

상기 돌출 스페이서는 상기 공통 전극 상에만 배치되는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1 항에 있어서,

상기 공통 전극은 격자 형태의 복수부로 나누어지고, 상기 공통 전극 배선과 교차하는 방향으로 연장되며;

상기 화소 전극은 상기 공통 전극의 상기 복수부 사이에 배치되도록 배향된 복수부로 나누어지며;

상기 화소 전극의 상기 복수부는, 상기 공통 전극 배선 상으로 연장되며, 서로 공통으로 접속되어 상기 화소 전극의 연장부를 구성하는 상기 스위칭 소자로의 말단을 그 단부로 가지며; 그리고

상기 돌출 스페이서가 상기 연장부 상에만 배치되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 1 항에 있어서,

상기 공통 전극은 격자 형태의 복수부로 나누어지고, 상기 공통 전극 배선과 교차하는 방향으로 연장되며;

상기 화소 전극은 상기 공통 전극의 상기 복수부 사이에 배치되도록 배향된 복수부로 나누어지며;

상기 화소 전극의 상기 복수부는, 부분적인 단부가 상기 공통 전극 배선 상으로 이전 스테이지에서의 스캔 라인까지 연장되어 상기 화소 전극의 연장부를 구성하는 상기 스위칭 소자로의 말단부를 그 부분적 단부로 가지며; 그리고

상기 돌출 스페이서는 상기 이전 단계에서의 상기 스캔 라인 상의 상기 연장부 상에만 배치되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 2 항에 있어서, 상기 돌출 스페이서와 상기 공통 전극 배선 사이의 마주보는 영역이, 상기 공통 전극 배선 폭보다 좁은 치수를 가지며, 상기 화소 전극의 양 외측 사이의 거리보다 짧은 범위 내에서 선택되는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 3 항에 있어서, 상기 돌출 스페이서와 상기 화소 전극의 상기 연장부 사이의 마주보는 영역이, 상기 공통 전극 배선 폭보다 좁은 치수를 가지며, 상기 화소 전극의 상기 접속부의 길이보다 짧은 범위 내에서 선택되는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제 4 항에 있어서, 상기 돌출 스페이서와 상기 화소 전극의 상기 연장부 사이의 마주보는 영역이, 상기 이전 스테이지에서의 상기 스캔 라인 폭보다 좁은 치수를 가지며, 상기 화소 전극의 양 외측 사이의 거리보다 짧은 범위 내에서 선택되는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제 1 항에 있어서, 상기 제 2 기판은 색필터 층을 사용하여 형성되며, 상기 돌출 스페이서는 상기 색필터의 적층으로 형성되는 것을 특징으로 하는 액정 표시 장치.

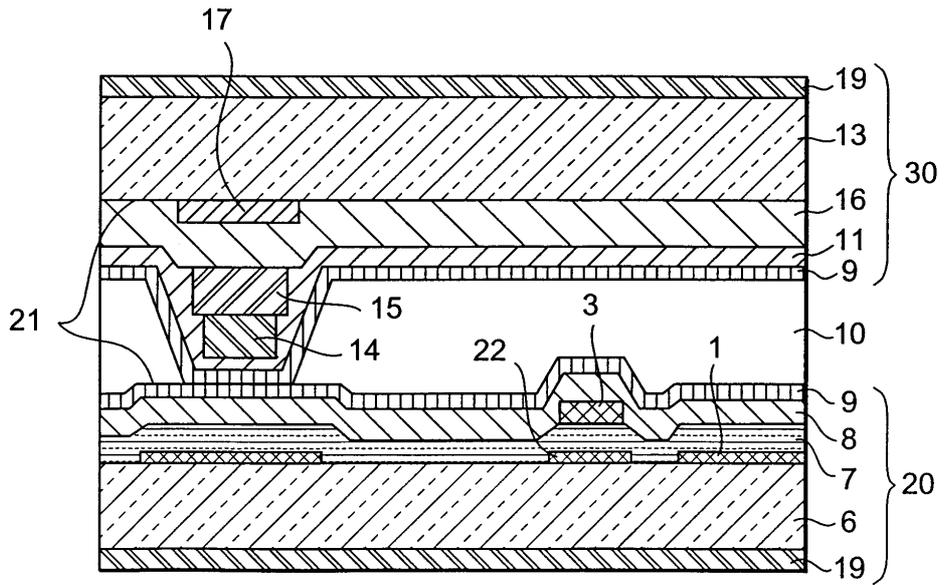
청구항 9

제 8 항에 있어서,

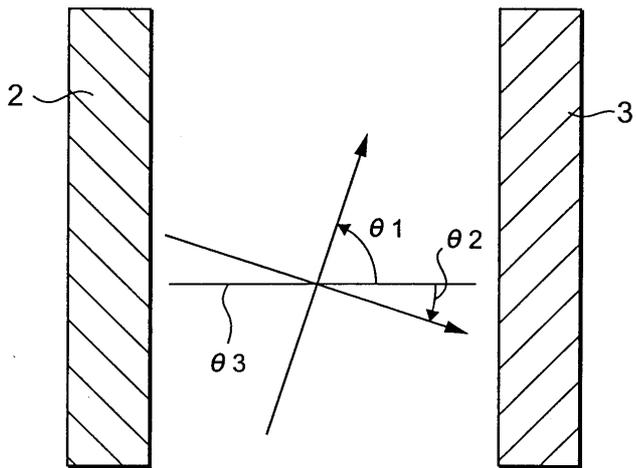
상기 스캔 라인, 상기 공통 전극 배선 및 상기 공통 전극은 상기 제 1 기판 상의 공통 평면 상에 형성되며;

상기 스캔 라인 및 상기 공통 전극 배선은, 그들 사이에 화소 영역이 배치된 상태에서 서로 평행하게

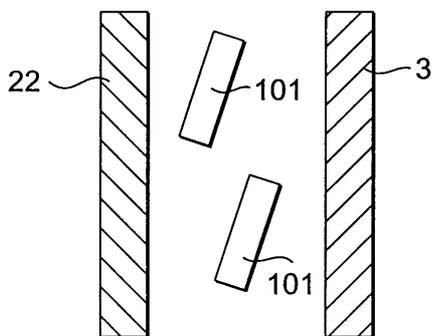
도면3



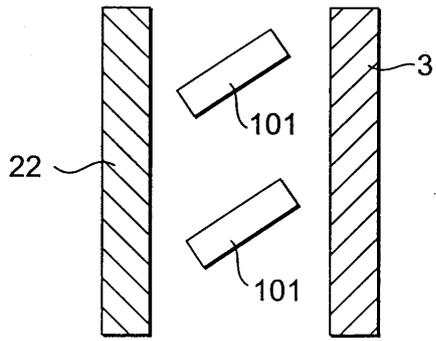
도면4



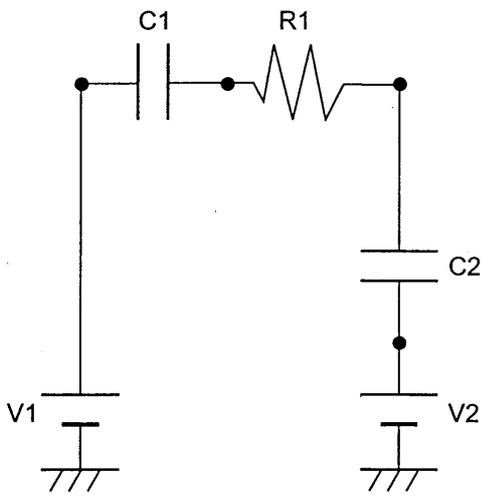
도면5a



도면5b

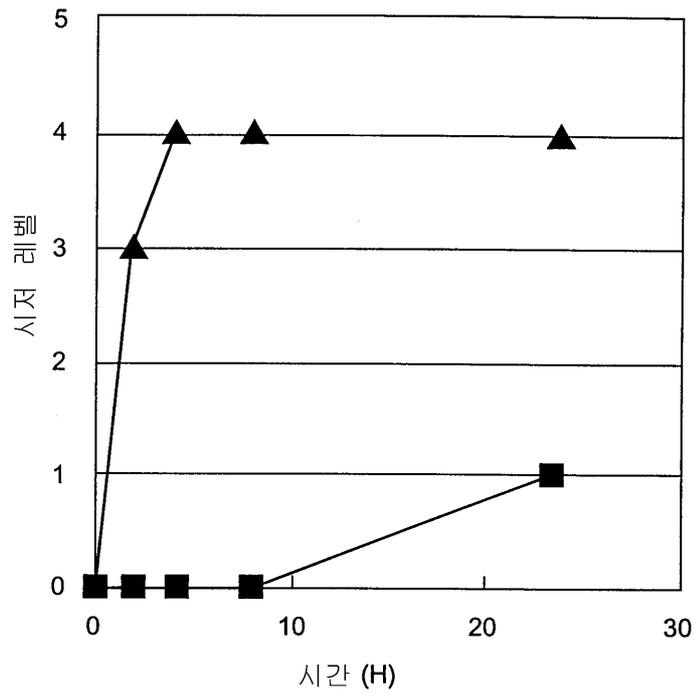


도면6



도면7

장기 잔상 현상 테스트

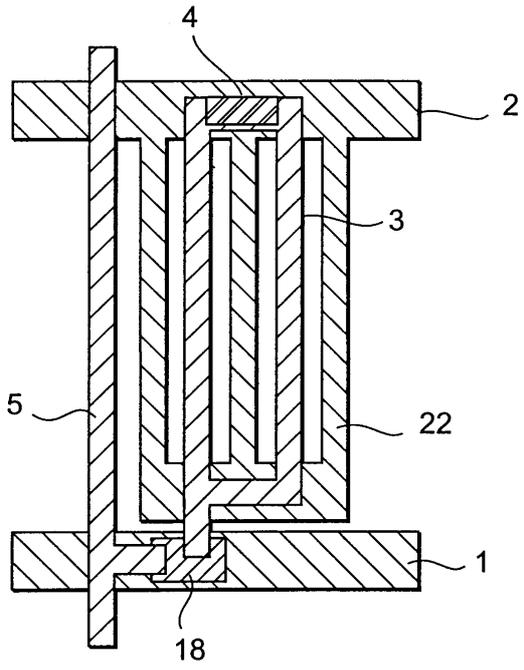


- ▲— 게이트 배선 상의 스페이서 접촉부 위치
- 공통 전극 상의 스페이서 접촉부 위치

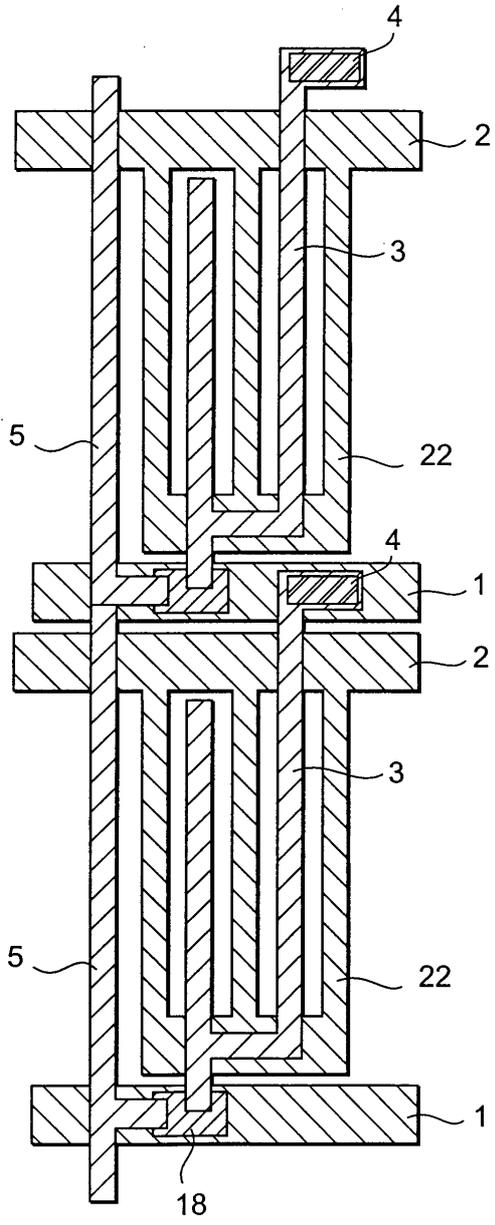
시저 레벨

- 0 없음
- 1 기울어져 보임
- 2 정면에서 얇게 보임
- 3 정면에서 분명히 보임
- 4 NG 레벨

도면8



도면9



专利名称(译)	具有突出间隔物的横向电场驱动型液晶显示装置		
公开(公告)号	KR1020000062978A	公开(公告)日	2000-10-25
申请号	KR1020000014485	申请日	2000-03-22
申请(专利权)人(译)	日本电气有限公司sikki		
当前申请(专利权)人(译)	日本电气有限公司sikki		
[标]发明人	SHIBAHARA HIDEO 시바하라히데오		
发明人	시바하라히데오		
IPC分类号	G02F1/1339 G02F1/1335 G02F1/1343 G02F1/136 G02F1/1368		
CPC分类号	G02F1/133514 G02F1/13394 G02F1/134363		
代理人(译)	韩国专利公司 CHO, YOUNG WON		
优先权	1999084893 1999-03-26 JP		
其他公开文献	KR100366835B1		
外部链接	Espacenet		

摘要(译)

在横向电场驱动型的有源矩阵液晶显示装置中，即ISP（面内切换）型，在滤色器基板和TFT基板中的一个上形成突出的间隔物，仅在像素电极部分上在布线上延伸的位置处，从而减少了长余像现象的发生。 1 指数方面 液晶显示器

