



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.
G02F 1/1339 (2006.01)

(45) 공고일자 2006년11월30일
(11) 등록번호 10-0652048
(24) 등록일자 2006년11월23일

(21) 출원번호	10-2001-0088439
(22) 출원일자	2001년12월29일
심사청구일자	2004년09월20일

(65) 공개번호 10-2003-0058056
(43) 공개일자 2003년07월07일

(73) 특허권자 엘지.필립스 엘시디 주식회사
 서울 영등포구 여의도동 20번지

(72) 발명자 문홍만
경상북도구미시시미동163-1번지

(74) 대리인 김용인
 심창섭

(56) 선행기술조사문헌
JP10186374 A JP11064859 A
KR1020010104250 A
* 심사관에 의하여 인용된 문헌

심사관 : 신상훈

전체 청구항 수 : 총 6 항

(54) 액정표시소자

(57) 요약

본 발명은 액정 공핍의 불량율을 저하시키는 액정표시소자를 제공하기 위한 것으로, 본 발명의 액정표시장치는 화소 영역과 더미 영역으로 구분되며, 상기 화소영역에 박막트랜지스터 및 화소전극들이 구비된 제 1 기판과, 상기 제 1 기판에 대향하고 블랙매트릭스가 구비된 제 2 기판과, 상기 제 1 기판 및 제 2 기판의 가장자리에 형성되어 제 1 기판과 제 2 기판을 접착시키는 쉘제와, 상기 제 1 기판과 상기 제 2 기판 사이의 화소 영역에만 형성된 컬럼 스페이서와, 그리고 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 한다.

대표도

도 5

특허청구의 범위

청구항 1.

화소 영역과 더미 영역으로 구분되며, 상기 화소영역에 박막트랜지스터 및 화소전극들이 구비된 제 1 기판;

상기 제 1 기판에 대향하고 블랙매트릭스가 구비된 제 2 기판;

상기 제 1 기판 및 제 2 기판의 가장자리에 형성되어 제 1 기판과 제 2 기판을 접착시키는 쉘제;

상기 제 1 기판과 상기 제 2 기판 사이의 화소 영역에만 형성된 컬럼 스페이서; 그리고

상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 하는 액정표시소자.

청구항 2.

제 1 항에 있어서, 상기 컬럼 스페이서는 상기 화소전극들 사이에 형성됨을 특징으로 하는 액정표시소자.

청구항 3.

제 1 항에 있어서, 상기 컬럼 스페이서들은 상기 블랙매트릭스상에 형성됨을 특징으로 하는 액정표시소자.

청구항 4.

화소영역과 더미영역으로 구분되는 제 1 기판 및 제 2 기판;

상기 제 1 기판상에 서로 교차하는 복수개의 게이트 배선 및 데이터 배선들;

상기 게이트 배선 및 데이터 배선들이 교차하는 영역에 형성된 복수개의 박막트랜지스터들;

상기 제 2 기판상에 형성된 블랙매트릭스 및 컬러필터층;

상기 제 1 기판 및 제 2 기판의 가장자리에 형성되어 제 1 기판과 제 2 기판을 접착시키는 쉘제;

상기 화소영역의 상기 공통전극상에 형성된 컬럼 스페이서들; 그리고

상기 제 1 기판과 제 2 기판 사이의 상기 쉘제내에 형성되는 액정층을 포함함을 특징으로 하는 액정표시소자.

청구항 5.

제 4 항에 있어서, 상기 컬럼 스페이서들은 상기 게이트 배선들과 일치하는 선상에 위치함을 특징으로 하는 액정표시소자.

청구항 6.

제 4 항에 있어서, 상기 컬럼 스페이서들은 상기 블랙매트릭스와 겹치는 컬러필터층에 형성됨을 특징으로 하는 액정표시소자.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컬럼 스페이서와 액정적화 방식을 이용하는 액정표시소자에 관한 것으로 특히, 화소 영역에만 컬럼 스페이서를 형성시켜 액정적화에 따른 액정의 분산을 양호하도록 하여 불량율이 작은 액정표시소자에 관한 것이다.

일반적으로, 액정표시소자 제조공정은 기판 제작공정, 셀 제조공정 및 모듈 공정의 세 가지 공정으로 나눌 수 있다.

먼저, 기판 제작공정은 세정된 유리 기판을 사용하여 각각 박막트랜지스터 제작과 칼라필터 제작 공정으로 나눈다. 따라서, 상기 박막트랜지스터 제작공정은 제 1 기판 상에 복수의 박막트랜지스터와 화소전극을 제작하는 공정을 말하는 것이며, 칼라필터 제조공정은 블랙매트릭스가 형성된 제 2 기판 상에 염료나 안료를 사용하여 R. G. B 색상의 칼라필터층을 형성하여 공통전극(ITO)을 형성하는 공정을 일컫는다.

또한, 셀 공정은 박막트랜지스터 공정이 완료된 상기 제 1 기판과 칼라필터 공정이 완료된 상기 제 2 기판의 두 기판 사이에 일정한 간격이 유지되도록 스페이서를 산포 또는 패터닝하여 액정을 적하한 후, 또는 합착하고 액정을 주입하고, 복수 개의 액정표시소자가 형성된 하나의 기판을 각각의 셀에 대하여 분리시켜 셀을 제조하는 공정이며, 마지막으로 모듈 공정은 여러 개의 액정표시소자로 구성된 하나의 기판을 절단(cutting)하여 각각의 액정표시소자 셀에 신호처리를 위한 회로부를 제작하고 박막트랜지스터 액정표시소자 패널과 신호처리 회로부를 연결시켜 모듈을 제작하는 공정이다.

여기서, 액정 셀 제조공정에 대하여 자세히 살펴보면, 박막트랜지스터가 형성된 제 1 기판과, 칼라필터층이 형성된 제 2 기판과, 일정 간격을 가지고 대향하는 상기 제 1 기판 및 상기 제 2 기판 사이에 주입된 액정을 포함하는 액정 패널을 구비하게 되는데, 이때, 두 장의 기판은 일정한 셀 갭을 유지하여야 한다.

두 기판간의 셀 갭을 유지하기 위한 방법으로서 통상 스페이서가 이용되고, 스페이서는 형상 및 재질이 다양하다.

액정표시소자의 경박화 추세에 대응하기 위해서는 상기 셀 갭을 미세하고 안정적으로 제어하지 않으면 안되며, 이는 셀 갭이 액정표시소자에서의 표시 특성, 예를 들어, 응답속도, 콘트라스트, 시야각, 색조 등과 밀접한 관계가 있기 때문이다.

미세한 간격을 유지하기 위한 방법으로서 액정 셀에 미세한 스페이서 입자를 산포하는 방법이 많이 이용되고 있으며, 입자의 재질로서는 글라스(Glass) 재질과 플라스틱(Plastic) 재질 등이 사용된다.

글라스 재질의 스페이서는 일반적으로 무알카리 글라스를 방사하여 만들어진 글라스 파이버(Glass fiber)를 길이 20~120 μm 정도의 막대모양으로 만든 것이고, SiO_2 를 주성분으로 한다. 이와 같은 글라스 재질의 스페이서는 내열성, 내약품성이 좋고, 경도가 높아 하중에 의한 변형이 없으며, 소량의 사용으로도 효과가 높고 액정과 반응성이 낮은 특성이 있다.

또한, 플라스틱 재질의 스페이서는 합성 수지로 만들어진 것으로, 수지의 종류에 따라 열가소 타입과 열경화 타입이 있다. 플라스틱 재질의 스페이서는 글라스 재질의 스페이서와 비교하여, 경도가 낮고 하중에 의한 변형이 쉬우므로 통상 글라스 재질의 스페이서 보다 산포 밀도를 높게 사용하여야 한다.

하지만, 근래에 들어 입자형 스페이서를 이용하지 않고 간격의 정도가 높고 액정셀 및 공간 광변조소자로서 고분해능임과 동시에 화질을 손상시키지 않는 기판 상에 접착된 고착형 스페이서를 형성하는 것이 포토리소그래피 공정을 통하여 가능하다.

일반적으로 절연물, 반도체, 도체의 기판 또는 박막에 소정의 패턴을 부여하고 불필요한 부분을 광학적 또는 화학적 방법에 의해 제거하는 방법을 포토리소그래피이라 하는데, 포토리소그래피 공정은 반도체 제조공정에 있어서 필요불가분한 기술이며, 상기 기술은 미세화가 가능하다는 특징이 있다.

따라서, 이러한 포토리소그래피 공정을 이용하여 일측 기판에 소정 두께로 레지스트를 도포한 후, UV, X선 또는 전자선을 조사하여 노광한 후, 화학처리하여 고착형 스페이서를 기판의 임의의 위치에 직접 패터닝(Patterning)하는 이른 바, 컬럼 스페이서(Column spacer)기술이 제안된 바 있다.

이하, 첨부된 도면을 참조하여 종래 기술에 따른 액정표시소자를 설명하면 다음과 같다.

도 1은 종래 기술에 따른 액정표시소자의 단면도이다.

도 1에 도시된 바와 같이, 종래 기술에 따른 액정표시소자는 스위칭 소자인 박막트랜지스터(도시하지 않음)가 형성된 제 1 기판(11)과, 상기 제 1 기판(11)에 대향하여 칼라필터층(도시하지 않음)이 형성된 제 2 기판(11a)과, 상기 제 1 기판(11) 및 제 2 기판(11a) 사이에 형성된 액정층(15)과, 상기 액정층(15)을 보호하고 상기 두 기판(11)(11a)을 합착하기 위해 상기 제 1 기판(11) 및 제 2 기판(11a)의 가장자리에 형성된 셀제(17)와, 상기 제 1 기판(11) 및 제 2 기판(11a)의 셀갭을 유지하기 위해 형성된 컬럼 스페이서(13)를 포함하여 구성된다.

상기 컬럼 스페이서(13)는 상기 셀제(17)가 형성된 상기 제 1 기판(11) 및 제 2 기판(11a)의 합착시에 셀갭을 유지하기 위한 것이다.

한편, 이와 같이 구성된 액정표시장치의 제조방법은 상기 제 1 기판(11) 및 상기 제 2 기판(11a) 사이에 형성된 상기 액정층(15)의 형성방법에 따라 크게 진공 주입법과 액정적하 방식이 있다.

도 2a는 진공 주입방법의 액정 주입에 따른 기판의 평면도이다.

첫째, 상기 진공 주입방법에 의한 액정 셀의 제조 방법은, 도 2a에 도시된 바와 같이, 상기 칼라필터(도시하지 않음) 및 공통전극(도시하지 않음)이 형성된 제 2 기판(11a) 상에 셀 갭(cell gap)을 유지시키기 위해 컬럼 스페이서(도 1의 13)가 형성되고, 박막트랜지스터 및 화소전극 공정이 완료된 제 1 기판(도 1의 11)에 액정의 보호와 상기 제 1 기판(11)의 접착을 위해 상기 제 2 기판(11a)의 가장자리 부분에 액정 주입구(14)를 갖도록 셀제(17)(sealant)가 인쇄된다.

또한, 상기 제 1 기판(11)과 제 2 기판(11a)이 합착되고, 진공 주입을 이용하여 상기 제 1 기판(11)과 제 2 기판(11a) 사이에 액정층(15)이 형성되는데, 상기 액정층(15)은 액정 패널 안팎의 압력 차이를 이용하여 액정 주입구(14)를 따라 주입되어 상기 액정패널 내부에 충전된다. 근래에 들어 상기 액정의 주입 공정으로 진공 주입법 외에도 대면적에 적용하기 위한 액정적하 방식을 이용한 액정 주입 방법이 대두되고 있다.

도 2b는 액정적하방식의 액정 형성에 따른 기판의 평면도이다.

둘째, 상기 액정 적하방식에 의한 액정 셀의 제조 방법은, 도 2b에 도시된 바와 같이, 컬러필터 공정을 완료한 제 2 기판(11a) 상에 셀 갭을 유지하기 위해 컬럼 스페이서(도 1의 13)가 형성되고, 제 2 기판(11a) 상측 가장자리 둘레에 액정주입구가 없는 셀제(17)(sealant)가 인쇄된다.

또한, 상기 셀제(17)가 형성된 상기 제 2 기판(11a) 상에 이미 계산된 방법으로 디스펜싱(dispensing) 장비로부터 액정이 정확하고 안전하게 적하된 후에 상기 제 1 기판(도 1의 11)과 제 2 기판(11a)이 합착된다. 따라서, 상기 진공 주입법에 비해 상기 액정적하 방식은 액정표시소자 제조시간과 액정 원료를 절약할 수 있는 장점이 있다.

이와 같은 방법으로 제조되는 종래 기술의 액정표시장치에 있어서, 상기 컬럼 스페이서가 형성되고 액정적하방식을 이용한 액정표시소자에 대하여 도면을 참조하여 설명하면 다음과 같다.

도 3은 종래 기술에 따른 액정표시소자의 평면도이다.

도 3에 도시된 바와 같이, 종래 기술에 따른 액정표시소자는 제 2 기판(11a) 내에서 R.G.B 칼라를 능동적으로 구현하기 위한 화소(pixel)(도시하지 않음)들로 이루어진 화소영역(18a)의 블랙매트릭스(16)와 상기 화소영역(18a)을 제외한 제 2 기판(11a)의 외곽 부분의 더미영역(18b)의 블랙매트릭스(16) 상에 액정 셀 갭을 유지하기 위해 컬럼 스페이서(13) 및 보조 컬럼 스페이서(13a)가 형성되어 있고, 액정적하 방식으로 디스펜싱(dispensing)된 액정층(도 1의 15)을 보호하기 위해 상기 제 2 기판(11a)의 가장자리 외곽 부분에 셀제(17)가 인쇄되어 있다.

상기 보조 컬럼 스페이서(13a)는 상기 기판에 형성된 셀을 하나로 절단할 때 셀제(17) 주변부에서 충격을 완화하기 위해 형성된다.

여기에서, 화살표 방향은 디스펜싱된 액정(도시하지 않음)이 상기 제 2 기판(11a) 상에서 분산 즉, 적하된 액정이 퍼져나가는 방향이다.

이러한 액정의 적하는 미리 계산되어진 방법에 의해 디스펜싱되고, 적하된 액정은 상기 제 2 기판(11a)의 가장자리를 향해 이동한다. 또한, 어느 정도의 시간이 지난 후 상기 제 2 기판(11a) 상에 적하된 상기 액정은 고루 퍼져 평탄한 액정층(15)을 이룬다.

하지만, 종래 기술에 따른 액정표시소자는 다음과 같은 문제점이 발생한다.

상술한 바와 같이, 종래 기술에 따른 액정표시소자는 액정적하방식을 이용한 액정 형성에 있어서, 액정 셀의 절단 시에 상기 셀체 주변의 충격 완화를 위해 더미 영역인 블랙매트릭스 마진 영역에 형성된 보조 컬럼 스페이서로 인하여 적하된 액정의 흐름에 저항으로 작용한다.

즉, 액정은 점성이 크기 때문에 작은 공간으로의 이동이 잘 이루어지지 않는다. 따라서, 디스펜싱된 상기 액정은 액정패널의 가장자리의 모서리 부분(바람직하게는 더미 영역)에 가까이 형성된 컬럼 스페이서에 의해 차단되어 액정의 공핍이 발생한다.

따라서, 대면적의 액정표시소자 필요에 의해 기판 크기가 커짐에 따라 생산성 향상을 위해 액정적하 방식으로 액정층을 형성하고 컬럼 스페이서를 형성하는 액정표시소자에 있어서, 상기 셀 제조 공정 중에 액정 셀의 절단 시 충격을 완화하기 위해 더미영역에 형성된 보조 컬럼 스페이서로 인해 액정층 형성과정에서 상기 액정영역의 모서리 부분에 기포가 형성되어 불량을 발생시키는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로, 상기 화소 영역 부분에만 컬럼 스페이서를 형성시킴으로 인하여 상기 더미 영역에서 적하된 액정의 흐름을 원활하게 만들어 액정의 공핍이 생기지 않도록 한 액정표시소자를 제공하는데 그 목적이 있다.

발명의 구성

상기의 목적을 달성하기 위한 본 발명의 액정표시소자는, 화소 영역과 더미 영역으로 구분되며, 상기 화소영역에 박막트랜지스터 및 화소전극들이 구비된 제 1 기판과, 상기 제 1 기판에 대향하고 블랙매트릭스가 구비된 제 2 기판과, 상기 제 1 기판 및 제 2 기판의 가장자리에 형성되어 제 1 기판과 제 2 기판을 접착시키는 셀체와, 상기 제 1 기판과 상기 제 2 기판 사이의 화소 영역에만 형성된 컬럼 스페이서와, 그리고 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 한다.

본 발명의 액정표시장치는 화소 영역에만 컬럼 스페이서를 형성함으로써, 액정적하방식으로 디스펜싱(dispensing)된 액정이 고르게 분포할 수 있도록 하여 제 1 기판과 제 2 기판의 합착공정에서 액정공핍 현상이 발생하지 않도록 할 수 있다.

이하, 본 발명의 액정표시소자를 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 4는 본 발명에 따른 액정표시소자의 평면도이다.

도 4에 도시된 바와 같이, 본 발명에 따른 액정표시소자는 제 1 기판(100) 상에 복수개의 게이트 배선(101)과 복수개의 데이터 배선(102)에 의해 정의되는 화소 영역(103a)과, 상기 화소 영역(103a)에는 전기적인 신호를 스위칭하는 게이트 전극(104) 및 소스/드레인 전극(도시하지 않음)을 포함하는 박막트랜지스터(105)와, 상기 드레인 전극에 연결되어 박막트랜지스터(105)에 의해 액정(도시하지 않음)에 전극을 인가하는 화소전극(도시하지 않음)과, 상기 액정에 배향성을 부여하는 제 1 배향막(도시되지 않음)이 형성되어 있다.

또한, 상기 제 1 기판(100)에 대향하는 제 2 기판(100a) 상에 상기 게이트 배선(101), 데이터 배선(102), 박막트랜지스터(105)로의 빛샘현상을 막기 위한 블랙매트릭스(106)와, 상기 블랙매트릭스(106)와 겹쳐지도록 형성된 칼라필터층(도시되지 않음)과, 상기 블랙매트릭스(106) 및 칼라필터층 상에 형성된 공통전극(도시하지 않음)이 있고, 상기 게이트 배선(101)

에 상응하는 상기 공통전극 상에 형성된 컬럼 스페이서(107)와, 상기 컬럼 스페이서(107)를 포함한 전면에 형성된 제 2 배향막(도시하지 않음)과, 상기 제 1 기판(100) 및 제 2 기판(100a)의 합착을 위해 상기 제 2 기판의 가장자리에 형성된 셀제(108)가 형성되어 있다.

도시하지는 않았지만, 상기 셀제(108), 상기 제 1 및 제 2 기판(100)(100a)에 둘러싸여 상기 화소 영역(103a) 및 더미 영역(103b) 상에 액정적합 방식으로 디스펜싱(dispensing)된 액정층이 형성되어 있다. 또한, 화살표 방향은 디스펜싱된 액정이 상기 제 1 기판(100) 또는 제 2 기판(100a) 상에서 분산 즉, 액정이 퍼져나가는 방향이다.

그리고, 상기 셀제(108)와 나란히 형성되어 복수개의 셀(cell)(도시하지 않음)로 구성된 제 1 및 제 2 기판(100,100a) 상에 각각의 상기 셀을 분리시키기 위한 스크라이브 선(109)이 있다.

따라서, 이러한 액정의 적하는 미리 계산되어진 방법에 의해 디스펜싱되고, 적하된 액정은 상기 제 1 기판(100) 또는 제 2 기판(100a)의 가장자리를 향해 이동한다. 그리고, 어느 정도의 시간이 지난 후 상기 제 1 기판(100) 또는 상기 제 2 기판(100a) 상에 적하된 상기 액정은 고르게 퍼져 평탄한 액정층이 형성된다.

특히 상기 제 1 기판(100) 또는 제 2 기판(100a) 상의 셀제(108)로 둘러싸인 부분은 화소 영역(103a)과 더미 영역(103b)으로 나누어지며, 상기 화소영역(103a) 내에는 컬럼 스페이서(107)가 형성된다.

반면, 이와 같은 본 발명의 액정표시소자는 종래 기술에 따른 액정표시소자와 달리 컬럼 스페이서(107)가 상기 더미 영역(103b)에는 형성되지 않는다.

이와 같은 본 발명의 액정표시장치에 대하여 도면을 참조하여 다음과 같이 상세히 설명한다.

도 5는 도 4의 I ~ I'의 단면도이다.

도 5에 도시된 바와 같이, 본 발명에 따른 액정표시소자는 제 1 기판(100) 위에 일방향으로 형성된 게이트 배선(101)과 상기 게이트 배선(101)에서 돌출된 게이트 전극(110)과, 상기 게이트 배선(101)을 포함한 제 1 기판(100) 전면에서 형성된 게이트 절연막(111)과, 상기 게이트 전극(110) 상층의 게이트 절연막(111) 상에 섬모양으로 형성된 반도체층(112)과, 상기 반도체층(112)과 금속의 접촉 저항을 줄이기 위해 양측으로 형성된 오믹콘택층(도면에는 도시하지 않음)과, 상기 반도체층(112)의 양측에는 상기 게이트 배선(101)과 수직한 방향으로 형성된 데이터 배선(도4의 102)을 포함한 소스/드레인전극(113a)(113b)이 형성된다.

따라서, 상기 게이트 전극(110), 반도체층(112) 및 소스/드레인 전극(113a)(113b)으로 이루어진 박막트랜지스터(도 4의 105)의 구조를 이룬다.

그리고, 상기 박막트랜지스터를 포함한 제 1 기판(100) 전체에 걸쳐 형성된 보호막(114)과, 상기 보호막(114) 위에서 드레인 전극(113b)과 연결되어 형성된 화소전극(115)과, 상기 제 1 기판(100)상에 액정의 규칙적인 배열을 위한 제 1 배향막(116a)으로 이루어진다.

그리고, 상기 제 1 기판(100)에 대향하는 제 2 기판(100a) 위에 상기 게이트 배선(101), 데이터 배선(102), 및 박막트랜지스터(105)에 상응하는 부분의 빛을 차단하는 블랙매트릭스(106)와, 상기 블랙매트릭스(106) 사이에 색상을 구현하기 위해 형성된 컬러필터층(117)과, 상기 제 2 기판(100a)상에 제 1 기판(100)의 화소전극(115)으로부터 전위차를 갖기 위해 형성된 공통전극(118)과, 상기 공통전극(118) 상에 상기 제 1 기판(100)과 일정공간을 유지하기 위해 상기 화소 영역(103a)내에 형성된 컬럼 스페이서(107)와, 상기 컬럼 스페이서(107) 및 상기 공통전극(118) 상에 형성된 제 2 배향막(116b)과, 상기 제 1 기판(100) 및 제 2 기판(100a)의 가장자리에 형성된 셀제(Sealant)(108)와, 상기 셀제(108), 제 1 기판(100) 및 제 2 기판(100a)로 둘러싸여 상기 제 1 배향막(116a)과 제 2 배향막(116b)에 의해 배향되는 액정(119)을 포함하여 구성된다.

상기 실시예는 TN 모드외에 횡전계방식(IPS), 수직배향(VA), 반사형 강유전성 모드 등에도 적용될 수 있다.

이때, 상기 제 1 기판(100)과 제 2 기판(100a) 사이의 상기 셀제(108)로 밀봉된 지역은 화상으로 구현되는 상기 화소 영역(103a)과 상기 셀제(108)의 인접 부분에 상기 블랙 매트릭스(106)로 가려진 더미 영역(103b)으로 이루어지며, 상기 화소 영역(103a) 및 상기 더미 영역(103b) 내에 액정(119)이 있다.

따라서, 상기 컬럼 스페이서(107)는 상기 더미 영역(103b)에 형성되지 않으며, 상기 화소 영역(103a)에만 형성되어 액정적합방식으로 형성되는 상기 액정(119)의 형성시에 디스펜싱된 액정의 분산을 고르게 할 수 있다.

상술한 바와 같이, 본 발명에 따른 액정표시소자는 상기 컬럼 스페이스(107)가 상기 화소 영역(103a)에만 형성되어 액정적하방식을 이용하여 불량율이 적게 액정(119)을 형성할 수 있기 때문에 수율을 향상시킬 수 있다.

발명의 효과

이상 상술한 바와 같이, 본 발명의 액정표시소자는 다음과 같은 효과가 있다.

본 발명의 액정표시소자는 컬럼 스페이스를 화소 영역에만 형성함으로써 액정적하방식을 이용한 액정층의 형성 시에 상기 더미 영역에서의 액정 분산을 유리하게 할 수 있기 때문에 불량율의 저하에 따른 수율을 높일 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 이탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정해져야 한다.

도면의 간단한 설명

도 1은 종래 기술에 따른 액정표시소자의 단면도.

도 2a는 진공 주입방법의 액정 주입에 따른 기판의 평면도.

도 2b는 액정적하방식의 액정 형성에 따른 기판의 평면도.

도 3은 종래 기술에 따른 액정표시소자의 평면도.

도 4는 본 발명에 따른 액정표시소자의 평면도.

도 5는 도 4의 I ~ I'의 단면도.

도면의 주요부분에 대한 부호의 설명

100 : 제 1 기판 100a : 제 2 기판

101 : 게이트 배선 102 : 데이터 배선

103a ; 화소 영역 103b : 더미 영역

110 : 게이트 전극 105 : 박막트랜지스터

106 : 블랙 매트릭스 107 : 컬럼 스페이스

108 : 셀제 109 : 스크라이브 선

111 : 게이트 절연막 112 : 반도체층

113a, 113b : 소스/드레인 전극 114 : 보호막

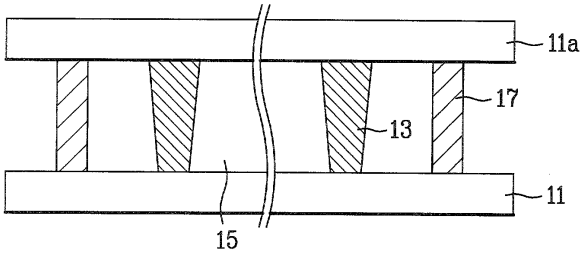
115 : 화소전극 116a, 116b : 제 1 및 제 2 배향막

117 : 칼라필터층 118 : 공통전극

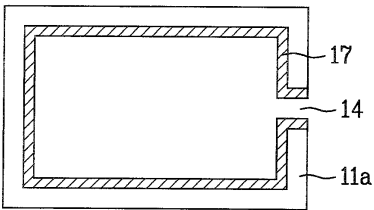
119 : 액정

도면

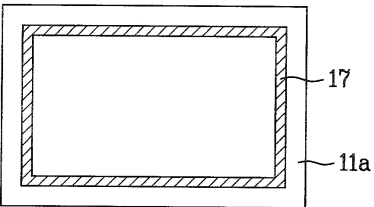
도면1



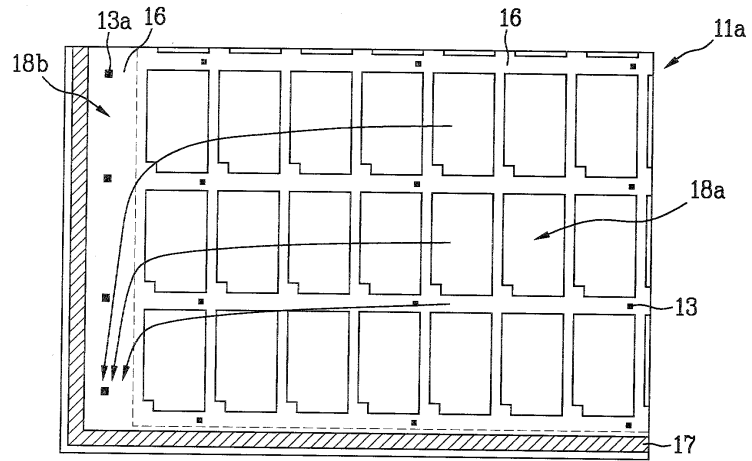
도면2a



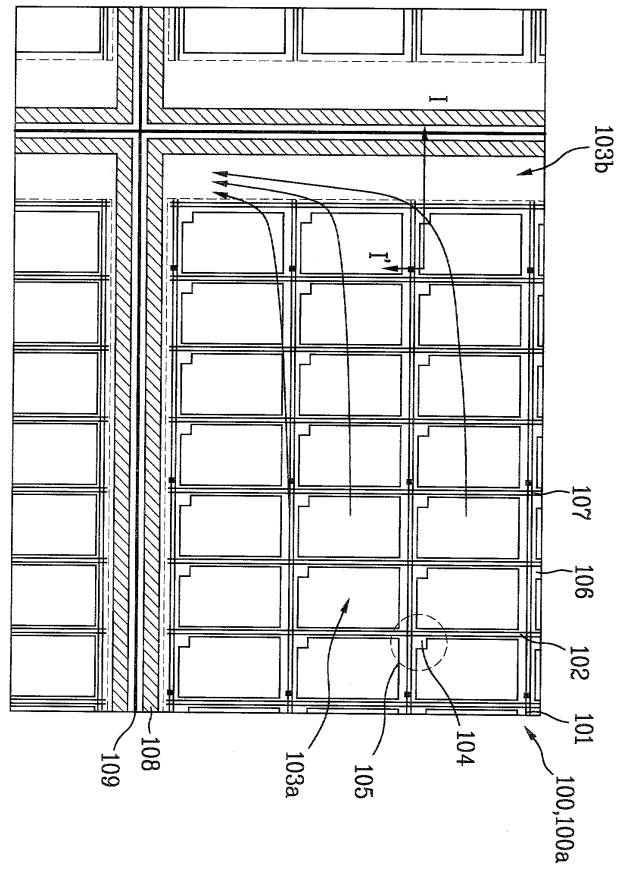
도면2b



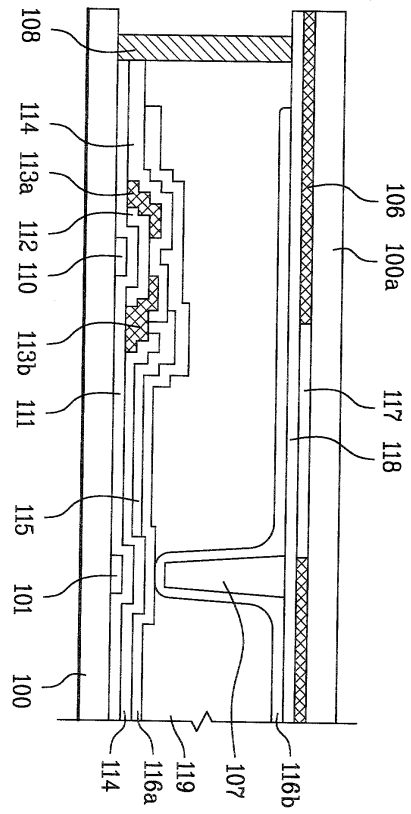
도면3



도면4



도면5



专利名称(译)	液晶显示元件		
公开(公告)号	KR100652048B1	公开(公告)日	2006-11-30
申请号	KR1020010088439	申请日	2001-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	MOON HONGMAN		
发明人	MOON,HONGMAN		
IPC分类号	G02F1/1339 G02F1/1335 G09G3/36		
CPC分类号	G02F1/13394 G02F1/133512		
代理人(译)	金勇 新昌		
其他公开文献	KR1020030058056A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种液晶显示装置及其制造方法。该显示装置包括：第一基板，其具有被像素区域和虚设区域划分的液晶显示面板区域；其中，在液晶显示面板区域中形成多个薄膜晶体管和像素电极；第二基板，具有黑色矩阵，位于第一和第二基板之间的液晶显示面板区域的外围区域中的密封剂，仅在液晶显示面板区域的像素区域中的多个柱状间隔物以及在第一和第二基板之间的液晶层 第二基板。

