

도 3은 기존의 멀티도메인 횡전계형 액정표시장치용 어레이 기판에 대한 개략적인 평면도.

도 4는 기존의 지그재그 구조의 멀티도메인 횡전계형 액정표시장치의 시야각 특성을 나타낸 도면.

도 5는 본 발명의 제 1 실시예에 따른 원형전극 구조 횡전계형 액정표시장치용 기판에 대한 평면도.

도 6은 본 발명의 제 2 실시예에 따른 원형 전극을 가지는 횡전계형 액정표시장치용 기판에 대한 평면도.

도 7은 본 발명의 제 2 실시예에 따른 DD-GG 방식 원형전극 구조 횡전계형 액정표시장치에 대한 평면도.

도 8a 내지 8e는 본 발명의 제 3 실시예에 따른 원형전극 구조 횡전계형 액정표시장치용 기판의 제조 공정을 단계별로 나타낸 도면.

<도면의 주요부분에 대한 부호의 설명>

212 : 게이트 배선 214 : 공통 배선

220a : 제 1 공통전극 패턴 220b : 제 2 공통전극 패턴

220c : 제 3 공통전극 패턴 220d : 제 4 공통전극 패턴

220 : 공통 전극 228 : 데이터 배선

238a, 238b : 제 1, 2 화소전극 패턴

238 : 화소 전극

240 : 인출 배선 241 : 연결 배선

BA : 블랙매트릭스 형성영역 PX : 픽셀

SP(적), SP(녹), SP(청), SP(백) : 적, 녹, 청, 백 서브픽셀

T : 박막트랜지스터

Cst : 스토리지 커패시터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것이며, 특히 횡전계형(IPS ; In-Plane Switching) 액정표시장치용 기판 및 그 제조 방법에 관한 것이다.

일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(AM-LCD; Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

일반적으로 액정표시장치는 공통 전극이 형성된 컬러필터 기판과 화소 전극이 형성된 어레이 기판과, 두 기판 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극 간의 상-하로 걸리는 수직 전기장에 의해 액정을 구동시키는 방식으로, 투과율과 개구율 등의 특성이 우수하다.

그러나, 전술한 수직 전기장에 의한 액정구동은 시야각 특성이 우수하지 못하므로, 이를 개선하기 위해 수평 전기장에 의해 액정을 구동시켜 광시야각 특성을 가지는 횡전계형 액정표시장치가 제안되고 있다.

도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 단면도이다.

도시한 바와 같이, 컬러필터 기판인 상부 기판(10)과 어레이 기판인 하부 기판(20)이 서로 이격되어 대향하고 있으며, 이 상부 기판(10) 및 하부 기판(20) 사이에는 액정층(30)이 개재되어 있는 구조에서, 상기 하부 기판(20) 내부면에는 공통 전극(22) 및 화소 전극(24)이 모두 형성되어 있다.

상기 액정층(30)은 상기 공통 전극(22)과 화소 전극(24)의 수평전계(26)에 의해 작동되고, 액정층(30)내 액정분자가 수평전계에 의해 이동하므로 시야각이 넓어지는 특성을 띠게 된다.

한 예로, 상기 횡전계형 액정표시장치를 정면에서 보았을 때, 상/하/좌/우 방향으로 약 80 ~ 85°방향에서 가시할 수 있다.

이하, 도 2는 종래의 횡전계형 액정표시장치용 어레이 기판에 대한 개략적인 평면도이다.

도시한 바와 같이, 게이트 배선(40) 및 데이터 배선(42)이 서로 교차되게 형성되어 있고, 게이트 배선(40) 및 데이터 배선(42)의 교차 지점에는 박막트랜지스터(T)가 형성되어 있다. 게이트 배선(40) 및 데이터 배선(42)의 교차 영역은 화소 영역(P)으로 정의되고, 화소 영역(P)에는 공통 전극(44) 및 화소 전극(46)이 모두 형성되어 있고, 두 전극 간의 횡전계에 의해 액정이 수평 배열되는 영역을 실질적인 개구 영역(I)으로 하는 것을 특징으로 한다.

좀 더 상세히 설명하면, 상기 박막트랜지스터(T)와 연결되어 인출 배선(48)이 형성되어 있고, 인출 배선(48)에서는 데이터 배선(42)과 동일한 방향으로 다수 개의 화소 전극(46)이 분기되어 있다. 그리고, 상기 게이트 배선(40)과 동일한 방향으로 일정간격 이격되게 공통 배선(50)이 형성되어 있고, 상기 공통 배선(50)에서는 화소 전극(46)과 서로 엇갈리게 다수 개의 공통 전극(44)이 형성되어 있다.

한 예로, 본 도면에서는 공통 전극(44)과 화소 전극(46)의 개구 영역(I)을 하나의 블록으로 정의했을 때 4 블록 구조에 대해서 도시하였다.

이와 같이, 횡전계형 액정표시장치는 공통 전극과 화소 전극 간에 형성되는 횡전계에 의해 액정 분자를 구동시키는 구조이기 때문에, 기존의 수직전계형 일반적인 액정표시장치보다 시야각이 향상되는 효과를 가질 수 있다.

최근에는 횡전계형 액정표시장치의 시야각 특성을 좀 더 향상시키기 위하여, 도메인을 다수 개로 분할하는 구조가 제안되고 있다.

도 3은 기존의 멀티도메인 횡전계형 액정표시장치용 어레이 기판에 대한 개략적인 평면도이며, 상기 도 2와 중복되는 부분에 대한 설명은 간략히 하고 특징적인 구조를 중심으로 설명하면, 인출 배선(58) 및 공통 배선(60)으로부터 각각 화소 전극(56) 및 공통 전극(54)이 서로 엇갈리게 다수 개 분기됨에 있어서, 상기 화소 전극(56) 및 공통 전극(54)이 지그재그로 여러 번 꺾인 구조로 이루어진 것을 특징으로 한다.

그리고, 상기 화소 전극(56) 및 공통 전극(54) 사이 구간에 위치하는 액정 분자 들은 화소 전극(56) 및 공통 전극(54)의 꺾임부를 기준으로 서로 다르게 배열되어 멀티도메인 구조를 이루게 되어, 기존의 일자형 전극 구조에 비해 시야각이 개선된다.

상기 인출 배선(58)은, 상기 공통 배선(60)과 중첩되게 위치하여 인출배선 패턴(58)과 공통 배선(60)의 중첩 영역은 스토리지 커패시터(C_{ST})를 이룬다. 그리고, 상기 다수 개의 화소 전극(56) 중 어느 한 화소 전극(56)은 박막트랜지스터(T)용 드레인 전극(62)과 일체형 패턴으로 이루어져 있다.

그러나, 기존의 지그재그 구조를 이용한 멀티도메인 횡전계형 액정표시장치에 의하면 시야각도에 따라 액정의 방향자가 다르기 때문에 색반전이 발생되고 이에 따라 시야각 개선에 한계가 있었다.

도 4는 기존의 지그재그 구조의 멀티도메인 횡전계형 액정표시장치의 시야각 특성을 나타낸 도면으로서, 기존의 지그재그 구조 횡전계형 액정표시장치에 의하면 90°, 180°방향(IVa, IVb) 즉, 상/하, 좌/우 방향으로로는 시야각 특성이 개선되었으나, 45°, 135°방향(IVc, IVd)으로는 시야각 특성이 저하되는 것을 알 수 있다.

또한, 색반전 현상도 마찬가지로 전(全)방향에 대해서 시야각도별로 차이가 존재한다

좀 더 상세히 설명하면, 액정층에 전압이 인가되면 액정 분자는 두 전극 사이의 전기의 영향을 받아 평균적으로 대략 45° 정도 회전하게 되고, 이러한 액정 분자가 회전하는 방향에서의 계조반전(gray inversion)이 발생하게 되는데, 특히 계조표시(gray mode) 구동시에는 액정 분자의 굴절률 이방성에 의해 편광자에 대한 45°(+45°) 방위각에 대해서는 대체적으로 황색을 띠고, 135°(-45°)방위각에 대해서는 대체적으로 푸른색을 띠는 컬러 쉬프트가 나타난다.

발명이 이루고자 하는 기술적 과제

상기 문제점을 해결하기 위하여, 본 발명에서는 계조반전에 따른 컬러 쉬프트에 의한 시야각 특성 저하를 방지할 수 있는 구조의 횡전계형 액정표시장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

상기 목적을 달성하기 위하여, 본 발명에서는 공통 전극 및 화소 전극을 원형 전극으로 형성하여, 두 전극 간에 존재하는 개구 영역에서의 액정 방향자가 모든 방향에서 일정하도록 하고자 한다.

본 발명의 또 하나의 목적에서는, 화소 영역 간의 경계부를 개구 영역으로 활용하기 위하여, 이웃하는 화소 영역 간에 박막트랜지스터가 대칭적인 위치에 형성되는 DD-GG(data-data, gate-gate) 방식을 적용하고자 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 제 1 특징에서는, 제 1 방향으로 형성된 다수 개의 게이트 배선과; 상기 제 1 방향과 교차되는 제 2 방향으로 형성된 다수 개의 데이터 배선과; 상기 제 1 방향으로 형성되며, 상기 게이트 배선들 간 이격 구간에 위치하는 공통 배선과; 상기 공통 배선에서 양방향으로 분기되며, 상기 게이트 배선 및 데이터 배선의 교차 영역은 화소 영역으로 정의되고, 하나의 상기 화소 영역을 기준으로 원형띠 구조를 가지는 공통 전극과; 상기 게이트 배선 및 데이터 배선의 교차 지점에 형성되며, 하나의 화소 영역에 적어도 두 개이상 서로 대칭되게 위치하는 박막트랜지스터와; 상기 각각의 박막트랜지스터와 연결되는 인출 배선과, 상기 인출 배선에서 상기 공통 전극과 엇갈리게 분기되며, 상기 공통 전극과 대응되는 패턴 구조를 가지는 화소 전극을 포함하며, 화면을 구현하는 최소 단위 영역은 서브픽셀(sub-pixel)로 정의되고, 상기 화소 영역은 적어도 두 개 이상의 서브픽셀로 이루어지는 횡전계형 액정표시장치용 기판을 제공한다.

서로 이웃하는 두 개의 상기 게이트 배선 및 데이터 배선이 이루는 영역은 하나의 픽셀을 이루고, 상기 픽셀 간 사이 구간에는 두 개의 게이트 배선 또는 데이터 배선이 위치하며, 상기 하나의 픽셀은 적, 녹, 청, 백 서브픽셀로 이루어지는 4색 픽셀 구조로 이루어지고, 상기 픽셀은 정사각형 구조 서브픽셀로 이루어지는 것을 특징으로 한다.

상기 하나의 픽셀은 적, 녹, 청 서브픽셀로 이루어지는 3색 픽셀 구조로 이루어지고, 상기 공통 전극은, 상기 공통 배선에서 반원형띠 형상으로 분기된 다수 개의 패턴으로 이루어지며, 상기 다수 개의 공통전극 패턴은, 화소 영역의 테두리부를 두르는 영역에 위치하는 제 1 공통전극 패턴을 포함하고, 상기 제 1 공통전극 패턴과 중첩된 영역에 인출 배선이 형성되며, 상기 인출 배선과 제 1 공통전극 패턴이 중첩되는 영역은 절연체가 개재된 상태에서 스토리지 커패시터를 이루고, 상기 인출 배선 및 화소 전극은 서브픽셀 단위로 분리된 패턴 구조로 형성되는 것을 특징으로 한다.

상기 화소 영역 이외의 영역을 덮는 영역을 기본 영역으로 하여, 상기 제 1 공통전극 패턴의 외측부 영역과, 상기 서브픽셀 별 화소 전극의 경계부를 덮는 영역까지 중첩되게 위치하는 블랙매트릭스를 추가로 포함하는 것을 특징으로 한다.

본 발명의 제 2 특징에서는, 기관 상에 제 1 방향으로 서로 이격되게 위치하는 게이트 배선 및 공통 배선과, 상기 공통 배선에서 분기되며 원형띠 구조의 이격 영역을 형성하는 다수 개의 공통전극 패턴으로 이루어지는 공통 전극을 형성하는 단계와; 절연체가 개재된 상태에서, 상기 제 1 방향과 교차되는 제 2 방향으로 위치하는 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차되는 영역으로 정의되는 화소 영역에 있어서, 하나의 화소 영역 내에 적어도 두 개이상의 서로 대칭된 구조의 박막트랜지스터를 구성하는 단계와; 상기 박막트랜지스터와 연결되는 인출 배선과, 상기 인출 배선에서 분기되어 상기 공통 전극과 대응된 패턴 구조를 가지며, 상기 공통 전극과 서로 엇갈리게 다수 개의 화소전극 패턴으로 이루어지고, 화면을 구현하는 최소단위인 서브픽셀 단위로 독립적인 패턴 구조를 가지는 화소 전극을 형성하는 단계를 포함하며, 상기 하나의 화소 영역은 적어도 두 개 이상의 서브픽셀 영역으로 이루어지고, 상기 하나의 화소 영역 내에서 상기 공통 전극 및 화소 전극은 원형띠 패턴 구조의 개구 영역을 이루는 것을 특징으로 하는 횡전계형 액정표시장치용 기관의 제조방법을 제공한다.

상기 공통 전극을 형성하는 단계에서는, 화소 영역의 테두리부를 두르는 영역에 제 1 공통전극 패턴을 형성하는 단계를 포함하는 것을 특징으로 한다.

이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 상세히 설명한다.

-- 제 1 실시예 --

본 실시예는 원형 전극 구조 횡전계형 액정표시장치용 기관 구조에 대한 실시예이다.

도 5는 본 발명의 제 1 실시예에 따른 원형전극 구조 횡전계형 액정표시장치용 기관에 대한 평면도로서, 적(red), 녹(green), 청(blue), 백(white) 서브픽셀이 하나의 픽셀을 이루는 4색 픽셀 구조를 일 예로 제시한다.

도시한 바와 같이, 제 1 방향으로 게이트 배선(112)이 형성되어 있고, 제 1 방향과 교차되는 제 2 방향으로 데이터 배선(128)이 형성되어 있으며, 상기 게이트 배선(112) 및 데이터 배선(128)의 교차 영역은 화소 영역으로 정의된다.

도면에서는, 하나의 화소 영역은 하나의 서브픽셀(sub-pixel)을 이루고, 네 개의 적, 녹, 청, 백 서브픽셀(SP(적), SP(녹), SP(청), SP(백))이 하나의 픽셀(PX ; pixel)을 이루는 4 색 픽셀 구조에 대해서 도시하였다.

상기 게이트 배선(112) 및 데이터 배선(128)의 교차 지점에 박막트랜지스터(T)가 형성되어 있다. 즉, 네 개의 서브픽셀(SP(적), SP(녹), SP(청), SP(백))은 각각 동일한 위치(하단부 좌측 교차부)에 박막트랜지스터(T)가 형성되어 있고, 서브픽셀별 경계부에는 게이트 배선(112) 및 데이터 배선(128)이 형성되어 있다.

그리고, 상기 게이트 배선(112) 간 이격구간에는, 게이트 배선(112)과 동일한 방향으로 공통 배선(114)이 형성되어 있고, 공통 배선(114)과 연결되어 화소 영역(P) 내에는 오픈부(118)를 가지며 화소 영역(P)의 테두리부를 두르는 위치의 제 1 공통전극 패턴(120a)과, 오픈부(118) 내에 원형띠 구조의 제 2 공통전극 패턴(120b)으로 이루어진 공통 전극(120)이 형성되어 있다.

그리고, 상기 박막트랜지스터(T)와 연결되며, 상기 제 1 공통전극 패턴(120a)과 중첩된 영역에는 인출 배선(140)이 형성되어 있고, 인출 배선(140)에서는 제 1, 2 공통전극 패턴(120a, 120b) 사이에 위치하는 제 1 화소전극 패턴(138a)과, 제 2 공통전극 패턴(120b) 내에 원형띠 형상으로 형성된 제 2 화소전극 패턴(138b)으로 이루어진 화소 전극(138)이 분기되어 있다.

상기 인출 배선(140)은, 실질적으로 박막트랜지스터(T)와 연결되는 제 1 인출 배선(140a)과, 도면 상에서 제 1 공통전극 패턴(120a)의 상단부와 중첩되게 위치하는 제 2 인출 배선(140b)으로 이루어지며, 제 1, 2 인출 배선(140a, 140b)과 제 1, 2 화소전극 패턴(138a, 138b)은 연결 배선(141)에 의해 서로 일체형 패턴으로 이루어져 있다.

미도시한 절연체가 개재된 상태에서, 상기 인출 배선(140)과 제 1 공통전극 패턴(120a)이 중첩되는 영역은 스토리지 커패시터(Cst)를 이룬다.

상기 공통 전극(120)과 화소 전극(138) 간의 이격 구간에 존재하는 개구 영역이 원형띠 구조를 이루기 때문에, 액정 방향자를 모든 방향에서 동일하게 하여 컬러 쉬프트를 방지하여 화질을 개선하고, 멀티도메인의 구성으로 시야각을 향상시킬 수 있다.

도면에서 빗금친 영역은 블랙매트릭스 형성영역(BA)에 해당된다.

이러한 원형전극 구조는 기존의 스트라이프 패턴 구조 또는 지그재그 구조 횡전계형 액정표시장치에 비해 시야각 특성 및 화질 특성을 개선시킬 수는 있지만, 고개구율 특성이 요구되는 UXVGA(1600×1200(mm))와 같은 고해상도 제품에 적용하기 위해서는 개구율 향상을 위한 구조 개선이 요구된다.

본 발명의 또 하나의 실시예에서는, 고해상도 제품에 적용이 용이한 고개구율 구조 횡전계형 액정표시장치용 기관에 대한 실시예이다.

-- 제 2 실시예 --

도 6은 본 발명의 제 2 실시예에 따른 원형 전극을 가지는 횡전계형 액정표시장치용 기관에 대한 평면도이다.

도시한 바와 같이, 제 1 방향으로 게이트 배선(212)이 형성되어 있고, 제 1 방향과 교차되는 제 2 방향으로 데이터 배선(228)이 형성되어 있으며, 게이트 배선(212) 들 이격 구간에는 게이트 배선(212)과 동일 방향으로 공통 배선(214)이 형성되어 있다.

도면 상에서, 서로 이웃하는 두 개의 게이트 배선(212) 및 데이터 배선(228)이 이루는 영역은 네 개의 적, 녹, 청, 백 서브픽셀(SP(적), SP(녹), SP(청), SP(백))을 가지는 하나의 픽셀(PX)에 해당되는 것을 특징으로 한다.

그리고, 상기 공통 배선(214)에 의해 하나의 픽셀(PX)은 두 개의 서브픽셀 그룹(SP I, SP II)으로 나뉘어지고, 도면 상에서 좌, 우에 이웃하는 서브픽셀((SP(적), SP(녹)), (SP(청), SP(백)) 간에는 별도의 배선이 생략되어 있고, 하나의 픽셀(PX)의 네 모서리부에 박막트랜지스터(T)가 각각 위치하여, 하나의 픽셀(PX) 내 네개의 서브픽셀(SP(적), SP(녹), SP(청), SP(백))은 서로 대칭적인 위치에 박막트랜지스터(T)된 구조를 가진다.

상기 공통 배선(214)에서는 픽셀(PX)의 테두리부를 두르는 영역에 위치하며, 안쪽라인이 곡선으로 이루어진 제 1 공통전극 패턴(220a)과, 상기 제 1 공통전극 패턴(220a) 내부에 위치하며 서로 일정간격 이격되며 반원형띠 패턴 구조로 이루어진 제 2, 3 공통전극 패턴(220b, 220c)이 차례대로 형성되어 있다.

그리고, 상기 각각의 박막트랜지스터(T)와 연결되며, 상기 제 1 공통전극 패턴(220a)과 중첩된 영역에는 인출 배선(240)이 형성되어 있고, 인출 배선(240)에서는 서브픽셀별 경계부로 연결 배선(241)이 연장형성되어 있으며, 연결 배선(241)에는 상기 제 1, 2 공통전극 패턴(220a, 220b) 사이 구간, 제 2, 3 공통전극 패턴(220b, 220c) 사이 구간에서 제 1, 2 화소전극 패턴(238a, 238b)이 각각 형성되어 있다.

상기 제 1 내지 3 공통전극 패턴(220a, 220b, 220c)은, 공통 배선(214)에서 두 개의 서브픽셀 그룹(SP I, SP II)으로 상, 하 대칭 구조로 분기된 구조로 이루어져 있고, 인출 배선(240), 연결 배선(241), 제 1, 2 화소전극 패턴(238a, 238b)은 서브픽셀 단위로 각각 형성된 구조로 이루어져 있다.

상기 제 1 내지 3 공통전극 패턴(220a, 220b, 220c)은 공통 전극(220)을 이루고, 제 1, 2 화소전극 패턴(238a, 238b)은 화소 전극(238)을 이룬다.

도면 상에서 빗금친 영역은 블랙매트릭스 형성영역(BA)에 해당된다.

상기 제 1 실시예와 비교시, 본 실시예에 따른 블랙매트릭스 형성영역(BA)은 그 형성면적이 현저히 감소되었음을 알 수 있고, 이는 개구율이 향상됨을 의미한다.

즉, 본 실시예에서는 서브픽셀 간 경계부 영역을 화소 영역으로 활용하기 때문에, 기존과 다르게 서브픽셀별 전극간 경계부를 덮는 영역에만 블랙매트릭스를 형성하면 되기 때문에, 개구 영역을 그만큼 넓힐 수 있다.

도면에서, 상기 좌, 우 이웃하는 서브픽셀별 경계부를 덮는 블랙매트릭스는 연결배선과 중첩되는 영역을 기준으로 형성하는 것이 바람직하다.

본 실시예에서는, 미도시한 절연체가 개재된 상태에서 상기 제 1 공통전극 패턴(220a)과 인출 배선(240) 간의 중첩 영역이 스토리지 커패시터(Cst)를 이룬다.

이와 같이, 이웃하는 서브픽셀 간 경계부 영역을 화소 영역으로 활용하고, 다수 개의 서브픽셀이 하나의 원형 전극 패턴 구조를 이루는 방식을 DD-GG 방식으로 정의할 수 있다.

도 7은 본 발명의 제 2 실시예에 따른 DD-GG 방식 원형전극 구조 횡전계형 액정표시장치에 대한 평면도로서, 다수 개의 픽셀 구조의 제시를 통해 기존과 구별되는 구조적 특징을 중심으로 설명한다.

도시한 바와 같이, 서로 이웃하는 픽셀(PX) 간에는 두 개의 게이트 배선(212) 및 데이터 배선(228)이 위치하여, 각 픽셀(PX)별로 게이트 배선(212) 및 데이터 배선(228)으로 교차되게 된 구조를 가지는 것을 특징으로 한다.

본 도면에 따른 구조에 의하면, 픽셀(PX) 내 구성되는 서브픽셀(SP)별 경계부를 화소 영역으로 활용할 수 있어, 기존의 서브픽셀(SP)별 경계부에서 합착 마진을 고려하여 넓게 형성되었던 블랙매트릭스 형성영역(BA)을 줄일 수 있어 개구율을 효과적으로 높일 수 있다.

그러나, 본 발명에서는 4색 픽셀 구조로 한정되는 것은 아니고, 적, 녹, 청 3색 픽셀 구조를 적용할 수도 있으며, DD-GG 구조는 하나의 원형 전극을 이루는 서브픽셀 그룹 단위로 이루어지는 것을 특징으로 한다.

이하, 본 발명의 또 다른 실시예에서는, 상기 제 2 실시예 구조를 변경하여 개구율 저하없이 스토리지 커패시터를 향상시킬 수 있는 구조에 대해서 제시한다.

-- 제 3 실시예 --

도 8a 내지 8e는 본 발명의 제 3 실시예에 따른 원형전극 구조 횡전계형 액정표시장치용 기관의 제조 공정을 단계별로 나타낸 도면으로서, 5 마스크 제조 공정을 일 예로 제시한다.

도 8a는, 기관(310) 상에 제 1 금속물질을 형성한 다음, 감광성 물질을 이용한 사진식각공정(photolithography)에 해당되는 제 1 마스크 공정에 의해 제 1 방향으로 게이트 배선(312) 및 공통 배선(314)을 서로 이격되게 번갈아가며 형성하는 단계이다.

이 단계에서는, 상기 게이트 배선(312)에서는 게이트 전극(316)이 분기되어 있고, 공통 배선(314)에서는 양방향으로 분기되어 있으며, 바깥쪽에서 안쪽으로 차례대로 위치하는 제 1 내지 3 공통전극 패턴(320a, 320b, 320c)으로 이루어진 공통전극(320)이 형성되어 있다. 두 개의 게이트 배선(312) 내 공통전극 패턴(320a, 320b, 320c) 간 이격 영역은 원형전극 구조를 가지는 것을 특징으로 한다.

도 8b에서는, 상기 게이트 배선(312) 및 공통 배선(314)을 덮는 영역에 게이트 절연막(미도시)을 형성하고, 상기 게이트 절연막 상부에 순수 비정질 실리콘 물질, 불순물 비정질 실리콘 물질을 차례대로 형성한 다음, 제 2 마스크 공정에 의해 아일랜드 패턴 구조의 반도체층(326)을 형성하는 단계이다.

도 8c에서는, 상기 반도체층(326) 상부에 제 2 금속물질을 형성한 다음, 제 3 마스크 공정에 의해 제 2 방향으로 데이터 배선(328)을 형성하는 단계이다.

상기 데이터 배선(328)과 게이트 배선(312)이 교차되는 영역은 화소 영역을 이루고, 본 실시예에 따른 화소 영역은 네 개의 서브픽셀로 구성되는 하나의 픽셀(PX)에 해당되는 영역인 것을 특징으로 한다.

상기 데이터 배선(328)에서는 소스 전극(330)이 분기되어 있고, 소스 전극(330)과 이격되게 드레인 전극(332)이 형성되어 있으며, 상기 게이트 전극(316), 반도체층(326), 소스 전극(330), 드레인 전극(332)은 박막트랜지스터(T)를 이룬다.

상기 게이트 배선(312) 및 데이터 배선(328)의 교차 지점인 픽셀(PX)의 네모서리부에는 박막트랜지스터(T)가 형성되어 있어서, 하나의 픽셀(PX)에 위치하는 네 개의 박막트랜지스터(T)는 서로 대칭적인 구조를 가지는 것을 특징으로 한다.

상기 픽셀(PX)은 공통 배선(314)에 의해 두 개의 서브픽셀 그룹(SP I, SP II)으로 나뉘어진다.

도면으로 상세히 제시하지 않았지만, 이웃하는 픽셀(PX) 간에는 두 개의 게이트 배선(312) 및 데이터 배선(328)이 연속으로 배치된 DD-GG 구조를 이룬다.

즉, 서브픽셀별 경계부 영역을 화소 영역을 활용할 수 있어서, 개구 영역을 증가시킬 수 있는 구조적 장점을 가질 수 있다.

도 8d는, 상기 박막트랜지스터(T)를 덮는 기판 전면에 보호층(미도시)을 형성한 다음, 제 4 마스크 공정에 의해 보호층에 드레인 전극(332)을 일부 노출시키는 드레인 콘택홀(334)을 형성하는 단계이다.

도 8e는, 상기 보호층 상부에 드레인 콘택홀(334)을 통해 드레인 전극(332)과 연결되는 인출 배선(340)과, 상기 인출 배선(340)에서 픽셀(PX) 영역쪽으로 연장형성된 연결 배선(341)과, 상기 연결 배선(341)에서, 제 1 내지 3 공통전극 패턴(320a, 320b, 320c)과 엇갈리게 위치하는 제 1, 2 화소전극 패턴(338a, 338b)으로 이루어지는 화소 전극(338)을 형성하는 단계이다.

상기 제 1, 2 화소전극 패턴(338a, 338b)은 하나의 픽셀(PX)을 기준으로 원형띠 구조를 이루는 것을 특징으로 하며, 하나의 픽셀(PX)을 기준으로 공통 전극(320)과 화소 전극(338) 간의 이격 영역으로 정의되는 개구 영역은 원형띠 형상을 가지게 되어, 액정방향자가 어느 방향에서나 모두 동일하여 켈러 쉬프트 현상을 방지할 수 있으며, 멀티 도메인을 구성하여 시야각 특성을 향상시킬 수 있다.

본 실시예에서 제시한 5 마스크 공정외에도 회절 노광법을 이용하여 반도체 공정과 소스/드레인 공정을 동일 마스크 공정에서 진행하는 4 마스크 공정을 적용하여 형성할 수도 있다.

그러나, 본 발명은 상기 실시예 들로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도 내에서 다양하게 변경하여 실시할 수 있다.

발명의 효과

이와 같이, 본 발명에 따른 원형 띠편 전극 구조 횡단계형 액정표시장치용 기판 및 그 제조 방법에 의하면, 개구 영역이 원형 구조를 가질 수 있는 패턴 구조로 공통 전극 및 화소 전극을 형성함에 따라, 어느 방향에서나 액정의 방향자가 동일하므로 특정 각에서의 색반전없이 콘트라스트를 향상시킬 수 있고, 시야각 특성을 높일 수 있다. 그리고, 블랙매트릭스와의 중첩 영역이 감소되어 합착 미스얼라인시에 제품별 발생할 수 있는 휘도차이를 최소화할 수 있는 장점을 가질 수 있다.

또한, 본 발명에서는 서브픽셀 간 경계부 영역의 화소 영역으로 이용하여, 개구율을 높일 수 있어서 고해상도 모델에 용이하게 적용할 수 있으므로 제품 경쟁력을 높일 수 있다.

(57) 청구의 범위

청구항 1.

제 1 방향으로 형성된 다수 개의 게이트 배선과;

상기 제 1 방향과 교차되는 제 2 방향으로 형성되어 다수의 픽셀을 정의하는 다수 개의 데이터 배선과;

상기 제 1 방향으로 상기 다수의 게이트 배선들 간 이격 구간에 형성된 다수의 공통 배선과;

상기 각 공통 배선에서 양방향으로 분기되며, 상기 각 픽셀 내에서 상기 각 픽셀의 중앙부를 중심으로 그 거리를 달리하는 다수의 원형띠 구조로 형성된 다수의 공통전극과;

상기 각 픽셀 내부로 각 게이트 배선 및 데이터 배선의 교차지점에 형성되며, 상기 공통배선을 기준으로 대칭적으로 구성된 다수의 박막트랜지스터와;

상기 각 박막트랜지스터와 연결된 다수의 인출배선과;

상기 각 인출배선에서 상기 각 공통전극과 엇갈리게 배치되도록 분기되며, 각 픽셀 내에서 상기 각 공통전극과 대응되는 원형띠 구조를 갖는 다수의 화소전극

을 포함하며, 상기 각 픽셀은 4개의 서브픽셀로 이루어지고, 4개의 서브픽셀의 공통전극 및 화소전극은 각각 하나의 원을 이루는 것을 특징으로 하는 횡전계형 액정표시장치용 기판.

청구항 2.

제 1 항에 있어서,

서로 이웃하는 두 개의 상기 게이트 배선 및 데이터 배선이 이루는 영역은 하나의 픽셀을 이루는 횡전계형 액정표시장치용 기판.

청구항 3.

제 2 항에 있어서,

상기 픽셀 간 사이 구간에는 두 개의 게이트 배선 또는 데이터 배선이 위치하는 횡전계형 액정표시장치용 기판.

청구항 4.

제 2 항에 있어서,

상기 하나의 픽셀은 적, 녹, 청, 백 서브픽셀로 이루어지는 4색 픽셀 구조로 이루어지는 횡전계형 액정표시장치용 기판.

청구항 5.

제 4 항에 있어서,

상기 픽셀은 사각형 형태의 서브픽셀로 이루어지는 횡전계형 액정표시장치용 기판.

청구항 6.

삭제

청구항 7.

제 1 항에 있어서,

상기 각 공통전극은 상기 각 서브픽셀 내에서는 1/4 부채꼴의 호 형태의 띠 형상으로 분기된 횡전계형 액정표시장치용 기판.

청구항 8.

제 7 항에 있어서,

상기 공통전극은 상기 픽셀 중앙을 기준으로 최외각에 형성된 부분을 제 1 공통전극을 포함하고, 상기 제 1 공통전극은 상기 픽셀의 테두리부를 두르는 영역까지 연장 형성된 것이 특징인 횡전계형 액정표시장치용 기판.

청구항 9.

제 8 항에 있어서,

상기 제 1 공통전극과 중첩하며 상기 인출배선이 형성되며, 상기 인출배선과 상기 제 1 공통전극이 중첩되는 영역은 절연체가 개재된 상태에서 스토리지 커패시터를 이루는 횡전계형 액정표시장치용 기판.

청구항 10.

제 9 항에 있어서,

상기 인출 배선 및 화소 전극은 서브픽셀 단위로 분리된 패턴 구조로 형성되는 횡전계형 액정표시장치용 기판.

청구항 11.

제 1 항 또는 제 7 항 중 어느 하나의 항에 있어서,

상기 픽셀 이외의 영역을 덮는 영역을 기본 영역으로 하여, 상기 제 1 공통전극의 외측부 영역과, 상기 서브픽셀 별 화소전극의 경계부를 덮는 영역까지 중첩되게 위치하는 블랙매트릭스를 더욱 포함하는 횡전계형 액정표시장치용 기판.

청구항 12.

게이트 배선과 데이터 배선이 교차하여 픽셀을 정의하며, 상기 픽셀은 4개의 서브픽셀로 이루어진 기판 상에 제 1 방향으로 서로 이격되게 위치하는 상기 게이트 배선과, 상기 게이트 배선과 이격하여 나란하게 공통배선을 형성하고, 동시에 상기 공통배선에서 분기되며 상기 각 픽셀 내에서 상기 픽셀의 중앙을 기준으로 거리를 달리하여 이격하는 다수의 원형띠 형태로 공통전극을 형성하는 단계와;

절연체가 개재된 상태에서, 상기 제 1 방향과 교차되는 제 2 방향으로 연장하는 상기 다수의 데이터 배선을 형성하는 단계와;

상기 픽셀 내에 상기 게이트 및 데이터 배선이 교차하는 부분에 상기 공통배선을 기준으로 서로 대칭된 구조를 갖는 다수의 박막트랜지스터를 형성하는 단계와;

상기 각 박막트랜지스터와 연결되는 인출배선과, 상기 인출배선에서 분기되어 상기 공통전극과 대응된 패턴 구조를 가지며, 상기 공통전극과 서로 엇갈리게 다수 개의 화소전극 패턴으로 이루어지고, 화면을 구현하는 최소단위인 서브픽셀 단위로 독립적인 패턴 구조를 가지는 화소전극을 형성하는 단계

를 포함하며, 상기 4개의 서브픽셀로 이루어진 각 픽셀 내에서 상기 공통전극 및 화소전극은 원형띠 패턴 구조의 개구 영역을 이루는 것을 특징으로 하는 횡전계형 액정표시장치용 기판의 제조방법.

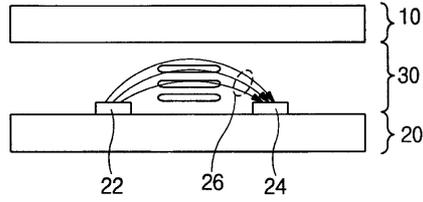
청구항 13.

제 12 항에 있어서,

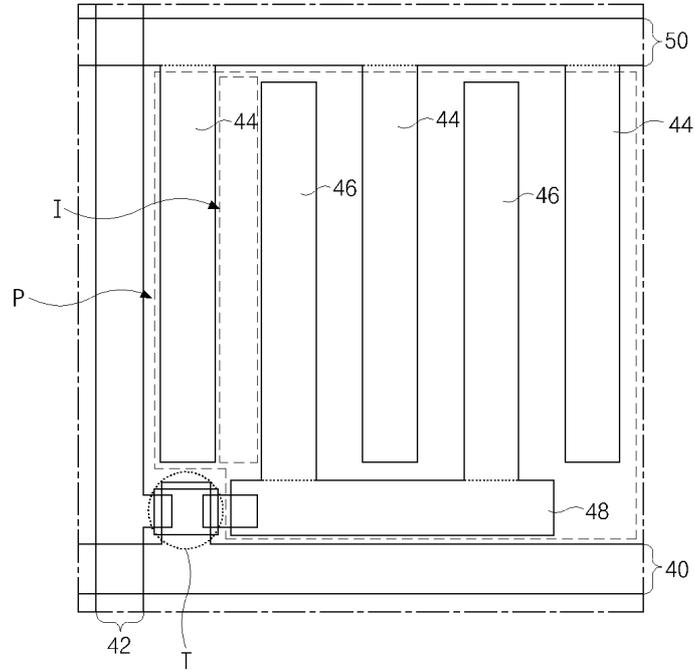
상기 공통전극을 형성하는 단계에서는, 상기 픽셀의 테두리부를 두루는 영역에 상기 공통전극 중 픽셀의 중앙을 기준으로 가장 최외각에 형성된 공통전극을 연장 형성하는 횡전계형 액정표시장치용 기판의 제조방법.

도면

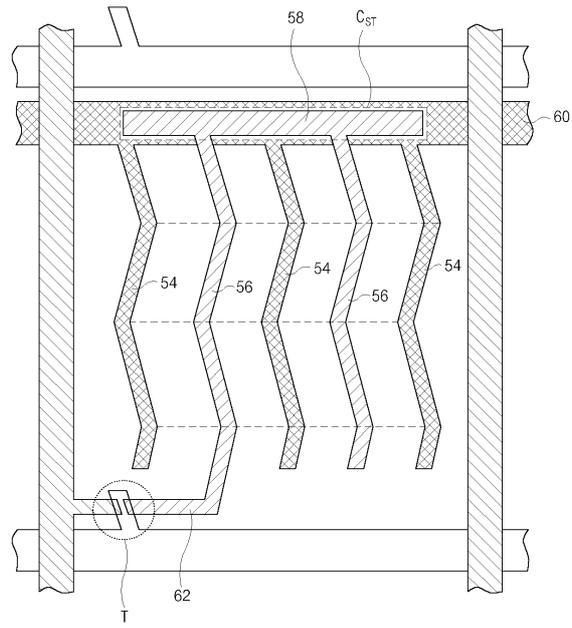
도면1



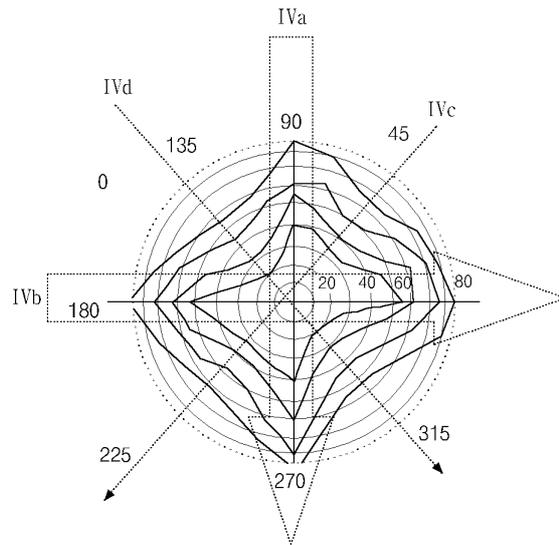
도면2



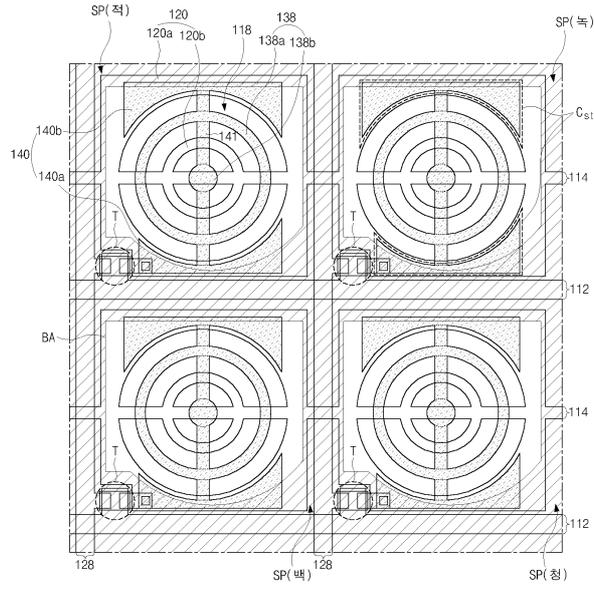
도면3



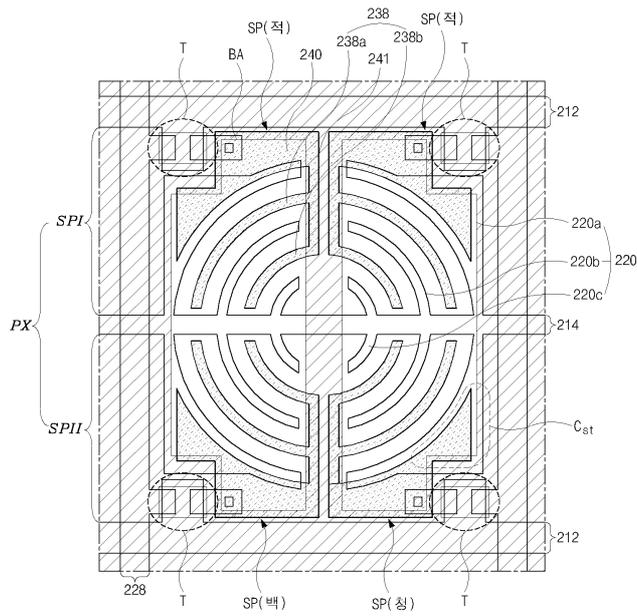
도면4



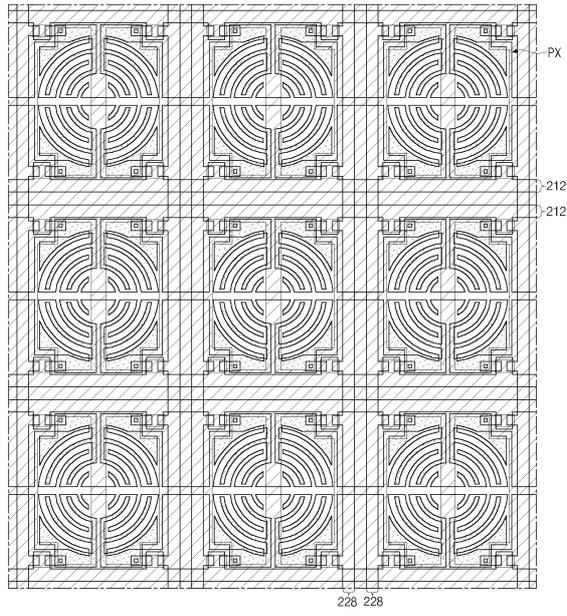
도면5



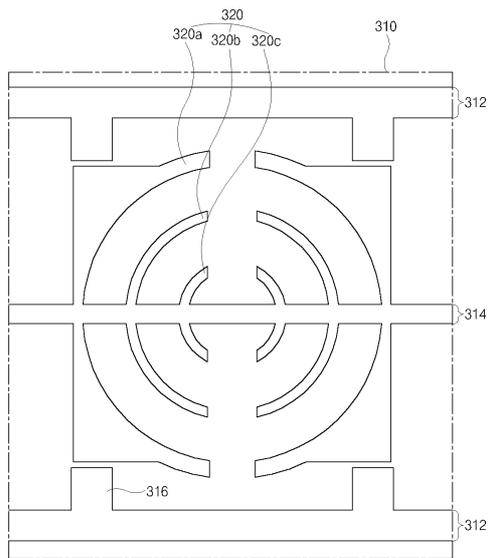
도면6



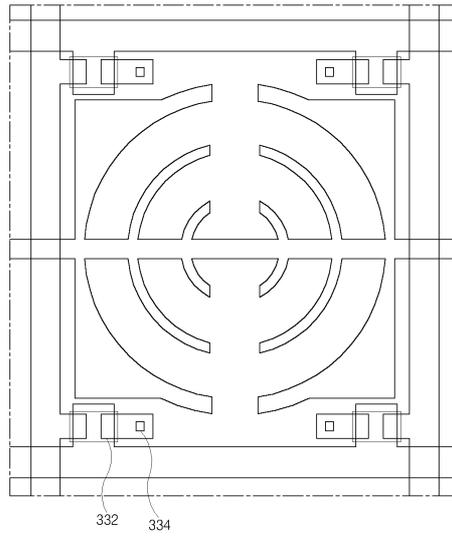
도면7



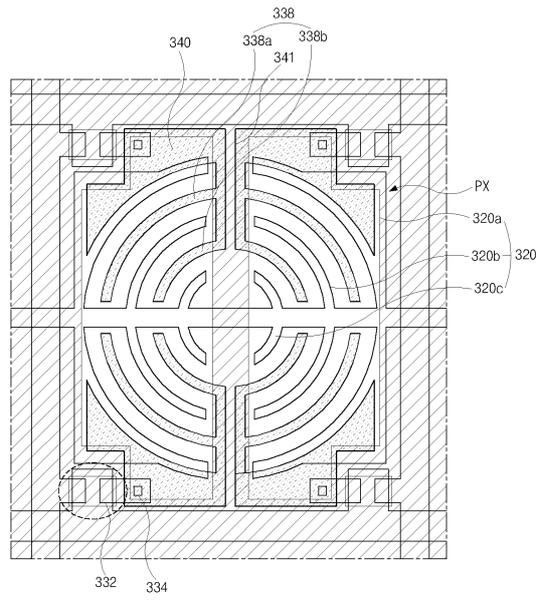
도면8a



도면8d



도면8e



专利名称(译)	用于横向电场型液晶显示装置的基板及其制造方法		
公开(公告)号	KR100564218B1	公开(公告)日	2006-03-28
申请号	KR1020030090359	申请日	2003-12-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JEONGHYUN 김정현 LEE YUNBOK 이윤복		
发明人	김정현 이윤복		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1362 G02F1/1368		
CPC分类号	G02F2201/52 G02F1/134363 G02F1/136213		
其他公开文献	KR1020050058107A		
外部链接	Espacenet		

摘要(译)

在本发明中，为了将公共电极和像素电极形成为圆形电极，使两个电极之间的开口区域中的液晶指向矢在所有方向上恒定，并利用像素区域之间的边界部分作为开口区域，薄膜晶体管形成在区域之间的对称位置通过应用DD-GG (数据数据, 栅极 - 栅极) 方法，由于公共电极和像素电极形成为其中开口区域可以具有圆形结构的图案结构，在视角处没有颜色反转的情况下可以改善对比度，可以。然后，在黑矩阵的重叠面积减小，能够最小化在胶结未命中对准的时间由产品的可能出现的亮度差，使用该子像素边界区域的像素区域中，高分辨率模型，能够提高开口率能够轻松提高产品竞争力的优势我有。

