

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl. ⁷ G02F 1/136	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년11월28일 10-0531410 2005년11월21일	
(21) 출원번호 (22) 출원일자	10-2003-0023654 2003년04월15일	(65) 공개번호 (43) 공개일자	10-2004-0089840 2004년10월22일
(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지		
(72) 발명자	남철 강원도 강릉시 입암동 662-48	김성희 경상북도 칠곡군 석적면 남율리 710 우 방신천지 111-302	
	박종우 대구광역시 서구 비산5동 1208-18번지	김규봉 대구광역시 동구 신암1동 674-20동 부빌라 A/202	
	임병호 경상북도 구미시 봉곡동 391 현대아파트 101-902		
(74) 대리인	심창섭 김용인		

심사관 : 임동재

(54) 반사투과형 액정표시장치의 어레이 기판 및 그의 제조 방법

요약

본 발명은 마스크를 사용하지 않고, 네거티브형의 유기 절연막에 스템프 공정을 통해 요철 패턴을 형성함으로써 공정을 간략화한 6 마스크로 구현 가능한 반사투과형 액정표시장치의 어레이 기판 및 그의 제조 방법에 관한 것으로, 본 발명의 반사투과형 액정표시장치의 어레이 기판은 기판 상에 화소 영역을 정의하며 수직으로 교차하는 복수개의 게이트 라인 및 복수개의 데이터 라인과, 상기 게이트 라인들 사이에 게이트 라인과 동일한 방향의 복수개의 스토리지 라인과, 상기 게이트 라인과 데이터 라인의 각 교차부에 배치된 복수개의 박막 트랜지스터와, 상기 기판 전면에 표면이 라운딩(rounding)된 요철(凹凸)을 가지며 소정 영역에 투과부가 정의된 네거티브(negative)형 유기 절연막과, 상기 화소 영역에 대응하여 투과부를 제외한 상기 네거티브형 유기 절연막 상에 형성된 반사 전극과, 상기 투과부를 포함한 화소 영역에 대응하여 상기 반사 전극 상에 형성된 투명 전극을 포함하여 이루어짐을 특징으로 한다.

대표도

도 7i

색인어

반사투과형 액정표시장치, 6 마스크, 네거티브 유기 절연막, 저온 증착, 스템프

명세서

도면의 간단한 설명

도 1은 일반적인 반사투과형 액정표시장치를 나타낸 분해 사시도

도 2는 일반적인 반사투과형 액정표시장치를 나타낸 단면도

도 3은 종래의 반사투과형 액정표시장치의 화소를 나타낸 확대 평면도

도 4a 내지 도 4h는 도 3의 I~I', II~II', III~III'선상에 따른 반사투과형 액정표시장치의 어레이 기판의 공정 단면도

도 5는 종래의 반사투과형 액정표시장치의 반사 전극 형성 후 무기 절연막 증착시 반사 전극 필링 현상을 나타낸 SEM

도 6은 본 발명에 따른 반사투과형 액정표시장치의 화소를 나타낸 확대 평면도

도 7a 내지 도 7i는 도 6의 VI-VI', VII-VII', VIII-VIII' 선상에 따른 반사투과형 액정표시장치의 어레이 기판의 공정 단면도

도 8은 본 발명의 반사투과형 액정표시장치의 반사 전극 형성 후 무기 절연막 증착시 정상 패턴을 나타낸 SEM

도면의 주요 부분에 대한 부호 설명

100 : 하부 기판 101 : 게이트 라인

101a : 게이트 전극 102 : 게이트 절연막

103 : 비정질 실리콘층 104 : n+ 층

105 : 데이터 라인 105a/105b : 소오스/드레인 전극

106 : 제 1 층간 절연막 107 : 유기 절연막

108 : 반사 전극 109 : 제 2 층간 절연막

110 : 투명 전극 111 : 스토리지 라인

110a : 소오스 패드 단자 110b : 게이트 패드 단자

113 : 반도체층 115 : 소오스 패드

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로 특히, 마스크를 사용하지 않고, 네거티브형(negative type)의 유기 절연막(organic insulating layer)에 스템프(stamp) 공정을 통해 요철 패턴을 형성함으로써 공정을 간략화한 6 마스크로 구현 가능한 반사투과형 액정표시장치의 어레이 기판 및 그의 제조 방법에 관한 것이다.

정보화 사회가 발전함에 따라 표시 장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display Device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시 장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 특징 및 장점으로 인하여 이동형 화상 표시 장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송 신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같은 액정표시장치가 일반적인 화면 표시 장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비 전력의 특징을 유지하면서도 고정세, 고휴도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 관심이 걸려 있다고 할 수 있다.

상기 액정표시장치의 구동 원리는 액정의 광학적 이방성과 분극 성질을 이용한다. 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자 배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자 배열 방향을 임의로 조절하면, 액정의 분자 배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자 배열 방향으로 빛이 굴절하여 화상 정보를 표현할 수 있다.

현재에는 박막 트랜지스터와 상기 박막 트랜지스터에 연결된 투명 전극이 행렬 방식으로 배열된 능동 행렬 액정표시장치(Active Matrix LCD)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.

한편, 액정표시장치를 광원에 따라 투과형(reflective type)과 반사형(transmissive type)으로 구분하고 있다. 투과형은 액정표시장치 하부에 백라이트를 구비하여, 백라이트에서 발광된 빛이 액정패널을 투과하여 표시를 행하며, 반사형은 외부의 자연광 또는 임의 설치한 프론트(front) 광을 액정패널 내에 구비된 반사판을 통해 반사시켜 표시를 행한다.

일반적으로, 반사투과형 액정표시장치는 반사형과 투과형을 선택적으로 사용할 수 있는 기능을 지닌 것으로, 백라이트(backlight)의 빛과 외부의 자연광원 또는 인조광원을 모두 이용할 수 있다. 따라서, 주변환경에 제약을 받지 않고, 전력소비(power consumption)를 줄일 수 있는 장점이 있다.

도 1은 일반적인 반사투과형 액정표시장치를 도시한 분해사시도이다.

도 1과 같이, 일반적인 반사투과형 액정표시장치는 서로 마주보는 상하부 기판(10, 20) 및 두 기판(10, 20) 사이에 충진되어 있는 액정층(30)으로 이루어진다.

여기서, 상기 상부 기판(10) 상에는 화소 이외의 부분을 가리는 차광층(11)과, 각 화소에 순차적으로 색 필름을 칼라 필터층(12) 및 상기 차광층(11) 및 칼라 필터층(12)의 전면에 공통 전극(13)이 형성된다.

그리고, 하부 기판(20) 상에는 수직으로 교차하여 화소 영역(P)을 정의하는 게이트 라인(21) 및 데이터 라인(22)과, 상기 화소 영역(P)에 소정의 투과부(A)를 갖도록 형성되는 투명 전극(23)과, 상기 게이트 라인(21) 및 데이터 라인(22)의 교차부에 형성되는 스위칭 소자(T)로 이루어진다.

상기 하부 기판(20)은 어레이 기판이라고도 하며, 스위칭 소자(T)인 박막 트랜지스터가 매트릭스 형태(matrix type)로 위치하고, 이러한 다수의 박막 트랜지스터를 교차하여 지나가도록 게이트 라인(21)과 데이터 라인(22)이 형성된다.

한편, 상기 화소 영역(P)은 반사 전극(미도시)이 오픈되는 투과부(A)와 그 외 부위인 반사부(R)로 구분된다.

이와 같은 구성을 갖는 일반적인 반사투과형 액정표시장치의 동작을 도 2를 참조하여 광원과 함께 설명한다.

도 2는 일반적인 반사투과형 액정표시장치를 도시한 단면도이다.

도 2와 같이, 일반적인 반사투과형 액정표시장치는 공통전극(13)이 형성된 상부 기판(10)과, 투과부(A) 및 반사부(R) 모두에 형성되는 투명 전극(23a)과 투과부(A)에서 오픈(open)되는 반사 전극(23b)으로 구성된 투명 전극(23)이 형성된 하부 기판(20)과, 상기 상부 기판(10)과 하부 기판(20)의 사이에 충진된 액정(30)과, 상기 하부 기판(20)의 하부에 위치하여 투과 모드(transmissive mode)시 빛을 조사하는 백 라이트(41)로 구성된다.

이러한 구성을 갖는 반사투과형 액정표시장치를 반사 모드(reflective mode)로 사용할 경우에는 빛의 대부분을 외부의 자연 광원 또는 임의적으로 설치한 프론트(front) 광원을 사용하게 된다. 반사모드(reflective mode)일 경우, 상부 기판(10)으로 입사된 빛(B)은 상기 반사전극(23b)에 반사되어 상기 반사전극(23b)과 상기 공통전극(13)의 전계에 의해 배열된 액정(30)을 통과하게 되고, 상기 액정(30)의 배열에 따라 액정을 통과하는 빛(B)의 양이 조절되어 이미지(image)를 구현하게 된다.

반대로, 투과 모드(transmissive mode)로 동작할 경우에는, 광원을 상기 하부 기판(20)의 하부에 위치한 백라이트(41)의 빛(F)을 사용하게 된다. 상기 백라이트(41)로부터 출사한 빛은 상기 투명 전극(23a)을 통해 상기 액정(30)에 입사하게 되며, 상기 투과 흘 하부의 투명 전극(23a)과 상기 공통전극(13)의 전계에 의해 배열된 액정(30)에 의해 상기 하부 백라이트(41)로부터 입사한 빛의 양을 조절하여 이미지를 구현하게 된다.

도 3은 종래의 반사투과형 액정표시장치의 화소를 나타낸 확대 평면도이다.

도 3과 같이, 반사투과형 액정표시장치용의 각 화소에는 서로 종횡으로 교차하여 화소 영역을 정의하는 게이트 라인(21) 및 데이터 라인(22)과, 상기 화소 영역에 형성되는 투명 전극(23a) 및 반사 전극(23b)으로 이루어진 투명 전극(23)과, 상기 게이트 라인(21)과 데이터 라인(22)의 교차부에 형성된 박막 트랜지스터(T)로 이루어진다.

여기서, 상기 박막 트랜지스터(T)는 주사신호가 인가되는 게이트전극(21a)과, 상기 데이터 라인(22)에 일부 돌출되어 데이터 라인(22)으로부터 화상 신호를 받는 소오스 전극(22a)과, 이와 소정 간격 이격되어 화상 신호를 상기 투명 전극(23)에 인가하는 드레인 전극(22b)으로 이루어진다.

그리고, 상기 게이트 라인(21)과 데이터 라인(22)이 연장된 끝단에는 각각의 구동IC(미도시)와 연결되는 게이트 패드(31)와 소오스 패드(32)가 구성된다.

한편, 상기 투명 전극(23)은 투과부(A)와 반사부(R)에 모두 형성되는 투명 전극(23a)과, 투과부(A)를 제외한 반사부(R)에만 형성되는 반사 전극(23b)으로 이루어지는데, 상기 투명 전극(23a)은 상기 드레인 전극(22b)과 콘택부(C1)을 통해 연결되어 화상 신호를 인가받으며, 상기 반사 전극(23b)은 상기 콘택부(C1) 내의 투명 전극(23a)과 접촉하여 형성되어 동일한 화상 신호를 인가받는다.

이하, 도 4a 내지 도 4h를 참조하여 도 3의 구성을 포함하는 액정표시장치용 어레이 기판의 제조공정을 간략히 설명한다.

도 4a 내지 도 4h는 도 3의 I~I', II~II', III~III'선상에 따른 반사투과형 액정표시장치의 어레이 기판의 공정 단면도이다.

여기서, 상기 I~I'는 일 화소의 박막 트랜지스터로부터 화소 영역 선상의 단면이고, II~II'는 게이트 패드의 단면이고, III~III'는 소오스 패드의 단면이다.

먼저, 도 4a와 같이, 투명한 기판(20) 상에 도전성 금속을 증착하고 제 1 마스크(미도시)를 이용하여 상기 도전성 금속을 선택적으로 제거하여, 일 끝단이 소정면적으로 넓게 구성되는 게이트 패드(31)가 형성된 다수의 게이트 라인(21)과 상기 각 게이트 라인(21)에서 일 방향으로 돌출 형성된 게이트 전극(21a)을 형성한다.

이어, 상기 게이트 전극(21a)이 형성된 기판(20)의 전면에 제 1 절연막(24)과 비정질 실리콘층(25a), 불순물층(n+ 층)(25b)을 차례로 증착한다.

도 4b와 같이, 제 2 마스크(미도시)를 이용하여 상기 불순물층(25b) 및 비정질 실리콘층(25a)을 선택적으로 제거하여 섬(island) 형태로 반도체층 형성층(25)을 형성한다.

도 4c와 같이, 상기 반도체층 형성층(25)이 형성된 기판(20)의 전면에 도전성 금속을 증착하고, 제 3 마스크(미도시)를 이용하여 상기 도전성 금속을 선택적으로 제거하여, 상기 각 게이트 라인(21)과 교차하여 일 방향으로 형성되고 끝단에 소오스 패드(32)가 형성된 다수의 데이터 라인(22)과, 상기 각 데이터 라인(22)에서 일 방향으로 돌출 연장된 소오스 전극(22a)과, 이와는 소정 간격 이격된 드레인 전극(22b)을 형성한다.

계속하여, 상기 소오스 전극(22a) 및 드레인 전극(22b)을 마스크로 이용하여, 상기 소오스 전극(22a)과 드레인 전극(22b) 사이에 노출되는 상기 반도체층 형성층(25)의 불순물층(25b)을 제거하여 반도체층(35)을 형성한다.

도 4d와 같이, 상기 데이터 라인(22) 등을 포함한 기판(20) 전면에 유기 절연 물질을 코팅한 후, 소정 부위가 오픈(open)된 제 4 마스크(미도시)를 이용하여 상기 유기 절연 물질을 노광 및 현상하여 상기 제 4 마스크의 오픈 영역에 대응되는 유기 절연 물질의 소정 두께를 제거한다.

이어, 표면 열 처리(heat treatment)를 하여 제거된 부위에 비해 상대적으로 튀어나온 표면에 볼록하게 라운딩(rounding)된 형상을 갖는 제 1 유기 절연막(26a)을 형성한다.

여기서, 상기 유기 절연막은 BCB(BenzoCycloButene), 파지티브형 포토아크릴(positive type photoacryl) 등의 파지티브형(positive type) 유기 절연막을 이용한다.

도 4e와 같이, 상기 제 1 유기 절연막(26a) 상에 전면에 동일 두께를 유지하여 상기 제 1 유기 절연막(26a)과 동일 성분의 제 2 유기 절연막(26b)을 코팅한다.

상기 제 1 유기 절연막(26a) 상에 동일 두께로 코팅되기 때문에, 상기 제 2 유기 절연막(26b)의 코팅 후, 표면은 화소 영역에 상응하는 부위의 라운딩된 볼록한 패턴을 유지할 수 있다.

도 4f와 같이, 소정 부위가 오픈되는 제 5 마스크(미도시)를 이용하여 상기 제 1, 제 2 유기 절연막(26a, 26b)을 선택적으로 제거함으로써 콘택부(C1)과 투과부(A)를 정의한다.

상기 콘택부(C1)은 상기 드레인 전극(22b)이 소정 부분 노출되는 부위이다.

여기서, 선택적인 제거 공정 후 남아있는 제 1, 제 2 유기 절연막(26a, 26b)을 제 1 보호막(26)이라 칭한다.

한편, 상기 제 1, 제 2 유기 절연막(26a, 26b)의 선택적인 제거 공정에서는 게이트 및 소오스 패드부의 제 1, 제 2 유기 절연막(26a, 26b)을 제거하여, 각각 게이트 절연막(24) 및 소오스 패드(32)를 노출시키도록 한다.

도 4g와 같이, 상기 제 1 보호막(26) 전면에 반사성 금속을 증착한 후, 이를 제 6 마스크(미도시)를 이용하여 선택적으로 제거하여 투과부(A) 및 제 1 콘택부(C1)을 제외한 화소 영역에 반사 전극(23b)을 형성한다.

이어, 상기 반사 전극(23b)을 포함한 하부 기판(20) 전면에 SiNx 등의 무기 절연막(27)을 증착한다.

이 경우, 상기 무기 절연막(27)의 증착은 300°C 이상의 고온에서 이루어져 상기 제 1 보호막(26)의 요철이 무너지는 열흐름(thermal flow) 현상이 발생하여 문제가 되고 있다.

도 4h와 같이, 상기 무기 절연막(27)을 제 7 마스크(미도시)를 이용하여 제 1 콘택부(C1), 제 2 콘택부(C2), 제 3 콘택부(C3)에서 선택적으로 제거된 제 2 보호막(27a)을 형성한다.

이어, 상기 제 2 보호막(27a)을 포함한 기판 전면에 투명한 금속을 전면 증착한 후 제 8마스크(미도시)를 이용하여 상기 투명한 금속을 선택적으로 제거하여 투과부(A) 및 제 1 콘택부를 포함한 화소 영역에 투명 전극(23a)을 형성하고, 제 2 콘택부(C2)에서는 상기 게이트 패드(31)와 연결되는 게이트 패드 단자(33a)를, 제 3 콘택부(C3)에서는 상기 소오스 패드(32)와 연결되는 소오스 패드 단자(43a)를 형성한다.

상술한 바와 같이, 유기 절연막을 이용하여 볼록한 엠보싱 패턴(embossing pattern)이나, 오목한 패턴(concave pattern)을 형성하는 이유는 그 상부에 형성되는 반사 전극에 요철을 주어 반사율을 향상시키기 위함이다.

도 5는 종래의 반사투과형 액정표시장치의 반사 전극 형성 후 무기 절연막 증착시 반사 전극 필링 현상을 나타낸 SEM이다.

도 5와 같이, 이러한 요철을 갖는 유기 절연막 패턴을 형성한 후에는 반사 전극을 형성하고, 이어, SiNx 등의 무기 절연막을 형성하게 되는데, 이 때, 300°C 내외의 온도에서 무기 절연막의 증착이 이루어지기 때문에, 스트레스가 발생하여 상기 반사 전극과 유기 절연막과의 응착(adhesion)이 좋지 않아 필링(peeling) 현상이 발생한다.

발명이 이루고자 하는 기술적 과제

상기와 같은 종래의 반사투과형 액정표시장치는 다음과 같은 문제점이 있다.

첫째, 반사투과형 액정표시장치는 반사율 향상을 위해 엠보싱(embossing), 요부 패턴(concave pattern)을 형성하는데, 종래에는 BCB(BenzoCycloButene), 파지티브 포토 아크릴(positive photoacryl) 등의 파지티브형(positive type) 유기 절연막을 사용하였다. 그러나, 이러한 파지티브형 유기 절연막을 형성하는 데에는, 유기 절연막 표면에 요철을 형성하기 위한 마스크 공정과 투과부를 제거하기 위한 또 다른 마스크 공정이 요구되며, 이러한 유기 절연막 형성 공정 중 2중 코팅이 요구되는 등 공정이 복잡하여 제약을 받는 문제가 있다.

특히, BCB는 엠보싱이나, 요부 패턴 형성에 공정상 어려움이 많아 요철 구조를 형성하는데 한계가 있어 광 반사율을 높이기 힘들며, 파지티브 포토 아크릴(positive photoacryl)은 고온의 유리 전이 온도(transition glass temperature)를 가져 고온 상에서 열 흐름(thermal flow)이 생겨 고온에서 진행되는 과정에서 생성된 패턴이 무너지는 경향이 있다.

둘째, 이러한 엠보싱 패턴(embossing pattern)이나 요부 패턴(concave pattern)의 유기 절연막을 형성한 후에는 상기 유기 절연막 표면에 반사 전극을 형성하고 SiNx 등의 무기 절연막 성분의 보호막을 증착한 후 투명 전극을 하는 것이 일반적이다.

그런데, SiNx 성분의 보호막은 고온에서 증착이 이루어지는데, 이 때, 스트레스(stress)가 발생하여 반사 전극과, 유기 절연막 사이의 응착(adhesion)이 좋지 않게 되어 필링(peeling) 현상이 발생한다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 마스크를 사용하지 않고, 네거티브형(negative type)의 유기 절연막(organic insulating layer)에 스템프(stamp) 공정을 통해 요철 패턴을 형성함으로써 공정을 간략화한 6 마스크로 구현 가능한 반사투과형 액정표시장치의 어레이 기판 및 그의 제조 방법을 제공하는 데, 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 반사투과형 액정표시장치의 어레이 기판은 수직으로 교차하여 화소 영역을 정의하며 각각 연장된 일측 끝에 패드를 구비한 복수개의 게이트 라인 및 복수개의 데이터 라인과, 상기 게이트 라인들 사이에 게이트 라인과 평행하게 형성된 복수개의 스토리지 라인과, 상기 각 게이트 라인으로부터 돌출되어 형성된 복수개의 게이트 전극과, 상기 각 게이트 전극 및 상기 스토리지 라인의 소정 부분에 걸쳐 형성된 반도체층과, 상기 각 데이터 라인으로부터 돌출되어 상기 게이트 전극내에 일측을 오픈하여 게이트 전극의 3면을 둘러싸도록 "U"자형으로 형성된 소오스 전극과, 상기 각 스토리지 라인과 화소 영역에서 오버랩되며, 상기 소오스 전극과 소정 간격 이격하여 상기 게이트 전극의 오픈 부위로 들어오도록 형성된 드레인 전극과, 상기 기판 전면에 표면이 라운딩된 요철을 가지며 투과부, 콘택부 및 패드부에서 제거되어 형성된 네거티브(negative)형 유기 절연막과, 상기 화소 영역에 대응하여 상기 투과부, 콘택부 및 패드부를 제외한 상기 네거티브형 유기 절연막 상에 형성된 반사 전극과, 상기 콘택부에서는 상기 드레인 전극과 전기적으로 연결되고, 상기 패드부에서는 각각 게이트 패드/소오스 패드와 전기적으로 연결되어, 상기 반사 전극 상에 형성된 투명 전극을 포함하여 이루어짐에 그 특징이 있다.

상기 네거티브형 유기 절연막은 네거티브 포토 아크릴(negative photo acryl)이다.

상기 네거티브형 유기 절연막 표면의 라운딩된 요철은 스템핑(stamping) 공정으로 이루어진 것이다.

상기 스템핑 공정은 상기 네거티브형 유기 절연막의 표면에 형성하는 요철과 역상의 라운딩된 요철을 갖는 스템퍼(stamper)로 이루어진다.

상기 반사 전극과 상기 화소 전극 사이에 무기 절연막이 더 형성된다.

상기 무기 절연막은 SiO_x 또는 SiNx이다.

상기 무기 절연막은 180°C 내지 220°C의 온도에서 증착된 것이다.

또한, 동일한 목적을 달성하기 위한 본 발명의 반사투과형 액정표시장치의 어레이 기판의 제조방법은 기판 상에 게이트 전극이 돌출된 게이트 라인 및 상기 게이트 라인들 사이에 게이트 라인과 평행하게 스토리지 라인을 형성하는 단계와, 상기 게이트 라인을 포함한 기판 상의 소정 영역에 반도체층 및 상기 반도체층 상에 상기 게이트 라인과 수직으로 교차하여 화소 영역을 정의하며 소오스 전극이 돌출되는 데이터 라인과, 드레인 전극을 형성하는 단계와, 상기 데이터 라인을 포함한 기판 전면에 표면에 라운딩된 요철을 가지며, 콘택부 및 투과부가 정의된 네거티브(negative)형 유기 절연막을 형성하는 단계와, 상기 콘택부 및 투과부를 제외한 화소 영역에 대응하여 반사 전극을 형성하는 단계와, 상기 콘택부를 제외한 기판 전면에 무기 절연막을 형성하는 단계와, 상기 콘택부에서 상기 드레인 전극과 연결되며, 상기 투과부를 포함한 화소 영역에 대응하여 투명 전극을 형성하는 단계를 포함하여 이루어짐에 그 특징이 있다.

상기 반도체층과 소오스/드레인 전극 및 데이터 라인의 형성은 상기 게이트 라인을 포함한 기판 전면에 게이트 절연막, 비정질 실리콘층, 불순물층, 소오스/드레인 금속층을 증착하는 단계와, 소정 폭을 가리는 회절 마스크를 이용하여 상기 소오스/드레인 금속층, 불순물층, 비정질 실리콘층을 동일 폭으로 패터닝하는 단계와, 상기 회절 마스크를 이용하여 상기 소오스/드레인 금속층을 선택적으로 제거하여 소오스 전극이 돌출된 데이터 라인과, 상기 소오스 전극과 소정 간격 이격하여 드레인 전극을 형성하는 단계 및 상기 소오스 전극과 상기 드레인 전극을 마스크로 하여 상기 소오스 전극과 상기 드레인 전극 사이의 불순물층을 선택적으로 제거하여 반도체층을 형성하는 단계를 통해 이루어진다.

상기 회절 마스크는 상기 소오스/드레인 전극 형성 부위에 대하여 차단부를 구비하며, 상기 반도체층의 채널 부위에 대하여 반투과부를 구비하도록 형성된다.

상기 반도체층은 상기 데이터 라인 하부와, 상기 게이트 전극 및 스토리지 라인에 걸쳐 형성한다.

상기 소오스 전극은 상기 게이트 전극의 일측을 오픈하고 나머지 3면을 둘러싸는 "U"자형으로 형성한다.

상기 드레인 전극은 상기 소오스 전극과 소정 간격 이격되며 상기 각 스토리지 라인과 화소 영역에서 오버랩되며, 상기 게이트 전극의 오픈 부위로 들어오도록 형성한다.

상기 게이트 라인을 연장한 일측 끝에 게이트 패드를 형성한다.

상기 게이트 패드에는 투명 전극 성분의 게이트 패드 단자가 전기적으로 연결된다.

상기 데이터 라인을 연장한 일측 끝에 소오스 패드를 형성한다.

상기 소오스 패드에는 투명 전극 성분의 소오스 패드 단자가 전기적으로 연결된다.

상기 네거티브형 유기 절연막의 형성은 상기 데이터 라인을 포함한 기판 전면에 네거티브(negative)형 유기 절연막을 형성하는 단계와, 상기 네거티브형 유기 절연막을 스템핑(stamping)하여 표면에 소정 두께의 라운딩된 요철(凹凸)을 형성하는 단계 및 상기 네거티브형 유기 절연막을 선택적으로 제거하여 콘택부 및 투과부를 형성하는 단계를 포함하여 이루어진다.

상기 스템핑은 네거티브형 유기 절연막의 표면과 만나는 부위에, 형성하고자 하는 요철과 역상의 패턴을 갖는 스템퍼를 이용하여 이루어진다.

상기 네거티브형 유기 절연막의 표면에 소정 두께의 요철을 라운딩된 요철을 형성한 후, 상기 네거티브형 유기 절연막을 UV(Ultra Violet) 경화시킨다.

상기 네거티브형 유기 절연막은 콘택부 및 투과부를 선택적으로 제거하는 단계 후 리큐어링(recurring) 처리를 한다.

상기 리큐어링 처리는 200°C 온도에서 60분간 이루어진다.

상기 네거티브형 유기 절연막은 네거티브 포토 아크릴(negative photo acryl)로 형성한다.

상기 무기 절연막은 SiO_x 또는 SiNx이다.

상기 무기 절연막은 180°C 내지 220°C의 온도에서 증착한다.

도 6은 본 발명의 반사투과형 액정표시장치의 화소를 나타낸 확대 평면도이다.

도 6과 같이, 본 발명의 반사투과형 액정표시장치용의 각 화소에는 서로 종횡으로 교차하여 화소 영역을 정의하는 게이트 라인(101)과 데이터 라인(105)과, 상기 게이트 라인(101)과 데이터 라인(105)의 교차부에 형성된 박막 트랜지스터와, 상기 화소 영역에 형성되는 투명한 투명 전극(110) 및 상기 투명 전극 하부에 소정의 투과부(D)를 갖는 반사 전극(108)으로 이루어진다.

그리고, 상기 게이트 라인(101)과 평행한 방향으로 스토리지 라인(111)이 형성되어, 스토리지 캐패시터(storage capacitor)의 한 쪽 전극으로 이용된다.

여기서, 상기 박막 트랜지스터는 상기 게이트 라인(101)을 통해 주사신호가 인가되는 게이트전극(101a)과, 상기 게이트 전극(101a) 및 스토리지 라인(111)의 소정 부분에 걸쳐 형성된 반도체층(113)과, 상기 데이터 라인(105)에 일부 돌출되어 데이터 라인(105)으로부터 화상 신호를 받는 소오스 전극(105a)과, 상기 소오스 전극(105a)과 소정 간격 이격되어 화상 신호를 상기 투명 전극(110)에 인가하는 드레인 전극(105b)으로 이루어진다.

상기 반도체층(113)은 상술한 바와 같이, 박막 트랜지스터 부위에서는 게이트 전극(101a) 및 스토리지 라인(111)의 일부분과 오버랩되도록 형성되며, 또한, 상기 데이터 라인(105)의 하부에서 상기 데이터 라인(105)과 일체형으로 형성되어 있다.

그리고, 상기 소오스 전극(105a)은 상기 데이터 라인(105)에서 돌출되어 형성되며, 돌출되어 상기 게이트 전극으로 내로 연장된 형상이 상기 게이트 전극(101a) 내에 일측을 오픈하여 상기 게이트 전극의 3면을 둘러싸도록 "U" 자형으로 이루어진다. 상기 드레인 전극(105b)은 상기 스토리지 라인(111)과 화소 영역 내에서 오버랩되고 일측에서 연장되어 형성되며, 연장된 형상이 상기 소오스 전극(105a)과 소정 간격 이격되어 상기 게이트 전극(101a)의 오픈 부위로 들어오는 형상을 갖도록 형성된다.

이와 같이, 상기 소오스 전극(105a)이 드레인 전극(105b)을 감싸도록 형성되면 채널 부위의 면적이 넓어지는 효과가 생기게 된다. 상기 드레인 전극(105b)은 상기 투명 전극(110)과 제 1 콘택부(CT₁)에서 전기적으로 연결된다.

상기 게이트 라인(101)과 데이터 라인(105)이 연장된 끝단에는 각각 구동IC(미도시)와 연결되는 게이트 패드(121)와 소오스 패드(115)가 구성된다. 여기서, 상기 게이트 패드(121)는 투명 전극 성분의 게이트 패드 단자(110b)와 제 3 콘택부(CT₃)를 통해 전기적으로 연결되며, 상기 소오스 패드(115)는 투명 전극 성분의 소오스 패드 단자(110a)와 제 2 콘택부(CT₂)를 통해 전기적으로 연결된다.

그리고, 게이트 패드(121)는 상기 게이트 라인(101)에서 연장된 일측 단부에 게이트 라인(101)보다 넓은 면적으로 형성되며, 마찬가지로, 소오스 패드(115)는 상기 데이터 라인(105)에서 연장된 일측 단부에 데이터 라인(105)보다 넓은 면적으로 형성된다.

상기 투명 전극(110)은 화소 영역을 포함하여 화소 영역 양측의 게이트 라인(101) 및 데이터 라인(105)과 일부 오버랩되어 형성된다. 그리고, 반사 전극(108)은 상기 투명 전극(110) 하부에 평면적으로 겹쳐 투과부(D)에서 오픈되도록 형성된다.

이하, 도 7a 내지 도 7i를 참조하여 도 6의 구성을 포함하는 액정표시장치용 어레이기판의 제조공정을 간략히 설명한다.

도 7a 내지 도 7i는 도 6의 VI-VI', VII-VII', VIII-VIII' 선상에 따른 반사투과형 액정표시장치의 어레이 기판의 공정 단면도이다.

여기서, 상기 IV~IV'는 소오스 패드(D-Pad)의 단면이고, V~V'는 일 화소의 데이터 라인(D-Line)으로부터 박막 트랜지스터(TFT), 스토리지 캐패시터부(Cst)를 거쳐 게이트 라인(G-Line)까지 이어지는 선상의 단면이며, VI-VI'는 게이트 패드(G-Pad)의 단면이다.

먼저, 도 7a와 같이, 투명한 기판(100) 상에 알루미늄(Al), 크롬(Cr) 또는 몰리브덴 텉스텐(MoW) 등의 도전성 금속을 증착하고 제 1 마스크(미도시)를 이용하여 이를 패터닝하여, 일 끝단이 소정면적으로 넓게 구성되는 게이트 패드(121)와 상기 게이트 패드(121)에서 일 방향으로 연장된 게이트 라인(101)과 상기 게이트 라인(101)에서 일 방향으로 돌출 형성된 게이트 전극(101a)을 형성한다. 동시에 상기 게이트 라인(101) 사이에 상기 게이트 라인(101)과 평행한 방향으로 스토리지 라인(111)을 형성한다.

도 7b와 같이, 상기 게이트 전극(101a)이 형성된 기판(100)의 전면에 게이트 절연막(102)과 비정질 실리콘층(103), 불순물층(n+ 층)(104), 소오스/드레인 금속층(105s)을 차례로 증착한다.

여기서, 상기 게이트 절연막(102)은 SiO_x 또는 SiNx 등의 무기 절연막으로 형성한다.

그리고, 상기 소오스/드레인 금속층(105s)은 알루미늄(Al), 크롬(Cr) 또는 몰리브덴 텉스텐(MoW) 등의 도전성 금속으로 증착된 것이다.

도 7c와 같이, 상기 소오스/드레인 금속층(105s)을 포함한 기판(100) 상에 감광막(미도시)을 코팅한 후, 상기 감광막을 투과부, 반투과부, 차단부로 영역 구분하여 투과부 및 반투과부에 선택적으로 노광 및 현상하여 제 2 마스크(미도시)를 형성한다.

상기 제 2 마스크는 회절 마스크로, 투과부에 대해서는 상기 감광막이 전부 제거되어 있으며, 상기 반투과부에 대해서는 상기 감광막이 소정 두께 제거되어 있다. 이 때, 상기 차단부는 상기 감광막의 초기 코팅 두께를 그대로 유지한다. 여기서, 상기 차단부는 이후 형성될 소오스/드레인 전극(105a, 105b) 부위와 데이터 라인 형성 부위에 대응하여 정의하며, 상기 반투과부는 상기 소오스 전극(105a)과 드레인 전극(105b) 사이의 채널(channel) 부위에 대응하여 정의하도록 한다.

이어, 상기 제 2 마스크를 이용하여 1차로 상기 투과부에 대응되는 소오스/드레인 금속층(105s), 불순물층(104), 비정질 실리콘층(103)을 동일 폭으로 제거한다. 이를 통해 비정질 실리콘층(103a), 불순물층(104)과 일체형으로 소오스 패드(115) 및 데이터 라인(105)이 형성된다. 이 때, 게이트 패드부에서는 상기 소오스/드레인 금속층(105), 불순물층(104) 및 비정질 실리콘층(103)이 완전히 제거된다.

여기서, 상기 소오스 패드(115)는 상기 데이터 라인(105)을 연장한 일측 끝에 소정 면적으로 넓게 형성한다.

이어, 상기 제 2 마스크를 애싱(ashing)하거나 식각하여 상기 반투과부에 해당하는 감광막의 두께만큼 제 2 마스크의 차단부와 반투과부의 감광막을 제거하면, 반투과부의 감광막은 완전히 제거되고, 차단부에만 감광막이 남아있게 된다.

이와 같이, 감광막 두께만큼 제거된 제 2 마스크를 이용하여 상기 반투과부에 대응되는 소오스/드레인 금속층(105s)을 습식 식각하여 소오스/드레인 전극(105a, 105b)을 형성한다.

계속해서, 상기 제 2 마스크를 이용하여 상기 불순물층(104)을 건식 식각함으로써 상기 비정질 실리콘층(103a) 및 불순물층(104a)으로 이루어진 반도체층(113)을 형성한다. 이를 통해 상기 소오스 전극(105a)과 드레인 전극(105b) 사이의 채널 영역이 정의된다.

이어, 상기 제 2 마스크를 제거한다.

도 7d와 같이, 상기 소오스/드레인 전극(105a, 105b)을 포함한 기판(100) 전면에 SiNx 또는 SiO_x 등의 무기 절연막 성분의 제 1 보호막(106)을 증착한다. 이어, 네거티브형 유기 절연막(107)을 소정 두께로 코팅한다.

이어, 상기 네거티브형 유기 절연막(107)의 표면에 스템프(stamp) 공정을 통해 표면에 라운딩(rounding) 형으로 소정 두께 들어간 요부(凹部:concave)를 형성한다. 제시된 도면에는 요부 형태가 도시되어 있지만, 철부(凸部: embossing) 패턴도 가능하다.

여기서, 스템프 공정은 상기 유기 절연막(107)에 구현하고자 하는 라운딩된 요부 패턴의 역상 패턴이 형성된 스템퍼(stamper)라는 장비를 이용하여 진행한다. 상기 유기 절연막(107)은 네거티브형(negative type)으로 상기 스템퍼(stamper)의 돌출된 부분에 대응되어 들어가도록 패터닝되며, 들어간 부분에 대응되어서는 나오도록 패터닝된다. 네거티브형의 유기 절연막으로는 네거티브 포토아크릴(negative photoacryl) 등이 있다.

이어, 상기 패터닝된 유기 절연막(107)을 UV 경화(Ultra Violet curing)하여 표면의 요철 패턴을 유지시킨다.

도 7e와 같이, 제 3 마스크(미도시)를 이용하여 상기 네거티브형 유기 절연막(107)을 투과부(D), 제 1 콘택부(CT_1), 게이트 패드부 및 소오스 패드부에서 건식각(dry etch) 공정을 통해 제거하여 제 2 보호막(107a)을 형성한다.

이어, 상기 제 2 보호막(107a)을 200°C에서 60분 정도 리큐어링(recuring) 처리를 하여 상부에 증착할 반사 전극(108)과의 응착(adhesion)을 좋게 한다.

도 7f와 같이, 상기 제 2 보호막(107a)을 포함한 기판 전면에 알루미늄(Al) 또는 알루미늄 합금, 금, 금 합금 등으로 이루어진 반사성 금속을 전면 증착한 후, 이를 제 4 마스크(미도시)를 이용한 습식각 공정을 통해 선택적으로 제거하여 투과부(D) 및 제 1 콘택부(CT_1)을 제외한 화소 영역에 대응되도록 반사 전극(108)을 형성한다.

도 7g와 같이, 상기 반사 전극(108)을 포함한 기판(100) 전면에 SiNx 또는 SiOx 등의 무기 절연막(109)을 증착한다. 이는 상기 반사 전극(108)과 이어 형성되는 투명한 투명 전극(110)이 직접 만나 계면에서 산화 반응이 일어나는 현상을 피하기 위함이다.

여기서, 네거티브 포토 아크릴의 열 안정(thermal stability) 온도는 240°C로, 상기 무기 절연막(109)은 형성되어 있는 상기 제 2 보호막(107a)의 패턴이 무너지지 않도록, 180 내지 220°C의 온도에서 증착한다. 종래에는 300°C 내외의 무기 절연막 증착 공정으로 인해 유기 절연막 패턴의 소실과 함께 스트레스 발생으로 반사 전극의 필링(peeling) 현상이 일어났지만, 이와 같은 200°C 내외의 저온 증착 공정에 의해 안정화된 정상적인 제 2 보호막(107a)과 반사 전극(108)의 패턴을 유지할 수 있다.

도 7h와 같이, 제 5 마스크(미도시)를 이용하여 상기 무기 절연막(109)을 선택적으로 제거하여 제 1 콘택부(CT_1)와, 각각 게이트 패드 및 소오스 패드의 콘택부인 제 2, 제 3 콘택부(CT_2 , CT_3)를 갖는 제 3 보호막(109a)을 형성한다.

이 때, 각각 소오스 패드(115)와 게이트 패드(121)의 상부의 소정 부위에서는 상기 무기 절연막(109)과 동일한 재질인 게이트 절연막(102), 제 1 보호막(106)까지 동일 폭으로 제거되어 제 2 콘택부(CT_2) 및 제 3 콘택부(CT_3)가 형성된다. 마찬가지로, 상기 제 1 콘택부(CT_1)에서도 제 1 보호막(106)이 식각되어, 반도체층(113)의 측벽 일부 및 소오스/드레인 전극(105b)의 측벽이 노출된다.

도 7i와 같이, 상기 무기 절연막(109)을 포함한 기판 상에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin-Zinc Oxide) 등의 투명성 금속을 전면 증착하고, 이를 제 6 마스크(미도시)를 이용하여 선택적으로 제거하여 투명 전극(110)과 소오스 패드 단자(110a) 및 게이트 패드 단자(110b)를 형성한다.

여기서, 상기 투명 전극(110)은 제 1 콘택부(CT_1)를 통해 상기 드레인 전극(105b)과 양측에서 사이드 콘택(side contact)되어, 투과부(D)를 포함한 화소 영역에 형성된다. 그리고, 상기 게이트 패드 단자(110b)는 상기 게이트 패드(121) 상에 상기 제 2 콘택부(CT_2)를 통해 콘택이 이루어지며, 상기 소오스 패드 단자(110a)는 상기 소오스 패드(115) 상에 상기 제 2 콘택부(CT_2)를 통해 콘택이 이루어진다.

한편, 도시되지 않았지만, 상술한 본 발명의 반사투과형 액정 표시 장치의 어레이 기판에 대향되는 대향 기판(컬러 필터 어레이 기판) 상에는 도 1과 같이, 상기 화소 영역 이외의 부분을 가리는 차광층과, 각 화소에 순차적으로 형성된 색 필름으로 이루어진 칼라 필터층 및 상기 차광층 및 칼라 필터층을 포함한 대향 기판 전면에 공통 전극(13)이 형성된다.

도 8은 본 발명의 반사투과형 액정표시장치의 반사 전극 형성 후 무기 절연막 증착시 정상 패턴을 나타낸 SEM이다.

도 8과 같이, 본 발명의 반사투과형 액정표시장치의 어레이 기판는 반사 전극 형성 후, 무기 절연막을 증착시, 요철을 갖는 네거티브 유기 절연막의 패턴이 240°C의 온도에서 열흐름 현상을 갖는 점을 감안하여 180 내지 220°C의 온도에서 증착 공정을 진행하여, 네거티브 유기 절연막 이후의 패턴의 안정화를 꾀하여, 반사 전극이 벗겨지는 필링(peeling) 현상이 발생하지 않고, 화소 영역에서 정상적으로 투과 홀만이 노출되도록 형성된다.

상술한 본 발명의 반사투과형 액정표시장치의 어레이 기판의 제조 방법은 게이트 전극, 반도체층 및 소오스/드레인 전극, 유기 절연막, 반사 전극, 무기 절연막, 투명 전극을 형성하는 6개의 마스크만으로 공정이 이루어져 종래의 8마스크 공정에 비해 노광 및 현상 공정을 절감할 수 있다.

또한, 상술한 본 발명의 실시예에서는 반도체층이 비정질 실리콘형으로 형성된 것으로 기술되어 있으나, 폴리 실리콘형으로 형성할 수도 있다.

발명의 효과

상기와 같은 본 발명의 반사투과형 액정표시장치의 어레이 기판 및 그의 제조 방법은 다음과 같은 효과가 있다.

첫째, 반도체층 및 소오스/드레인 전극을 회절 마스크를 이용하여 형성하고, 유기 절연막의 요철 패턴을 스템핑 공정을 통해 형성함으로써, 마스크 수를 2회 절감하여 게이트 전극, 반도체층 및 소오스/드레인 전극, 유기 절연막, 반사 전극, 무기 절연막, 투명 전극을 형성하는 6개의 마스크만으로 공정이 이루어져 종래의 8마스크 공정에 비해 노광 및 현상 공정을 절감할 수 있다.

둘째, 네거티브 유기 절연막을 이용함으로써, 마스크를 이용한 노광 및 현상 공정이 아닌 스템핑(stamping) 공정을 통해 패턴의 침식이 없는 라운딩(rounding)된 요철 패턴을 형성할 수 있다.

셋째, 네거티브 유기 절연막의 스템핑 후, 1차로 UV 경화하고, 이어 투과부 등의 식각 공정 후 리큐어링(recurring) 공정을 진행하고, 또한, 무기 절연막을 200°C 내외의 저온 공정에서 진행하여, 라운딩된 요철 패턴 및 그 상부의 반사 전극, 투명 전극 등의 패턴의 무너짐이나 필링 현상 없이 안정하게 유지시킬 수 있다.

넷째, 스템핑 공정으로 마스크 없이 1회에 요철 패턴이 형성 가능하여, 별도의 유기 절연막 2차 코팅이 요구되지 않아, 공정이 단순화된다.

다섯째, 이와 같이 절감된 마스크 공정으로 노광 및 현상, 식각 수를 줄여 액정표시장치의 수율을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

기판 상에 수직으로 교차하여 화소 영역을 정의하며 각각 연장된 일측 끝에 게이트 패드 및 데이터 패드를 구비한 복수개의 게이트 라인 및 복수개의 데이터 라인;

상기 게이트 라인들 사이에 게이트 라인과 평행하게 형성된 복수개의 스토리지 라인;

상기 각 게이트 라인으로부터 돌출되어 형성된 복수개의 게이트 전극;

상기 각 게이트 전극 및 상기 스토리지 라인의 소정 부분에 걸쳐 형성된 반도체층;

상기 각 데이터 라인으로부터 돌출되어 상기 게이트 전극내에 일측을 오픈하여 게이트 전극의 3면을 둘러싸도록 "U"자형으로 형성된 소오스 전극;

상기 각 스토리지 라인과 화소 영역에서 오버랩되며, 상기 소오스 전극과 소정 간격 이격하여 상기 게이트 전극의 오픈 부위로 들어오도록 형성된 드레인 전극;

상기 기판 전면에 표면이 라운딩된 요철을 가지며 투과부, 콘택부 및 패드부에서 제거되어 형성된 네거티브(negative)형 유기 절연막;

상기 화소 영역에 대응하여 상기 투과부, 콘택부 및 패드부를 제외한 상기 네거티브형 유기 절연막 상에 형성된 반사 전극;

상기 반사 전극을 포함한 기판 전면에 형성된 무기 절연막; 및

상기 무기 절연막 상의 상기 콘택부에서는 상기 드레인 전극과 전기적으로 연결되며 상기 반사 전극 상에 형성된 투명 전극과, 상기 패드부에서는 각각 게이트 패드/데이터 패드와 전기적으로 연결되는 투명 전극 성분의 게이트 패드 단자/데이터 패드 단자를 포함하여 이루어짐을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판.

청구항 2.

제 1항에 있어서,

상기 네거티브형 유기 절연막은 네거티브 포토 아크릴(negative photo acryl)인 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판.

청구항 3.

제 1항에 있어서,

상기 네거티브형 유기 절연막 표면의 라운딩된 요철은 스템핑(stamping) 공정으로 이루어진 것임을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판.

청구항 4.

제 3항에 있어서,

상기 스템핑 공정은 상기 네거티브형 유기 절연막의 표면에 형성하는 요철과 역상의 라운딩된 요철을 갖는 스템퍼(stamper)로 이루어지는 것임을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판.

청구항 5.

삭제

청구항 6.

제 1항에 있어서,

상기 무기 절연막은 SiO_x 또는 SiN_x인 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판.

청구항 7.

제 1항에 있어서,

상기 무기 절연막은 180°C 내지 220°C의 온도에서 증착된 것임을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판.

청구항 8.

기판 상에 게이트 전극이 돌출된 게이트 라인 및 상기 게이트 라인들 사이에 게이트 라인과 평행하게 스토리지 라인을 형성하는 단계;

상기 게이트 라인을 포함한 기판 전면에 게이트 절연막, 비정질 실리콘층, 불순물층, 소오스/드레인 금속층을 증착하는 단계;

소정 폭을 가리는 회절 마스크를 이용하여 상기 소오스/드레인 금속층, 불순물층, 비정질 실리콘층을 동일 폭으로 패터닝 하는 단계;

상기 회절 마스크를 이용하여 상기 소오스/드레인 금속층을 선택적으로 제거하여 소오스 전극이 돌출된 데이터 라인과, 상기 소오스 전극과 소정 간격 이격하여 드레인 전극을 형성하는 단계;

상기 소오스 전극과 상기 드레인 전극을 마스크로 하여 상기 소오스 전극과 상기 드레인 전극 사이의 불순물층을 선택적으로 제거하여 반도체층을 형성하는 단계;

상기 데이터 라인을 포함한 기판 전면에 네거티브(negative)형 유기 절연막을 형성하는 단계;

상기 네거티브형 유기 절연막을 스템핑(stamping)하여 표면에 소정 두께의 라운딩된 요철(凹凸)을 형성하는 단계;

상기 네거티브형 유기 절연막을 선택적으로 제거하여 콘택부 및 투과부를 형성하는 단계;

상기 네거티브형 유기 절연막을 UV(Ultra Violet) 경화하는 단계;

상기 네거티브형 유기 절연막을 리큐어링(recurring)하는 단계;

상기 콘택부 및 투과부를 제외한 화소 영역에 대응하여 반사 전극을 형성하는 단계;

상기 콘택부를 제외한 기판 전면에 무기 절연막을 형성하는 단계; 및

상기 콘택부에서 상기 드레인 전극과 연결되며, 상기 투과부를 포함한 화소 영역에 대응하여 투명 전극을 형성하는 단계를 포함하여 이루어짐을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 9.

삭제

청구항 10.

제 8항에 있어서,

상기 회절 마스크는 상기 소오스/드레인 전극 형성 부위에 대하여 차단부를 구비하며, 상기 반도체층의 채널 부위에 대하여 반투과부를 구비하도록 형성된 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 11.

제 8항에 있어서,

상기 반도체층은 상기 데이터 라인 하부와, 상기 게이트 전극 및 스토리지 라인에 걸쳐 형성함을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 12.

제 8항에 있어서,

상기 소오스 전극은 상기 게이트 전극의 일측을 오픈하고 나머지 3면을 둘러싸는 "U"자형으로 형성한 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 13.

제 12항에 있어서,

상기 드레인 전극은 상기 소오스 전극과 소정 간격 이격되며 상기 각 스토리지 라인과 화소 영역에서 오버랩되며, 상기 게이트 전극의 오픈 부위로 들어오도록 형성한 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 14.

제 8항에 있어서,

상기 게이트 라인을 연장한 일측 끝에 게이트 패드를 형성한 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 15.

제 14항에 있어서,

상기 게이트 패드에는 투명 전극 성분의 게이트 패드 단자가 전기적으로 연결됨을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 16.

제 8항에 있어서,

상기 데이터 라인을 연장한 일측 끝에 소오스 패드를 형성한 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 17.

제 16항에 있어서,

상기 소오스 패드에는 투명 전극 성분의 소오스 패드 단자가 전기적으로 연결됨을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 18.

삭제

청구항 19.

제 8항에 있어서,

상기 스템핑은 네거티브형 유기 절연막의 표면과 만나는 부위에, 형성하고자 하는 요철과 역상의 패턴을 갖는 스템퍼를 이용하여 이루어짐을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 20.

삭제

청구항 21.

삭제

청구항 22.

제 8항에 있어서,

상기 리큐어링 처리는 200°C 온도에서 60분간 이루어지는 것임을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 23.

제 8항에 있어서,

상기 네거티브형 유기 절연막은 네거티브 포토 아크릴(negative photo acryl)로 형성하는 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

청구항 24.

제 8항에 있어서,

상기 무기 절연막은 SiO_x 또는 SiN_x인 것을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

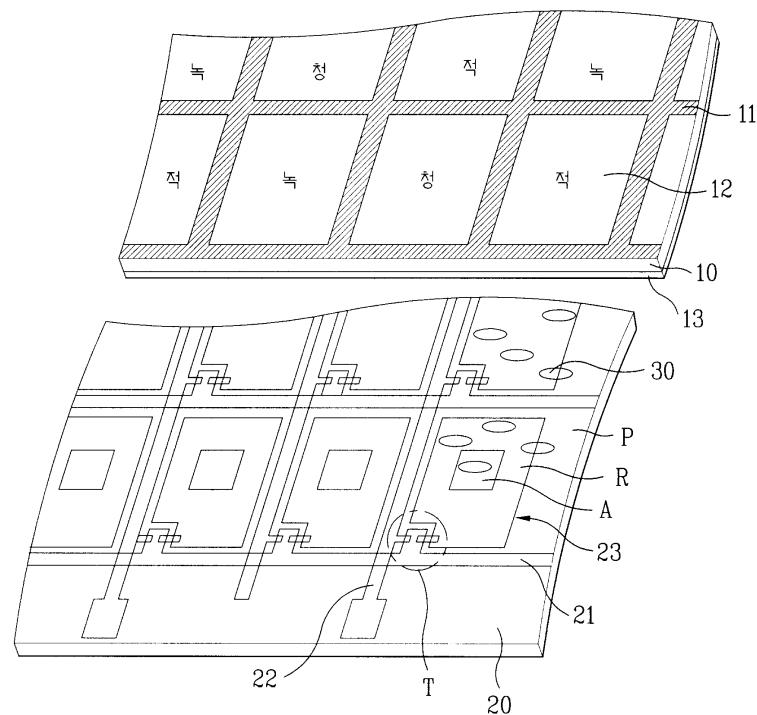
청구항 25.

제 8항에 있어서,

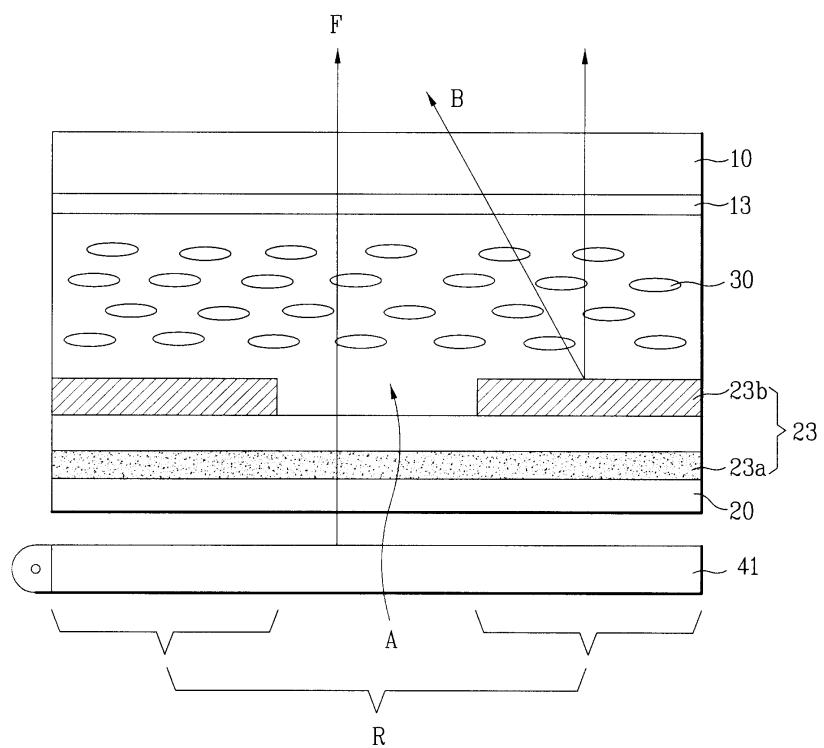
상기 무기 절연막은 180°C 내지 220°C의 온도에서 증착함을 특징으로 하는 반사투과형 액정표시장치의 어레이 기판의 제조방법.

도면

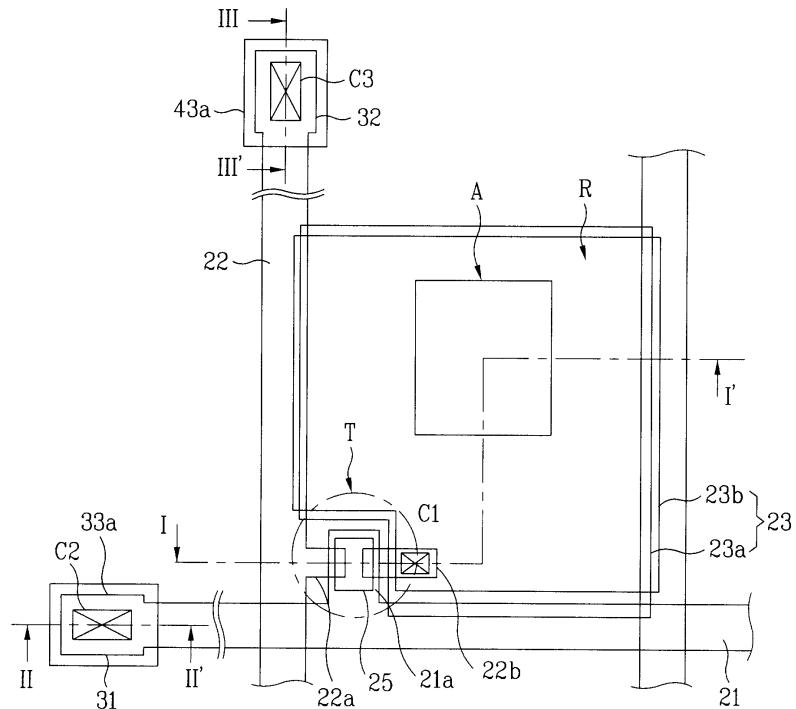
도면1



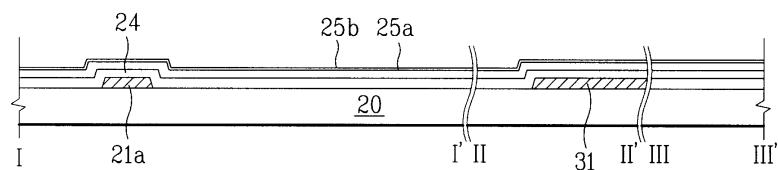
도면2



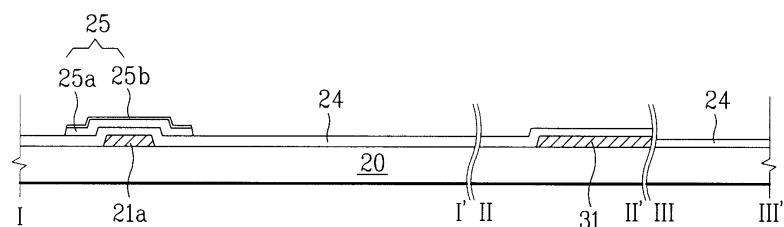
도면3



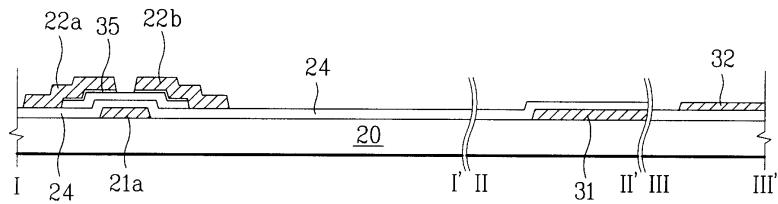
도면4a



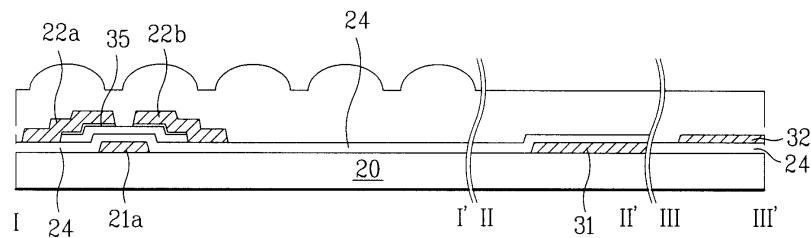
도면4b



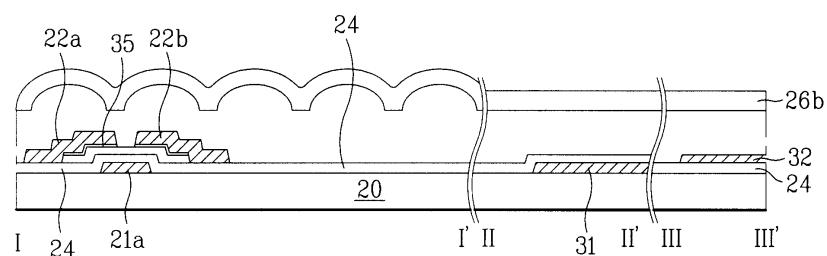
도면4c



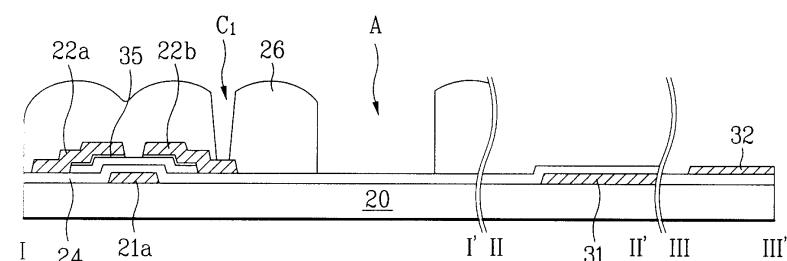
도면4d



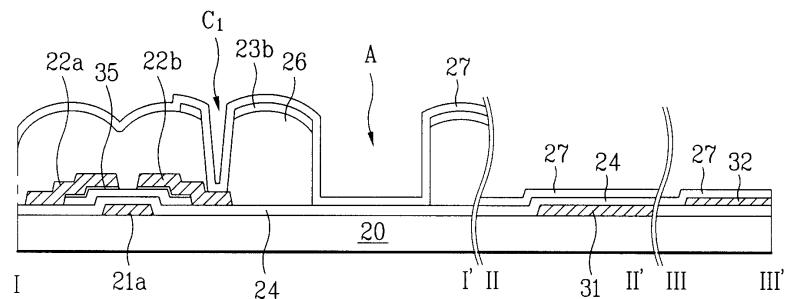
도면4e



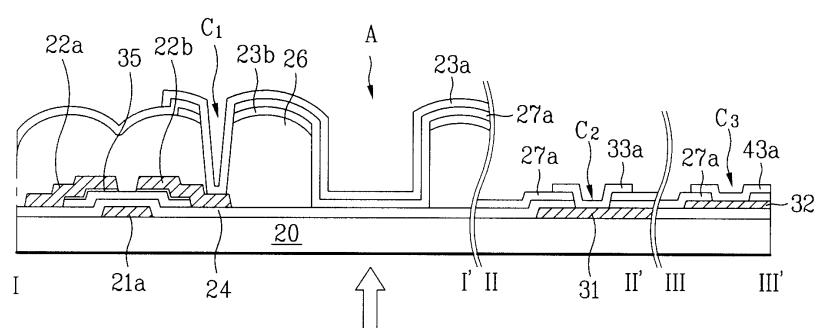
도면4f



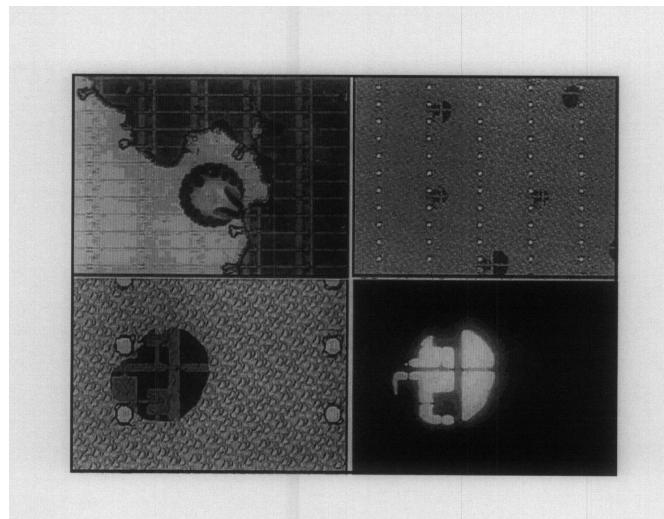
도면4g



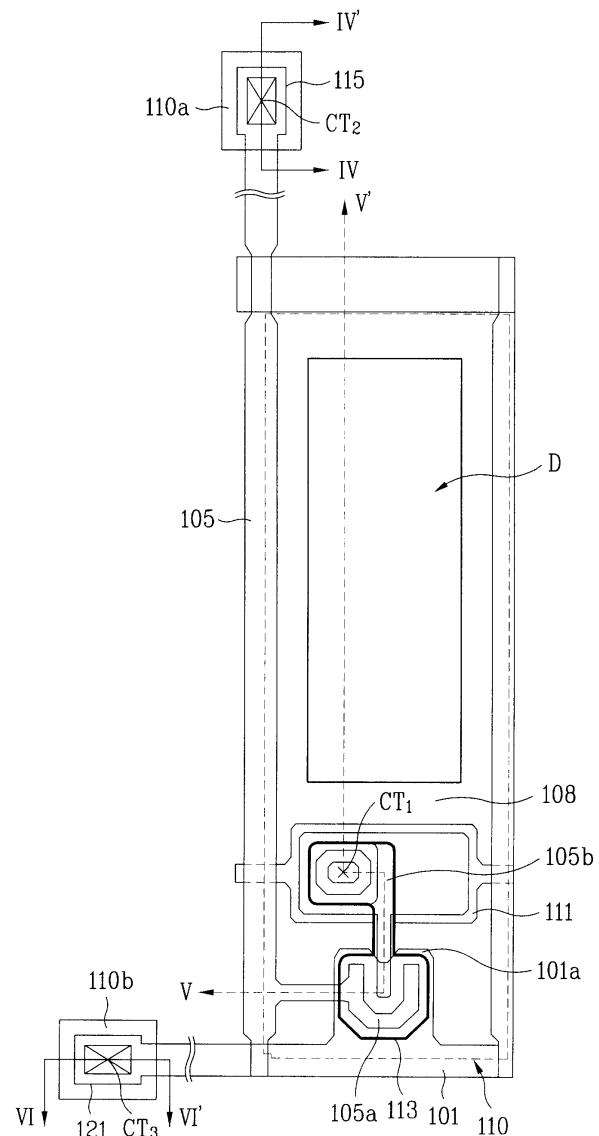
도면4h



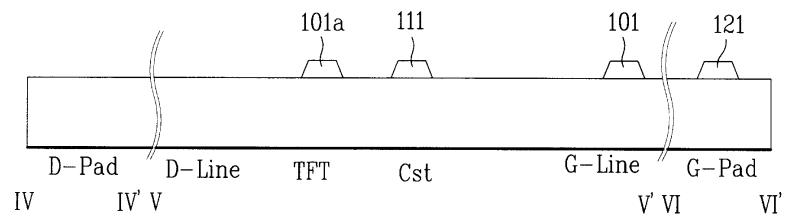
도면5



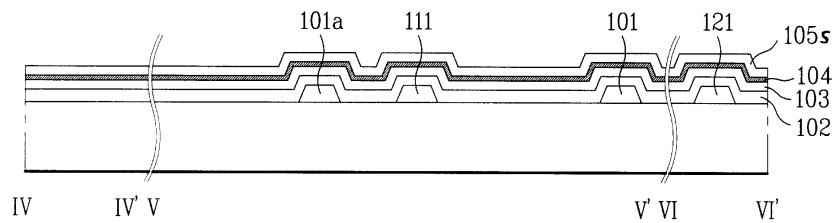
도면6



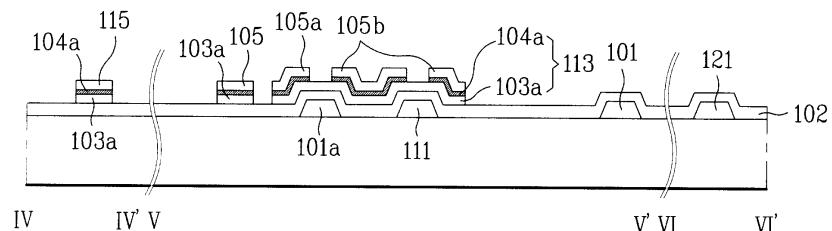
도면7a



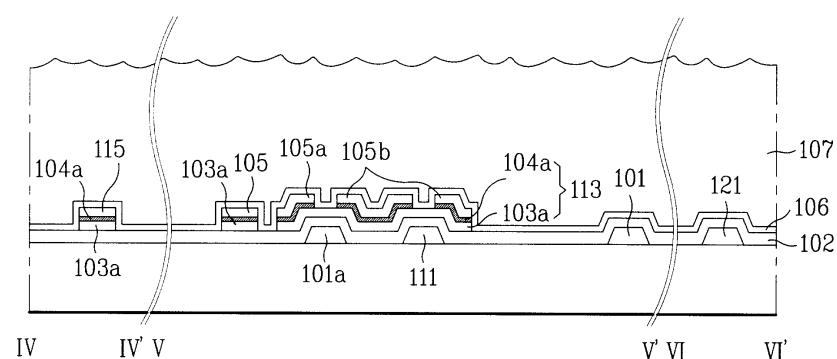
도면7b



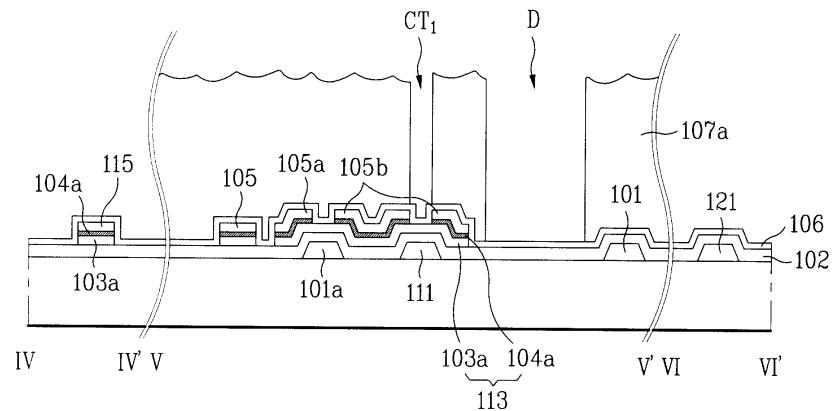
도면7c



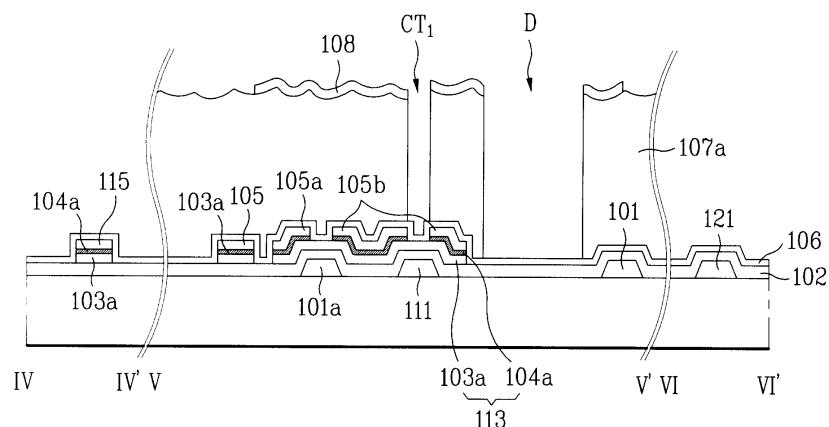
도면7d



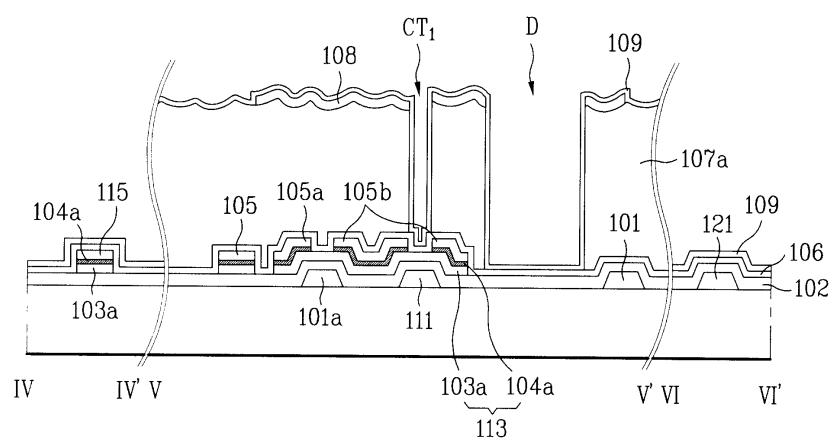
도면7e



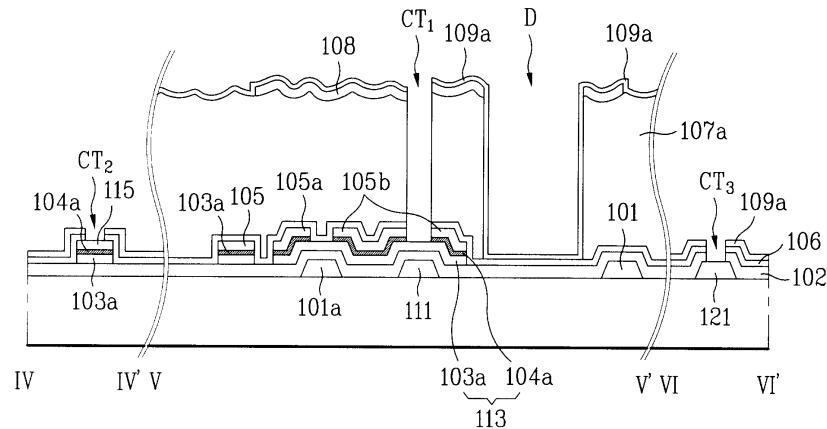
도면7f



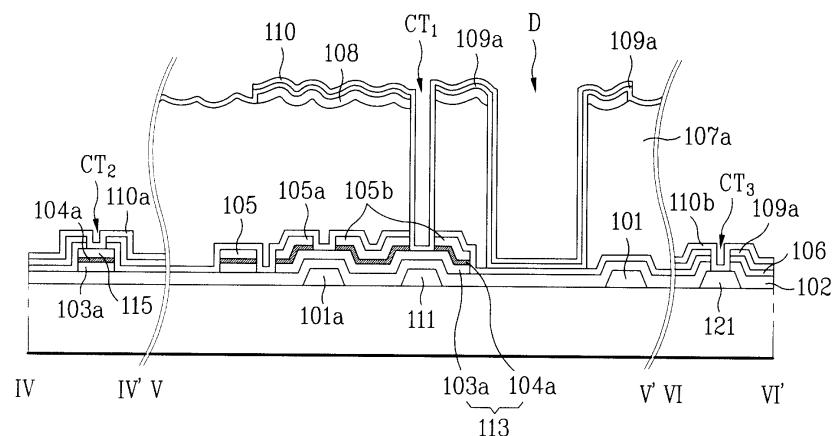
도면7g



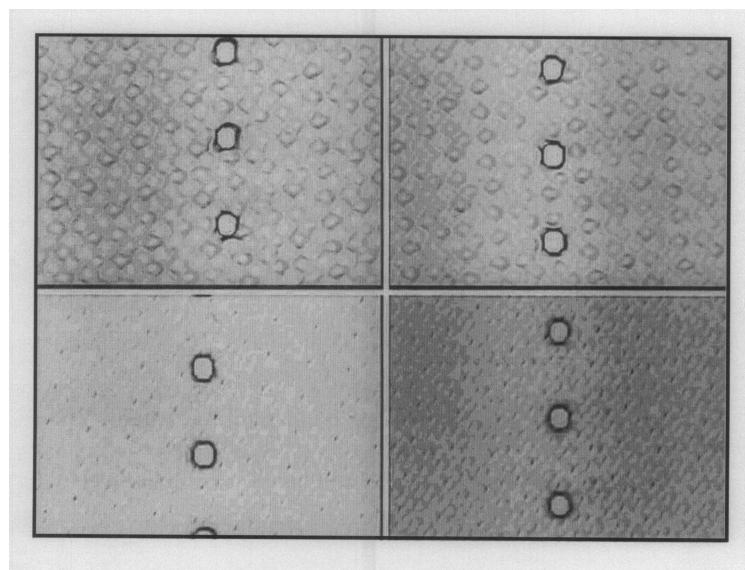
도면7h



도면7i



도면8



专利名称(译)	反射透射型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR100531410B1	公开(公告)日	2005-11-28
申请号	KR1020030023654	申请日	2003-04-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	<p>NAM CHUL 남철</p> <p>KIM SEONGHEE 김성희</p> <p>PARK JONGWOO 박종우</p> <p>KIM GYUBONG 김규봉</p> <p>LIM BYOUNGHO 임병호</p>		
发明人	<p>남철 김성희</p> <p>박종우 김규봉</p> <p>임병호</p>		
IPC分类号	G02F1/1368 G02F1/1362 G02F1/1345 G02F1/1335 G02F1/136		
CPC分类号	G02F2001/136231 G02F1/133504 G02F1/1345 G02F1/136227 G02F1/133555		
代理人(译)	金勇 新昌		
其他公开文献	KR1020040089840A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种阵列基板和制造反射透射型液晶显示器能够实现6个掩模不使用掩模，工艺的简化通过在负型的有机绝缘膜上形成通过冲压工艺的凹凸图案的器件的方法，所述本发明的一个液晶显示器的反射-透射阵列基板限定在基板上的像素区域中，并且在相同方向上的多条存储线作为多条栅极线和多条数据线和栅极线交叉的垂直之间的栅极线多个薄膜晶体管，布置在栅极线和数据线的交叉处；多个薄膜晶体管，具有在基板的整个表面上倒圆的凹/凸表面，有机绝缘膜；和有机绝缘膜，和形成在绝缘膜上的反射电极，对应于包括其特征在于包括形成在反射电极的透明电极的yirueojim透射部的像素区域。图7I指出了反射透射型液晶显示器件，6个掩模，负极有机绝缘膜，低温沉积，印模

