

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl. 7
G02F 1/133

(45) 공고일자 2003년05월12일
(11) 등록번호 10-0383294
(24) 등록일자 2003년04월25일

(21) 출원번호 10-2000-0040444
(22) 출원일자 2000년07월14일

(65) 공개번호 특2001-0015333
(43) 공개일자 2001년02월26일

(30) 우선권주장 99-201688 1999년07월15일 일본(JP)
99-332053 1999년11월22일 일본(JP)

(73) 특허권자 알프스 덴키 가부시기가이샤
일본국 도쿄도 오타구 유키가야 오츠카초 1반 7고

(72) 발명자 나까노아끼라
일본미야기켄후루카와시후쿠누마1-8-24

(74) 대리인 특허법인코리아나
조영원

심사관 : 고종욱

(54) 액티브 매트릭스형 액정표시장치

요약

(과제) 액티브 매트릭스형 액정표시장치에서, 화소영역의 사이즈가 다른 주표시 에어리어와 부표시 에어리어에서, 대향전극을 분할하지 않고 동일한 전위를 대향전극에 인가해도 플리커의 발생을 방지할 수 있는 액정표시장치를 제공하는 것이다.

(해결수단) TFT 어레이기판 (16) 의 표면에는 복수의 주사선 (1) 및 신호선 (19) 이 매트릭스상으로 교차하여 형성되고, 이들 교차부의 근방에 주사선 (1) 에 접속하는 게이트전극 (2) 을 갖는 TFT 와, TFT 에 접속하는 화소전극 (11) 과, 주사선 (1) 과의 사이에서 축적용량을 형성하는 용량전극 (9) 이 각각 형성되어 있다. 또 TFT 어레이기판 (16) 에는 복수의 주사선 (1) 과 신호선 (19) 으로 둘러싸인 화소영역의 크기가 서로 동일한 주표시 에어리어 (30) 와, 주표시 에어리어 (30) 의 화소영역과는 다른 크기의 화소영역을 갖는 부표시 에어리어 (31) 가 형성되고, 대향기판 (17) 에는 액정층 (20) 측 표면에 대향전극 (13) 이 형성되어 있다. 기판 (16, 17) 의 대향면 사이의 최대 간격 (d) 에 대한 부표시 에어리어 (31) 에서의 각 화소전극 (11) 과 이것을 구동하기 위한 주사선 (1) 및 게이트전극 (2) 의 최단 간격 (Db) 의 비가 1 이상이 되도록 함으로써, 플리커의 발생을 방지할 수 있다.

대표도

도 1

색인어

액정표시장치

명세서

도면의 간단한 설명

도 1 은 본 발명의 제 1 실시 형태에 사용하는 TFT 어레이기판의 평면도이다.
 도 2 는 본 발명의 액정표시장치의 제 1 실시 형태를 나타내는 부표시 에어리어 부분의 단면도이다.
 도 3 은 도 1 및 도 2 에 나타난 TFT 어레이기판의 부표시 에어리어의 1 화소영역을 나타내는 평면도이다.
 도 4 는 도 7 의 액정표시장치의 구동전압을 나타내는 개략도이다.
 도 5 는 TFT 어레이기판의 화소전극과 주사선의 간격과 그 용량의 관계를 나타내는 실측결과이다.
 도 6 은 종래의 액정표시장치의 구동전압의 신호지연을 설명하는 도면이다.
 도 7 은 도 8 에 나타난 1 화소영역을 나타내는 단면도이다.
 도 8 은 도 1 에 나타난 TFT 어레이기판의 주표시 에어리어의 1 화소영역을 나타내는 평면도이다.
 도 9 는 본 발명의 1 실시 형태에 사용하는 TFT 어레이기판의 평면도이다.
 도 10 은 도 9 에 나타난 TFT 어레이기판의 부표시 에어리어의 1 화소영역 근방을 확대하여 나타내는 평면도이다.
 도 11 은 도 9 에 나타난 TFT 어레이기판의 주표시 에어리어의 1 화소영역 근방을 확대하여 나타내는 평면도이다.
 도 12 는 도 10 의 A-A' 선에 따른 단면도이다.
 도 13 은 도 9 에 나타난 TFT 어레이기판의 TFT 근방을 확대하여 나타내는 평면도이다.
 도 14 는 종래의 TFT 어레이기판을 나타내는 평면도이다.

도면의 주요부분에 대한 부호의 설명

1, 201, 301, 501 : 주사선 2, 202, 302, 502 : 게이트전극
 11, 211, 311, 511 : 화소전극 13, 213, 313 : 대향전극
 16, 216 : 기판 17, 217, 341 : 대향기판
 19, 219, 319, 519 : 신호선 20, 220, 320 : 액정
 30, 330 : 주표시 에어리어 31, 331 : 부표시 에어리어
 32, 332 : 주표시 에어리어의 화소영역
 33, 333 : 부표시 에어리어의 화소영역
 40, 340 : TFT 어레이기판 303 : 게이트 절연막
 304, 504 : 반도체막 307, 507 : 드레인전극
 308, 508 : 소스전극 309, 509 : 용량전극
 321, 521 : TFT 322, 522 : 축적용량

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액티브 매트릭스형 액정표시장치에 관한 것이다. 보다 상세하게는 서로 화소영역의 크기가 다른 주표시 에어리어와 부표시 에어리어를 구비하는 액티브 매트릭스형 액정표시장치에 관한 것이다.

종래, 액티브 매트릭스 방식의 액정표시장치로서는 도 14 에 나타난 것이 알려져 있다. 도 14 는 박막 트랜지스터 (이하, TFT 라고 함. TFT : Thin Film Transistor) 어레이기판 (140) 의 평면도이다.

종래의 액티브 매트릭스 장치의 TFT 어레이기판 (140) 에는 화소를 구성하는 화소영역 (132) 이 매트릭스상으로 배열된 표시 에어리어 (130), 이 표시 에어리어 (130) 의 주사선 (101) 으로부터 외부부착의 게이트 드라이버 IC 에 접속하기 위한 주사선의 인출배선 (134) 과 주사선 단자 (136), 표시 에어리어 (130) 의 신호선 (119) 으로부터 외부부착의 소스 드라이버 IC 에 접속하기 위한 신호선의 인출배선 (135) 과 신호선 단자 (137) 가 각각 형성되어 있다.

종래의 액티브 매트릭스형 액정표시장치에 대하여 새로운 기능을 부가할 수 있다는 관점에서, 도 1 에 나타난 바와 같이, 표시 에어리어 (30) (이하, 주표시 에어리어라고 함) 외에, 예컨대 문자정보를 표시시키는 것을 목적으로 한 다른 표시 에어리어 (31) (이하, 부표시 에어리어라고 함) 를 형성할 필요성이 요구되고 있다.

이 경우, 주표시 에어리어 (30) 에는 정세도(精細度)가 높은 표시가 요구되므로 화소영역 (32) 을 작게 하는데, 부표시 에어리어 (31) 에서는 그 표시목적으로부터, 반드시 화소영역 (33) 의 크기를 주표시 에어리어의 그것과 일치시킬 필요는 없다. 오히려, 예컨대 문자는 크게 표시시켜 보기 쉽게 하고 싶다는 요구에서, 부표시 에어리어 (31) 의 화소영역 (33) 의 크기는 주표시 에어리어 (30) 의 화소영역 (32) 의 크기에 비해 크게 설계한다.

한편, 액티브 매트릭스형 액정표시장치에서는 대향배치된 한 쌍의 기판 사이에 액정층을 끼워 지지하여 이것을 표시 매체로서 사용하고 있고, 액정층의 늘어붙음을 방지하기 위해 액정층에는 직류전압이 중첩되지 않은 교류전압을 인가하며, 이것을 표시전압으로서 사용한다. 이 교류전압은 신호선으로부터 화소영역을 주로 이루는 화소전극으로, 주사선으로부터의 게이트전압으로 온 상태가 된 TFT 를 통해 인가된다. 이 화소전극과 액정층을 통해 대향하는 대향전극에는 일정한 직류전압을 인가한다. 이에 의해, 액정층에 전계를 부여하여 그 굴절율을 변화시킴으로써 액정층은 표시매체로서 사용 가능하게 된다.

그런데, 액정의 유전율이 전계강도에 따라 변화하는 것, TFT의 게이트전극과 드레인전극 사이에 기생용량을 갖는 것, 주사선과 절연막을 끼운 화소전극과의 사이에 기생용량을 갖는 것, 주사선과 절연막을 끼운 용량전극과의 사이에 기생용량을 갖는 것, 신호선과 절연막을 끼운 화소전극과의 사이에 기생용량을 갖는 것, 및 신호선과 절연막을 끼운 용량전극과의 사이에 기생용량을 갖는 것 등에 기인하여 TFT를 오프 상태로 하기 위해 게이트전압을 변화시켰을 때, 화소전극의 전위 (V_p)에 동적인 전압강하 (ΔV_p)가 생긴다.

도 4는 도 7의 액정표시장치의 구동전압을 나타내는 개략도이다. 도 4(a)는 TFT의 게이트전극에 인가하는 전압 (V_g)을, 도 4(b)는 TFT의 소스전극 (V_s)에 인가하는 전압을, 도 4(c)는 TFT의 드레인전극, 즉 화소전극의 전압 (V_p)을 나타낸다. 도 4(c)의 V_{sc} 는 소스전극에 인가하는 교류전압의 중심전압을, 도 4(c)의 V_{com} 은 대향전극에 인가되는 전압을 각각 나타내고 있다. 대향전극과 화소전극에 각각 전압 (V_{com} 과 V_p)을 인가함으로써 액정층에 실효적인 전위가 부여되어 표시매체로서 작동하게 된다. 가로축에는 시간을 취하여 V_g , V_s , V_p 의 타이밍을 나타내고 있다. 도 4(a)에 나타내는 전압의 고전위가 TFT를 온 상태로 하는 기간, 저전위가 TFT를 오프 상태로 하는 기간을 각각 나타내고 있다.

도 4에 나타낸 바와 같이, TFT를 오프 상태로 하기 위해 게이트전압 (V_g)을 변화시켰을 때, 화소전극의 전위 (V_p)에 동적인 전압강하 (ΔV_p)가 생긴다. 이것은 TFT를 오프 상태로 하기 위해 게이트전압 (V_g)을 변화시켰을 때, 한 쌍의 기판간의 액정층에 의한 용량, 주사선과 그 위의 게이트 절연막 및 용량전극으로 이루어지는 축적용량 및 상기 기생용량과의 사이에서 전하의 분배가 생겨 화소전극의 전위 (V_p)에 전압강하 (ΔV_p)가 생기는 것이다.

이와 같이 화소전극의 전위 (V_p)에 전압강하 (ΔV_p)가 생기면, 신호전압 (V_s)의 중심전위 (V_{sc})를 기준으로 하여 액정을 구동하는 화소전극의 전위 (V_p)의 정과 부의 전압진폭에 차를 발생시킨다. 전압의 극성에 의하지 않고 동일 전압이 인가되면, 액정은 동일 투과율 특성을 가지므로, 예컨대 전압을 인가하지 않은 상태에서 투과율이 높은 노멀리 화이트형 액티브 매트릭스형 액정표시장치에서는, 전압진폭이 큰 극성에서는 투과율이 보다 낮고, 전압진폭이 작은 극성에서는 투과율이 보다 높아진다. 이 때문에, 투과율에 따른 명암의 반복이 생기고, 이것이 플리커로서 시인되게 된다.

상기 전압강하를 발생시키는 일측의 요인인 액정의 유전율이 전계강도에 따라 변화하는 것은 액정의 물성에 관계되는 것으로 피할 수 없는 것이다. 또, 타측의 요인으로 회로의 기생용량이 있고, 이 중, TFT의 게이트전극과 드레인전극 사이에 기생용량을 갖는 것은 상기 전극간에 형성한 게이트 절연막이 용량을 형성하는 것으로부터, 현재의 액티브 매트릭스형 액정표시장치에서는 구조적으로 피할 수 없는 것이다. 또, 주사선과 화소전극 사이의 기생용량도 현재의 액티브 매트릭스형 액정표시장치에서는 구조적으로 피할 수 없는 것이다.

그래서 종래에는 액정을 구동하는 교류전압의 정과 부의 전압진폭이 동일해지도록 대향전극의 전위를 최적으로 조정하는 것, 및 축적용량을 액정층에 의한 용량에 대하여 병렬로 형성함으로써 플리커의 해소를 도모하고 있었다.

그런데, 주표시 에어리어 외에 화소영역의 사이즈가 다른 부표시 에어리어를 형성하는 경우, 상기 액정용량이나 상기 기생용량의 값이 화소영역의 사이즈에 따라 다르기 때문에, 주표시 에어리어와 부표시 에어리어에서 각각의 화소전극의 전압강하 (ΔV_p)에 차가 생기므로, 플리커가 시인되기 쉬워져 표시품위가 열화된다는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 과제를 해결하기 위해 이루어진 것으로, 화소영역의 사이즈가 다른 주표시 에어리어와 부표시 에어리어에서 대향전극을 분할하지 않고 동일한 전위를 상기 대향전극에 인가함으로써, 플리커의 발생을 방지할 수 있는 액티브 매트릭스형 액정표시장치를 제공하는 것을 목적으로 하는 것이다.

발명의 구성 및 작용

과제를 해결하기 위한 수단

본 발명에 관계되는 액티브 매트릭스 장치는 대향배치된 한 쌍의 기판 사이에 액정층이 끼워 지지되고, 일측의 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 복수의 주사선과 신호선이 형성하는 복수의 교차부의 근방에 주사선에 접속하는 게이트전극을 갖는 박막 트랜지스터와, 박막 트랜지스터에 접속하는 화소전극과, 주사선과 축적용량을 형성하는 용량전극이 각각 형성되며, 타측의 기판의 액정층측 표면에는 대향전극이 형성되어 있고, 주사선과 상기 신호선으로 둘러싸인 화소영역의 크기가 서로 동일한 복수의 화소영역을 갖는 주표시 에어리어와, 복수의 화소영역을 갖는 주표시 에어리어의 화소영역과 다른 크기의 부표시 에어리어를 구비하고, 기판 쌍의 대향면 사이의 최대 간격에 대한 부표시 에어리어에서의 각 화소전극과 이것을 구동하기 위한 주사선 및 게이트전극의 최단 간격의 비를 1 이상으로 한 것이다.

이러한 액정표시장치에 의하면, 부표시 에어리어의 화소전극과 주사선 및 게이트전극 사이의 기생용량 (C_{gp}) (이하, C_{gp} 라고 기재함)을 줄일 수 있고, 이 기생용량에 의한 부표시 에어리어의 화소전극의 전압강하 (ΔV_p)로의 영향을 무시하는 것이 가능하게 되며, 부표시 에어리어의 화소전극의 전압강하 (ΔV_p)에 관한 설계 파라미터를 하나 줄일 수 있다. 전압강하 (ΔV_p)의 설계 파라미터로서는 그 외에 축적용량 (C_s)이나 TFT의 게이트전극과 드레인전극 사이의 기생용량 (C_{gd}) (이하, C_{gd} 라고 기재함)이 있다. 이 중 C_{gd} 에 대해서는 TFT의 채널폭 (W)과 채널길이 (L)에 따라 변화하는데, 기판 쌍의 대향면 사이의 최대 간격에 대한 화소전극과 주사선 및 게이트전극의 최단 간격의 비를 1 이상으로 하고, C_{gd} 를 무시할 수 없는 경우에는 C_{gd} 에 따라 C_{gp} 도 변화하므로, 각각을 독립적인 파라미터로서 취급하여 ΔV_p 를 설계할 수 없다. 이 때문에, 이러한 액정표시장치에 의하면, C_{gp} 를 무시하는 것이 가능하게 되므로, ΔV_p 의 설계가 용이해지고, 화소영역의 크기가 서로 다른 주표시 에어리어와 부표시 에어리어에서 ΔV_p 를 일

치하도록 설계할 수 있으며, 따라서 대향전극의 전위를 동일하게 하는 것이 가능하게 된다.

또, 상기 부표시 에어리어에서의 각 화소전극과 이것을 구동하기 위한 주사선 및 게이트전극의 최장 간격을, 부표시 에어리어의 주사선과 직교하는 방향의 부표시 에어리어의 화소전극의 길이로부터 주표시 에어리어의 주사선과 직교하는 방향의 주표시 에어리어의 화소전극의 길이를 뺀 값보다 작은 값으로 하는 것은 상기 이유에 의해 대향전극의 전위를 동일하게 하는 것이 가능하게 됨과 동시에, 부표시 에어리어의 개구율을 주표시 에어리어의 그것보다 크게 하기 위해 바람직하다.

본 발명에 관계되는 다른 액티브 매트릭스형 액정표시장치는 화소영역의 크기가 다른 주표시 에어리어와 부표시 에어리어를 갖는 액티브 매트릭스형 액정표시 장치에서, 대향전극을 분할하지 않고 동일한 대향전극전위에 대하여 주표시 에어리어와 부표시 에어리어에서 화소전극의 전압강하 (ΔV_p) 가 동일해지도록 하여 플리커나 늘어붙음의 발생을 방지하는 수단을 채택하였다.

본 발명에서는 대향배치된 한 쌍의 기판 사이에 액정층이 끼워 지지되고, 상기 일측의 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 복수의 주사선과 신호선이 형성하는 교차부의 근방에 상기 주사선에 접속하는 게이트전극을 갖는 박막 트랜지스터와, 이 박막 트랜지스터에 드레인전극을 통해 접속하는 화소전극과, 상기 주사선과 축적용량을 형성하는 용량전극이 각각 형성되어 있고, 상기 주사선과 신호선으로 둘러싸인 화소영역의 크기가 서로 다른 주표시 에어리어와 부표시 에어리어를 구성하고, 한편, 상기 타측의 대향기판의 액정층측 표면에는 대향전극이 형성되어 있는 액티브 매트릭스형 액정표시장치에서, 하나의 수단으로서 주표시 에어리어와 부표시 에어리어에서 TFT 의 채널폭을 다르게 하고, TFT 의 축적용량을 바꾸는 방법을 채택하였다. 또 하나의 수단으로서 주표시 에어리어와 부표시 에어리어에서 축적용량을 다르도록 구성하는 방법을 채택하였다.

화소전극 (11) 의 전위의 전압강하 (ΔV_p) 는 다음의 식 (1) 로 나타난다.

$$\Delta V_p = (V_{gh} \times (C_{gdon} + C_{gp}) - V_{gl} \times (C_{gdoff} + C_{gp}) - V_s (C_{gdon} - C_{gdoff})) / (C_s + C_{lc} + C_{gdoff} + C_{gp}) \quad \dots (1)$$

여기에서,

ΔV_p : 화소전극의 전위의 전압강하

V_{gh} : 게이트전압의 하이전위

C_{gdon} : TFT 온시의 기생용량

C_{gp} : 주사선과 화소전극 사이의 기생용량

V_{gl} : 게이트전압 로전위

C_{gdoff} : TFT 오프시의 기생용량

V_s : 신호전압의 전위

C_s : 축적용량

C_{lc} : 액정층의 용량

(1) 식에서 나타난 바와 같이, 화소전극의 전위의 전압강하 (ΔV_p) 를 발생시키는 인자로서는 액정층의 용량 (C_{lc}), 박막 트랜지스터의 기생용량 (C_{gd}), 축적용량 (C_s) 등을 포함하고 있다.

(1) 식에서, 부표시 에어리어 쪽이 화소영역의 크기가 커 액정층의 용량 (C_{lc}) 이 커지면, 전압강하 (ΔV_p) 는 작아진다. 주사선과 화소전극 사이의 기생용량 (C_{gp}) 은 불평등 전해에 의해 형성되는 용량이므로, 설계로 그 값을 조정하는 것은 어렵다. 그래서 전압강하 (ΔV_p) 를 회복시키기 위해서는 TFT 의 기생용량 (C_{gdon}) 을 크게 하거나, 또는 축적용량 (C_s) 을 작게 하여 전압강하 (ΔV_p) 가 작아지지 않도록 하는 방법이 생각된다. 전압강하 (ΔV_p) 가 변하지 않으면, 도 4(c) 에서 정과 부의 극성에 의한 전압잔폭이 동일하게 되고, 이에 의해 플리커나 늘어붙음을 방지하는 것이 가능하게 된다. 반대로 화소영역의 크기가 작은 주표시 에어리어에서는 TFT 의 기생용량 (C_{gd}) 을 작게 하거나 또는 축적용량 (C_s) 을 크게 하면 된다.

또, 화소전극전위의 변동분 (ΔV_p) 은 게이트신호의 하강지연시간에도 의존한다. 도 6(a) 에서 TFT 를 오프 상태로 하기 위해 게이트전압을 끊었을 때, 실선과 같이 예측적인 직사각형 형상으로 전압이 끊기는 것이 아니라, 파선으로 나타난 바와 같이 지수함수적으로 변동하여 전압이 없어지기까지는 지연시간 (t) 이 생긴다. 게이트신호의 하강지연시간 (t) 이 크면, TFT 가 완전히 오프 상태가 되지 않으므로 화소전극으로부터 TFT 를 통해 전하가 누설하여 화소전위의 변동이 생긴다. 게이트신호를 오프 상태로 했을 때, 본래 예측적으로 전압이 끊기는 것이면, 도 6 (c) 에서 실선으로 나타난 ΔV_p 가 생기는데, 지연시간 (t) 이 생기면 ΔV_p 가 작아져 $\Delta V_p'$ 가 된다. 이 지연시간 (t) 은 화소용량이나 배선용량 또는 배선저항 등 다양한 요인에 의해 변화한다. 따라서, 화소영역의 크기가 다른 주표시 에어리어와 부표시 에어리어에서는 지연시간 (t) 도 달라지므로 $\Delta V_p'$ 도 달라진다.

또한, 화소전극의 전압강하 (ΔV_p) 에 영향을 끼치는 주사신호의 지연은 주사선의 배선저항과 주사선의 배선용량에 의해 결정된다. 지금, 주사선의 배선저항을 R_g , 주사선의 배선용량을 C_g 로 하면, 주사선의 시정수 (T) 는 R_g 와 C_g 의 곱으로 나타난다.

$$\text{즉, } T = R_g \times C_g \quad \dots (2)$$

가 된다. 이 시정수 (T) 는 주사신호의 지연을 나타내는 것이고, 화소영역의 크기에 의하지 않고 시정수 (T) 가 동일하면 신호지연도 동일하게 되고, 따라서 도 6(c) 의 $\Delta V_p'$ 도 동일하게 된다. 그런데 화소영역의 크기가 변하면 C_g 가 변화하고, 시정수도 변화한다. 따라서 화소영역의 크기가 다른 주표시 에어리어와 부표시 에어리어를 갖는 액정표시장치의 플리커 대책은 어떻게 하여 각 표시 에어리어의 시정수 (T) 를 동일하게 하는지 문제가 된다.

여기에서 R_g , C_g 는 주사선에 접속되는 모든 저항이나 용량을 합성한 값이다. 즉, R_g 성분으로서는 주사선 자신의 배선저항이나 인출배선에 배선저항이 포함된다. 또, C_g 성분으로서는 액정층 용량 (C_{lc}) 과 축적용량 (C_s) 의 직렬 용량

, TFT의 게이트전극과 드레인전극 및 게이트전극 사이의 기생용량 (Cgds), 주사선과 화소전극 사이의 기생용량 (Cgp) 및 주사선과 신호선 사이의 기생용량 (Cx) 등이 포함된다. 이들 용량은 병렬용량을 구성하고 있기 때문에,

$$C_g = (C_{lc} \cdot C_s) / (C_{lc} + C_s) + C_{gds} + C_{gp} + C_x \cdots (3)$$

인 관계가 성립한다.

여기에서, 화소영역의 크기가 작으면 C_{lc} 가 작은 것이 되고, (3)식에서 우변 제 1항이 작아진다. C_g 가 작아지면 (2)식으로부터 T가 작아지는 것이다. 따라서 t를 일정하게 유지하기 위해서는 (2)식으로부터 R_g 를 크게 하거나, 또는 C_g 가 작아지지 않도록 하면 된다.

이와 같이 주사신호의 지연을 동일하게 하기 위해서는 하나의 수단으로서는 주표시 에어리어와 부표시 에어리어에서 주사선의 배선저항을 다르게 하는 방법이 있다. 또 하나의 수단으로서는 주표시 에어리어와 부표시 에어리어에서 주사선과 신호선이 겹치는 부분의 면적이 다르도록 구성하고, 주사선의 배선용량을 다르게 하는 방법이 있다.

상기와 같은 수단을 채택함으로써 화소영역의 크기가 다른 주표시 에어리어와 부표시 에어리어의 게이트신호의 지연 시간 (t)을 동일하게 하는 것이 가능하게 되고, 게이트신호 지연의 영향에 의한 전압강하 (ΔV_p)가 일치하도록 설계할 수 있다. 따라서, 정과 부의 극성에 의한 전압진폭을 동일하게 할 수 있어 늘어붙음이나 플리커를 방지할 수 있다. 즉, 도 6(c)에서, 주표시 에어리어와 부표시 에어리어에서 게이트전압의 하강지연시간 (t)이 동일해지도록 하여 대향전극의 전위를 바꾸지 않고 각각의 표시 에어리어에서 정과 부의 극성에 의한 전압진폭이 동일해지도록 한 것이다.

발명의 실시 형태

이하, 본 발명의 제 1 실시 형태를 도면에 따라 설명한다. 도 1에, 본 발명의 제 1 실시 형태에 관계되는 액티브 매트릭스형 액정표시장치에서의 TFT 어레이기판 (40)을 나타낸다.

TFT 어레이기판 (40)의 표면에는 화소를 구성하는 화소영역 (32)이 매트릭스상으로 배열된 주표시 에어리어 (30)와, 마찬가지로 화소를 구성하는 화소영역 (33)이 매트릭스상으로 배열된 부표시 에어리어 (31)가 형성되어 있다. 이들 화소영역을 주사하는 주사선 (1)과, 신호를 공급하는 신호선 (19)이 격자상으로 형성되어 있다. 신호선 (19)은 화소영역의 사이즈가 다른 주표시 에어리어 (30)와 부표시 에어리어 (31)에서 도중에 끊어지지 않고 연속하여 배선되어 있다.

본 실시 형태에서는 주표시 에어리어 (30)의 화소영역 (32)에 비교하여 사이즈가 큰 화소영역 (33)으로 이루어지는 부표시 에어리어 (31)를, 주표시 에어리어 (30)의 상부에 신호선 (19)이 연장되는 방향에서 화소영역의 폭이 일치하도록 형성되어 있다. 보다 구체적으로는 주표시 에어리어 (30)의 화소영역의 사이즈는 가로폭 $40 \mu m$ × 세로길이 $120 \mu m$, 부표시 에어리어 (31)의 화소영역 사이즈는 가로폭 $40 \mu m$ × 세로길이 $400 \mu m$ 이다.

주표시 에어리어 (30) 및 부표시 에어리어 (31)의 주변에는 각 표시 에어리어 (30, 31)의 주사선 (1)으로부터 외부 부착의 게이트 드라이버 IC에 접속하기 위한 주사선 (1)의 단자 (36)까지 인출된 주사선 (1)의 인출배선 (34)과, 각 표시 에어리어 (30, 31)의 신호선 (19)으로부터 외부의 소스 드라이버 IC에 접속하기 위한 신호선 (19)의 단자 (37)까지 인출된 신호선 (19)의 인출배선 (35)이 각각 형성되어 있다. 그리고, 본 실시 형태와는 다른 경우로서, 동일 TFT 어레이기판 (40)상에 구동회로가 내장되어 있는 경우가 있는데, 이 경우에는 주사선 (1)의 인출배선 (34)과 신호선 (19)의 인출배선 (35)이 이 구동회로의 출력에 인출되어 있어도 된다.

이 TFT 어레이기판 (40)을 사용한 액정표시장치는 도 2에 나타낸 바와 같이, 액정층 (20)을 통해 TFT 어레이기판 (40)을 구성하는 기판 (16)과 대향배치된 대향기판 (17)에는 차광용 블랙 매트릭스 (15), 컬러필터 (14), 화소전극 (11)과 동일한 인듐과 주석의 산화물로 이루어지는 투명한 대향전극 (13)을 설치하고 있다. 액정과 접하는 면에는 배향막 (12)이 형성되어 있다. 따라서, 화소전극 (11)과 대향전극 (13) 사이에 전압을 인가하면, 액정층 (20)에 전계가 인가되며, 액정분자의 배향제어가 가능하게 되어 있다. 또, 이 구조는 화소전극 (11)과 대향전극 (13)을 각각 전극으로 가지며, 그 사이에 유전체인 액정을 가지므로 용량이라고 볼 수 있다 (이하, 액정용량이라고 함).

TFT는 도 2 및 도 3에 나타낸 바와 같이, 주사선 (1)으로부터 인출하여 설치된 게이트전극 (2)을 설치하고, 그 위에 질화 규소로 이루어지는 게이트 절연막 (3)을 형성하고, 그 위에 비정질 실리콘으로 이루어지는 반도체막 (4)을 형성하고, 또한 그 위에는 비정질 실리콘에 인을 첨가한 n+형 비정질 실리콘으로 이루어지는 오옴막 (5)을 형성하고, 그 위에 도전체로 이루어지는 드레인전극 (7)과 소스전극 (8)을 설치하여 형성된다. 이 중 소스전극 (8)은 신호선 (19)으로부터 인출하여 설치되어 있다. 그리고 또 그 위에는 이들을 덮도록 질화 규소로 이루어지는 패시베이션막 (10)을 형성하고, 드레인전극 (7)상의 패시베이션막 (10)에는 콘택트홀 (18a)을 형성한 후, 드레인전극 (7)과 콘택트홀 (18a)을 통해 접속하도록 인듐과 주석의 산화물로 이루어지는 투명한 화소전극 (11)을 설치하고 있다.

축적용량은 주사선 (1)을 일측의 전극으로 하고, 그 위의 게이트 절연막 (3)을 유전체로 하고, 또한 그 위에 드레인전극 (7) 및 소스전극 (8)과 동일층의 도전체로 이루어지는 축적용량의 용량전극 (9)을 타측의 전극으로 하여 형성된다. 용량전극 (9)상에는 TFT와 동일, 패시베이션막 (10)이 형성되는데, 이 패시베이션막 (10)에는 콘택트홀 (18b)을 형성한 후, 화소전극 (11)을 용량전극 (9)상에 인출하여 설치하고, 용량전극 (9)과 화소전극 (11)을 콘택트홀 (18b)을 통해 접속한다. 그리고, 축적용량은 상술한 액정용량과 병렬접속의 관계에 있고, 또한 TFT의 부하용량이 된다.

본 실시 형태에서는 각각 가로폭 $40 \mu m$ × 세로길이 $120 \mu m$ 와 가로폭 $40 \mu m$ × 세로길이 $400 \mu m$ 의 2개의 화소영역이 동일 TFT 어레이기판 (40)상에 형성되어 있는데, 이 중 화소영역의 사이즈가 큰 $40 \mu m \times 400 \mu m$ 의 부표시 에어리어 (31)의 화소영역 (33)에 대해서는 도 2, 도 3에 나타낸 바와 같이, 주사선 (1)과 화소전극 (11)의 최단 간격 (Db)이 대향배치된 기판 (16)과 대향기판 (17)사이의 최대 간격 (d)에 비해 크고, 부표시 에어리어 (31)의 주사선 (1)과 직교하는 방향의 부표시 에어리어 (31)의 화소전극 (11)의 길이로부터 상기 주표시 에어리어 (30)의 주사선 (201)과 직교하는 방향의 주표시 에어리어 (30)의 화소전극 (211)의 길이를 뺀 값보다 작은 값이 되도록 설계되어 있다. 보다 구체적으로는 이들 대향배치된 기판의 간격이 $4 \mu m$ 인 것에 대하여, 주사선 (1)과 화소전극 (11)의 간격을

8 μm 로 설계하였다. 이에 의해, 주사선 (1) 과 화소전극 (11) 사이의 기생용량을 줄일 수 있다.

도 7 및 도 8 을 사용하여 도 1 에 나타내는 주표시 에어리어 (30) 의 화소영역 (32) 에 대하여 상세하게 설명한다. 화소영역 (32) 에는 격자상으로 형성된 주사선 (201) 과 신호선 (219) 외에, 주사선 (201) 으로부터 인출된 게이트전극 (202), 반도체층 (204), 신호선 (219) 으로부터 인출된 소스전극 (208) 및 드레인 전극 (207) 으로 이루어지는 TFT 와, 이 TFT 의 드레인전극 (207) 과 콘택트홀 (218a) 을 통해 접속된 화소전극 (211) 과, 신호선 (219) 과 동일층에서 형성된 용량전극 (209) 과 주사선 (201) 을 대향하는 전극으로 한 축적용량이 형성되어 있다.

다음으로 식을 사용하여 그 효과를 설명한다. 화소전극 (211) 의 전위의 전압강하 (ΔV_p) 는 다음식으로 표현된다.

$$\Delta V_p = (V_{gh} \times (C_{gdon} + C_{gp}) - V_{gl} \times (C_{gdoff} + C_{gp}) - V_s \times (C_{gdon} - C_{gdoff})) / (C_s + C_{lc} + C_{gdoff} + C_{gp})$$

ΔV_p : 화소전극의 전위의 전압강하

V_{gh} : 게이트전압 하이전위

C_{gdon} : TFT 온시의 기생용량

C_{gp} : 주사선과 화소전극 사이의 선 사이 용량

V_{gl} : 게이트전압 로전위

C_{gdoff} : TFT 오프시의 기생용량

V_s : 신호전압의 전위

C_s : 축적용량

C_{lc} : 액정층의 용량

이에 대하여, C_{gp} 를 줄이고, C_{gd} 에 비교하여 C_{gp} 를 무시할 수 있는 레벨로 설계한 경우, 이 식은 다음식으로 나타난다.

$$\Delta V_p = (V_{gh} \times C_{gdon} - V_{gl} \times C_{gdoff} - V_s \times (C_{gdon} - C_{gdoff})) / (C_s + C_{lc} + C_{gdoff})$$

이와 같이 ΔV_p 의 설계 파라미터인 C_{gp} 를 무시할 수 있도록, 기판의 대향면 사이의 최대 간격 (d) 에 대한 부표시 에어리어 (31) 의 화소전극 (11) 과 주사선 (1) 및 게이트전극 (2) 의 최단 간격 (D_b) 의 비를 1 이상으로 설계함으로써 ΔV_p 의 설계식을 간략화할 수 있다. 이 때문에, C_s 나, TFT 의 채널길이나 채널폭의 치수에 의존하는 C_{gdon} , C_{gdoff} 의 값을 조절함으로써 주표시 에어리어 (30) 와 부표시 에어리어 (31) 의 ΔV_p 를 동일하게 설계하는 것이 용이하게 된다.

도 5 는 도 3 에 나타낸 본 실시 형태에서, 대향배치된 한 쌍의 기판 (16, 17) 의 대향면 사이의 최대 간격을 4 μm 로 한 경우의, 주사선 (1) 과 화소전극 (11) 의 간격과, 주사선 (1) 과 화소전극 (11) 사이의 기생용량의 관계를 나타내는 도면이다. 본 실시 형태에서는 TFT 의 기생용량은 10fF 인데, 도 5 의 결과에 의하면, 대향배치된 한 쌍의 기판 (16, 17) 의 대향면 사이의 최대 간격을 4 μm 로 하면, 화소영역의 사이즈는 가로폭이 40 μm 이므로, 주사선 (1) 과 화소전극 (11) 사이의 기생용량은 대략 0.4 fF 로 환산할 수 있고, TFT 의 기생용량에 비교하여 1/10 이하로 할 수 있는 것을 알 수 있다. 이 때문에 본 실시 형태에서는 충분한 여유를 고려하여 주사선 (1) 과 화소전극 (11) 의 최소 간격을 8 μm 로 설계했는데, 도 5 의 결과에 의하면, 대향배치된 한 쌍의 기판 (16, 17) 의 대향면 사이의 최대 간격인 4 μm 이상의 간격을 형성하면 상기 기생용량을 무시할 수 있는 것을 알 수 있다. 이것은 전위를 부여된 주사선으로부터 연장되는 전기력선이 최단 거리를 이루는 전극을 향해 그 전기력선을 종단하고, 전기력선의 양단에 나타나 는 전하로 용량이 형성되므로 용이하게 이해할 수 있다.

다음으로, 본 발명의 제 2 실시 형태를 도면에 따라 설명한다.

도 9 에, 본 발명의 제 2 실시 형태에 관계되는 액티브 매트릭스형 액정표시장치에서의 TFT 어레이기판 (340) 의 평면도를 나타낸다.

본 발명의 제 2 실시 형태에서는 TFT 어레이기판 (340) 에는 주표시 에어리어 (330) 와 부표시 에어리어 (331) 에 각각 다수의 화소영역 (332 및 333) 이 매트릭스상으로 배열되어 있다. 여기에서 화소영역이란 주사선 (301) 과 신호선 (319) 으로 둘러싸인 영역이며, 주표시 에어리어 (330) 와 부표시 에어리어 (332) 에 있는 화소영역에서는 그 크기를 달리 하고 있다.

보다 구체적으로는 주표시 에어리어 (330) 의 화소영역 (332) 의 크기는 가로폭 40 μm × 세로길이 120 μm , 부표시 에어리어 (331) 의 화소영역 (333) 의 크기는 가로폭 40 μm × 세로길이 400 μm 이다.

본 실시 형태에서는 주표시 에어리어 (330) 의 화소영역 (332) 의 크기에 비교하여 큰 화소영역 (333) 으로 이루어지는 부표시 에어리어 (331) 가 주사선 방향에서 화소영역의 폭이 일치하도록 주표시 에어리어 (330) 의 상부에 형성되어 있다.

또, 이들 화소영역을 주사하는 주사선 (301) 과, 신호를 공급하는 신호선 (319) 은 격자상으로 형성되어 있다. 신호선 (319) 은 화소영역의 크기가 다른 주표시 에어리어 (330) 와 부표시 에어리어 (331) 에서 도중에 끊기지 않고 연속하여 배선되어 있다.

주표시 에어리어 (330) 및 부표시 에어리어 (331) 의 주변에는 각 표시 에어리어 (330, 331) 의 주사선 (301) 으로부터 외부부착의 게이트 드라이버 IC 에 접속하기 위해 주사선의 단자 (336) 까지 인출된 주사선의 인출배선 (334a, 334b) 과, 각 표시 에어리어 (330, 331) 의 신호선 (319) 으로부터 외부의 소스 드라이버 IC 에 접속하기 위해 신호선의 단자 (337) 까지 인출된 신호선의 인출배선 (335) 이 각각 형성되어 있다. 그리고, 본 실시 형태와는 다른 경우로서, 동일 TFT 어레이기판상에 구동회로가 내장되어 있는 경우가 있는데, 이 경우에는 주사선의 인출배선과 상기 신호선의 인출배선이 이 구동회로의 출력에 인출되어 있어도 된다.

다음으로, 도 10 에 본 실시 형태의 액정표시장치의 부표시 에어리어 (331) 의 1 화소영역 (333) 을 추출하여 확대한 평면도를 나타낸다. 또, 도 11 에는 주표시 에어리어 (330) 의 1 화소영역 (332) 을 추출하여 확대한 평면도를 나타낸다. 도 12 에는 도 10 중의 TFT, 콘택트홀 및 용량전극을 관통하는 A-A' 선에 따른 단면도를 나타낸다. 그리고, 주표

시 에어리어 (330) 의 화소영역 (332) 도 화소영역의 크기나 TFT 의 채널폭 및 축적용량의 치수가 다를 뿐으로, 구조는 부표시 에어리어 (331) 의 화소영역 (333) 과 동일하다.

도 10 에 나타난 바와 같이, 이 부표시 에어리어 (331) 의 화소영역 (333) 은 주사선과 신호선으로 둘러싸여 있고, 종이면의 좌하에 TFT (321) 가, 또 종이면 상측에 축적용량 (322) 이 형성되어 있다. 종이면 중앙부에는 화소전극 (311) 이 배치되어 있다.

입체적으로 보면 도 12 에 나타난 바와 같이, 이 TFT 어레이기판 (340) 을 사용한 액정표시장치는 액정층 (320) 을 통해 TFT 어레이기판 (340) 과 대향하여 배치된 대향기판 (341) 이 있다. 대향기판 (341) 에는 차광용 블랙 매트릭스 (315), 컬러필터 (314), 및 화소전극 (311) 과 동일한 인듐과 주석의 산화물 (Indium Tin Oxide : 이하, ITO 라고 약기함) 로 이루어지는 투명한 대향전극 (313) 을 설치하고 있다. 액정과 접하는 면에는 배향막 (312) 이 형성되어 있다. 따라서, 화소전극 (311) 과 대향전극 (313) 사이에 전압을 인가하면, 액정층 (320) 에 전계가 인가되며, 액정분자의 배향제어가 가능하게 되어 있다. 또, 이 구조는 화소전극 (311) 과 대향전극 (313) 을 각각 전극으로 가지며, 그 사이에 유전체인 액정층 (320) 을 가지므로, 용량이라고 볼 수 있다 (이하, 이것을 액정용량이라고 함).

TFT 는 도 10 및 도 12 에 나타난 바와 같이, 주사선 (301) 으로부터 인출하여 설치된 게이트전극 (302) 을 설치하고, 그 위에 질화 규소로 이루어지는 게이트 절연막 (303) 을 형성하고, 그 위에 비정질 실리콘으로 이루어지는 반도체막 (304) 을 형성하고, 또한 그 위에는 비정질 실리콘에 인을 첨가한 n+ 형 비정질 실리콘으로 이루어지는 오옴 콘택트막 (305) 을 형성하고, 그 위에 도전체로 이루어지는 드레인전극 (307) 과 소스전극 (308) 을 설치하여 형성되어 있다. 이 중 소스전극 (308) 은 신호선 (319) 으로부터 인출하여 설치되어 있다. 그리고 또한 드레인전극 (307) 과 소스전극 (308) 상에는 이들을 덮도록 질화 규소로 이루어지는 패시베이션막 (310) 을 형성하고, 드레인전극 (307) 상의 패시베이션막 (310) 에는 콘택트홀 (318a) 이 형성되어 있다. 그리고 드레인전극 (307) 과 ITO 로 이루어지는 투명한 화소전극 (311) 이 콘택트홀 (318a) 을 통해 접속되어 있다.

축적용량 (322) 은 주사선 (301) 을 일측의 전극으로 하고, 그 위의 게이트 절연막 (303) 을 유전체로 하여 형성하고, 또한 그 위에 타측의 전극이 되는 용량전극 (309) 을 형성하고 있다. 용량전극 (309) 은 드레인전극 (307) 이나 소스전극 (308) 과 동일한 도전체에 의해 형성되어 있다. 용량전극 (309) 상에는 TFT (321) 와 동일, 패시베이션막 (310) 이 형성되고, 이 패시베이션막 (310) 에는 콘택트홀 (318b) 을 형성하여 ITO 로 이루어지는 화소전극 (311) 을 용량전극 (309) 상에 인출하여 설치하여 용량전극 (309) 과 화소전극 (311) 을 콘택트홀 (318b) 을 통해 접속하고 있다. 그리고, 축적용량 (322) 은 먼저 서술한 액정용량과 병렬접속의 관계에 있고, 또한 TFT (321) 의 부하용량이 된다. 본 실시 형태에서는 주표시 에어리어 (330) 의 화소영역 (332) 의 크기와 부표시 에어리어 (331) 의 화소영역 (333) 의 크기는 각각 가로폭 40 μm × 세로길이 120 μm 및 가로폭 40 μm × 세로길이 400 μm 이고, 주표시 에어리어 (330) 의 화소영역 (332) 이 작고, 부표시 에어리어 (331) 의 화소영역 (333) 쪽이 크다. 따라서, 각 화소전극의 전압강하 (ΔV_p) 를 동일하게 하기 위해서는 상기 설명과 같이 주표시 에어리어 (330) 의 TFT 의 기생용량 (Cgdon) 을 작게 하거나, 또는 축적용량 (Cs) 을 크게 하여 부표시 에어리어 (331) 의 TFT 의 기생용량 (Cgd) 을 크게 하거나, 또는 축적용량 (Cs) 을 작게 하면 된다.

TFT 의 기생용량 (Cgd) 은 게이트전극과 TFT 의 반도체막 (채널) 및 드레인 전극이 서로 겹치는 부분의 면적으로 결정된다. 채널길이를 짧게 하는 것은 디자인 룰의 제약이 있고, 또 채널길이를 크게 하는 것은 TFT 의 전류구동능력의 저하를 초래하므로 득책은 아니다. 따라서 채널폭으로 조정하기로 한다. 도 10 및 도 11 에서 반도체막 (304) 의 폭 (Wa, Wb) 이 채널폭이다. 화소영역의 크기가 작은 주표시 에어리어 (330) 에서는 채널폭을 좁게, 또 반대로 화소영역의 크기가 큰 부표시 에어리어 (331) 에서는 채널폭을 넓게 한다.

보다 구체적으로는 본 실시 형태에서는 채널길이는 모두 3 μm 로 하고, 주표시 에어리어의 채널폭은 5 μm , 부표시 에어리어의 채널폭은 29 μm 로 하였다.

다음으로, 축적용량 (Cs) 은 도 10 및 도 11 에서 주사선 (301, 501) 상에 형성한 축적전극 (309 및 509) 의 면적에 의해 결정된다. 축적전극 (309, 509) 의 길이는 신호선 (319, 519) 에 의해 좁혀져 있으므로 화소의 크기에 의해 결정된다. 따라서 축적전극 (309, 509) 의 폭을 바꾸어 면적을 조정한다. 면적에 비례하여 축적용량 (Cs) 도 변화한다.

보다 구체적으로는 본 실시 형태에서는 주표시 에어리어의 축적용량은 516PF, 부표시 에어리어의 축적용량은 523PF 로 하였다.

다음으로, 주사선의 배선저항 (Rg) 을 변화시키는 방법에 대하여 설명한다.

주사선의 배선저항에는 표시 에어리어내의 주사선 자신의 배선저항과, 표시 에어리어외의 패널부분의 주사선의 인출 배선의 배선저항이 포함된다. 본 실시 형태에서는 화소영역의 크기가 주표시 에어리어에서는 작고, 부표시 에어리어에서는 크다. 따라서 액정층의 용량도 주표시 에어리어에서는 작고, 부표시 에어리어에서는 크다. 따라서 상기 (3) 식 으로부터 주사선의 용량 (Cg) 은 주표시 에어리어에서는 작고 부표시 에어리어에서는 커지므로, 주사신호의 지연시간도 주표시 에어리어에서는 작고 부표시 에어리어에서는 커진다. 이와 같은 경우에 지연시간 (T) 을 일정하게 하기 위해서는 (2) 식 으로부터 주사선의 배선저항 (Rg) 을 주표시 에어리어에서는 크게 부표시 에어리어에서는 반대로 작게 하면 된다.

주사선의 배선저항 (Rg) 을 주표시 에어리어에서는 크게, 부표시 에어리어에서는 작게 하기 위해서는 몇 개인가의 방법이 있다. 주사선의 배선저항 (Rg) 이란, 도 9 에서 나타내는 표시 에어리어내의 주사선의 저항과, 표시 에어리어로부터 게이트 드라이버 IC 에 접속하기 위한 주사선의 단자까지 접속하는 인출배선의 저항이 있다. 이들 배선저항을 주표시 에어리어에서는 크게, 부표시 에어리어에서는 작게 하면 된다.

표시 에어리어내의 주사선의 저항을 바꾸기 위해서는 주사선의 길이는 표시 에어리어의 크기로 결정되고 있으므로, 배선의 두께는 일정하다고 생각하면 주사선의 폭을 바꿈으로써 행한다. 즉, 표시 에어리어내의 주사선의 폭을 주표시 에어리어에서는 좁게, 부표시 에어리어에서는 넓게 하면 된다.

보다 구체적으로는 본 실시 태양에서는 도 10 및 도 11 에서 주표시 에어리어의 주사선 (201) 의 폭 (La) 은 31 μm 인 것에 대하여, 부표시 에어리어의 주사선 (1) 의 폭 (Lb) 은 86 μm 로 하였다. 이에 의해 주표시 에어리어와 부표시 에어리어의 주사선의 신호지연시간을 동일하게 할 수 있다.

다음으로, 표시 에어리어로부터 게이트 드라이버 IC 에 접속하기 위한 주사 선의 단자까지의 인출배선의 저항을 조절하는 방법에 대하여 설명한다. 이 경우, 상기와 동일하게 화소영역의 크기가 큰 쪽의 배선저항을 작게 한다.

주사선의 단자는 도 9 에 나타난 바와 같이 액정표시장치의 패널부분의 스페이스에 설치된다. 따라서 표시 에어리어로부터 단자까지의 인출배선의 디자인에는 패널부분의 스페이스의 범위내에서 다소의 자유도가 남겨져 있다. 배선의 저항을 조절하기 위해서는 배선의 길이 또는 배선의 폭을 바꾸는 수단을 채택할 수 있다. 배선의 길이를 길게 하면 배선저항 (R_g) 은 커지고, 배선의 폭을 좁게 함으로써 배선저항 (R_g) 은 커진다. 배선저항 (R_g) 은 배선의 길이와 배선의 폭의 적어도 일측 또는 쌍방을 바꿈으로써 조절할 수 있다. 폭을 좁게 하면 배선저항은 높아지고, 길이를 길게 하면 배선저항은 높아진다. 따라서 패널부분의 스페이스를 고려하여 폭 및 길이를 조정하면 된다.

보다 구체적으로는 본 실시 태양에서는 도 9 에서 주표시 에어리어의 인출배선 (334a) 의 폭은 15 μm , 길이는 4 mm, 또 부표시 에어리어의 인출배선 (334b) 의 폭은 30 μm , 길이는 3 mm 로 하였다. 이에 의해 주표시 에어리어와 부표시 에어리어의 주사선의 신호지연시간을 동일하게 할 수 있다.

다음으로, 또 하나의 신호지연시간을 동일하게 하는 수단인 주사선의 용량 (C_g) 을 바꾸는 방법에 대하여 설명한다. 본 발명의 액정표시장치의 구조에서는 부표시 에어리어 (331) 에 대하여 도 13 에 나타난 바와 같이, 화소전극 (311) 을 둘러싸도록 주사선 (301) 과 신호선 (319) 이 구성되어 있다. 그리고, TFT 근방에서 주사선 (301) 과 신호선 (319) 은 교차하고 있다. 이 교차부분에서 주사선 (301) 과 신호선 (319) 은 절연막을 통해 서로 겹쳐 있으므로 배선용량 (C_x) 을 형성하고 있게 된다. 주사선 (301) 으로부터는 게이트전극 (302) 이 인출되고 있고, 그 위에는 TFT 와 축적용량이 형성되어 있으며, 축적용량은 옆의 화소전극 (311) 에 연결되어 있다. 따라서, 이들 용량은 주사선 (301) 상에서 직렬용량을 구성하고 있게 된다. 여기에서 화소영역의 크기가 변하면 액정층 용량이 변하고, 상기 직렬용량도 변하므로, 화소영역의 크기마다 (2) 식에 따라 신호지연도 다르며, 도 6(c) 의 화소전극의 전압강하 ($\Delta V_p'$) 의 크기도 다른 것이 된다.

상술한 설명과 같이, 주사선의 배선용량 (C_g) 은 (3) 식에서 부여된다. 여기에서 화소영역의 크기가 변해도 상기 병렬용량이 변하지 않도록 하기 위해서는 하나의 수단으로서 병렬용량을 구성하는 주사선 (301) 과 신호선 (319) 이 겹치는 부분의 면적, 즉 용량을 바꿈으로써 실현할 수 있다. 주사선 (310) 은 각 표시 에어리어 내에서 화소영역을 늘어놓듯이 배선되어 있고, 신호선 (319) 은 주표시 에어리어와 부표시 에어리어를 통과하여 연속하여 배선되어 있다. 그러나, 주된 부분의 배선폭은 바꾸지 않고, 주사선 (301) 과 신호선 (319) 이 겹치는 부분만 배선폭을 바꿈으로써 주사선 (301) 과 신호선 (319) 이 겹치는 부분의 면적을 바꾸는 것은 가능하다. 이에 의해 주표시 에어리어와 부표시 에어리어에서 화소전극의 크기가 달라도 주사선의 신호지연시간을 동일하게 할 수 있으므로, 전압강하 ($\Delta V_p'$) 를 동일하게 유지하는 것이 가능하게 된다.

주사선 (301) 과 신호선 (319) 이 겹치는 부분의 면적 (S) 이란, 도 13 에서 사선으로 나타난 폭 (W 와 L) 으로 나타나는 부분의 면적이다. 따라서, 면적 (S) 을 바꾸기 위해서는 교차부분에서 신호선의 폭 (W) 을 바꾸거나 또는 주사선의 폭 (L) 을 바꿈으로써 행할 수 있다. 또는 또 폭 (W 와 L) 쌍방을 바꿈으로써 겹치는 부분의 면적 (S) 을 바꿀 수 있다.

상술한 바와 같이, 주표시 에어리어 (330) 에서는 화소영역의 크기가 작고, 액정층 용량 (C_{lc}) 이 작다. 따라서, (3) 식에서 C_g 를 일정하게 하기 위해서는 주사선 (301) 과 신호선 (319) 이 겹치는 부분의 면적을 작게 하여 C_x 를 작게 하면 된다.

보다 구체적으로는 본 실시 형태에서는 주표시 에어리어 (330) 에서는 주사선 (301) 의 폭 (L) 을 31 μm , 신호선 (319) 의 폭 (W) 을 3 μm , 즉 겹치는 부분의 면적 (S_a) 을 93 μm^2 로 하고, 부표시 에어리어 (331) 에서는 주사선 (1) 의 폭 (L) 을 86 μm , 신호선 (319) 의 폭 (W) 을 3 μm , 즉 겹치는 부분의 면적 (S_b) 을 258 μm^2 로 하였다. 이에 의해 주표시 에어리어와 부표시 에어리어의 주사선의 신호지연시간을 동일하게 할 수 있어 플리커를 억제할 수 있다.

발명의 효과

이상 서술한 바와 같이, 본 발명에 관계되는 액티브 매트릭스형 액정표시장치는 대향전극을 분할하여 각각에 최적의 직류전압을 인가시키지 않고, 하나의 대향전극에 최적의 대향기판전위를 인가시킴으로써 플리커나 늘어붙음을 방지할 수 있다.

또, 본 발명에 관계되는 다른 액티브 매트릭스형 액정표시장치는 화소영역의 크기가 다른 주표시 에어리어와 부표시 에어리어에서 게이트신호의 지연시간을 동일하게 할 수 있고, 화소전극의 전압강하 (ΔV_p) 를 동일하게 하는 것이 가능하게 된다. 그 결과, 대향전극을 분할하지 않고, 또 대향전극전압을 바꾸지 않고, 간단한 구조로 플리커나 늘어붙음을 방지할 수 있어 품질이 양호한 표시화면이 얻어진다.

(57) 청구의 범위

청구항 1.

대향배치된 한 쌍의 기판 사이에 액정층이 끼워져 지지되고, 상기 일측 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 상기 복수의 주사선과 상기 복수의 신호선이 형성하는 복수의 교차부의 근방에 상기 주사선에 접속하는 게이트전극을 갖는 박막 트랜지스터와, 상기 박막 트랜지스터에 접속하는 화소전극

과, 상기 주사선과 축적용량을 형성하는 용량전극이 각각 형성되며, 상기 타측 기판의 상기 액정층측 표면에는 대향 전극이 형성되어 있고, 상기 주사선과 상기 신호선으로 둘러싸인 화소영역의 크기가 서로 동일한 복수의 화소영역을 갖는 주표시 에어리어와, 복수의 화소영역을 갖는 상기 주표시 에어리어의 화소영역과 다른 크기의 부표시 에어리어를 구비하고, 상기 기판 쌍의 대향면들 사이의 최대 간격에 대한 상기 부표시 에어리어에서의 각 화소전극과 이것을 구동하기 위한 상기 주사선 및 상기 게이트전극 사이의 최단 간격의 비를 1 이상으로 한 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 2.

제 1 항에 있어서,
상기 부표시 에어리어에서의 각 화소전극과 이것을 구동하기 위한 상기 주사선 및 상기 게이트전극의 최장 간격을, 상기 부표시 에어리어의 주사선과 직교하는 방향의 부표시 에어리어의 화소전극의 길이로부터 상기 주표시 에어리어의 주사선과 직교하는 방향의 주표시 에어리어의 화소전극의 길이를 뺀 값보다 작은 값으로 한 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 3.

대향배치된 한 쌍의 기판 사이에 액정층이 끼워져 지지되고, 상기 일측 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 상기 복수의 주사선과 상기 복수의 신호선이 형성하는 교차부의 근방에 상기 주사선에 접속하는 게이트전극을 갖는 박막 트랜지스터와, 상기 박막 트랜지스터에 드레인전극을 통해 접속하는 화소전극과, 축적용량이 각각 형성되어 있고, 상기 주사선과 상기 신호선으로 둘러싸인 화소영역의 크기가 서로 다른 주표시 에어리어와 부표시 에어리어를 구비하고, 상기 각 표시 에어리어의 주위에는 상기 주사선의 인출배선과, 상기 신호선의 인출배선이 형성되어 있으며, 상기 타측 대향기판의 액정층측 표면에는 대향전극이 형성되어 있고, 상기 주표시 에어리어의 주사선의 배선저항과 상기 부표시 에어리어의 주사선의 배선저항이 다른 제 1 구성, 상기 주표시 에어리어의 주사선과 신호선이 겹치는 부분의 면적과, 상기 부표시 에어리어에서의 주사선과 신호선이 겹치는 부분의 면적이 다른 제 2 구성, 상기 주표시 에어리어의 박막 트랜지스터의 채널폭이 상기 부표시 에어리어의 박막 트랜지스터의 채널폭과 다른 제 3 구성, 및 상기 주표시 에어리어의 축적용량과 상기 부표시 에어리어의 축적용량이 다른 제 4 구성 중, 어느 하나의 구성을 갖는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 4.

제 3 항에 있어서,
상기 주표시 에어리어의 주사선의 폭과 상기 부표시 에어리어의 주사선의 폭이 다른 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 5.

제 3 항에 있어서,
상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 6.

제 5 항에 있어서,
상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어의 주사선의 폭이 상기 부표시 에어리어의 주사선의 폭보다도 좁은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 7.

제 3 항에 있어서,
상기 주표시 에어리어의 주사선의 인출배선의 폭 또는 길이의 적어도 일측이 상기 부표시 에어리어의 주사선의 인출배선의 폭 또는 길이와 다르게 구성되어 이루어지는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 8.

제 7 항에 있어서,
상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어의 주사선의 인출배선의 폭 또는 길이의 적어도 일측이 상기 부표시 에어리어의 주사선의 인출배선의 폭 또는 길이보다도 좁게 또는 길게 구성되어 이루어지는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 9.

제 3 항에 있어서,
상기 주표시 에어리어의 주사선의 인출배선의 폭 및 길이의 쌍방과, 상기 부표시 에어리어의 주사선의 인출배선의 폭 및 길이의 쌍방이 각각 다르게 구성되어 이루어지는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 10.

제 9 항에 있어서,
상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어의 주사선의 인출배선의 폭 및 길이의 쌍방이 상기 부표시 에어리어의 주사선의 인출배선의 폭 및 길이의 각각보다도 좁고 긴 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 11.

제 3 항에 있어서,

상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어에서의 주사선과 신호선이 겹치는 부분의 면적이 상기 부표시 에어리어에서의 주사선과 신호선이 겹치는 부분의 면적보다도 작은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 12.

제 3 항에 있어서,

상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어의 박막 트랜지스터의 채널폭이 상기 부표시 에어리어의 박막 트랜지스터의 채널폭보다도 좁은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 13.

제 3 항에 있어서,

상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어에서의 축적용량이 상기 부표시 에어리어에서의 축적용량보다도 작은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 14.

제 3 항에 있어서,

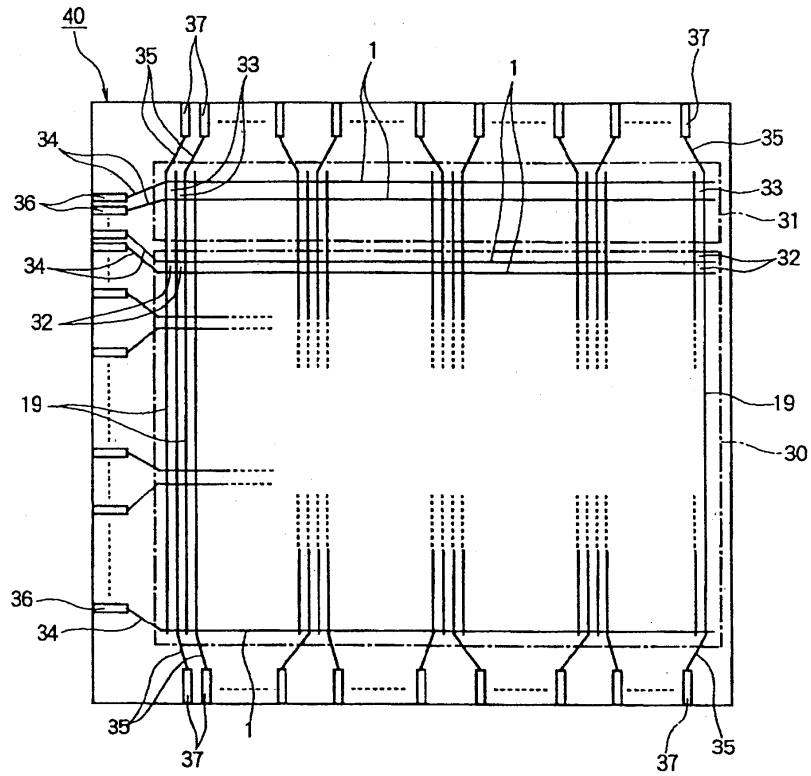
상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어의 박막 트랜지스터의 채널폭이 상기 부표시 에어리어의 박막 트랜지스터의 채널폭보다도 좁고, 또한 상기 주표시 에어리어에서의 축적용량이 상기 부표시 에어리어에서의 축적용량보다도 작은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 15.

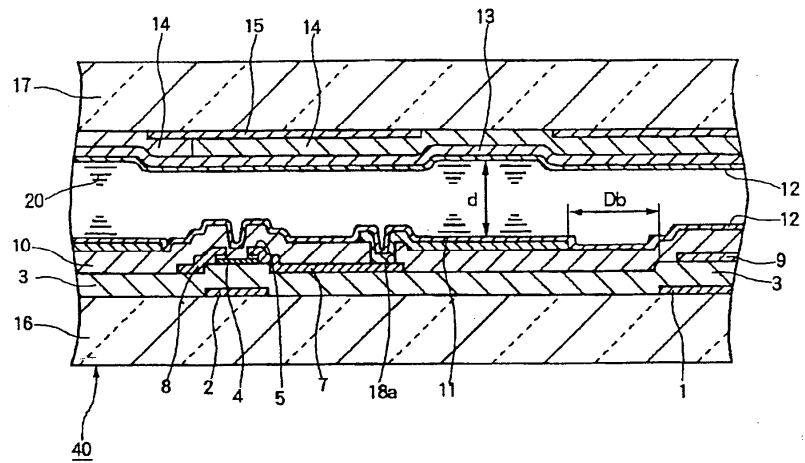
대향배치된 한 쌍의 기판 사이에 액정층이 끼워져 지지되고, 상기 일측 기판의 표면에는 복수의 주사선 및 복수의 신호선이 매트릭스상으로 교차하여 형성되고, 상기 복수의 주사선과 상기 복수의 신호선이 형성하는 교차부의 근방에 상기 주사선에 접속하는 게이트전극을 갖는 박막 트랜지스터와, 상기 박막 트랜지스터에 드레인전극을 통해 접속하는 화소전극과, 축적용량이 각각 형성되어 있고, 상기 주사선과 상기 신호선으로 둘러싸인 화소영역의 크기가 서로 다른 주표시 에어리어와 부표시 에어리어를 구비하고, 상기 각 표시 에어리어의 주위에는 상기 주사선의 인출배선과, 상기 신호선의 인출배선이 형성되어 있으며, 상기 타측 대향기판의 액정층측 표면에는 대향전극이 형성되어 있고, 상기 주표시 에어리어의 화소영역의 크기가 상기 부표시 에어리어의 화소영역의 크기보다도 작고, 또한 상기 주표시 에어리어의 주사선의 인출배선의 폭 및 길이의 쌍방이 상기 부표시 에어리어의 주사선의 인출배선의 폭 및 길이의 각각보다도 좁고 길고, 또한 상기 주표시 에어리어의 주사선과 신호선이 겹치는 부분의 면적이 상기 부표시 에어리어의 주사선과 신호선이 겹치는 부분의 면적보다도 작고, 또한 상기 주표시 에어리어의 박막 트랜지스터의 채널폭이 상기 부표시 에어리어의 박막 트랜지스터의 채널폭보다도 좁고, 또한 상기 주표시 에어리어의 축적용량이 상기 부표시 에어리어의 축적용량보다도 작은 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

도면

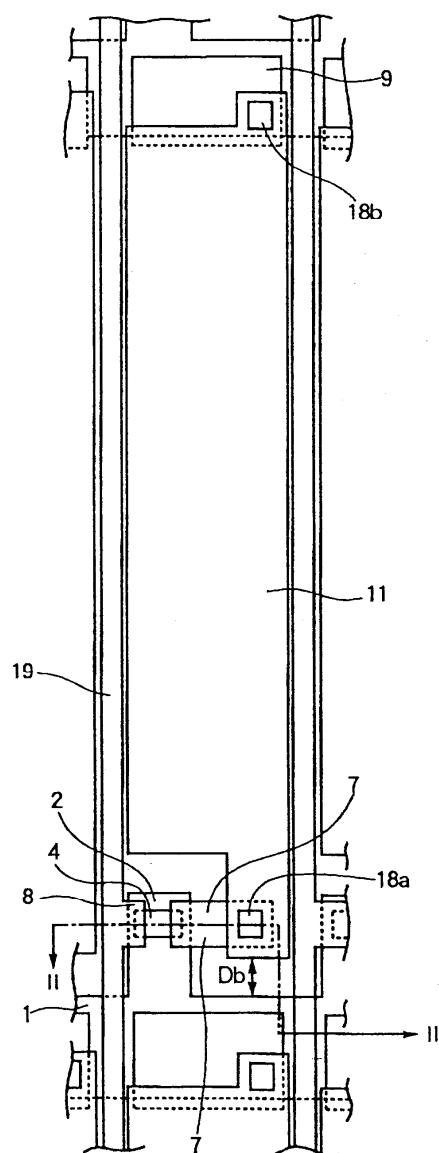
도면1



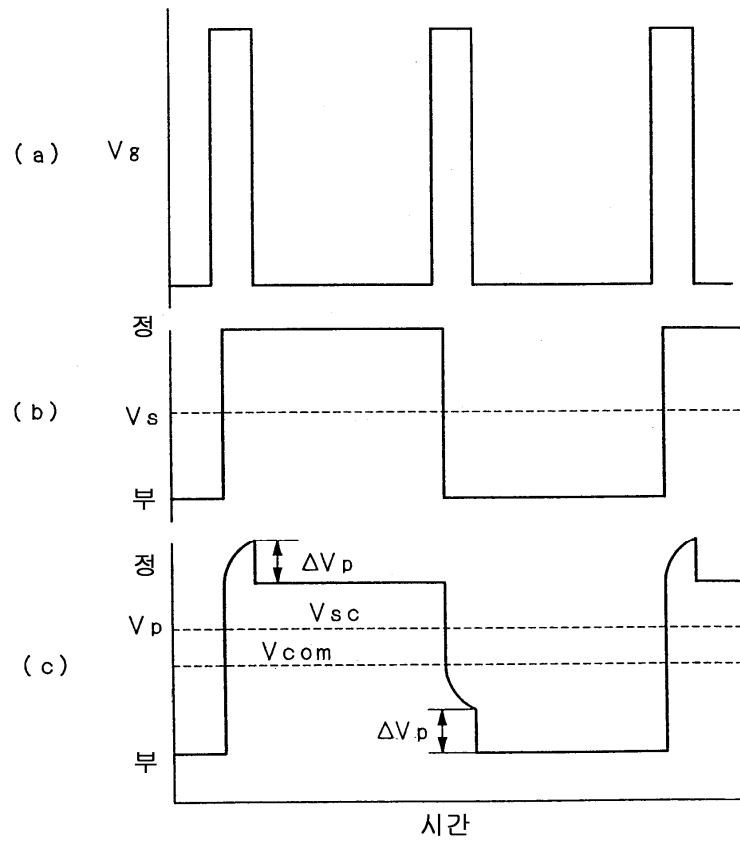
도면2



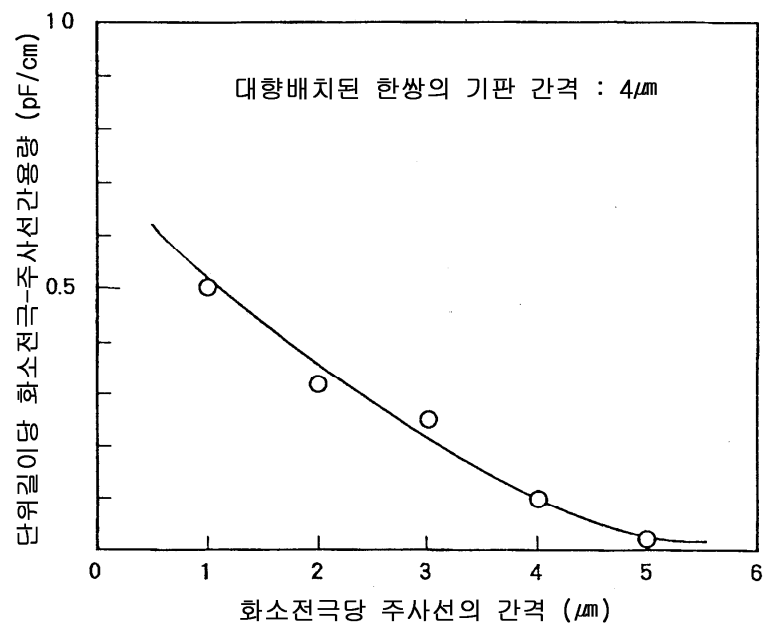
도면3



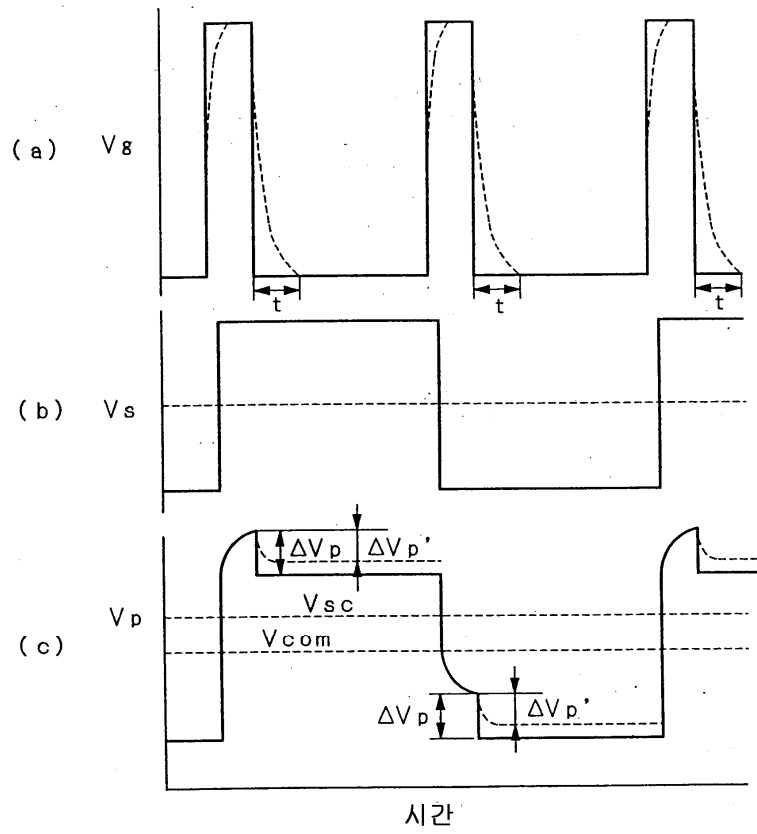
도면4



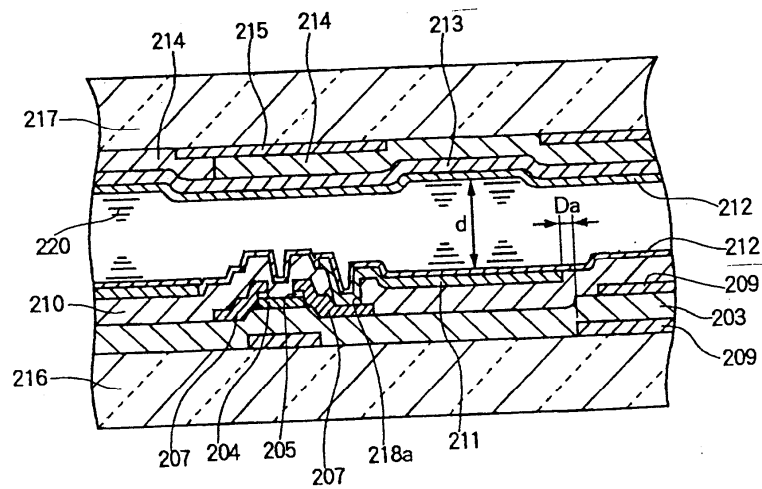
도면5



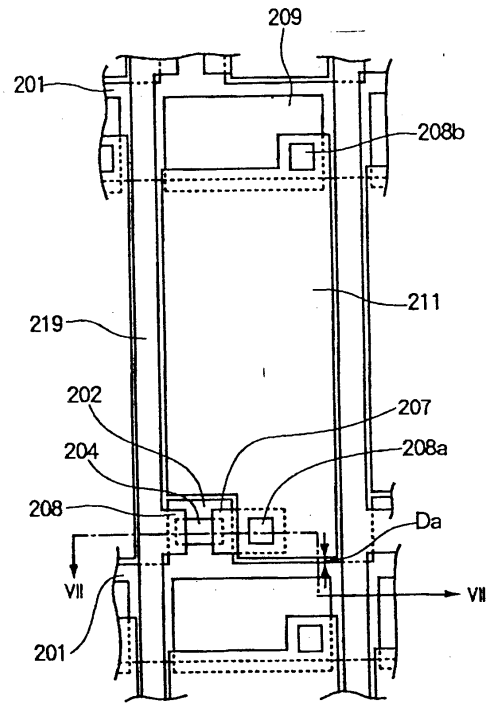
도면6



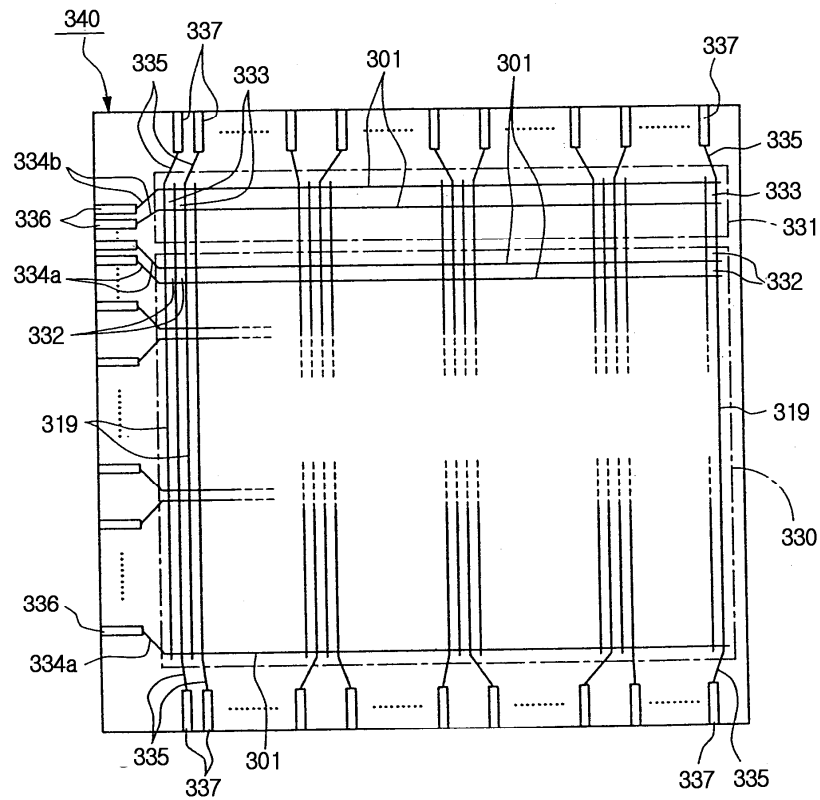
도면7



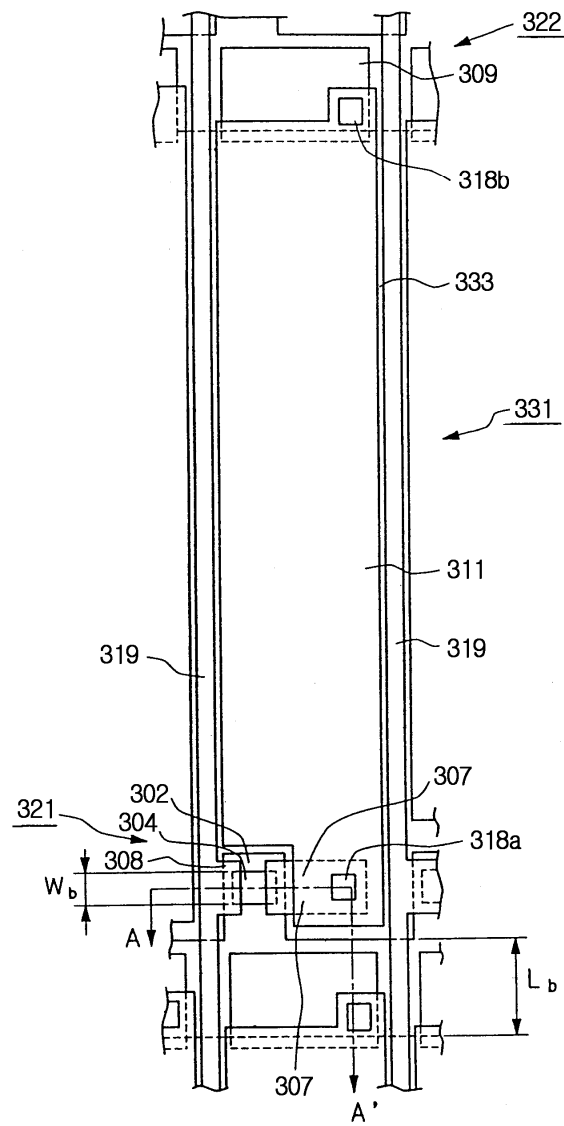
도면8



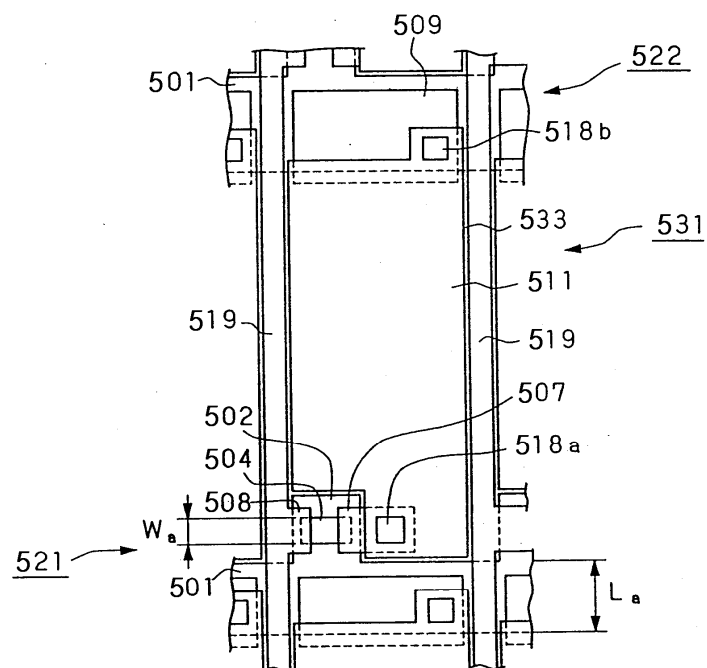
도면9



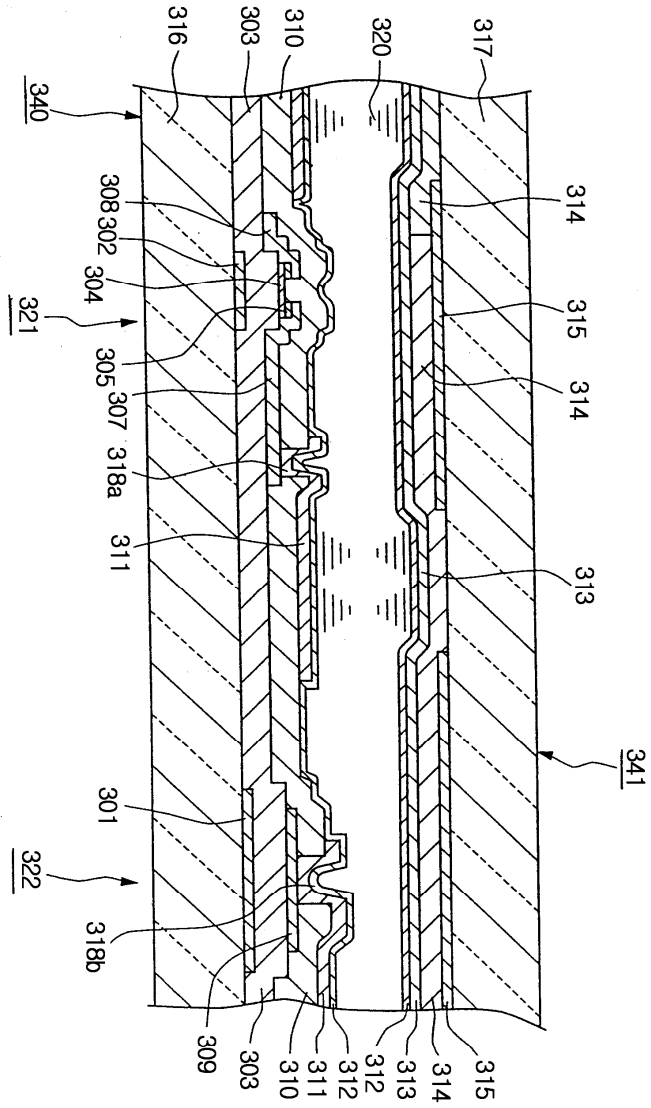
도면10



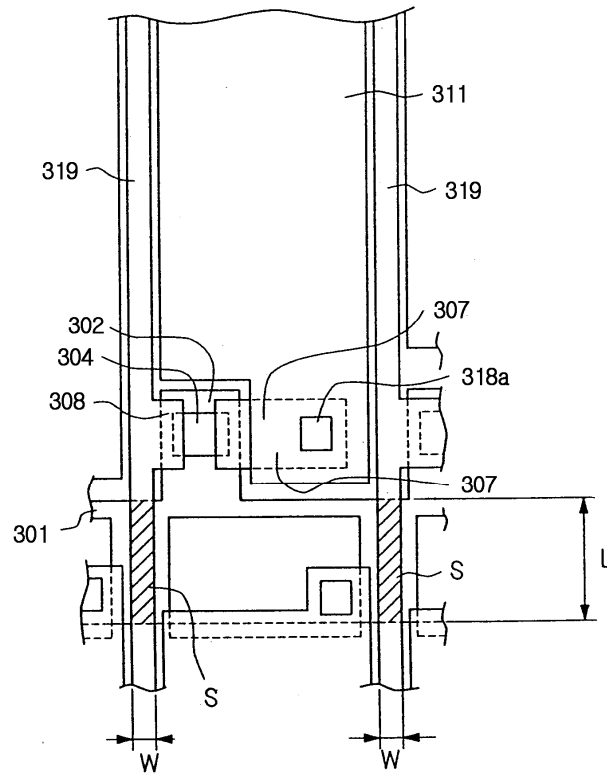
도면11



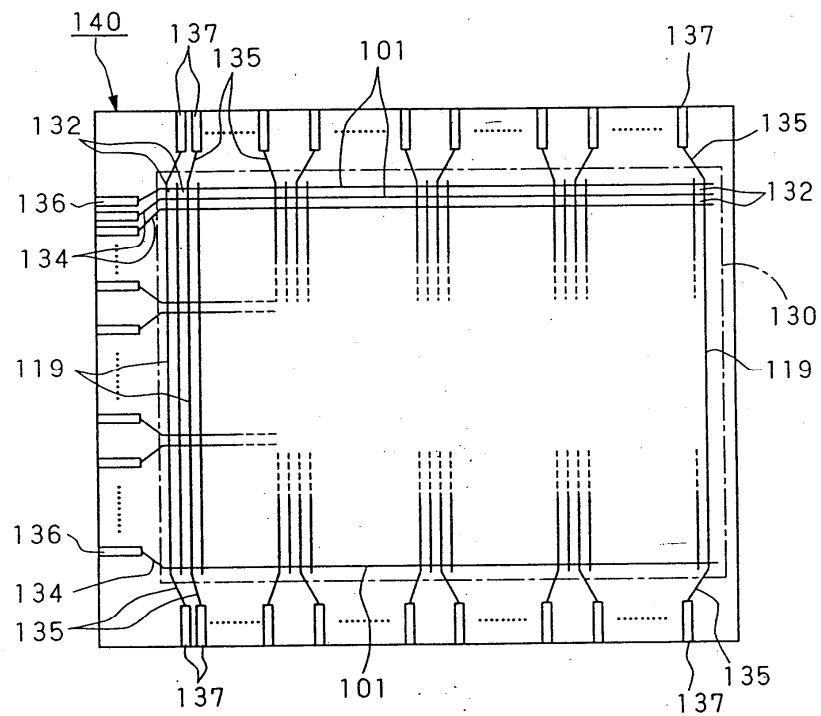
도면12



도면13



도면14



专利名称(译)	有源矩阵型液晶显示器		
公开(公告)号	KR100383294B1	公开(公告)日	2003-05-12
申请号	KR1020000040444	申请日	2000-07-14
[标]申请(专利权)人(译)	阿尔卑斯电气株式会社		
申请(专利权)人(译)	阿尔卑斯电气有限公司		
当前申请(专利权)人(译)	阿尔卑斯电气有限公司		
[标]发明人	NAKANO AKIRA		
发明人	NAKANO,AKIRA		
IPC分类号	G02F1/1362 G02F1/1343 G02F1/1333 G02F1/1368 G02F1/133		
CPC分类号	G02F1/136213 G02F2001/133388 G02F1/134336 G02F2201/123 G02F1/1368		
代理人(译)	韩国专利公司 CHO, YOUNG WON		
优先权	1999201688 1999-07-15 JP 1999332053 1999-11-22 JP		
其他公开文献	KR1020010015333A		
外部链接	Espacenet		

摘要(译)

在有源矩阵型液晶显示器中，将提供一种液晶显示器，即使可以将相同的电位施加到相对电极而不在主显示区域（30）和主显示区域之间分割相对电极，也能够防止闪烁发生。子显示区域（31）具有分别尺寸不同的像素区域。在TFT阵列基板（40）的表面上，多条主扫描线（1）和信号线（19）形成为以矩阵形状彼此交叉，并且在这些相交部分的附近，分别有形成的TFT具有连接到扫描线的栅电极，连接到TFT的像素电极，以及用于形成存储的电容电极它与扫描线之间的容量。此外，在TFT阵列基板上，形成具有尺寸彼此相等的像素区域的主显示区域，每个像素区域被多条扫描线和信号线包围，以及具有像素的子显示区域在与主显示区域中的像素区域不同的区域中，在相对基板上，在液晶层侧的表面上形成相对电极。每个像素电极，用于驱动它的扫描线和子显示区域中的栅电极之间的最小空间Db与基板的相对表面之间的最大空间d的比率被设定为一个或多个，从而防止闪烁的发生。

