(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0065797
(43) 공개일자 2009년06월23일

(51) Int. Cl.
G09G 3/36 (2006.01) *G02F 1/133* (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2007-0133289
(22) 출원일자 2007년12월18일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자
박만규
서울 은평구 수색동 16-2번지 수색APT 201호
(74) 대리인
특허법인네이트

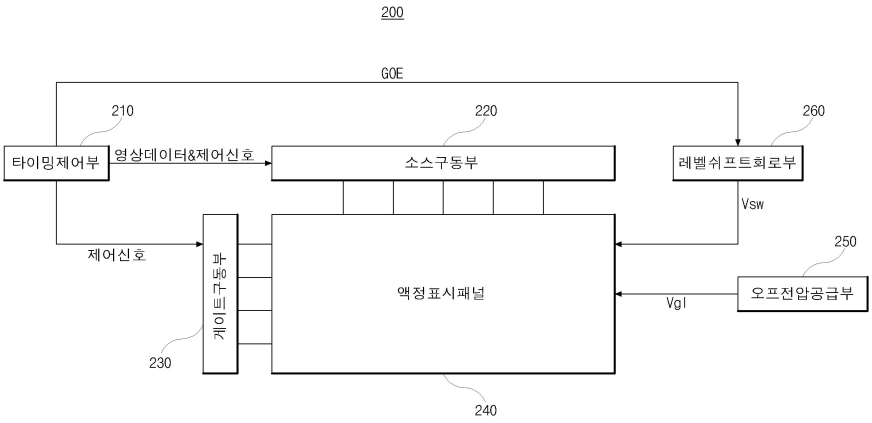
전체 청구항 수 : 총 8 항

(54) 액정표시장치

(57) 요 약

본 발명은 게이트구동신호의 지연 왜곡을 개선하여 영상 표시 품질을 향상시킨 액정표시장치에 관한 것으로서, 게이트구동신호의 폴링 시간 지연 현상을 개선하여 가로선 딤(dim) 등의 비정상적 영상표시현상의 개선 및 충분한 영상데이터 기입시간을 제공하여 보다 높은 품위의 표시영상을 제공하는 장점이 있다.

대 표 도 - 도3



특허청구의 범위

청구항 1

디지털 영상데이터와, 게이트출력인에이블 신호를 포함한 다수개의 제어신호를 출력하는 타이밍제어부와;

상기 디지털 영상데이터를 입력받아 아날로그 전압신호로 변환하여 출력하는 소스구동부와;

상기 게이트출력인에이블 신호에 따라 게이트구동신호를 출력하는 게이트구동부와;

상기 아날로그 전압신호가 인가되는 데이터라인과, 상기 데이터라인과 교차되며 상기 게이트구동신호가 인가되는 게이트라인과, 상기 데이터라인과 상기 게이트라인의 교차영역에 형성되며 상기 게이트구동신호에 의해 스위칭이 제어되는 제1박막트랜지스터를 포함하는 액정화소와, 상기 게이트라인으로 상기 제1박막트랜지스터의 오프전압을 출력하는 제2박막트랜지스터를 구비한 액정표시패널과;

상기 제2박막트랜지스터로 상기 오프전압을 공급하는 오프전압공급부와;

상기 게이트출력인에이블 신호의 전압레벨을 변조하여 상기 제2박막트랜지스터의 스위칭을 제어하기 위한 스위칭제어전압을 출력하는 레벨쉬프트회로부

를 포함하는 액정표시장치

청구항 2

청구항 제 1 항에 있어서,

상기 액정화소는,

상기 제1박막트랜지스터와 연결된 액정커패시터 및 저장커패시터를 더욱 포함하는 액정표시장치

청구항 3

청구항 제 1 항에 있어서,

상기 제1박막트랜지스터와 상기 제2박막트랜지스터는 동일한 MOS타입인 것을 특징으로 하는 액정표시장치

청구항 4

청구항 제 3 항에 있어서,

상기 제1박막트랜지스터와 상기 제2박막트랜지스터는 모두 NMOS타입인 것을 특징으로 하는 액정표시장치

청구항 5

청구항 제 1 항에 있어서,

상기 오프전압은 상기 제1박막트랜지스터를 오프(off) 스위칭 상태로 전환시키는 전압인 것을 특징으로 하는 액정표시장치

청구항 6

청구항 제 5 항에 있어서,

상기 오프전압은 상기 게이트구동신호의 로우레벨 전압인 것을 특징으로 하는 액정표시장치

청구항 7

청구항 제 1 항에 있어서,

상기 스위칭제어전압은 상기 게이트출력인에이블 신호의 하이레벨 전압을 승압하여 생성되는 것을 특징으로 하는 액정표시장치

청구항 8

청구항 제 1 항에 있어서,

상기 제1박막트랜지스터와 상기 제2박막트랜지스터는 서로 다른 타이밍에 온(on) 스위칭 구동되는 것을 특징으로 하는 액정표시장치

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 액정표시장치에 관한 것으로서, 특히 게이트구동신호의 지연 왜곡을 개선하여 영상 표시 품질을 향상시킨 액정표시장치에 관한 것이다.

배 경 기 술

<2> 디스플레이 장치 중 특히 액정표시장치는 소형 및 박형화와 저전력 소모의 장점을 가지며, 노트북 컴퓨터, 사무자동화 기기, 오디오/비디오 기기 등으로 이용되고 있다. 특히, 스위치 소자로서 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)가 이용되는 액티브 매트릭스 타입의 액정표시장치는 동적인 이미지를 표시하기에 적합하다.

<3> 도 1은 일반적인 액정표시장치(100)를 도시한 블록구성도로서, 설명의 편의를 위해 액정표시패널(110)과 다수의 소스구동부(SD1~SD4)와 다수의 게이트구동부(GD1~GD4)만을 도시하였다.

<4> 상기 액정표시패널(110)은 다수개의 데이터라인(DL1~DLm)과 다수개의 게이트라인(GL1~GLn)이 서로 교차되게 형성되고, 상기 교차되는 영역에 박막트랜지스터(TFT)와 액정커패시터(Clc)와 저장커패시터(Cst)를 구비하여 화소(pixel)로 정의한다.

<5> 상기 화소는 상기 다수개의 데이터라인(DL1~DLm)과 다수개의 게이트라인(GL1~GLn)이 서로 교차되는 영역마다 형성되어 매트릭스 형태로 배치되며, 상기 다수의 화소에 영상데이터가 기입되어 영상을 표시하는 영역을 액티브 영역(Active area, A/A)이라 한다.

<6> 상기 다수의 소스구동부(SD1~SD4)는 영상데이터(D)를 상기 다수개의 데이터라인(DL1~Dlm)으로 출력하여 상기 액정표시패널(110)로 제공하며, 이에 상기 다수의 게이트구동부(GD1~GD4)는 각각의 게이트라인(GL1~GLn)으로 게이트구동신호(Vg)를 순차 출력하여 각각의 화소에 구성된 박막트랜지스터(TFT)의 스위칭을 제어함으로써 상기 영상데이터가 화소에 기입되어 영상을 표시하도록 한다.

<7> 물론 일반적인 액정표시장치는 상기한 구성 이외에, 상기 다수의 소스구동부(SD1~SD4)로 영상데이터와 다수의 제어신호를 제공하고, 또한 상기 다수의 게이트구동부(GD1~GD4)로 상기 게이트구동신호(Vg)의 출력을 지시하는 게이트출력인에이블(GOE)신호를 포함한 다수의 제어신호를 제공하는 타이밍제어부와, 상기 액정표시패널(110)로 빛을 공급하는 백라이트 유닛부, 상기 각 구성부의 동작전압을 제공하는 전원공급부를 더욱 포함한다.

<8> 이러한 기본 구성에 있어서, 액정표시장치는 상기 게이트구동부(GD1~GD4)를 게이트라인 자체가 가진 RC성분에 의한 게이트구동신호(Vg)의 왜곡을 방지하기 위해 상기 액정표시패널(110)의 서로 마주보는 양 측단에 각각 구성하는 더블 뱅크 타입(Double bank type)으로 형성될 수도 있는데, 이럴 경우 집적회로(IC) 형태로 제공되는 게이트구동부 추가 구성에 의한 비용 상승이 발생하기 때문에 상기 액정표시패널(110)의 일측에만 게이트구동부를 구성하는 싱글 뱅크 타입(Single bank type)이 제조비용 절감 측면에서는 더욱 효율적이다.

<9> 그런데, 이러한 싱글 뱅크 타입의 가장 큰 문제점으로는 상기 게이트라인(GL1~Gln)으로 인가된 게이트구동신호(Vg)의 지연 왜곡 현상을 들 수 있다.

<10> 상기 게이트구동신호(Vg)의 로우레벨전압을 (Vgl)이라 하고, 하이레벨전압을 (Vgh)라 할 때, 도 1의 제1화소(P1)와 제2화소(P2) 각각에 인가되는 게이트구동신호(Vg)를 도 2의 게이트구동신호(Vg) 파형도를 참조하여 설명한다.

<11> 도 1의 제1화소(P1)는 게이트구동부(GD1~GD4)로부터 제1게이트구동신호{Vg(1)}가 최초로 인가되는 초입부에 위치한 화소이며, 이에 제1게이트라인(GL1)이 가진 RC성분에 실질적으로 영향을 받지 않으므로 상기 제1게이트구동신호{Vg(1)}의 파형 왜곡은 발생하지 않는다.

<12> 이에 반해 제2화소(P2)는 게이트구동부(GD1~GD4)로부터 가장 먼 위치에 구성된 화소이며, 이에 상기 제n게이트라인(GLn)이 가진 전체 RC성분에 영향을 받는다.

<13> 따라서 상기 제2화소(P2)의 박막트랜지스터(TFT)를 온(on) 스위칭할 수 있는 전압레벨로 충전시키는데 시간이 지연되고, 또한 완전히 오프(off) 시키는 데에도 시간이 지연되는 왜곡된 파형을 보이게 된다. 이초럼 RC 성분에 의한 신호 파형의 라이징 시간 및 폴링 시간의 지연 현상을 RC딜레이 현상라고 한다.

<14> 따라서 상기 제2화소(P2)는 박막트랜지스터(TFT)를 온(on) 스위칭 하는 타이밍, 즉 영상데이터 기입시간(DW2)이 상기 제1화소(P1)의 영상데이터 기입시간(DW1)에 비해 줄어들어 휘도 저하 또는 가로선 딤(Dim) 현상 등이 발생한다.

<15> 또한 상기 제n게이트구동신호{Vg(n)}와 같이 나타나는 게이트구동신호 왜곡은 각각의 게이트라인(GL1~GLn)의 단부로 갈수록 더욱 심한 왜곡으로 나타나는 것이 특징이며, 이에 상기 제n게이트구동신호{Vg(n)}의 폴링 시간 지연으로 발생되는 박막트랜지스터(TFT)의 오프(off) 타이밍이 지연으로 인해 다음번 수평화소열의 영상데이터가 입력되는 등 비정상적인 영상이 표현되는 문제점이 발생한다.

<16>

발명의 내용

해결 하고자하는 과제

<17> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, 게이트구동신호의 RC 딜레이에 의한 영상 왜곡 현상을 개선하는 것을 목적으로 한다. 또한 게이트구동신호의 폴링 타이밍 지연 문제를 개선하고 더불어 영상데이터의 기입시간을 더욱 확보함으로써 보다 신뢰성 높은 영상 표시 품질을 제공하는 것을 또다른 목적으로 한다.

과제 해결수단

<18> 상기와 같은 문제점을 해결하기 위해 본 발명은, 디지털 영상데이터와, 게이트출력인에이블 신호를 포함한 다수개의 제어신호를 출력하는 타이밍제어부와; 상기 디지털 영상데이터를 입력받아 아날로그 전압신호로 변환하여 출력하는 소스구동부와; 상기 게이트출력인에이블 신호에 따라 게이트구동신호를 출력하는 게이트구동부와; 상기 아날로그 전압신호가 인가되는 데이터라인과, 상기 데이터라인과 교차되며 상기 게이트구동신호가 인가되는 게이트라인과, 상기 데이터라인과 상기 게이트라인의 교차영역에 형성되며 상기 게이트구동신호에 의해 스위칭이 제어되는 제1박막트랜지스터를 포함하는 액정화소와, 상기 게이트라인으로 상기 제1박막트랜지스터의 오프전압을 출력하는 제2박막트랜지스터를 구비한 액정표시패널과; 상기 제2박막트랜지스터로 상기 오프전압을 공급하는 오프전압공급부와; 상기 게이트출력인에이블 신호의 전압레벨을 변조하여 상기 제2박막트랜지스터의 스위칭을 제어하기 위한 스위칭제어전압을 출력하는 레벨쉬프트회로부를 포함하는 액정표시장치를 제공한다.

<19> 상기 액정화소는, 상기 제1박막트랜지스터와 연결된 액정커패시터 및 저장커패시터를 더욱 포함한다.

<20> 상기 제1박막트랜지스터와 상기 제2박막트랜지스터는 동일한 MOS타입인 것을 특징으로 한다.

<21> 상기 제1박막트랜지스터와 상기 제2박막트랜지스터는 모두 NMOS타입인 것을 특징으로 한다.

<22> 상기 오프전압은 상기 제1박막트랜지스터를 오프(off) 스위칭 상태로 전환시키는 전압인 것을 특징으로 한다.

<23> 상기 오프전압은 상기 게이트구동신호의 로우레벨 전압인 것을 특징으로 한다.

<24> 상기 스위칭제어전압은 상기 게이트출력인에이블 신호의 하이레벨 전압을 승압하여 생성되는 것을 특징으로 한다.

<25> 상기 제1박막트랜지스터와 상기 제2박막트랜지스터는 서로 다른 타이밍에 온(on) 스위칭 구동되는 것을 특징으로 한다.

효 과

<26> 상기한 특징을 가지는 본 발명에 의하면, 싱글 뱅크 타입의 액정표시장치에서 발생되는 게이트구동신호의 폴링 시간 지연 현상이 개선되어 가로선 딤(dim) 등의 비정상적 영상표시 현상이 개선되며, 또한 충분한 영상데이터

기입시간을 제공하여 보다 높은 품위의 표시영상을 제공하는 장점이 있다.

발명의 실시를 위한 구체적인 내용

<27> 이하 첨부된 도면을 참조하여 본 발명에 대해 상세하게 설명한다.

<28> 도 3은 본 발명에 따른 액정표시장치(200)의 구성을 도시한 블록구성도로서, 타이밍제어부(210)와, 소스구동부(220)와, 게이트구동부(230)와, 액정표시패널(240)과, 오프전압공급부(250) 및 레벨쉬프트회로부(260)로 구성된다.

<29> 이하 상기 구성에 대해 설명하면, 상기 타이밍제어부(210)는 외부로부터 입력된 디지털 영상데이터를 상기 소스구동부(220)에 제공하며, 또한 상기 소스구동부(220)와 상기 게이트구동부(230)의 동작을 제어하기 위한 다수의 제어신호를 제공한다. 특히 상기 다수의 제어신호는 상기 게이트구동부(230)에서 상기 액정표시패널(240)로 출력되는 게이트구동신호(Vg)의 출력타이밍을 제어하는 게이트출력인에이블(Gate Output Enable:GOE) 신호를 더욱 포함한다.

<30> 상기 게이트출력인에이블(GOE) 신호는 통상 하이레벨 전압이 약 3.3V이고 로우레벨전압이 약 0V로 구분되어 입력되며, 상기 게이트구동신호(Vg)는 상기 게이트인에이블(GOE) 신호가 로우레벨일 때 상기 액정표시패널(240)로 출력된다.

<31> 상기 소스구동부(220)는 집적회로(IC)형태로 다수개가 구성될 수 있으며, 상기 타이밍제어부(210)로부터 디지털 영상데이터를 입력받아 아날로그 전압신호로 변환하고, 상기 타이밍제어부(210)로부터 입력된 다수의 제어신호에 따라 상기 아날로그 전압신호를 상기 액정표시패널(240)로 출력한다.

<32> 상기 게이트구동부(230)는 상기 타이밍제어부(210)로부터 입력된 게이트출력인에이블(GOE) 신호에 따라 게이트구동신호(Vg)를 상기 액정표시패널(240)로 출력하며, 역시 집적회로(IC) 형태로 다수개가 구성되거나 또는 상기 액정표시패널(240) 상에 구성될 수 있다.

<33> 상기 액정표시패널(240)은 도 4를 참조하면, 영상표시가 수행되는 액티브영역(A/A)에는 다수의 데이터라인(DL1~DLm)과 다수의 게이트라인(GL1~GLn)이 서로 교차되게 형성되고, 상기 다수의 데이터라인(DL1~DLm)과 상기 다수의 게이트라인(GL1~GLn)이 서로 교차되는 영역에 액정화소(P)가 구성된다.

<34> 상기 액정화소(P)는 상기 다수의 데이터라인(DL1~DLm) 중 하나의 데이터라인과 상기 다수의 게이트라인(GL1~GLn) 중 하나의 게이트라인에 연결된 제1박막트랜지스터(TFT1)와 액정커패시터(Clc)와 저장커패시터(Cst)를 포함하여 구성된다.

<35> 상기 각각의 액정화소(P)에 구성된 상기 제1박막트랜지스터(TFT1)는 상기 게이트구동부(230)에서 출력되는 게이트구동신호(Vg)에 의해 스위칭 제어되어 상기 소스구동부(220)에서 출력한 아날로그 전압신호를 상기 액정커패시터(Clc)에 기입하게 된다.

<36> 또한 상기 액정표시패널(240)은 상기 각각의 게이트라인(GL1~GLn)의 단부에 제2박막트랜지스터(TFT2)가 연결되는데, 상기 각각의 제2박막트랜지스터(TFT2)는 바람직하게는 상기 액티브영역(A/A) 외부의 더미영역(Dummy area:D/A)에 구성된다.

<37> 아울러 상기 제1박막트랜지스터(TFT1)와 상기 제2박막트랜지스터(TFT2)는 모두 동일한 MOS 타입으로서, 바람직하게는 도시된 바와 같은 NMOS 타입이다.

<38> 상기 다수의 게이트라인 (GL1~GLn)의 단부에 각각 연결된 상기 제2박막트랜지스터(TFT2)는, 게이트단자에는 상기 레벨쉬프트회로부(260)에서 출력되는 신호가 입력되어 스위칭 제어되며 소스단자로는 상기 오프전압공급부(250)에서 공급되는 오프전압(Vgl)이 공급된다.

<39> 상기 오프전압공급부(250)는 상기 액정표시패널(240)에 구성된 제2박막트랜지스터(TFT2)로 오프전압(Vgl)을 공급하는데, 상기 오프전압공급부(250)는 별도로 구성되는 회로부일수도 있지만 액정표시장치(200)의 각 구성부에 동작전원을 공급하는 전원공급부를 통해 상기 오프전압(Vgl)을 공급하여도 무방하다.

<40> 또한 상기 오프전압(Vgl)은 상기 각각의 액정화소(P)에 구성된 제1박막트랜지스터(TFT1)의 오프(off) 상태로의 스위칭 제어를 위한 전압으로서, 상기 게이트구동부(230)에서 출력되는 게이트구동신호(Vg)의 로우레벨 전압이다.

<41> 상기 레벨쉬프트회로부(260)는 상기 액정표시패널(240)에 구성된 상기 제2박막트랜지스터(TFT2)의 온(on)/오프

(off) 스위칭을 위한 스위칭제어전압(Vsw)을 공급하는 레벨-쉬프터(Level-shifter)로서, 상기 게이트구동부(230)에서 게이트구동신호(Vg)를 출력하도록 제어하는 게이트출력인에이블(GOE) 신호를 입력받아 상기 스위칭제어전압(Vsw)을 출력한다.

<42> 즉, 상기 타이밍제어부(210)에서 상기 게이트구동부(230)로 출력되는 게이트출력인에이블(GOE) 신호는 하이레벨(약 3.3V)과 로우레벨(약 0V)로 구성되는데, 이에 상기 게이트출력인에이블(GOE) 신호의 하이레벨 전압의 전압레벨을 변조하여 상기 제2박막트랜지스터(TFT2)의 스위칭제어전압(Vsw)을 출력한다.

<43> 또한 상기 도 3의 구성도에는 도시하지 않았지만 상기 액정표시패널(240)로 빛을 공급하는 백라이트 유닛부와, 상기 각 구성부로 동작전원을 공급하는 별도의 전원공급부를 포함하는 것은 당연하다.

<44> 이상과 같이 설명된 구성을 가진 본 발명에 따른 액정표시장치의 동작을 도 5의 신호타이밍도를 참조하여 설명한다.

<45> 액정표시장치의 동작이 수행되면, 상기 타이밍제어부(210)는 영상데이터와 다수의 제어신호를 상기 소스구동부(220)로 출력하고 또한 게이트출력인에이블(GOE)신호를 포함한 다수의 제어신호를 상기 게이트구동부(230)로 출력한다. 이때 상기 게이트출력인에이블(GOE) 신호는 상기 레벨쉬프트회로부(260)로도 공급된다.

<46> 먼저 구간①에서, 상기 게이트출력인에이블(GOE) 신호의 입력에 따라 상기 게이트구동부(230)는 상기 액정표시패널(240)의 다수의 게이트라인(GL1~GLn)에 순차적으로 게이트구동신호(Vg)를 스캔한다.

<47> 다음으로 상기 구간②에서 상기 레벨쉬프트회로부(260)는 상기 게이트출력인에이블(GOE) 신호의 하이레벨 전압의 레벨을 승압 변조하여 상기 제2박막트랜지스터(TFT2)에 인가한다. 이에 상기 제2박막트랜지스터(TFT2)는 온(on) 스위칭되어 상기 오프전압공급부(250)에서 출력된 오프전압(Vgl)이 상기 각각의 게이트라인(GL1~GLn)에 인가된다.

<48> 이에 상기 각각의 게이트라인(GL1~GLn)으로 인가된 게이트구동신호(Vg)는 상기 오프전압(Vgl)의 인가와 동시에 상기 제1박막트랜지스터(TFT1)는 즉시 오프(off) 스위칭 상태로 전환되어 상기 게이트구동부(230)로부터 멀리 위치하여 RC 딜레이가 발생하는 액정화소라 하더라도 상기 게이트구동신호(Vg)의 폴링 타이밍의 지연 없이 즉시 오프(off) 스위칭된다.

<49> 따라서 게이트라인(GL1~GLn)이 가진 RC 성분에 의한 게이트구동신호(Vg)의 폴링 시간 지연으로 인해 다음번 수평화소열의 영상데이터가 입력되는 현상이나 또는 가로선 딤(dim)현상이 개선된다.

<50> 또한 도 6과 같이, 상기 오프전압(Vgl)이 각 게이트라인(GL1~GLn)으로 인가되는 게이트출력인에이블(GOE) 신호의 하이레벨 구간의 일부를 게이트구동신호(Vg)가 각 게이트라인(GL1~GLn)으로 인가되는 게이트출력인에이블(GOE) 신호의 로우레벨 구간에 더욱 할당하게 되면, 도 5에서 주어진 영상데이터 기입시간이 (DW3)라고 할 때 상기 오프전압(Vgl) 인가시간에서 할당된 시간 (DW4)를 포함하여 결국 영상데이터 기입시간은 (DW3+DW4)이 된다.

<51> 즉, 본 발명에 따르면 상기 게이트구동신호(Vg)의 RC 딜레이 중 폴링 시간 지연 현상의 개선은 물론이고 상기 게이트구동신호(Vg)의 중 폴링 시간을 줄임으로 인해 라이징 시간의 지연으로 인한 영상데이터 기입시간의 부족현상을 개선할 수도 있다.

도면의 간단한 설명

<52> 도 1은 일반적인 액정표시장치(100)를 도시한 블록구성도

<53> 도 2는 도 1에 따른 액정표시장치의 동작에 따른 게이트구동신호(Vg)의 파형도

<54> 도 3은 본 발명에 따른 액정표시장치(200)의 구성을 도시한 블록구성도

<55> 도 4는 본 발명에 따른 액정표시장치 중 액정표시패널(240)의 설명을 위한 도면

<56> 도 5는 본 발명에 따른 액정표시장치의 동작을 설명하기 위한 신호파형도

<57> 도 6은 본 발명에 따른 액정표시장치의 응용동작을 설명하기 위한 신호파형도

<58> <도면의 주요부분에 대한 간단한 설명>

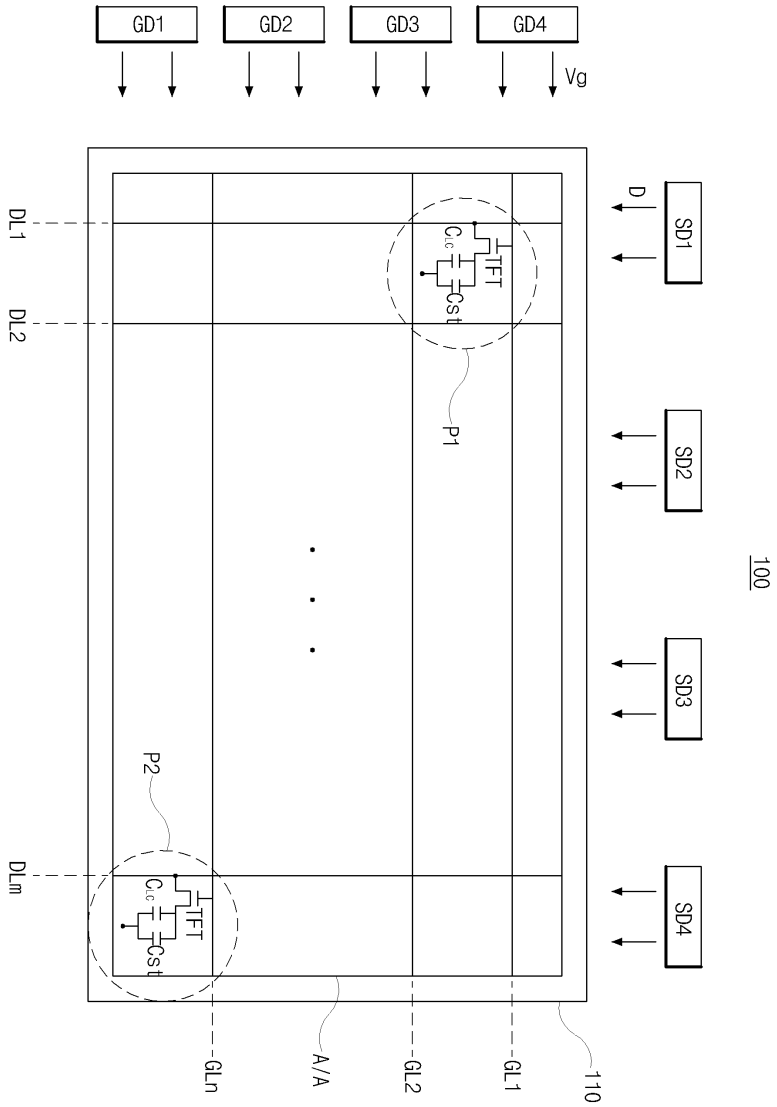
<59> 210 : 타이밍제어부 220 : 소스구동부

<60> 230 : 게이트구동부 240 : 액정표시패널

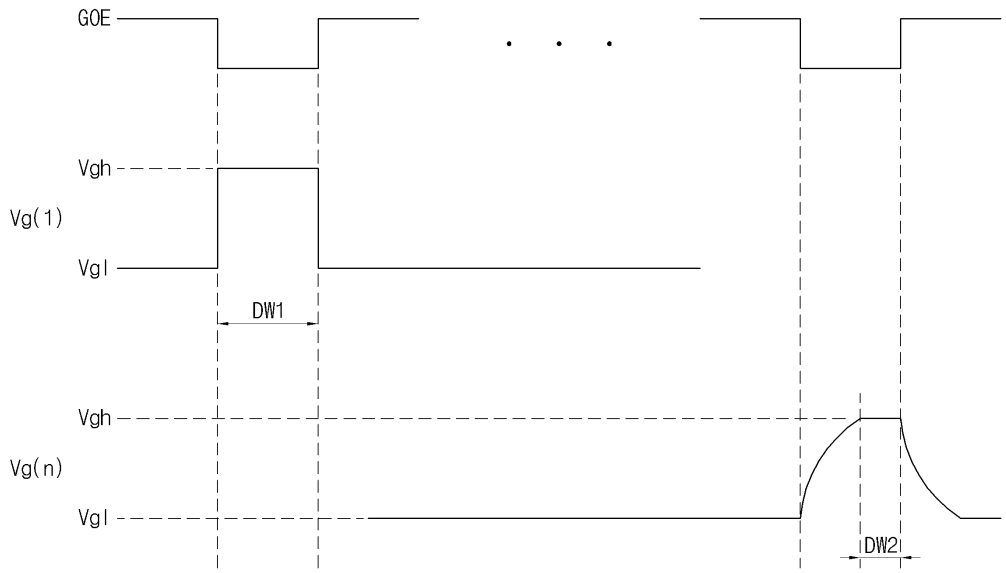
<61> 250 : 오프전압공급부 260 : 레벨쉬프트회로부

도면

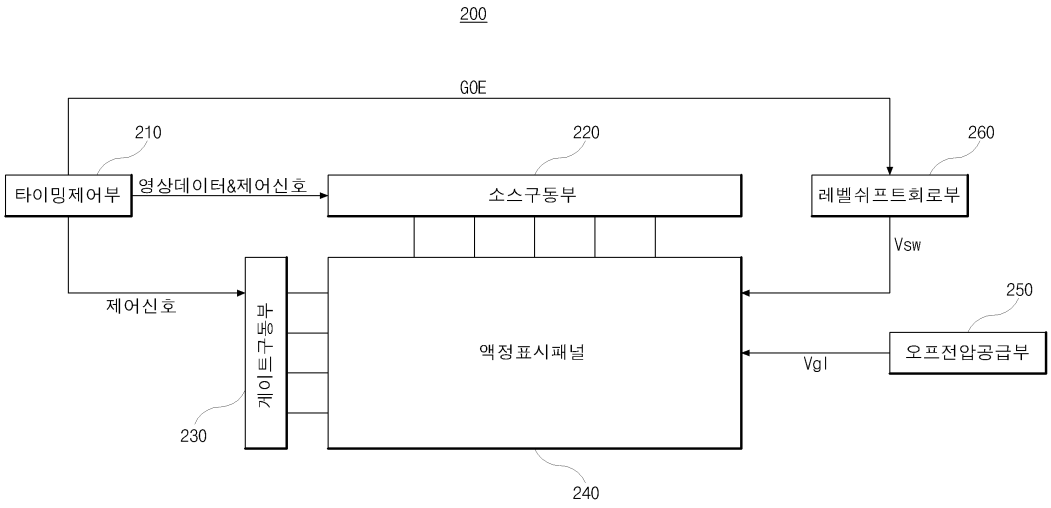
도면1



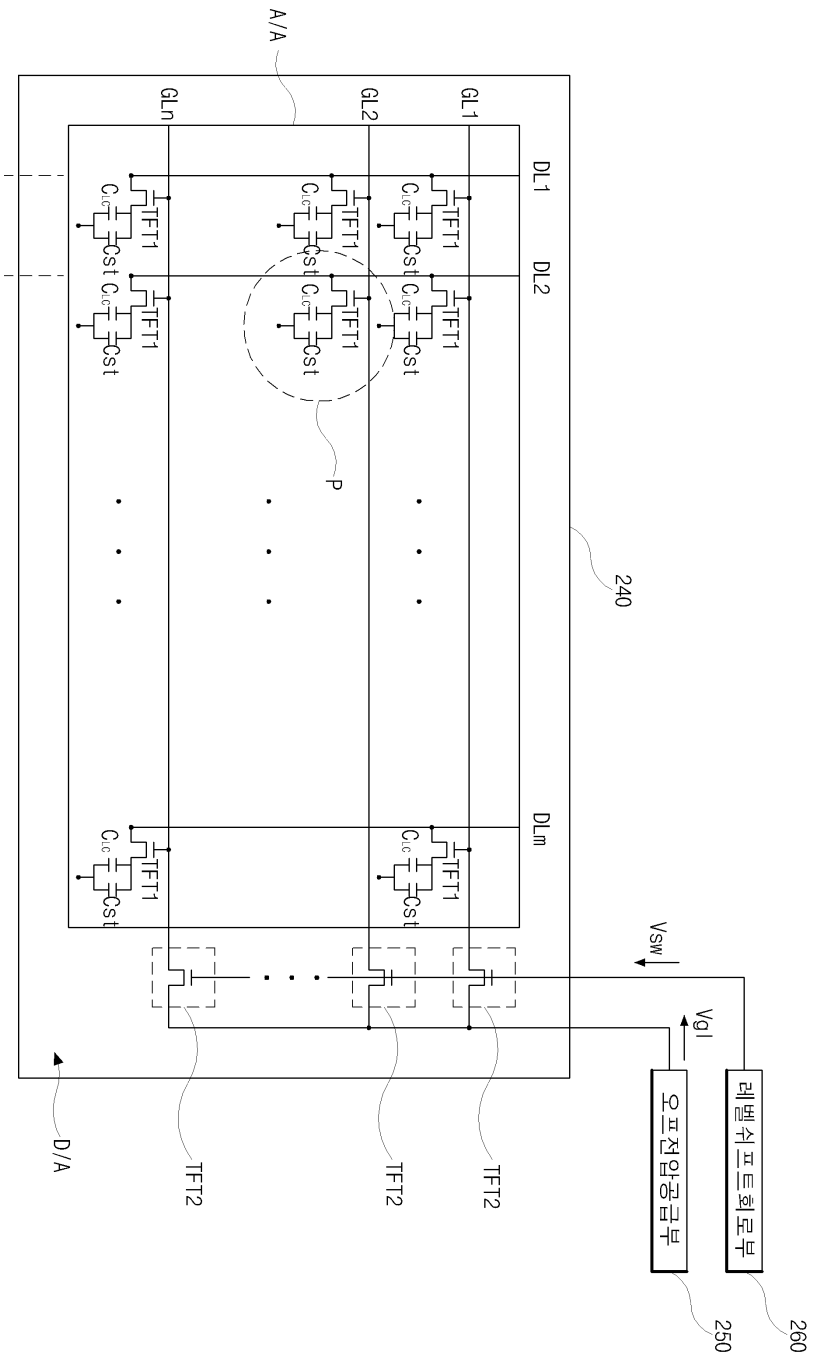
도면2


GOE
Vgh
Vg(1)
Vgl
DW1
Vgh
Vg(n)
Vgl
DW2

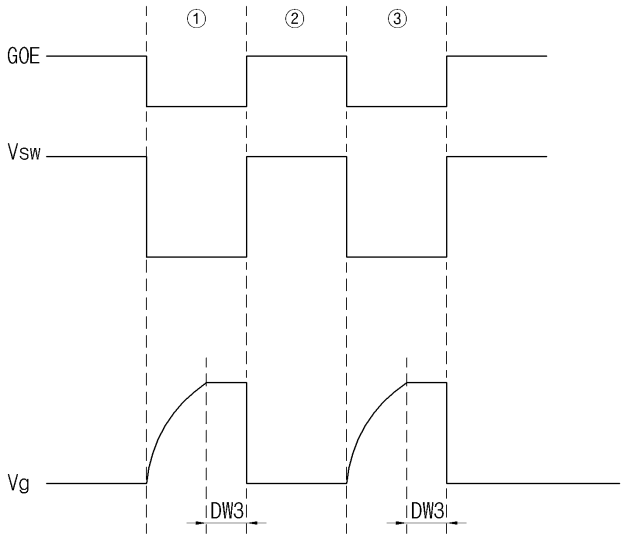
도면3


200
GOE
210
220
260
타이밍제어부
영상데이터&제어신호
소스구동부
레벨쉬프트회로부
Vsw
제어신호
250
액정표시패널
Vgl
오프전압공급부
게이트구동부
230
240

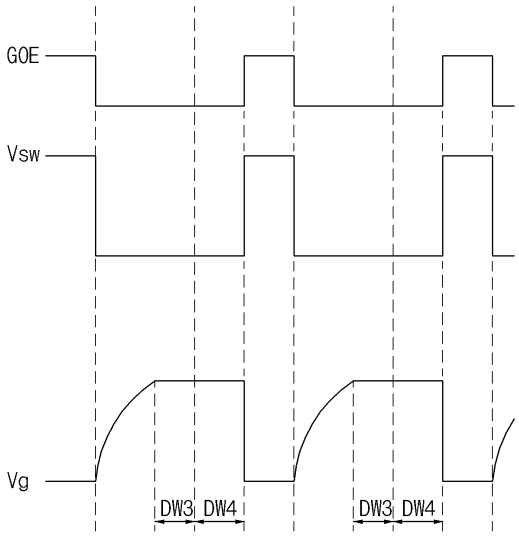
도면4


A/A
GLn
GL2
GL1
DL1
DL2
DLm
TFT1
TFT2
Cst
P
240
Vsw
Vgl
D/A
오프전압공급부
레벨쉬프트회로부
250
260

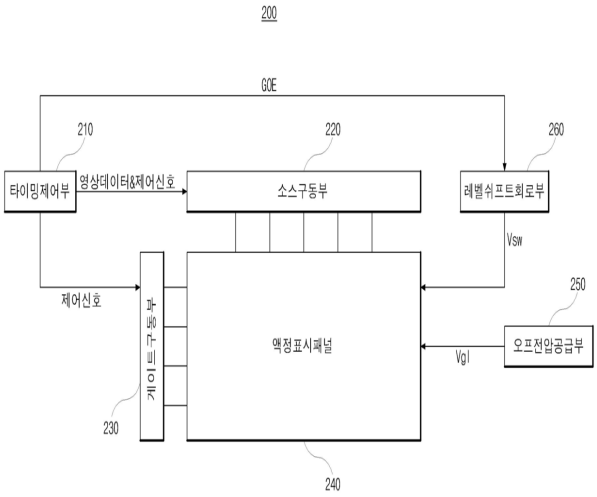
도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020090065797A	公开(公告)日	2009-06-23
申请号	KR1020070133289	申请日	2007-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK MAN GYU 박만규		
发明人	박만규		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G02F1/1362 G09G2320/0223		
其他公开文献	KR101342438B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及一种液晶显示装置，其通过改善栅极驱动信号的延迟失真和改善栅极驱动信号的轮询时间延迟现象来改善图像显示质量，以改善诸如水平线暗淡的异常图像显示现象，优点在于提供了足够的图像数据写入时间并且提供了更高质量的显示图像。