



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2007-0057388
G02F 1/1343 (2006.01) (43) 공개일자 2007년06월07일

(21) 출원번호 10-2005-0116790
(22) 출원일자 2005년12월02일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김동규
경기도 용인시 풍덕천2동 삼성5차아파트 523동 1305호
이백원
충청남도 천안시 불당동 대동다숲 110동 802호
백승수
서울특별시 관악구 남현동 602-55번지 302호

(74) 대리인 팬코리아특허법인

전체 청구항 수 : 총 36 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것이다. 본 발명에 따른 액정 표시 장치는 기판, 상기 기판 위에 형성되어 있으며, 각각 제1 및 제2 부화소 전극을 포함하는 복수의 화소 전극, 그리고 상기 기판 위에 형성되어 있는 복수의 제1 데이터선을 포함하며, 상기 제1 데이터선은 상기 제1 부화소 전극과 중첩하지 않고, 상기 제2 부화소 전극과 적어도 일부분 중첩한다.

대표도

도 4

특허청구의 범위

청구항 1.

기판,

상기 기판 위에 형성되어 있으며, 각각 제1 및 제2 부화소 전극을 포함하는 복수의 화소 전극, 그리고

상기 기판 위에 형성되어 있는 복수의 제1 데이터선

을 포함하며,

상기 제1 데이터선은 상기 제1 부화소 전극과 중첩하지 않고, 상기 제2 부화소 전극과 적어도 일부분 중첩하는 액정 표시 장치.

청구항 2.

제1항에서,

상기 제1 데이터선은 상기 제1 부화소 전극과 중첩하지 않는 제1 부분 및 상기 제2 부화소 전극과 적어도 일부분 중첩하는 제2 부분을 포함하고,

상기 제1 및 제2 부분은 서로 꺾여 있는

액정 표시 장치.

청구항 3.

제1항에서,

상기 제1 데이터선의 제2 부분은 상기 제2 부화소 전극과 중첩하는 제3 부분 및 상기 제2 부화소 전극과 중첩하지 않는 제4 부분을 포함하는 액정 표시 장치.

청구항 4.

제3항에서,

상기 제1 데이터선의 제3 및 제4 부분은 서로 꺾여 있는 액정 표시 장치.

청구항 5.

제1항에서,

상기 제1 데이터선은 상기 제1 부화소 전극에 연결되어 있는 액정 표시 장치.

청구항 6.

제1항에서,

상기 제1 데이터선과 상기 화소 전극 사이에 형성되어 있는 유기막을 더 포함하는 액정 표시 장치.

청구항 7.

제1항에서,

상기 제1 데이터선과 이웃하는 제2 데이터선을 더 포함하는 액정 표시 장치.

청구항 8.

제7항에서,

상기 제2 데이터선은 상기 화소 전극과 떨어져 있는 액정 표시 장치.

청구항 9.

제8항에서,

상기 제2 데이터선은 상기 화소 전극과 중첩하지 않는 액정 표시 장치.

청구항 10.

제8항에서,

상기 제2 데이터선은 상기 제1 부화소 전극과 인접하는 제1 부분 및 상기 제2 부화소 전극과 인접하는 제2 부분을 포함하는 액정 표시 장치.

청구항 11.

제10항에서,

상기 제2 데이터선의 제2 부분은 적어도 일부가 상기 제2 부화소 전극과 중첩하는 액정 표시 장치.

청구항 12.

제7항에서,

상기 제2 데이터선은 상기 화소 전극과 연결되어 있는 액정 표시 장치.

청구항 13.

제12항에서,

상기 제2 데이터선은 상기 제1 부화소 전극과 인접하는 제1 부분 및 상기 제2 부화소 전극과 인접하는 제2 부분을 포함하고,

상기 제2 부분은 적어도 일부가 상기 제2 부화소 전극과 중첩하는

액정 표시 장치.

청구항 14.

제12항에서,

상기 제2 데이터선은 상기 화소 전극과 중첩하지 않는 액정 표시 장치.

청구항 15.

제7항에서,

상기 제2 데이터선과 상기 화소 전극 사이에 형성되어 있는 유기막을 더 포함하는 액정 표시 장치.

청구항 16.

제1항에서,

상기 제1 및 제2 부화소 전극은 각각 세로변 및 이와 이웃하는 빔변을 갖는 평행사변형 전극편을 적어도 두 개 포함하는 액정 표시 장치.

청구항 17.

제16항에서,

상기 제1 및 제2 부화소 전극 각각에서, 상기 적어도 두 개 평행사변형 전극편의 세로변은 서로 접해있는 액정 표시 장치.

청구항 18.

제17항에서,

상기 제1 및 제2 부화소 전극 각각에서, 상기 적어도 두 개 평행사변형 전극편의 빔변은 직각을 이루며 만나는 액정 표시 장치.

청구항 19.

제16항 내지 제18항 중 어느 한 항에서,

상기 제1 및 제2 부화소 전극에 형성되어 있는 경사 방향 결정 부재를 더 포함하는 액정 표시 장치.

청구항 20.

제19항에서,

상기 경사 방향 결정 부재는 상기 평행사변형 전극편의 빔변과 실질적으로 평행한 사선부를 가지는 복수의 절개부를 포함하는 액정 표시 장치.

청구항 21.

제1항에서,

상기 제1 및 제2 부화소 전극 각각은 상기 제1 데이터선과 실질적으로 평행한 제1 및 제2변 및 상기 제1 및 제2변과 직각인 제3 및 제4변을 포함하는 액정 표시 장치.

청구항 22.

제16항 또는 제21항에서,

상기 제1 부화소 전극의 높이와 상기 제2 부화소 전극의 높이는 서로 다른 액정 표시 장치.

청구항 23.

제16항 또는 제21항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 상하로 인접하는 액정 표시 장치.

청구항 24.

제23항에서,

상기 제1 부화소 전극의 세로 중심선과 상기 제2 부화소 전극의 세로 중심선은 정렬되어 있는 액정 표시 장치.

청구항 25.

제16항 또는 제21항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극의 전압은 서로 다른 액정 표시 장치.

청구항 26.

제25항에서,

상기 제1 부화소 전극의 면적이 상기 제2 부화소 전극의 면적보다 작고 상기 제1 부화소 전극의 전압이 상기 제2 부화소 전극의 전압보다 높은 액정 표시 장치.

청구항 27.

제26항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가 받는 액정 표시 장치.

청구항 28.

제27항에서,

상기 제1 및 제2 부화소 전극과 연결되어 있는 박막 트랜지스터, 그리고
상기 박막 트랜지스터와 연결되어 있는 게이트선
을 더 포함하는 액정 표시 장치.

청구항 29.

제28항에서,
상기 게이트선과 평행하게 형성되어 있는 제1 유지 전극선 및 제2 유지 전극선을 더 포함하는 액정 표시 장치.

청구항 30.

제29항에서,
상기 박막 트랜지스터는 상기 제1 유지 전극선과 중첩하는 제1 드레인 전극 및 상기 제2 유지 전극선과 중첩하는 제2 드레인 전극을 포함하는 액정 표시 장치.

청구항 31.

제27항에서,
상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터,
상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터,
상기 제1 박막 트랜지스터와 연결되어 있는 제1 게이트선, 그리고
상기 제2 박막 트랜지스터와 연결되어 있는 제2 게이트선
을 더 포함하는 액정 표시 장치.

청구항 32.

제31항에서,
상기 제1 및 제2 박막 트랜지스터는 각각 상기 제1 및 제2 게이트선으로부터의 신호에 따라 턴온되어 상기 제1 데이터선으로부터의 신호를 전달하는 액정 표시 장치.

청구항 33.

제27항에서,
상기 제1 부화소 전극 및 상기 제1 데이터선과 연결되어 있는 제1 박막 트랜지스터,
상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터,

상기 제2 박막 트랜지스터와 연결되어 있는 제2 데이터선, 그리고

상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며 상기 제1 및 제2 데이터선과 교차하는 게이트선

을 더 포함하는

액정 표시 장치.

청구항 34.

제33항에서,

상기 제1 및 제2 박막 트랜지스터는 각각 상기 게이트선으로부터의 신호에 따라 턴온되어 상기 제1 및 제2 신호선으로부터의 신호를 전달하는 액정 표시 장치.

청구항 35.

제33항에서,

상기 게이트선과 평행하게 형성되어 있는 제1 유지 전극선 및 제2 유지 전극선을 더 포함하는 액정 표시 장치.

청구항 36.

제35항에서,

상기 제1 박막 트랜지스터는 상기 제1 유지 전극선과 중첩하는 제1 드레인 전극을 포함하고, 상기 제2 박막 트랜지스터는 상기 제2 유지 전극선과 중첩하는 제2 드레인 전극을 포함하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임별로, 행별로, 또는 화소별로 공통 전압에 대한 데이터 전압의 극성을 반전시킨다.

발명이 이루고자 하는 기술적 과제

한편, 액정 표시 장치에서는 데이터선이 화소 전극 사이에 기생 용량이 생긴다. 이러한 기생 용량은 화소 전극 전압에 영향을 미치는데, 특히 저계조 전압이 인가될 때 부화소 중 높은 전압이 인가되는 부화소 전극 전압을 변동시켜 휘도를 변화시킨다. 이로 인해 수직 크로스토크(vertical cross talk)가 발생하며, 이는 액정 표시 장치 화질을 악화시키는 요인으로 작용한다. 특히 화소열 별로 데이터 전압의 극성을 반전시키는 열 반전 구동 시에는 수직 크로스토크로 인한 화질 열화는 더욱 심하다.

이에 따라, 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치의 개구율을 충분히 확보하면서도 수직 크로스토크의 발생을 최소화 하는 것이다.

발명의 구성

이러한 기술적 과제를 이루기 위한 본 발명의 액정 표시 장치는 기관, 상기 기관 위에 형성되어 있으며, 각각 제1 및 제2 부화소 전극을 포함하는 복수의 화소 전극, 그리고 상기 기관 위에 형성되어 있는 복수의 제1 데이터선을 포함하며, 상기 제1 데이터선은 상기 제1 부화소 전극과 중첩하지 않고, 상기 제2 부화소 전극과 적어도 일부분 중첩한다.

상기 제1 데이터선은 상기 제1 부화소 전극과 중첩하지 않는 제1 부분 및 상기 제2 부화소 전극과 적어도 일부분 중첩하는 제2 부분을 포함하고, 상기 제1 및 제2 부분은 서로 꺾여 있을 수 있다.

상기 제1 데이터선의 제2 부분은 상기 제2 부화소 전극과 중첩하는 제3 부분 및 상기 제2 부화소 전극과 중첩하지 않는 제4 부분을 포함할 수 있다.

상기 제1 데이터선의 제3 및 제4 부분은 서로 꺾여 있을 수 있다.

상기 제1 데이터선은 상기 제1 부화소 전극에 연결되어 있을 수 있다.

상기 제1 데이터선과 상기 화소 전극 사이에 형성되어 있는 유기막을 더 포함할 수 있다.

상기 제1 데이터선과 이웃하는 제2 데이터선을 더 포함할 수 있다.

상기 제2 데이터선은 상기 화소 전극과 떨어져 있을 수 있다.

상기 제2 데이터선은 상기 화소 전극과 중첩하지 않을 수 있다.

상기 제2 데이터선은 상기 제1 부화소 전극과 인접하는 제1 부분 및 상기 제2 부화소 전극과 인접하는 제2 부분을 포함할 수 있다.

상기 제2 데이터선의 제2 부분은 적어도 일부분이 상기 제2 부화소 전극과 중첩할 수 있다.

상기 제2 데이터선은 상기 화소 전극과 연결되어 있을 수 있다.

상기 제2 데이터선은 상기 제1 부화소 전극과 인접하는 제1 부분 및 상기 제2 부화소 전극과 인접하는 제2 부분을 포함하고, 상기 제2 부분은 적어도 일부분이 상기 제2 부화소 전극과 중첩할 수 있다.

상기 제2 데이터선은 상기 화소 전극과 중첩하지 않을 수 있다.

상기 제2 데이터선과 상기 화소 전극 사이에 형성되어 있는 유기막을 더 포함할 수 있다.

상기 제1 및 제2 부화소 전극은 각각 세로변 및 이와 이웃하는 빗변을 갖는 평행사변형 전극편을 적어도 두 개 포함할 수 있다.

상기 제1 및 제2 부화소 전극 각각에서, 상기 적어도 두 개 평행사변형 전극편의 세로변은 서로 접할 수 있다.

상기 제1 및 제2 부화소 전극 각각에서, 상기 적어도 두 개 평행사변형 전극편의 빗변은 직각을 이루며 만날 수 있다.

상기 제1 및 제2 부화소 전극에 형성되어 있는 경사 방향 결정 부재를 더 포함할 수 있다.

상기 경사 방향 결정 부재는 상기 평행사변형 전극편의 빗변과 실질적으로 평행한 사선부를 가지는 복수의 절개부를 포함할 수 있다.

상기 제1 및 제2 부화소 전극 각각은 상기 제1 데이터선과 실질적으로 평행한 제1 및 제2변 및 상기 제1 및 제2변과 직각인 제3 및 제4변을 포함할 수 있다.

상기 제1 부화소 전극의 높이와 상기 제2 부화소 전극의 높이는 서로 다를 수 있다.

상기 제1 부화소 전극과 상기 제2 부화소 전극은 상하로 인접할 수 있다.

상기 제1 부화소 전극의 세로 중심선과 상기 제2 부화소 전극의 세로 중심선은 정렬되어 있을 수 있다.

상기 제1 부화소 전극과 상기 제2 부화소 전극의 전압은 서로 다를 수 있다.

상기 제1 부화소 전극의 면적이 상기 제2 부화소 전극의 면적보다 작고 상기 제1 부화소 전극의 전압이 상기 제2 부화소 전극의 전압보다 높을 수 있다.

상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가 받을 수 있다.

상기 제1 및 제2 부화소 전극과 연결되어 있는 박막 트랜지스터, 그리고 상기 박막 트랜지스터와 연결되어 있는 게이트선을 더 포함할 수 있다.

상기 게이트선과 평행하게 형성되어 있는 제1 유지 전극선 및 제2 유지 전극선을 더 포함할 수 있다.

상기 박막 트랜지스터는 상기 제1 유지 전극선과 중첩하는 제1 드레인 전극 및 상기 제2 유지 전극선과 중첩하는 제2 드레인 전극을 포함할 수 있다.

상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터, 상기 제1 박막 트랜지스터와 연결되어 있는 제1 게이트선, 그리고 상기 제2 박막 트랜지스터와 연결되어 있는 제2 게이트선을 더 포함할 수 있다.

상기 제1 및 제2 박막 트랜지스터는 각각 상기 제1 및 제2 게이트선으로부터의 신호에 따라 턴온되어 상기 제1 데이터선으로부터의 신호를 전달할 수 있다.

상기 제1 부화소 전극 및 상기 제1 데이터선과 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터, 상기 제2 박막 트랜지스터와 연결되어 있는 제2 데이터선, 그리고 상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며 상기 제1 및 제2 데이터선과 교차하는 게이트선을 더 포함할 수 있다.

상기 제1 및 제2 박막 트랜지스터는 각각 상기 게이트선으로부터의 신호에 따라 턴온되어 상기 제1 및 제2 신호선으로부터의 신호를 전달할 수 있다.

상기 게이트선과 평행하게 형성되어 있는 제1 유지 전극선 및 제2 유지 전극선을 더 포함할 수 있다.

상기 제1 박막 트랜지스터는 상기 제1 유지 전극선과 중첩하는 제1 드레인 전극을 포함하고, 상기 제2 박막 트랜지스터는 상기 제2 유지 전극선과 중첩하는 제2 드레인 전극을 포함할 수 있다.

그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

먼저, 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이와 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.

신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(도시하지 않음)과 데이터 신호를 전달하는 복수의 데이터선(도시하지 않음)을 포함한다. 게이트선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

각 화소(PX)는 한 쌍의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(Clca, Clcb)를 포함한다. 두 부화소 중 적어도 하나는 게이트선, 데이터선 및 액정 축전기(Clca, Clcb)와 연결된 스위칭 소자(도시하지 않음)를 포함한다.

액정 축전기(Clca/Clcb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa, PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 부화소 전극(PEa, PEb) 위 또는 아래에 형성할 수도 있다.

표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.

다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 복수의 계조 전압(또는 기준 계조 전압)을 생성한다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300) 및 데이터 구동부(500)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 출력한다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.

게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

데이터 제어 신호(CONT2)는 한 묶음의 부화소에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 액정 표시판 조립체(300)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 "데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 묶음의 부화소에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선에 인가하여 이 게이트선에 연결된 스위칭 소자를 턴온시킨다. 그러면 데이터선에 인가된 데이터 신호가 턴온된 스위칭 소자를 통하여 해당 부화소에 인가된다.

이때, 한 화소 전극(191)을 이루는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 별개의 스위칭 소자와 연결되어 있는 경우, 즉 각 부화소가 각자의 스위칭 소자를 가지고 있는 경우에는, 두 부화소가 서로 다른 시간에 동일한 데이터선을 통해서 별개의 데이터 전압을 인가 받거나, 동일한 시간에 서로 다른 데이터선을 통해서 별개의 데이터 전압을 인가 받을 수 있다. 이와는 달리, 제1 부화소 전극(191a)은 스위칭 소자(도시하지 않음)와 연결되어 있고 제2 부화소 전극(191b)은 제1 부화소 전극(191a)과 용량성 결합되어 있는 경우에는, 제1 부화소 전극(191a)을 포함하는 부화소만 스위칭 소자를 통

하여 데이터 전압을 인가 받고, 제2 부화소 전극(191b)을 포함하는 부화소는 제1 부화소 전극(191a)의 전압 변화에 따라 변화하는 전압을 가질 수 있다. 이때, 면적이 상대적으로 작은 제1 부화소 전극(191a)의 전압이 면적이 상대적으로 큰 제2 부화소 전극(191b)의 전압보다 높다.

이렇게 제1 또는 제2 액정 축전기(Clca, Clcb)의 양단에 전위차가 생기면 표시판(100, 200)의 표면에 거의 수직인 주 전기장(전계)(primary electric field)이 액정층(3)에 생성된다. [앞으로 화소 전극(191) 및 공통 전극(270)을 아울러 "전기장 생성 전극(field generating electrode)"라 한다.] 그러면 액정층(3)의 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사광의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.

액정 분자가 기울어지는 각도는 전기장의 세기에 따라 달라지는데, 두 액정 축전기(Clca, Clcb)의 전압이 서로 다르므로 액정 분자들이 기울어진 각도가 다르고 이에 따라 두 부화소의 휘도가 다르다. 따라서 제1 액정 축전기(Clca)의 전압과 제2 액정 축전기(Clcb)의 전압을 적절하게 맞추면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 할 수 있으며, 즉 측면 감마 곡선을 정면 감마 곡선에 최대한 가깝게 할 수 있으며, 이렇게 함으로써 측면 시인성을 향상할 수 있다.

또한 높은 전압을 인가 받는 제1 부화소 전극(191a)의 면적을 제2 부화소 전극(191b)의 면적보다 작게 하면 측면 감마 곡선을 정면 감마 곡선에 더욱 가깝게 할 수 있다. 특히 제1 및 제2 부화소 전극(191a, 191b)의 면적비가 도 4a 내지 도 7b에 도시한 바와 같이 대략 1:2 내지 1:3인 경우 측면 감마 곡선이 정면 감마 곡선에 더욱더 가깝게 되어 측면 시인성이 더욱 좋아진다.

1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 화소(PX)에 데이터 신호를 인가하여 한 프레임(frame)의 영상을 표시한다.

한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀌거나(보기: 행 반전, 점 반전), 한 묶음의 화소에 인가되는 데이터 신호의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

그러면 이러한 액정 표시판 조립체의 구조에 대하여 도 3 내지 도 15 및 앞서 설명한 도 1 및 도 2를 참고하여 상세하게 설명한다.

도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.

도 3을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수의 게이트선(GL), 복수 쌍의 데이터선(DLa, DLb) 및 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.

각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 각각 해당 게이트선(GL) 및 데이터선(DLa/DLb)에 연결되어 있는 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기(Clca/Clcb), 그리고 스위칭 소자(Qa/Qb) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(storage capacitor)(Csta/Cstb)를 포함한다.

각 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DLa/DLb)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca/Clcb) 및 유지 축전기(Csta/Cstb)와 연결되어 있다.

액정 축전기(Clca/Clcb)의 보조적인 역할을 하는 유지 축전기(Csta/Cstb)는 하부 표시판(100)에 구비된 유지 전극선(SL)과 화소 전극(PE)이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선(SL)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Csta, Cstb)는 부화소 전극(PEa, PEb)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

액정 축전기(Clca, Clcb) 등에 대해서는 앞에서 설명하였으므로 상세한 설명은 생략한다.

이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치에서는, 신호 제어부(600)가 한 화소(PX)에 대한 입력 영상 신호(R, G, B)를 수신하여 두 부화소(PXa, PXb)에 대한 출력 영상 신호(DAT)로 변환하여 데이터 구동부(500)에 전송할 수 있

다. 이와는 달리, 계조 전압 생성부(800)에서 두 부화소(PXa, PXb)에 대한 계조 전압 집합을 따로 만들고 이를 번갈아 데이터 구동부(500)에 제공하거나, 데이터 구동부(500)에서 이를 번갈아 선택함으로써, 두 부화소(PXa, PXb)에 서로 다른 전압을 인가할 수 있다. 단, 이 때 두 부화소(PXa, PXb)의 합성 감마 곡선이 정면에서의 기준 감마 곡선에 가깝게 되도록 영상 신호를 보정하거나 계조 전압 집합을 만드는 것이 바람직하다. 예를 들면 정면에서의 합성 감마 곡선은 이 액정 표시판 조립체에 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다.

그러면 도 3에 도시한 액정 표시판 조립체의 한 예에 대하여 도 4 내지 도 10 그리고 앞에서 설명한 도 1 및 도 2를 참고하여 상세하게 설명한다.

도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이며, 도 5 및 도 6은 각각 도 4에 도시한 액정 표시판 조립체를 V-V 및 VI-VI 선을 따라 잘라 도시한 단면도이며, 도 7a 및 도 7b는 도 4 내지 도 7에 도시한 부화소 전극의 기본이 되는 전극편의 평면도이다.

도 4 내지 도 6을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 하부 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)과 복수 쌍의 제1 및 제2 유지 전극선(storage electrode lines)(131a, 131b)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하고 주로 가로 방향으로 뻗는다. 게이트선(121)은 아래위로 돌출한 복수 쌍의 제1 및 제2 게이트 전극(gate electrode)(124a, 124b)과 다른 층 또는 게이트 구동부(400)와의 접촉을 위한 넓은 끝 부분(129a)을 포함한다. 게이트 구동부(400)가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131a, 131b)은 공통 전압(Vcom) 등 소정의 전압을 인가 받으며, 주로 가로 방향으로 뻗어 있다. 제1 및 제2 유지 전극선(131a, 131b)은 각각 게이트선(121)을 사이에 두고 위 아래에 위치한다. 각 유지 전극선(131a, 131b)은 아래위로 확장된 복수 쌍의 제1 및 제2 유지 전극(storage electrode)(137a, 137b)을 포함한다. 그러나 유지 전극(137a, 137b)을 비롯한 유지 전극선(131)의 모양 및 배치는 여러 형태로 변형될 수 있다.

게이트 도전체(121, 131a, 131b)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121, 131a, 131b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트 도전체(121, 131a, 131b)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80°인 것이 바람직하다.

게이트 도전체(121, 131a, 131b) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 제1 및 제2 섬형 반도체(154a, 154b)가 형성되어 있다. 제1 및 제2 반도체(154a, 154b)는 각각 제1 및 제2 게이트 전극(124a, 124b) 위에 위치한다.

각각의 제1 반도체(154a) 위에는 한 쌍의 섬형 저항성 접촉 부재(ohmic contact)(도시하지 않음)가 형성되어 있고, 각각의 제2 반도체(154b) 위에도 한 쌍의 섬형 저항성 접촉 부재(163b, 165b)가 형성되어 있다. 저항성 접촉 부재(163b, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.

반도체(154a, 154b)와 저항성 접촉 부재(163b, 165b)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.

저항성 접촉 부재(163b, 165b) 및 게이트 절연막(140) 위에는 복수 쌍의 데이터선(data line)(171a, 171b)과 복수 쌍의 제1 및 제2 드레인 전극(drain electrode)(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다.

제1 및 제2 데이터선(171a, 171b)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131a, 131b)과 교차한다. 각 데이터선(171a, 171b)은 중간에 한 번 꺾여 있다. 각 데이터선(171a, 171b)은 제1 및 제2 게이트 전극(124a, 124b)을 향하여 각각 뻗은 복수 쌍의 제1 및 제2 소스 전극(source electrode)(173a, 173b)과 다른 층 또는 데이터 구동부(500)와의 접속을 위하여 면적이 넓은 끝 부분(179a, 179b)을 포함한다. 데이터 구동부(500)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171a, 171b)이 연장되어 이와 직접 연결될 수 있다.

제1 및 제2 드레인 전극(175a, 175b)은 서로 분리되어 있고 데이터선(171a, 171b)과도 분리되어 있다. 제1/제2 드레인 전극(175a/175b)은 제1/제2 게이트 전극(124a/124b)을 중심으로 제1/제2 소스 전극(173a/173b)과 마주하며, 넓은 한쪽 끝 부분(177a/177b)과 막대형인 다른 쪽 끝 부분을 포함한다. 두 개의 넓은 끝 부분(177a, 177b)은 각각 제1 및 제2 유지 전극(137a, 137b)과 중첩하며, 막대형 끝 부분은 구부러진 제1 및 제2 소스 전극(173a, 173b)으로 일부 둘러싸여 있다. 또한 제1 및 제2 드레인 전극(175a, 175b)은 각각 게이트선과 평행하게 뻗은 가지부(178a, 178b)를 포함한다. 가지부(178a, 178b)는 화소(PX)의 대칭성을 유지한다.

제1/제2 게이트 전극(124a/124b), 제1/제2 소스 전극(173a/173b) 및 제1/제2 드레인 전극(175a/175b)은 제1/제2 반도체(154a/154b)와 함께 제1/제2 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb)를 이루며, 제1/제2 박막 트랜지스터(Qa/Qb)의 채널(channel)은 제1/제2 소스 전극(173a/173b)과 제1/제2 드레인 전극(175a/175b) 사이의 제1/제2 반도체(154a/154b)에 형성된다. 제1/제2 박막 트랜지스터(Qa/Qb)는 각각 데이터선(171)의 왼쪽/오른쪽에 위치한다.

데이터 도전체(171a, 171b, 175a, 175b)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171a, 171b, 175a, 175b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

데이터 도전체(171a, 171b, 175a, 175b) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(163b, 165b)는 그 아래의 반도체(154a, 154b)와 그 위의 데이터 도전체(171a, 171b, 175a, 175b) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154a, 154b)에는 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이를 비롯하여 데이터 도전체(171a, 171b, 175a, 175b)로 가리지 않고 노출된 부분이 있다.

데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 유기 절연물은 4.0 이하의 유전 상수를 가지는 것이 바람직하고, 감광성(photosensitivity)을 가질 수도 있다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a, 154b) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171a, 171b)의 끝 부분(179a, 179b)과 제1 및 제2 드레인 전극(175a, 175b)의 넓은 끝 부분(177a, 177b)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185a, 185b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 각각 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191) 및 복수의 접촉 보조 부재(contact assistant)(81, 82a, 82b)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

화소 전극(191)은, 각각 상부 표시판(200)에 형성되어 있으며 기본색, 예를 들어 적색(R), 녹색(G), 청색(B)의 삼원색 중 하나를 나타내는 색필터(CF)와 각각 마주한다. 각 화소 전극(191)은 서로 분리되어 있는 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)을 포함한다.

제1 및 제2 부화소 전극(191a, 191b) 각각은 적어도 도 7a에 도시한 평행사변형의 전극편(196) 하나와 도 7b에 도시한 평행사변형의 전극편(197) 하나를 포함한다.

도 7a 및 도 7b에 도시한 바와 같이, 전극편(196, 197) 각각은 한 쌍의 빗변(oblique edge)(196o, 197o) 및 한 쌍의 세로변(lengthwise edge)(196t, 197t)을 가지며 대략 평행사변형이다. 각 빗변(196o, 197o)은 세로변(196t, 197t)에 대하여 빗각(oblique angle)을 이루며, 빗각의 크기는 대략 45도 내지 135도 인 것이 바람직하다. 편의상 앞으로 세로변(196t, 197t)을 중심으로 수직인 상태에서 기울어진 방향("경사 방향")에 따라 구분하며, 도 3a와 같이 오른쪽으로 기울어진 경우를 "우경사"라 하고 도 3b와 같이 왼쪽으로 기울어진 경우를 "좌경사"라 한다.

전극편(196, 197)에서 세로변(196t, 197t)의 사이의 길이, 즉 너비(W)와 빗변(196o, 197o) 사이의 거리, 즉 높이(H)는 표시판 조립체(300)의 크기에 따라서 자유롭게 결정할 수 있다. 또한 각 전극편(196, 197)에서 세로변(196t, 197t)은 다른 부분과의 관계를 고려하여 꺾이거나 튀어나오는 등 변형될 수 있으며, 앞으로는 이러한 변형도 모두 포함하여 평행사변형이라 일컫는다.

제1 및 제2 부화소 전극(191a, 191b) 각각은 서로 다른 경사를 가지는 평행사변형 전극편(196, 197)이 행 방향으로 연결된 형태를 취한다. 각 평행사변형 전극편(196, 197) 각각의 한 세로변(196t, 197t)은 서로 접해있다. 각 평행사변형 전극편(196, 197) 각각의 한 빗변(196o, 197o)은 서로 빗각을 이루며 만나고, 빗각은 대략 90도인 것이 바람직하다.

이러한 제1 및 제2 부화소 전극(191a, 191b)은 열 방향으로 서로 인접한다. 제2 부화소 전극(191b)의 높이(H2)는 제1 부화소 전극(191a)의 높이(H1)보다 길며, 대략 1.1 배 내지 2 배 정도이다. 제2 부화소 전극(191b)의 너비(W2)는 제1 부화소 전극(191a)의 너비(W1)보다 약간 길다. 따라서 제2 부화소 전극(191b)의 넓이는 제1 부화소 전극(191a)의 넓이보다 크며, 대략 1.5 배 내지 2 배 정도이다. 그러나 본 발명은 이러한 크기에 한정되는 것은 아니며, 제1 및 제2 부화소 전극(191a, 191b)의 높이(H1, H2) 및 너비(W1, W2)를 조절하여 원하는 면적비를 얻을 수 있으며, 대략 1:1.1 에서 1:3 정도의 면적비를 가지는 것이 바람직하다.

이와 같이 제1 및 제2 부화소 전극(191a, 191b)은 가로 방향으로 한 번 꺾이는 형태를 취한다. 따라서 적색(R), 녹색(G), 청색(B)의 삼원색 중 하나를 나타내는 색필터(CF)에 대응하는 세개의 화소 전극(191)의 영역 형성을 더욱 용이하게 할 수 있다. 또한, 데이터선(171a, 171b)와의 중첩 면적 조절이 용이하다.

제1 부화소 전극(191a)은 절개부(91)를 가지며, 제2 부화소 전극은 절개부(92, 93)를 갖는다. 절개부(91, 92, 93)는 제1 및 제2 부화소 전극(191a, 191b)을 이루는 평행사변형 전극편의 빗변(196o, 197o)과 실질적으로 평행한 두 빗변을 포함한다. 절개부(91, 92, 93)의 수효, 모양 및 배치는 다양하게 변형될 수 있다.

제1 및 제2 부화소 전극(191a, 191b)은 절개부(91, 92, 93)를 중심으로 복수의 부영역으로 구획된다. 각 부영역은 절개부(91, 92, 93)의 빗변 및 전극편(196, 197)의 빗변(196o, 197o)에 의하여 정의되는 두 개의 주 변(primary edge)을 가진다.

액정 분자들이 기울어지는 방향은 일차적으로 전기장 생성 전극(191, 270)의 절개부(91, 92, 93)와 부화소 전극(191a, 191b)의 변이 주 전기장을 왜곡하여 만들어내는 수평 성분에 의하여 결정된다. 이러한 주 전기장의 수평 성분은 절개부(91, 92, 93)의 변과 부화소 전극(191a, 191b)의 변에 거의 수직이다.

절개부(91, 92, 93)에 의하여 나뉜 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

한편, 부화소 전극(191a, 191b) 사이의 전압 차에 의하여 부차적으로 생성되는 부 전기장(secondary electric field)의 방향은 부영역의 주 변과 수직이다. 따라서 부 전기장의 방향과 주 전기장의 수평 성분의 방향과 일치한다. 결국 부화소 전극(191a, 191b) 사이의 부 전기장은 액정 분자들의 경사 방향의 결정을 강화하는 쪽으로 작용한다.

제1 부화소 전극(191a)은 접촉 구멍(185a)을 통하여 각각의 제1 드레인 전극(175a)과 연결되어 있으며, 제2 부화소 전극(191b)은 접촉 구멍(185b)을 통하여 각각의 제2 드레인 전극(175b)과 연결되어 있다.

제1 부화소 전극(191a)은 제1 및 제2 데이터선(171a, 171b)과 중첩하지 않으며, 제2 부화소 전극(191b)은 보호막(180) 등을 사이에 두고 제1 및 제2 데이터선(171a, 171b)과 중첩한다. 제1 및 제2 데이터선(171a, 171b) 각각은 제1 부화소 전극(191a)과 인접하며 중첩하지 않는 제1 부분(171a1, 171b1) 및 제2 부화소 전극(191b)과 중첩하는 제2 부분(171a2, 171b2)을 포함한다. 제1 부분(171a1/171b1) 및 제2 부분(171a2/171b2)은 서로 꺾여 있다.

이하 이러한 데이터선(171a, 171b)와 화소 전극(191) 사이의 중첩 관계에 대하여 도 8 내지 도 10을 참고하여 상세하게 설명한다.

도 8은 계조별 화소 전극의 감마 곡선을 도시하는 그래프이며, 도 9는 제1 부화소 전극(191a)의 전압 변화에 따른 총 휘도 변화율을 도시하는 그래프이며, 도 10은 제2 부화소 전극(191b)의 전압 변화에 따른 총 휘도 변화율 도시하는 그래프이다.

데이터선(171a, 171b)과 화소 전극(191) 사이에는 기생 용량이 발생 한다. 이 기생 용량에 따라 화소 전극 전압은 영향을 받아 변화한다. 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 다른 전압이 인가되므로, 기생 용량에 따라 화소 전극 전압이 같은 양으로 변하더라도 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 휘도 변화율은 상이하다.

도 8을 참고하면, 계조별 제1 부화소 전극의 감마 곡선(31), 제2 부화소 전극의 감마 곡선(32) 및 화소 전극의 평균 감마 곡선(30)이 도시되어 있다. 작은 전압 변동에 휘도가 민감하게 변화하는 저계조에서 제1 부화소 전극의 전압 변화율은 크고, 제2 부화소 전극의 전압 변화율은 오프 상태이다. 전압 변동에 따라 휘도가 민감하게 변화하지 않는 고계조에서 제1 부화소 전극의 전압 변화율은 작고, 제2 부화소 전극의 전압 변화율은 크다.

도 9 및 도 10을 참조하여 다시 설명하면, 저계조에서 제1 부화소 전극(191a)의 휘도 변화율은 9%에 다다른다. 이에 반하여 제2 부화소 전극(191b)은 저계조에서는 오프 상태이므로 휘도 변화율이 0%에 가깝고, 고계조로 갈수록 휘도 변화율이 증가한다. 그러나 제2 부화소 전극(191b)의 고계조에서의 휘도 변화율은 최대 0.45% 정도로 제1 부화소 전극(191a)의 휘도 변화율에 비하여 매우 작다.

따라서 도 4와 같이 더욱 휘도 변화율이 민감한 제1 부화소 전극(191a)은 데이터선(171a, 171b)과 중첩하지 않게 하면 기생 용량에 의한 휘도 변화를 방지할 수 있다. 또한, 데이터선(171a, 171b)을 상대적으로 휘도 변화율이 둔감한 제2 부화소 전극(191b)과 중첩시킴으로써 개구율을 확보할 수 있다.

다시 도 4를 참고하면, 유지 전극선(131a, 131b), 드레인 전극(175a, 175b)의 확장부(177a, 177b) 및 접촉 구멍(185a, 185b)은 부화소 전극(191a, 191b)의 가로 중심선 상에 위치하고 있다. 부화소 전극(191a, 191b)의 굴곡점을 연결하는 직선은 앞서 설명한 부영역의 경계로서, 이 부분에서는 액정 분자의 배열이 흐트러져 텍스처(texture)가 나타난다. 따라서 이와 같이 배치하면 텍스처를 가리면서 개구율을 향상할 수 있다.

제1/제2 부화소 전극(191a, 191b)과 상부 표시판(200)의 공통 전극(270)은 그 사이의 액정층(3) 부분과 함께 각각 제1/제2 액정 축전기(Clca/Clcb)를 이루어 박막 트랜지스터(Qa/Qb)가 턴 오프된 후에도 인가된 전압을 유지한다.

제1/제2 부화소 전극(191a, 191b) 및 이와 연결된 제1/제2 드레인 전극(175a, 175b)은 게이트 절연막(140)을 사이에 두고 유지 전극(137)과 중첩하여 각각 제1/제2 유지 축전기(Csta/Cstb)를 이루며, 제1/제2 유지 축전기(Csta/Cstb)는 제1/제2 액정 축전기(Clca/Clcb)의 전압 유지 능력을 강화한다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121a, 121b)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121a, 121b)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

다음, 상부 표시판(200)에 대하여 설명한다.

투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191)의 굴곡면에 대응하는 굴곡부와 박막 트랜지스터에 대응하는 사각형 부분을 포함하며, 화소 전극(191) 사이의 빛샘을 막고 화소 전극(191)과 마주하는 개구 영역을 정의한다.

기판(210) 및 차광 부재(220) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.

덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며 복수의 절개부(도시하지 않음)가 형성되어 있을 수 있다.

표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 형성되어 있으며 이들은 수직 배향막일 수 있다.

표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 편광축은 직교하며 이중 한 편광축은 게이트선(121a, 121b)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다.

액정 표시 장치는 편광자(12, 22), 위상 지연막, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.

절개부(91, 92, 93)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 270)의 위 또는 아래에 배치될 수 있다.

다음, 도 3에 도시한 액정 표시판 조립체의 다른 예에 대하여 도 11을 참고하여 상세하게 설명한다.

도 11은 본 발명의 다른 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이다.

도 11을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 하부 표시판(도시하지 않음), 상부 표시판(도시하지 않음) 및 그 사이의 액정층(도시하지 않음)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 내지 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기판(도시하지 않음) 위에 복수의 게이트선(121)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 각각 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 게이트 도전체(121, 131a, 131b) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171a, 171b)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171a, 171b)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179a, 179b)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트 절연막에는 복수의 접촉 구멍(181, 182a, 182b, 185a, 185b)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82a, 82b)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82a, 82b) 및 보호막 위에는 배향막(도시하지 않음)이 형성되어 있다.

상부 표시판에 대하여 설명하자면, 절연 기판 위에 차광 부재, 색필터, 공통 전극, 그리고 배향막이 형성되어 있다.

그러나 본 실시예에 따른 액정 표시판 조립체는 도 4 내지 도 6에 도시한 액정 표시판 조립체와 달리, 제1 및 제2 데이터선(171a, 171b)의 형태가 서로 다르다. 제1 데이터선(171a)은 도 4에 도시한 액정 표시판 조립체와 동일하게 한 번 꺾여 일부는 제1 부화소 전극(191a)과 중첩하지 않고, 나머지 일부는 제2 부화소 전극(191b)과 중첩한다. 그러나 제2 데이터선(191b)은 일직선으로 뻗어 제1 및 제2 부화소 전극(191a, 191b)와 모두 중첩하지 않는다.

이와 같이 한 쌍의 데이터선(171a, 171b) 중 하나만 제2 부화소 전극(191b)과 중첩하도록 함으로써, 화소 전극(191)의 전압 변화율에 따른 휘도 변화를 더욱 최소화하여 수직 크로스토크를 방지할 수 있다.

도 4 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 11에 도시한 액정 표시판 조립체에도 적용될 수 있다.

다음, 도 3에 도시한 액정 표시판 조립체의 다른 예에 대하여 도 12를 참고하여 상세하게 설명한다.

도 12는 본 발명의 다른 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이다.

도 12를 참고하면, 본 실시예에 따른 액정 표시판 조립체는 하부 표시판(도시하지 않음), 상부 표시판(도시하지 않음) 및 그 사이의 액정층(도시하지 않음)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 내지 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기판(도시하지 않음) 위에 복수의 게이트선(121)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 각각 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 게이트 도전체(121, 131a, 131b) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171a, 171b)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171a, 171b)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179a, 179b)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트 절연막에는 복수의 접촉 구멍(181, 182a, 182b, 185a, 185b)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82a, 82b)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82a, 82b) 및 보호막 위에는 배향막(도시하지 않음)이 형성되어 있다.

상부 표시판에 대하여 설명하자면, 절연 기판 위에 차광 부재, 공통 전극(270), 그리고 배향막이 형성되어 있다.

그러나 본 실시예에 따른 액정 표시판 조립체는 화소 전극(191)의 형태가 도 4 내지 도 6에 도시한 액정 표시판 조립체와 상이하다.

제1 및 제2 부화소 전극(191a, 191b) 각각은 게이트선(121)과 실질적으로 평행한 한 쌍의 제1변(191a1, 191a2) 및 한 쌍의 데이터선(171a, 171b)과 실질적으로 평행한 제2변(191b1, 191b2)를 포함한다. 즉, 제1 및 제2 부화소 전극(191a, 191b) 각각은 대략 사각형의 형태이다.

제1 부화소 전극(191a)의 높이는 제2 부화소 전극(191b)의 높이보다 낮으며, 제1 부화소 전극(191a)의 너비는 제2 부화소 전극(191b)의 너비보다 약간 짧다. 제1 및 제2 부화소 전극(191a, 191b)의 높이 및 너비를 조절하여 원하는 면적비를 얻을 수 있다. 또한 제1 및 제2 부화소 전극(191a, 191b)은 열 방향으로 인접하고 있다.

도 12의 액정 표시판 조립체에서, 액정층(3)은 양의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수평을 이루도록 배향되어 있다. 화소 전극(191) 및 공통 전극(270)에 전압이 인가되어 그 사이에 전기장이 형성되면 액정층(3)은 전기장에 평행한 방향으로 배향된다.

도 4 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 12에 도시한 액정 표시판 조립체에도 적용될 수 있다.

다음, 도 3에 도시한 액정 표시판 조립체의 다른 예에 대하여 도 13 및 도 14를 참고하여 상세하게 설명한다.

도 13은 본 발명의 다른 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이며, 도 14는 도 13의 액정 표시판 조립체를 X IV-X IV 선을 따라 잘라 도시한 단면도이다.

도 13 및 도 14를 참고하면, 본 실시예에 따른 액정 표시판 조립체는 하부 표시판(100), 상부 표시판(200) 및 그 사이의 액정층(3)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 내지 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기관(110) 위에 복수의 게이트선(121)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 각각 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 게이트 도전체(121, 131a, 131b) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 복수의 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163a, 165a)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171a, 171b)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171a, 171b)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179a, 179b)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터선(171a, 171b)의 형태는 도 11에 도시한 액정 표시판 조립체의 데이터선(171a, 171b)와 동일하다. 데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181, 182a, 182b, 185a, 185b)이 형성되어 있다. 보호막(180) 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82a, 82b)가 형성되어 있다. 본 실시예에 따른 액정 표시판 조립체는 화소 전극(191)의 형태는 도 12에 도시한 액정 표시판 조립체의 화소 전극(191)과 동일하다. 화소 전극(191), 접촉 보조 부재(81, 82a, 82b) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.

상부 표시판(200)에 대하여 설명하자면, 절연 기관(210) 위에 차광 부재(220), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.

그러나 본 실시예에 따른 액정 표시판 조립체는 도 4 내지 도 6에 도시한 액정 표시판 조립체와 달리 상부 표시판(200)에 색필터가 없고 하부 표시판(100)의 보호막(180) 아래에 복수의 색필터(230)가 형성되어 있다.

색필터(230)는 화소 전극(191) 옆을 따라 주기적으로 꺾이면서 세로로 길게 뻗어 있으며 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)이 위치하는 주변 영역에는 존재하지 않는다. 색필터(230)에는 접촉 구멍(185a)이 통과하며 접촉 구멍(185a)보다 큰 관통 구멍(235)이 형성되어 있다.

이웃하는 색필터(230)는 데이터선(171) 위에서 중첩하여 이웃하는 화소 전극(191) 사이에서 누설되는 빛을 차단하는 차광 부재의 기능을 가질 수 있다. 이 경우 상부 표시판(200)의 차광 부재를 생략할 수 있으며 이에 따라 공정이 간소화된다.

색필터(230) 아래에도 보호막(도시하지 않음)을 둘 수 있다.

또한 본 실시예에 따른 액정 표시판 조립체의 반도체(154a, 154b)는 데이터선(171a, 171b)을 따라 연장되어 선형 반도체(151)를 이루며, 저항성 접촉 부재(163a, 165b)는 데이터선(171a, 171b)을 따라 연장되어 선형 저항성 접촉 부재(161)를 이룬다.

도 4 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 13 및 도 14에 도시한 액정 표시판 조립체에도 적용될 수 있다.

다음, 도 3에 도시한 액정 표시판 조립체의 다른 예에 대하여 도 15를 참고하여 상세하게 설명한다.

도 15는 본 발명의 다른 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이다.

도 15를 참고하면, 본 실시예에 따른 액정 표시판 조립체는 하부 표시판(도시하지 않음), 상부 표시판(도시하지 않음) 및 그 사이의 액정층(도시하지 않음)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 내지 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기관(도시하지 않음) 위에 복수의 게이트선(121)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 각각 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 게이트 도전체(121, 131a, 131b) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171a, 171b)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171a, 171b)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179a, 179b)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트 절연막에는 복수의 접촉 구멍(181, 182a, 182b, 185a, 185b)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82a, 82b)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82a, 82b) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.

상부 표시판(200)에 대하여 설명하자면, 절연 기관(210) 위에 차광 부재(220), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.

그러나 본 실시예에 따른 액정 표시판 조립체는 제1 부화소 전극(191a)의 양측면에 보조 전극(191at)이 형성되어 있다. 한 쌍의 데이터선(171a, 171b)은 보조 전극(191at)과 제1 부화소 전극(191a) 사이의 간극(195)을 통하여 뺀어 있어, 제1 부화소 전극(191a)과 한 쌍의 데이터선(171a, 171b)은 실질적으로 서로 중첩하지 않는다.

이로써, 제1 부화소 전극(191a)이 왼쪽 또는 오른쪽으로 이동될 경우에도 전체적으로 한 쌍의 데이터선(171a, 171b)과 제1 부화소 전극(191a) 사이에 발생하는 기생 용량의 차이가 없다. 따라서 제1 부화소 전극(191a)과 한 쌍의 데이터선(171a, 171b) 사이의 거리를 정확히 맞추지 않아도 된다.

다음 도 16 내지 도 20 그리고 앞에서 설명한 도 1 및 도 2를 참고로 하여 본 발명의 다른 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.

도 16은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.

도 16을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수 쌍의 게이트선(GLa, GLb), 복수의 데이터선(DL) 및 복수 쌍의 유지 전극선(SLa, SLb)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.

각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 각각 해당 게이트선(GLa, GLb) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기(Clca/Clcb), 그리고 스위칭 소자(Qa/Qb) 및 유지 전극선(SLa/SLb)에 연결되어 있는 유지 축전기(Csta/Cstb)를 포함한다.

각 스위칭 소자(Qa/Qb) 또한 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GLa, GLb)과 연결되어 있고, 입력 단자는 데이터선(DLa/DLb)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca/Clcb) 및 유지 축전기(Csta/Cstb)와 연결되어 있다.

액정 축전기(Clca, Clcb)와 유지 축전기(Csta, Cstb) 및 이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치의 동작 등에 대해서는 앞선 실시예와 실질적으로 동일하므로 상세한 설명은 생략한다. 단, 도 3에 도시한 액정 표시 장치에서는 한 화소(PX)를 이루는 두 부화소(PXa, PXa)가 동일한 시간에 데이터 전압을 인가 받는 반면, 본 실시예에서는 두 부화소(PXa, PXb)가 시차를 두고 데이터 전압을 인가 받는다.

그러면 도 16에 도시한 액정 표시판 조립체의 한 예에 대하여 도 17을 참고로 하여 상세하게 설명한다.

도 17은 본 발명의 다른 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이다.

도 17을 참고하면, 본 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(도시하지 않음)과 상부 표시판(도시하지 않음) 및 이들 두 표시판 사이에 들어 있는 액정층(도시하지 않음)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 및 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기관(도시하지 않음) 위에 복수 쌍의 게이트선(121a, 121b)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121a, 121b)은 각각 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 게이트 도전체(121a, 121b, 131a, 131b) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트 절연막에는 복수의 접촉 구멍(181a, 181b, 182, 185a, 185b)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81a, 81b, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81a, 81b, 82) 및 보호막 위에는 배향막(도시하지 않음)이 형성되어 있다.

상부 표시판에 대하여 설명하자면, 절연 기관 위에 차광 부재, 색필터, 공통 전극(270), 그리고 배향막이 형성되어 있다.

그러나 본 실시예에 따른 액정 표시판 조립체에서는 도 4 내지 도 6에 도시한 액정 표시판 조립체와 비교할 때 게이트선(121a, 121b)의 수효가 두 배이고 데이터선(171)의 수효가 반이다. 즉 한 쌍의 게이트선(121a, 121b)이 동일한 형태로 반복 형성되어 있다.

그리고 하나의 화소 전극(191)을 이루는 제1 및 제2 부화소 전극(191a, 191b)에 연결된 제1 및 제2 박막 트랜지스터(Qa, Qb)가 서로 다른 게이트선(121a, 121b), 동일한 데이터선(171)에 연결되어 있다.

제1 및 제2 박막 트랜지스터(Qa, Qb)는 각각 제1 및 제2 데이터선(171c, 171d)의 왼쪽에 위치한다.

도 17에 도시한 액정 표시판 조립체의 데이터선(171)은 도 4에 도시한 액정 표시판 조립체의 데이터선(171a, 171b)와 동일하다. 데이터선(171)은 박막 트랜지스터(Q)를 통하여 제1 및 제2 부화소 전극(191a, 191b)와 연결되어 있는 데이터선(171m)(이하 '자기 데이터선'이라 한다) 및 제1 및 제2 부화소 전극(191a, 191b)과는 연결되어 있지 않고 이웃하는 화소 전극(191)과 연결되어 있는 데이터선(171o)(이하, '이웃 데이터선'이라 한다)을 포함한다. 자기 데이터선(171m)은 제1 부화소 전극(191a)과 중첩하지 않는 제1 부분(171m1) 및 제2 부화소 전극(191b)과 중첩하는 제2 부분(171m2)을 포함한다. 이웃 데이터선(171o) 서로 겹쳐져 있는 제1 부분(171o1) 및 제2 부분(171o2)을 포함하며 이들 모두는 제1 및 제2 부화소 전극(191a, 191b)과 중첩하지 않는다.

도 4 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 17에 도시한 액정 표시판 조립체에도 적용될 수 있다.

이제 도 16에 도시한 액정 표시판 조립체의 다른 여러 가지 예에 대하여 도 18 내지 도 20을 참고하여 상세하게 설명한다.

도 18, 도 19 및 도 20을 각각 참고하면, 본 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(도시하지 않음)과 상부 표시판(도시하지 않음) 및 이들 두 표시판 사이에 들어 있는 액정층(도시하지 않음)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 및 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기관(도시하지 않음) 위에 복수 쌍의 게이트선(121a, 121b)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121a, 121b)은 각각 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 포함한다. 게이트 도전체(121a, 121b, 131a, 131b) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154a, 154b)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 끝 부분(179)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트

트 절연막에는 복수의 접촉 구멍(181a, 181b, 182, 185a, 185b)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81a, 81b, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81a, 81b, 82) 및 보호막 위에는 배향막(도시하지 않음)이 형성되어 있다.

상부 표시판에 대하여 설명하자면, 절연 기관 위에 차광 부재, 색필터, 공통 전극, 그리고 배향막이 형성되어 있다.

도 18에 도시한 액정 표시판 조립체는 도 17의 액정 표시판 조립체와 달리 자기 데이터선(171m)이 한 화소 전극(191)과 인접하는 부분에서 두 번 꺾여 있다. 즉 제1 부화소 전극(191a)과 인접하지 중첩하지 않는 제1 부분(171m1) 및 제2 부화소 전극(191b)과 인접하는 제2 부분(171m2)을 포함한다. 제2 부분(171m2)은 제2 부화소 전극(191b)과 중첩하는 제3 부분(171m3) 및 제2 부화소 전극(191b)과 중첩하지 않는 제4 부분(171m4)을 포함한다.

이웃 데이터선(171o) 역시 한 화소 전극(191)과 인접하는 부분에서 두 번 꺾여 있다. 즉 제1 부화소 전극(191a)과 인접하지 중첩하지 않는 제1 부분(171o1) 및 제2 부화소 전극(191b)과 인접하는 제2 부분(171o2)을 포함한다. 제2 부분(171o2)은 또 다시 서로 꺾여 있는 제3 부분(171o3) 및 제4 부분(171o4)을 포함한다. 제4 부분(171o4)은 제2 부화소 전극(191b)과 중첩한다.

이렇게 데이터선(171)을 한 화소 전극(191)에 걸쳐 두 번 꺾음으로써, 수직 크로스토크의 발생을 최소화할 수 있다.

도 19에 도시한 액정 표시판 조립체는, 도 17의 액정 표시판 조립체와 달리 화소 전극(191)의 형태가 도 12의 액정 표시판 조립체의 화소 전극(191)과 동일하다. 데이터선(171)의 형태는 도 17에 도시한 액정 표시판 조립체의 데이터선(171)과 동일하다.

도 20에 도시한 액정 표시판 조립체는, 도 18의 액정 표시판 조립체와 데이터선(171)의 형태가 동일하며, 도 12의 액정 표시판 조립체의 화소 전극(191)과 형태가 동일하다.

도 4 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 18 내지 도 20에 도시한 액정 표시판 조립체에도 적용될 수 있다.

이제 도 21 및 도 22를 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 설명한다.

도 21은 본 발명의 다른 실시예에 따른 액정 표시 장치의 블록도이고, 도 22는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 두 화소에 대한 등가 회로도이다.

도 21 및 도 22를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300)와 이에 연결된 게이트 구동부(400), 데이터 구동부(500) 및 유지 전극 구동부(700), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(G_1-G_n, D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 3에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.

신호선(G_1-G_n, D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n), 데이터 신호를 전달하는 복수의 데이터선(D_1-D_m) 및 유지 전극 신호를 전달하는 복수 쌍의 제1 및 제2 유지 전극선(Sa, Sb)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_1-D_m)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

본 실시예에 따른 액정 표시판 조립체는 복수의 게이트선(GL), 복수의 데이터선(DL) 및 복수 쌍의 유지 전극선(SLa, SLb)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.

각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 각각 해당 게이트선(GL) 및 데이터선(DLa)에 연결되어 있는 스위칭 소자(Q)와 이에 연결된 제1/제2 액정 축전기(Clca/Clcb), 그리고 스위칭 소자(Q) 및 유지 전극선(SLa/SLb)에 연결되어 있는 제1/제2 유지 축전기(Csta/Cstb)를 포함한다.

스위칭 소자(Q) 또한 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DLa)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca/Clcb) 및 유지 축전기(Csta/Cstb)와 연결되어 있다.

제1 액정 축전기(Clca)는 하부 표시판(100)의 제1 부화소 전극(191a)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하고, 제2 액정 축전기(Clcb)는 제2 부화소 전극(191b)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 한다. 전극(191, 270) 사이의 액정층(3)은 유전체로서 기증한다. 제1 및 제2 부화소 전극(191a, 191b)은 모두 박막 트랜지스터(Q)에 공통으로 연결되어 있다. 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다.

제1 유지 축전기(Csta)는 하부 표시판(100)에 구비된 제1 유지 전극선(SLa)과 제1 부화소 전극(191a)이 절연체를 사이에 두고 중첩되어 이루어지며, 제2 유지 축전기(Cstb)는 제2 유지 전극선(SLb)과 제2 부화소 전극(191b)이 절연체를 사이에 두고 중첩되어 이루어진다. 제1 및 제2 유지 전극선(Sa, Sb)에는 유지 전극 신호(Vsta, Vstb)가 인가된다.

그러면 이러한 액정 표시판 조립체(300)에 대하여 도 23을 참고로 하여 상세하게 설명한다.

도 23을 참고하면, 본 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(도시하지 않음)과 상부 표시판(도시하지 않음) 및 이들 두 표시판 사이에 들어 있는 액정층(도시하지 않음)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 및 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기판(도시하지 않음) 위에 복수의 게이트선(121)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 게이트 전극(124)과 끝 부분(129)을 포함한다. 게이트 도전체(121, 131a, 131b) 위에는 게이트 절연막(도시하지 않음)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재 위에는 복수의 데이터선(171)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수의 소스 전극(173)과 끝 부분(179)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171, 175a, 175b) 및 노출된 반도체(154) 부분 위에는 보호막(도시하지 않음)이 형성되어 있고, 보호막 및 게이트 절연막에는 복수의 접촉 구멍(181, 182, 185a, 185b)이 형성되어 있다. 보호막 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82) 및 보호막 위에는 배향막(도시하지 않음)이 형성되어 있다.

상부 표시판에 대하여 설명하자면, 절연 기판 위에 차광 부재, 색필터, 공통 전극(270), 그리고 배향막이 형성되어 있다.

본 실시예에 따른 액정 표시 장치는 도 4 및 도 16에 도시한 액정 표시 장치와 달리 한 화소 당 하나의 게이트선(121) 및 하나의 데이터선(171)을 가지며, 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 제1 드레인 전극(175a)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)(Q)의 일부를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 제1 드레인 전극(175a) 사이의 돌출부(154)에 형성된다. 또한 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 제2 드레인 전극(175b)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터의 일부를 이루며, 박막 트랜지스터의 채널은 소스 전극(173)과 제2 드레인 전극(175b) 사이의 돌출부(154)에 형성된다.

다시 도 21을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 두 별의 계조 전압 집합(또는 기준 계조 전압 집합)을 생성한다. 두 별 중 한 별은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1-G_n)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선(D_1-D_m)에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.

유지 전극 구동부(700)는 제1 및 제2 유지 전극선(S_a, S_b)와 연결되어 있으며, 위상이 반대인 한 쌍의 유지 전극 신호(V_{sta}, V_{stb})를 각각 제1 및 제2 유지 전극선(S_a, S_b)에 인가한다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선($G_1-G_n, D_1-D_m, S_1, S_2$) 및 박막 트랜지스터 스위칭 소자(Q1, Q2) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 제어 신호의 예로는 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1), 데이터 제어 신호(CONT2) 및 유지 전극 제어 신호(CONT3) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보내며, 유지 전극 제어 신호(CONT3)를 유지 전극 구동부(700)로 내보낸다.

게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(V_{on})의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(V_{on})의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

데이터 제어 신호(CONT2)는 한 행의 화소(PX)에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(V_{com})에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

유지 전극 구동부(700)는 신호 제어부(600)로부터의 유지 전극 제어 신호(CONT3)에 따라 제1 및 제2 유지 전극 신호(V_{sta}, V_{stb})를 제1 및 제2 유지 전극선(S_a, S_b)에 각각 인가한다. 제1 및 제2 유지 전극 신호(V_{sta}, V_{stb})는 공통 전압(V_{com})에 대하여 주기적으로 반전하며, 서로 위상이 반대이다.

신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선(D_1-D_m)에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 스위칭 소자(Q)를 턴온시킨다. 그러면, 데이터선(D_1-D_m)에 인가된 데이터 신호가 턴 온된 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가된다.

화소(PX)에 인가된 데이터 신호의 전압과 공통 전압(Vcom)의 차이는 제1 액정 축전기(Clc1)의 충전 전압, 즉 제1 부화소 전극 전압으로서 나타난다. 또한, 제2 부화소 전극(191b)에 인가된 데이터 신호의 전압과 공통 전압(Vcom)의 차이는 제2 액정 축전기(Clc2)의 충전 전압, 제1 부화소 전극 전압으로 나타낸다.

스위칭 소자(Q)가 턴 오프되면, 제1 및 제2 부화소 전극(191a, 191b)이 고립(floating) 상태가 된다. 그런데, 제1 및 제2 부화소 전극(191a, 191b)이 제1 및 제2 유지 전극선(131a, 131b)과 축전기(Csta, Cstb)를 이루고 있으므로, 제1 및 제2 유지 전극선(131a, 131b)의 전압 변화에 따라 제1 및 제2 부화소 전극(191a, 191b)의 전압도 변화하며, 제1 및 제2 부화소 전극(191a, 191b)의 전압이 달라진다. 제1 및 제2 유지 전극 신호(Vsta, Vstb)의 극성을 적절하게 조절하면 공통 전압(Vcom)에 대한 제2 부화소 전극(191b)의 평균 전압이 공통 전압(Vcom)에 대한 제1 부화소 전극(191a)의 평균 전압보다 높게 할 수 있다.

그러면, 도 21의 액정 표시판 조립체의 다른 예에 대하여 도 24 내지 도 27을 참고로 하여 상세하게 설명한다.

도 24, 도 25 및 도 27은 본 발명의 여러 가지 실시예에 따른 액정 표시판 조립체를 도시하는 배치도이며, 도 26은 도 25의 액정 표시판 조립체를 X X VI-X X VI 선을 따라 잘라 도시한 단면도이다.

도 24, 도 25 및 도 26, 그리고 도 27을 각각 참고하면, 본 여러 가지 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판 사이에 들어 있는 액정층(3)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 및 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

하부 표시판에 대하여 설명하자면, 절연 기판(110) 위에 복수의 게이트선(121)과 복수 쌍의 유지 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121)은 게이트 전극(124)과 끝 부분(129)을 포함한다. 게이트 도전체(121, 131a, 131b) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막 위에는 복수의 반도체(154)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163a, 165a)가 형성되어 있다. 저항성 접촉 부재(163a, 165a) 위에는 복수의 데이터선(171)과 복수의 제1 및 제2 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수의 소스 전극(173)과 끝 부분(179)을 포함하며, 드레인 전극(175a, 175b)은 넓은 끝 부분(177a, 177b)을 포함한다. 데이터 도전체(171, 175a, 175b) 및 노출된 반도체(154) 부분 위에는 보호막(180)이 형성되어 있고, 보호막 및 게이트 절연막(140)에는 복수의 접촉 구멍(181, 182, 185a, 185b)이 형성되어 있다. 보호막(180) 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82) 및 보호막 위에는 배향막(11)이 형성되어 있다.

상부 표시판(200)에 대하여 설명하자면, 절연 기판(210) 위에 차광 부재(220), 색필터(230), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.

도 24의 액정 표시판 조립체는 도 23의 액정 표시판 조립체와 달리, 데이터선(171)이 도 18의 액정 표시 장치의 데이터선(171)과 동일한 형태를 취한다.

도 25 및 도 26에 도시한 액정 표시판 조립체는 도 23의 액정 표시판 조립체와 달리, 반도체(154)는 데이터선(171) 및 드레인 전극(175a, 175b)을 따라 연장되어 선형 반도체(151)를 이루며, 저항성 접촉 부재(163, 165a, 165b)는 데이터선(171)을 따라 연장되어 선형 저항성 접촉 부재(161)를 이룬다. 선형 반도체(151)는 데이터선(171), 드레인 전극(175c, 175d) 및 그 하부의 저항성 접촉 부재(163, 165a, 165b)와 실질적으로 동일한 평면 모양을 가지고 있다.

이러한 박막 트랜지스터 표시판을 본 발명의 한 실시예에 따라 제조하는 방법에서는 데이터선(171)과 드레인 전극(175a, 175b), 반도체(151) 및 저항성 접촉 부재(163, 165a, 165b)를 한 번의 사진 공정으로 형성한다.

이러한 사진 공정에서 사용하는 감광막은 위치에 따라 두께가 다르며, 특히 두께가 작아지는 순서로 제1 부분과 제2 부분을 포함한다. 제1 부분은 데이터선(171)과 드레인 전극(175a, 175b)이 차지하는 배선 영역에 위치하며, 제2 부분은 박막 트랜지스터의 채널 영역에 위치한다.

위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투광 영역(light transmitting area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명

영역에는 슬릿 패턴(slit pattern), 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 방법이 있다. 즉, 투광 영역과 차광 영역만을 지닌 통상의 노광 마스크로 리플로우 가능한 감광막을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성하는 것이다.

이와 같이 하면 한 번의 사진 공정을 줄일 수 있으므로 제조 방법이 간단해진다.

도 27의 액정 표시판 조립체는 도 23의 액정 표시판 조립체와 달리, 화소 전극(191)의 형태와 데이터선(171)의 형태가 도 20의 액정 표시판 조립체와 동일하다.

도 4 내지 도 6에 도시한 액정 표시판 조립체의 많은 특징들이 도 24 내지 도 27에 도시한 액정 표시판 조립체에도 적용될 수 있다.

발명의 효과

이와 같이 본 발명에 따르면, 데이터선을 화소 전극에 일부 중첩하여 개구율을 확보하면서도, 데이터선과 화소 전극 사이에 생기는 기생 용량을 최소화하여 수직 크로스토크의 발생을 방지한다. 이로써 표시 장치의 표시 품질을 향상시킬 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로다.

도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.

도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도.

도 5 및 도 6은 도 4의 액정 표시판 조립체를 V-V 및 VI-VI 선을 따라 잘라 도시한 단면도.

도 7a 및 도 7b는 본 발명의 한 실시예에 따른 액정 표시 장치의 화소 전극을 설명하는 도면.

도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 감마 곡선을 도시하는 그래프.

도 9는 본 발명의 한 실시예에 따른 액정 표시 장치의 제1 부화소 전극에서 일정 전압 변화시 계조에 따른 휘도 변화율을 나타내는 그래프.

도 10은 본 발명의 한 실시예에 따른 액정 표시 장치의 제2 부화소 전극에서 일정 전압 변화시의 계조에 따른 휘도 변화율을 나타내는 그래프.

도 11은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

도 12는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

도 13은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

도 14는 도 13의 액정 표시판 조립체를 XIV-XIV 선을 따라 잘라 도시한 단면도.

- 도 15는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 16은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.
- 도 17은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 18은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 19는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 20은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 21은 본 발명의 다른 실시예에 따른 액정 표시 장치를 도시하는 블록도.
- 도 22는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.
- 도 23은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 24는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 25는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.
- 도 26은 도 25에 도시한 액정 표시판 조립체를 X X VI-X X VI 선을 따라 잘라 도시한 단면도.
- 도 27은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도.

<도면 부호의 설명>

- 12, 22: 편광판 11, 21: 배향막
- 91, 92, 93: 화소 전극 절개부
- 81, 81a, 81b, 82, 82a, 82b: 접촉 보조 부재
- 110, 210: 기관
- 121, 121a, 121b, 129a, 129b: 게이트선
- 124, 124a, 124b: 게이트 전극
- 131, 131a, 131b: 유지 전극선
- 137, 137a, 137b: 유지 전극
- 140: 게이트 절연막 154, 154a, 154b: 반도체
- 161, 163a, 165a, 163b, 165b: 저항성 접촉 부재
- 171, 171a, 171b, 179, 179a, 179b: 데이터선
- 173, 173a, 173b: 소스 전극
- 175, 175a, 175b, 177, 177a, 177b: 드레인 전극

180: 보호막

181, 181a, 181b, 182, 182a, 182b, 185, 185a, 185b: 접촉 구멍

191, 191a, 191b: 화소 전극

220: 차광 부재 230: 색필터

250: 덮개막 270: 공통 전극

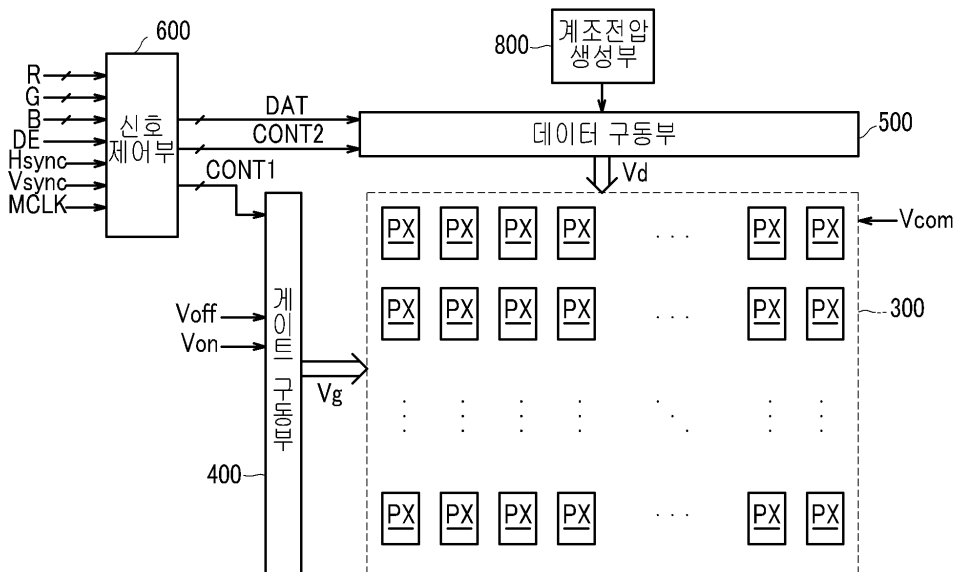
300: 액정 표시판 조립체 400: 게이트 구동부

500: 데이터 구동부 600: 신호 제어부

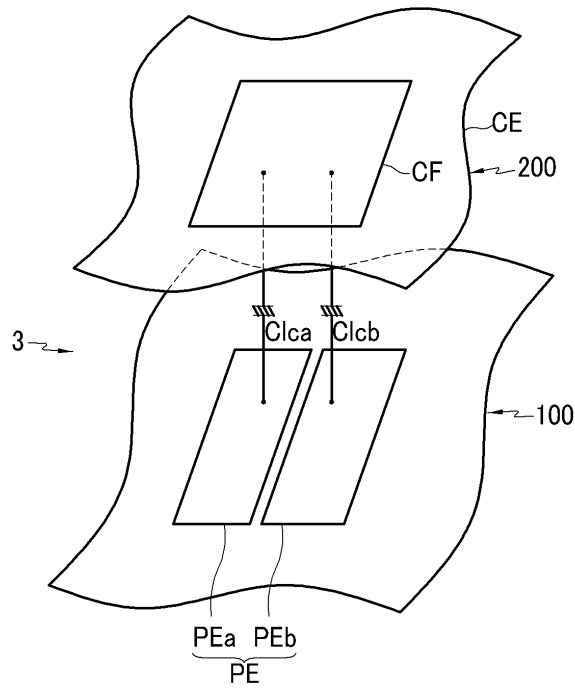
700: 유지 전극 구동부 800: 계조 전압 생성부

도면

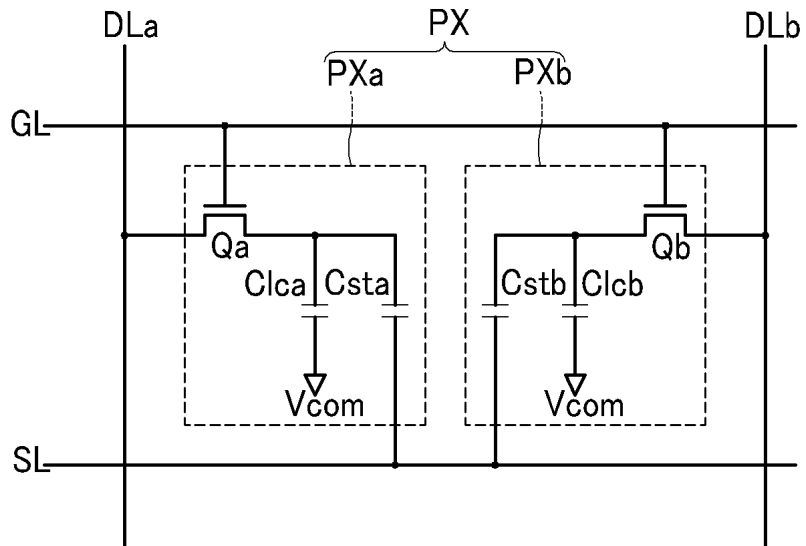
도면1



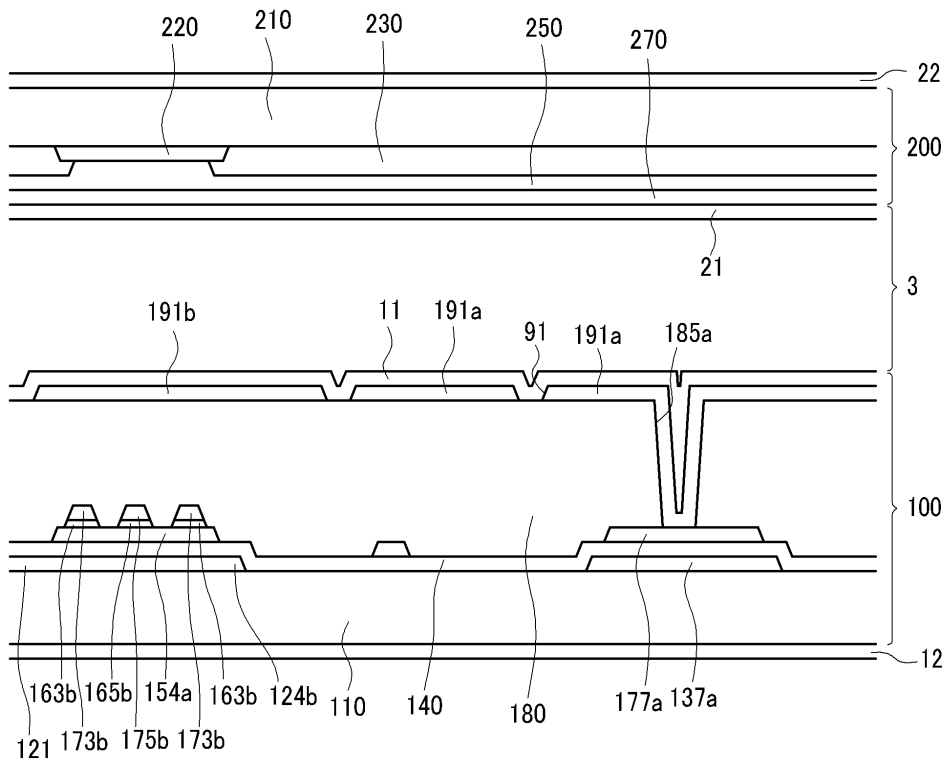
도면2



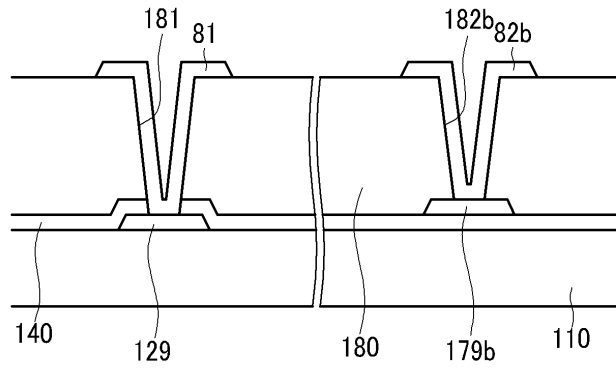
도면3



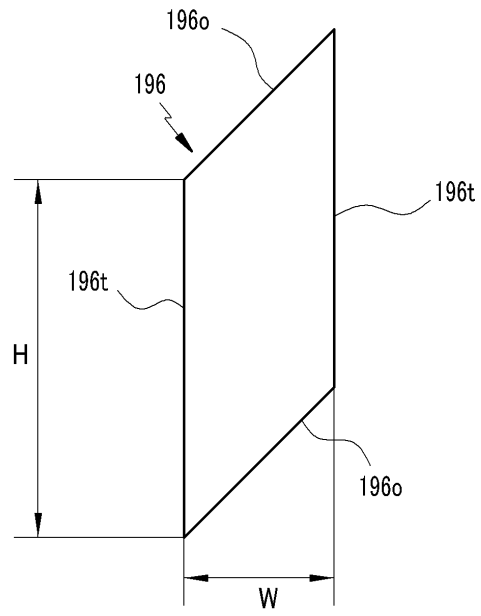
도면5



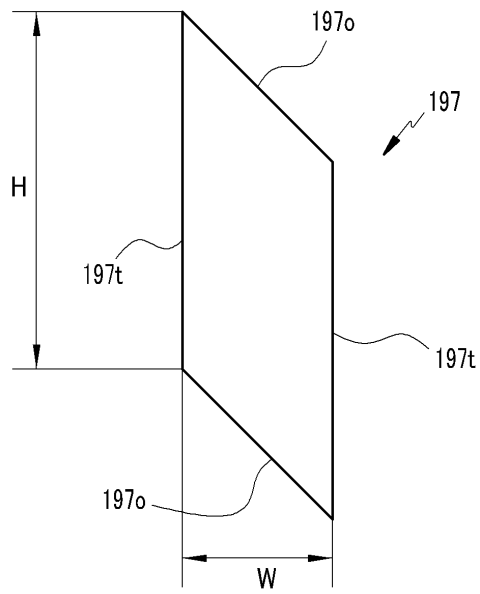
도면6



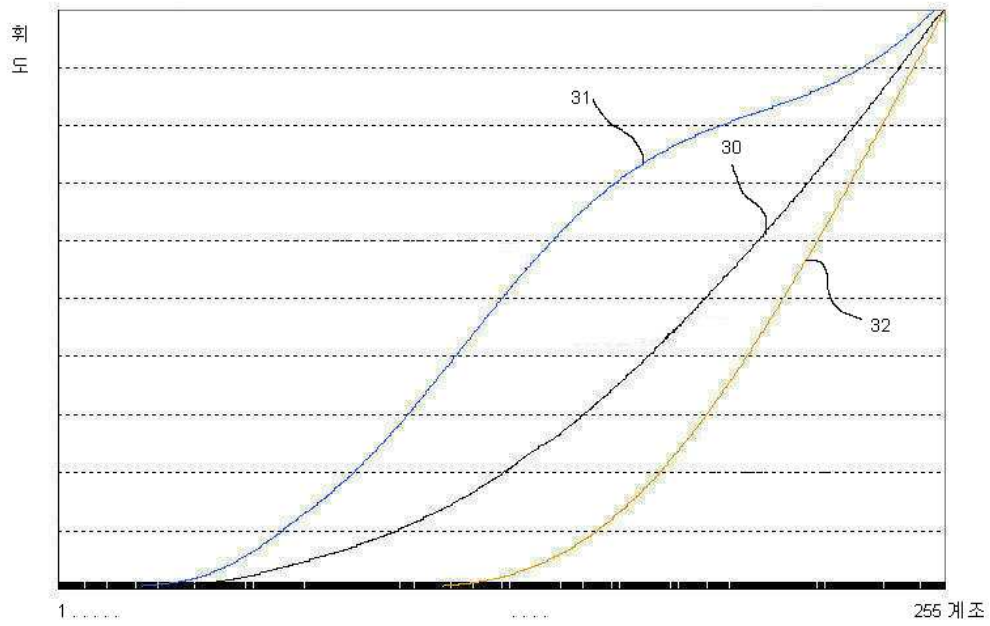
도면7a



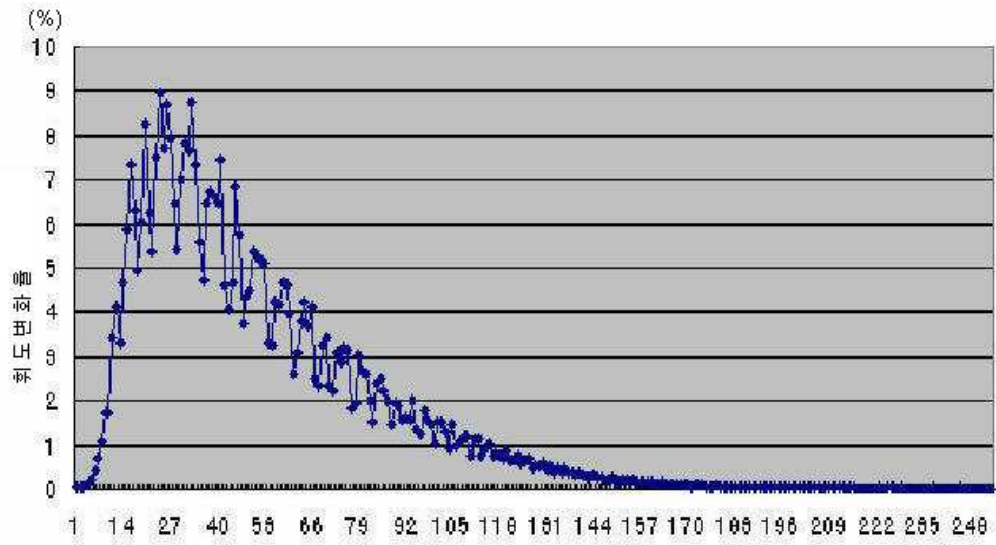
도면7b



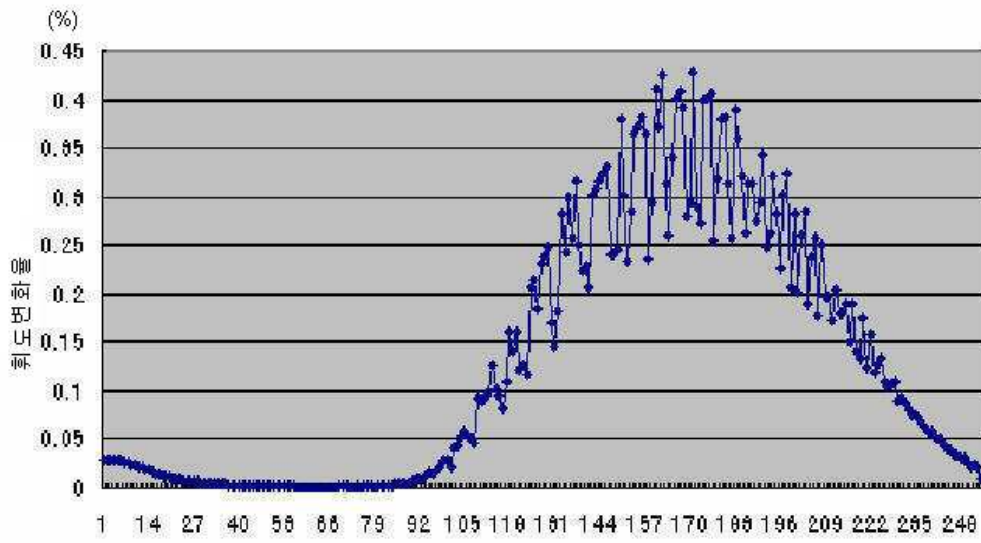
도면8



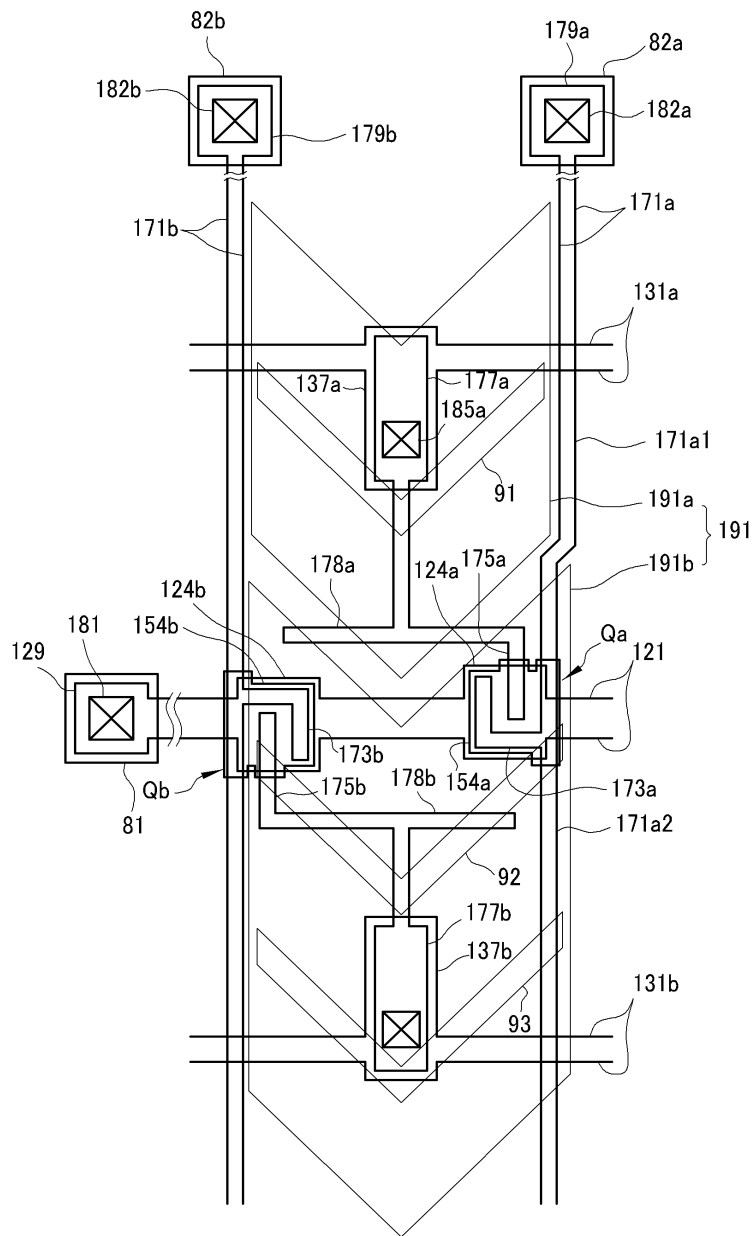
도면9



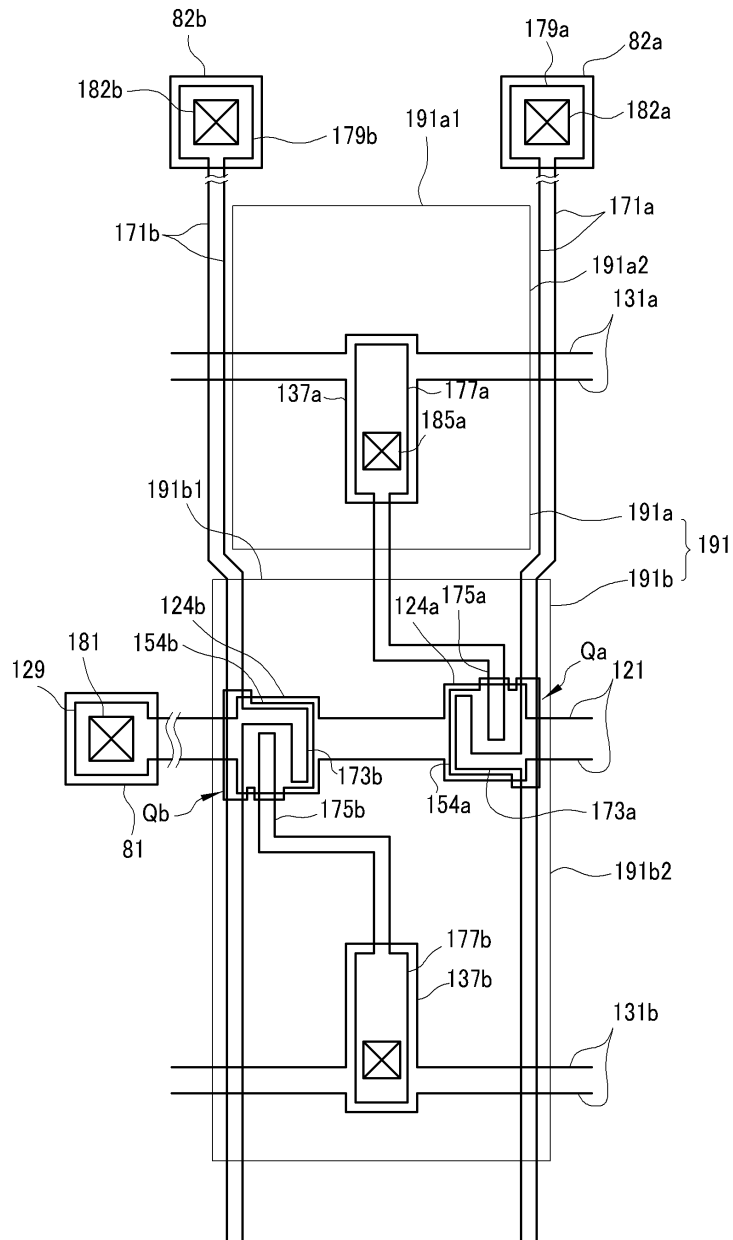
도면10



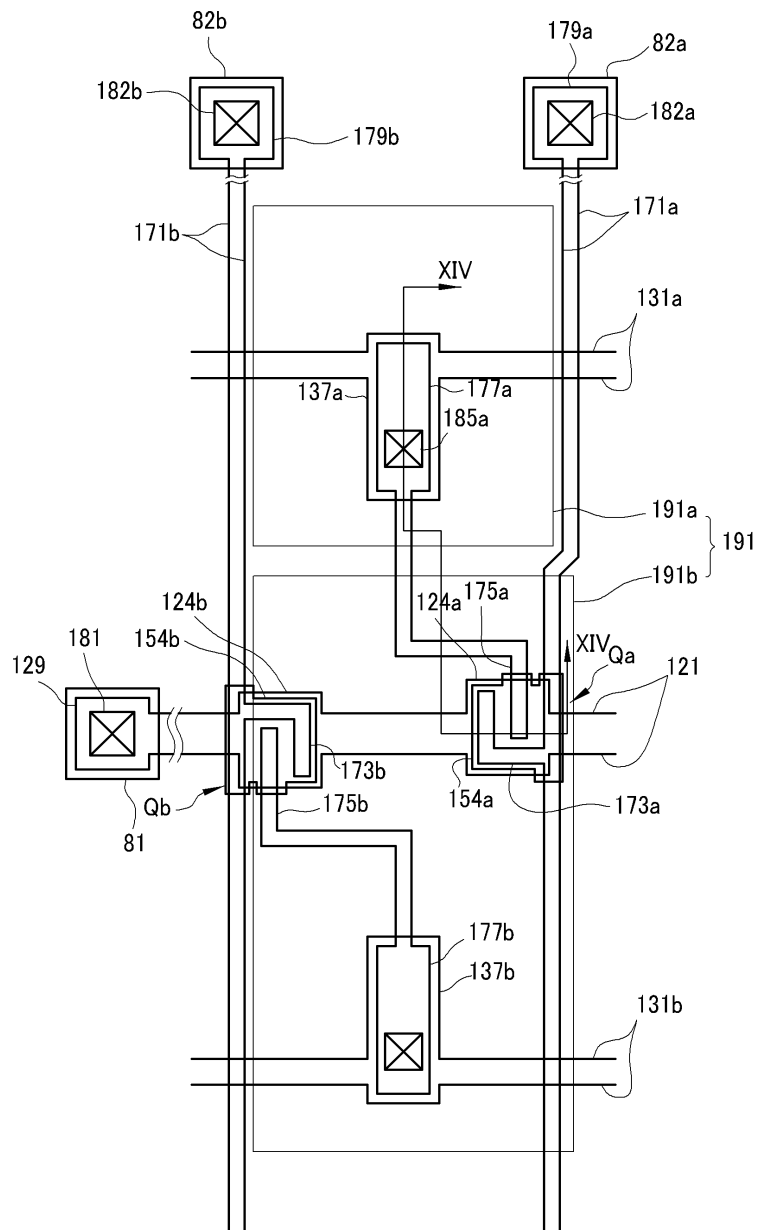
도면11



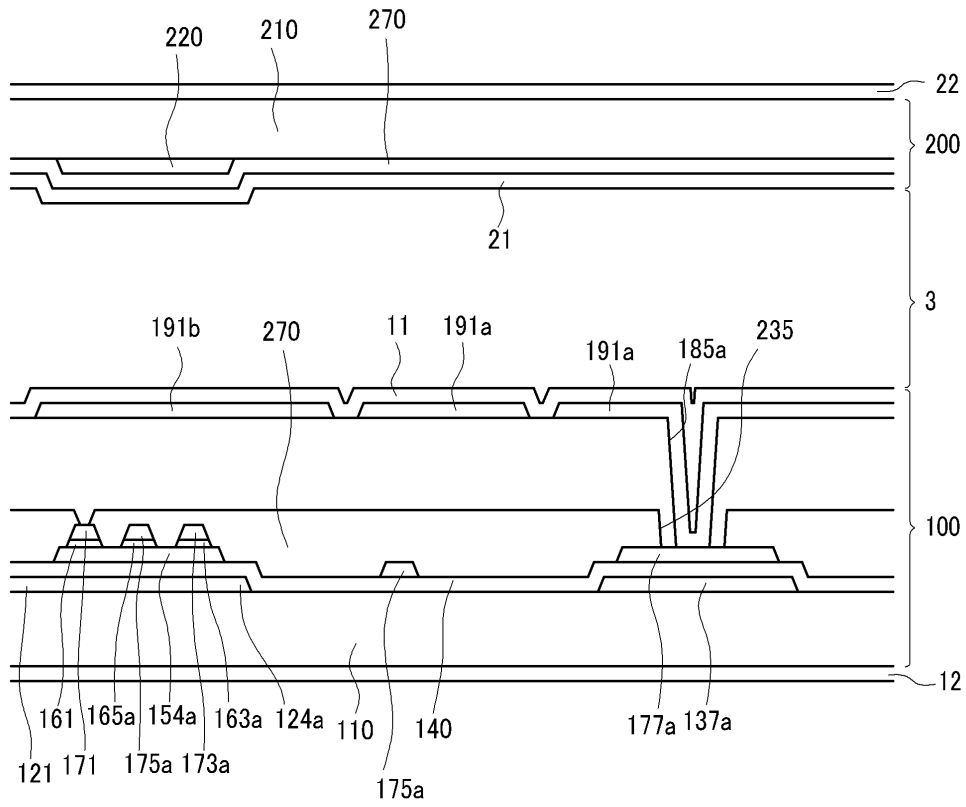
도면12



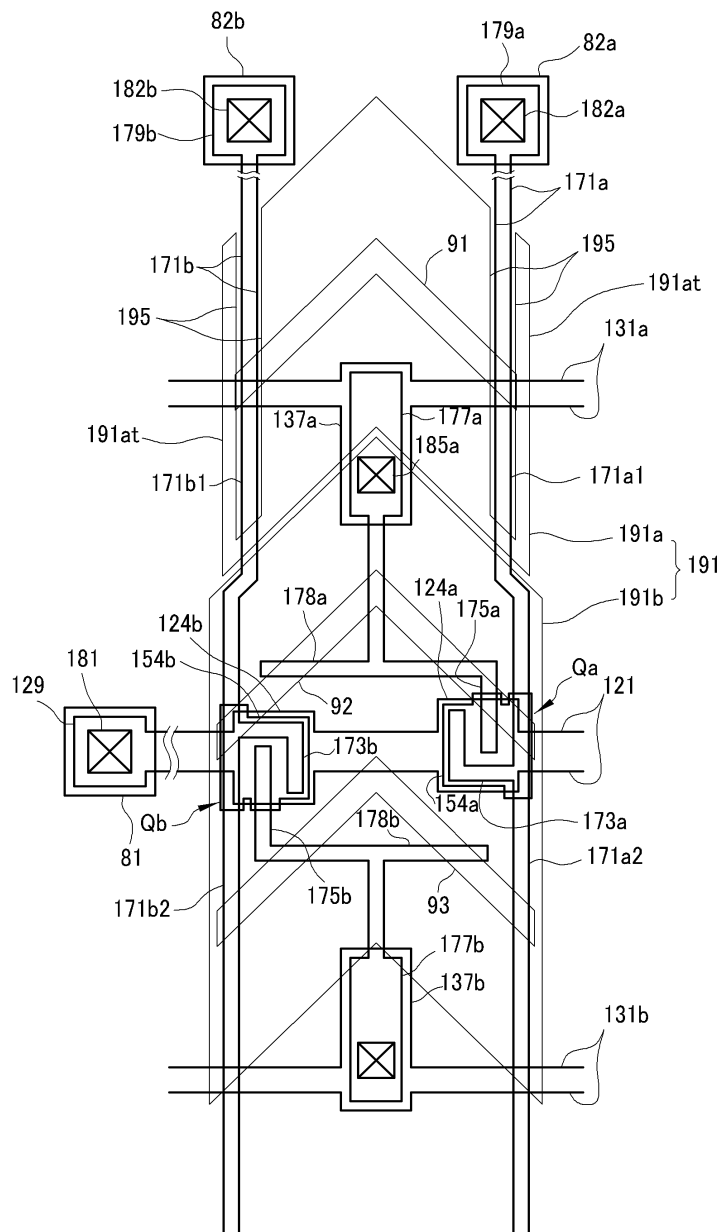
도면13



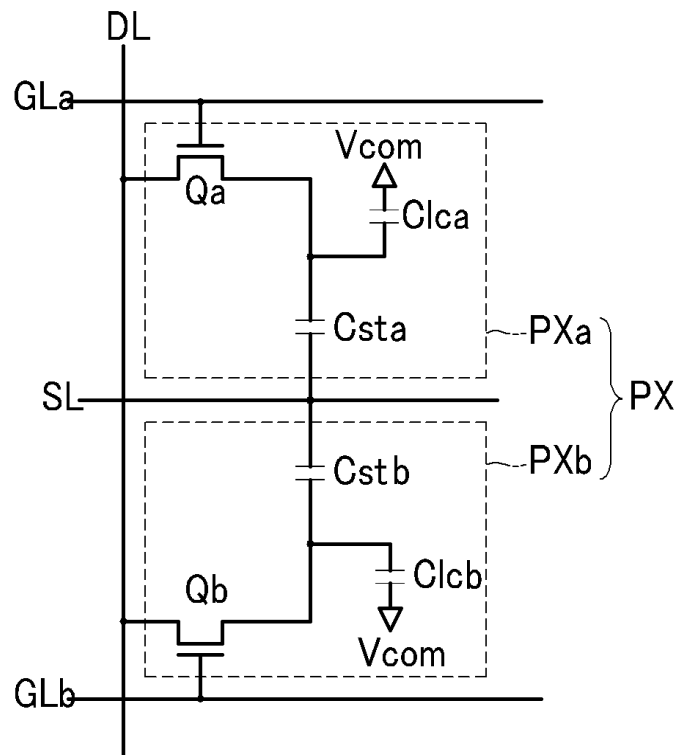
도면14



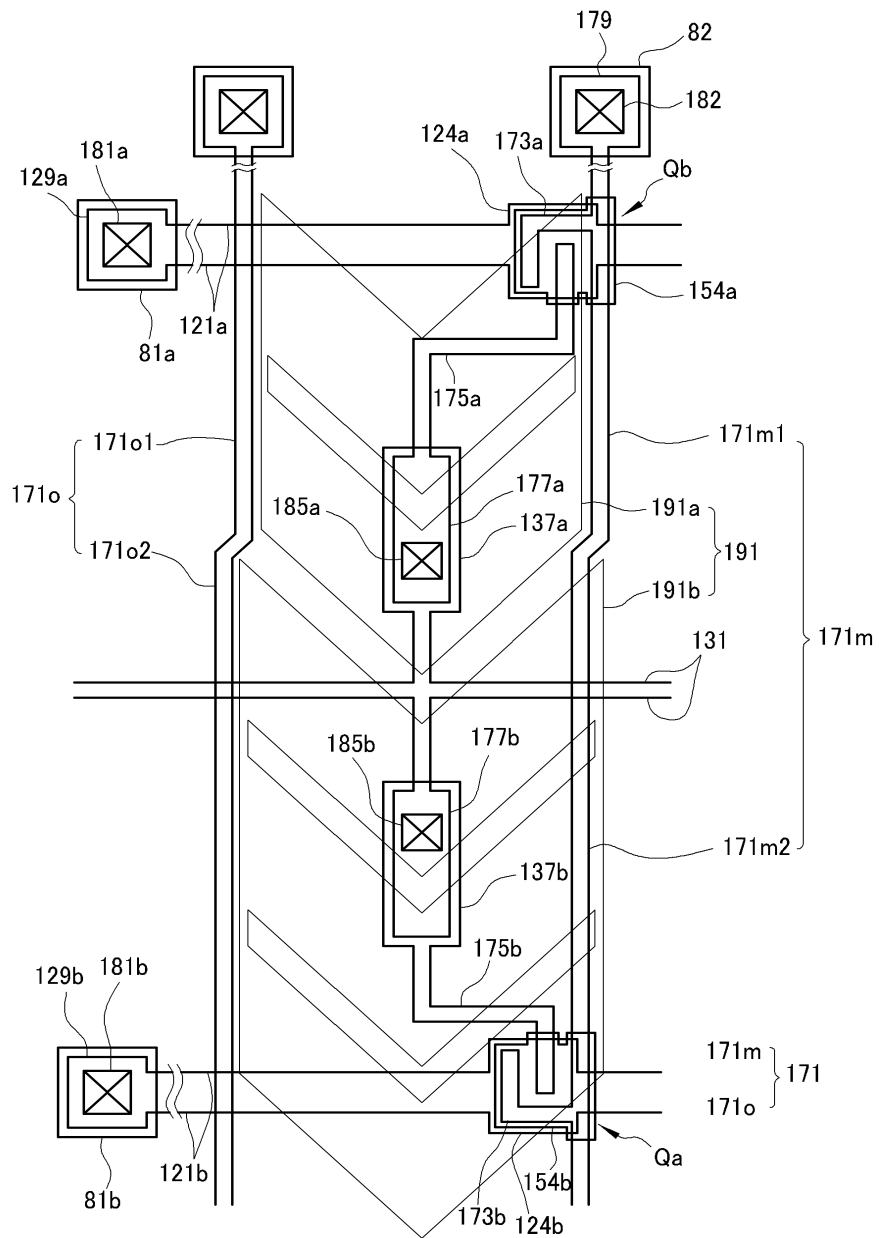
도면15



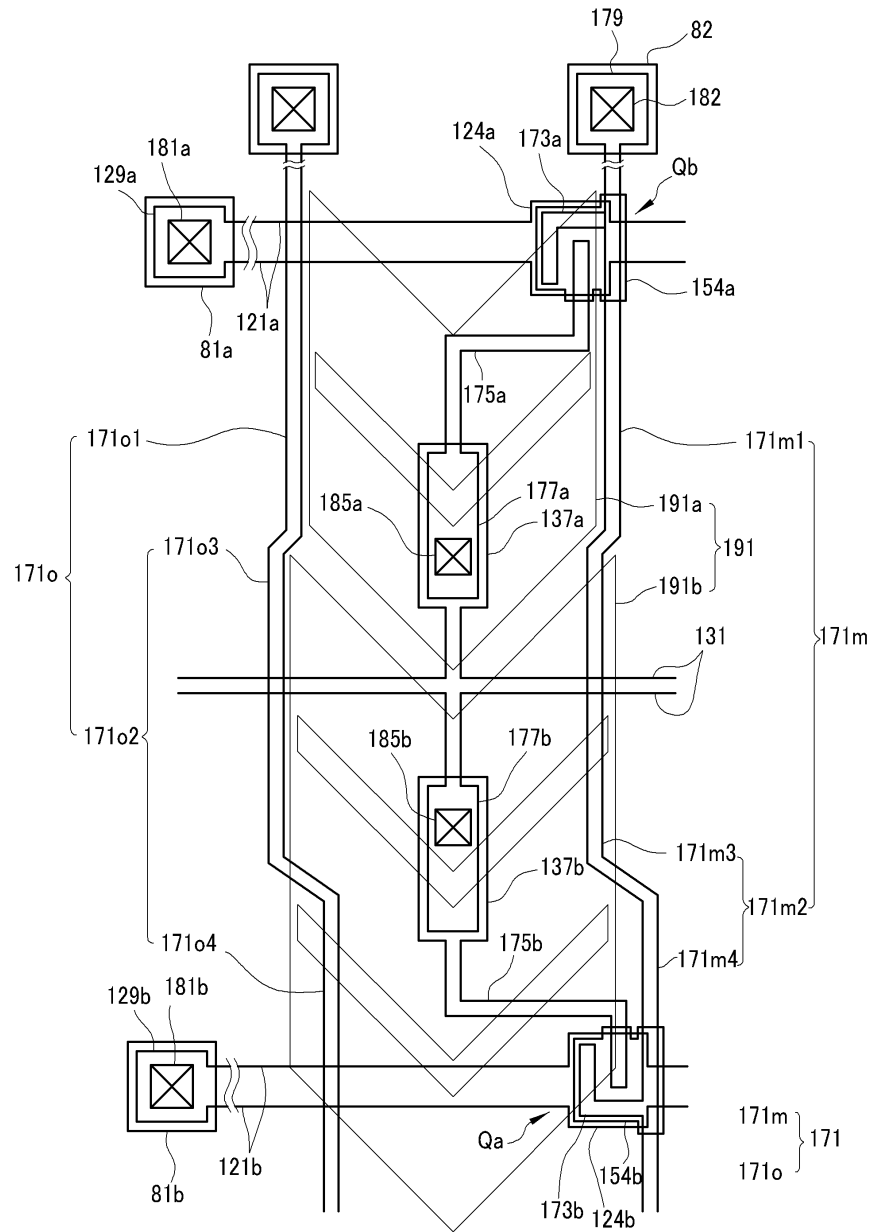
도면16



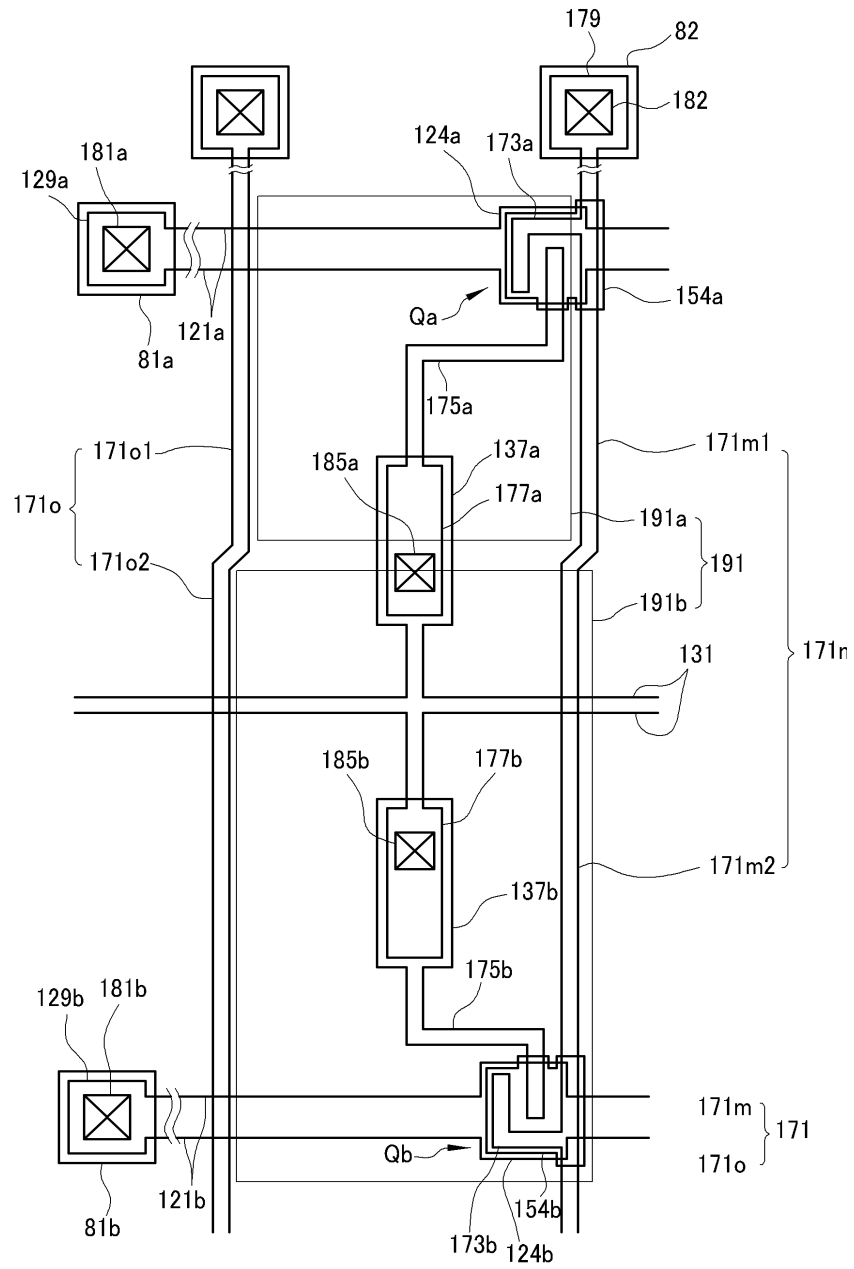
도면17



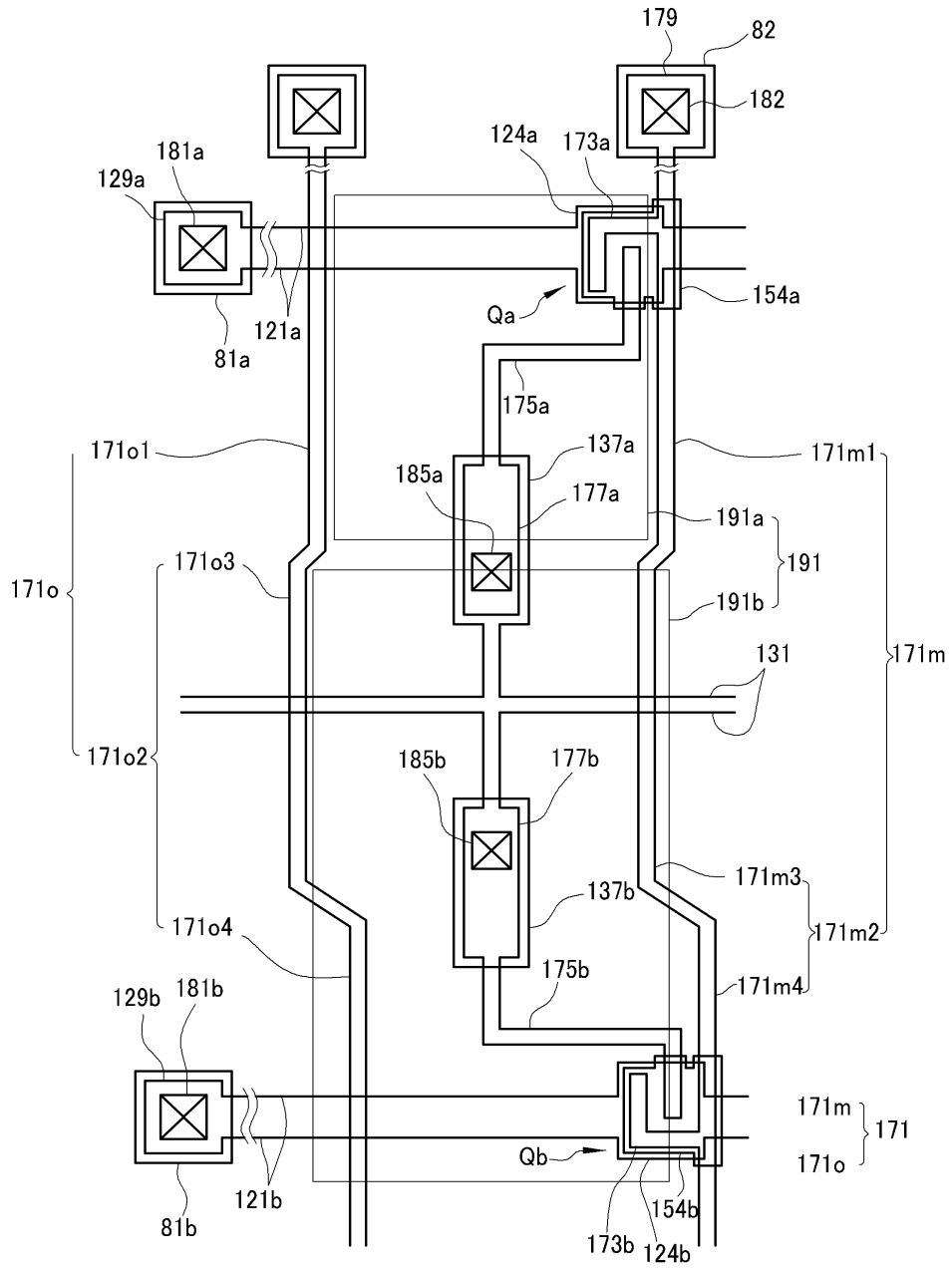
도면18



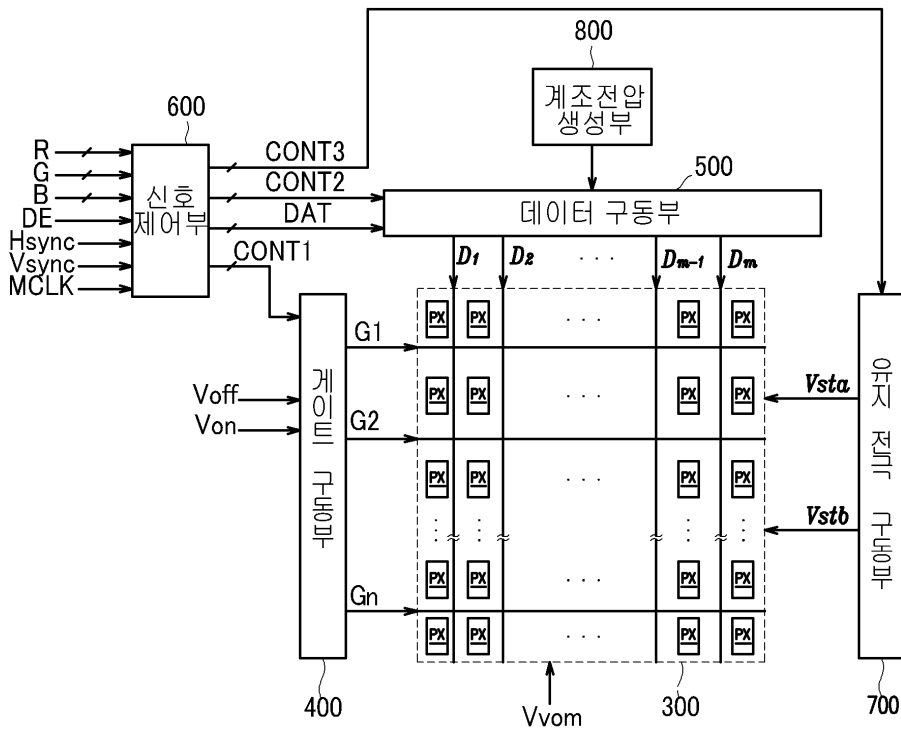
도면19



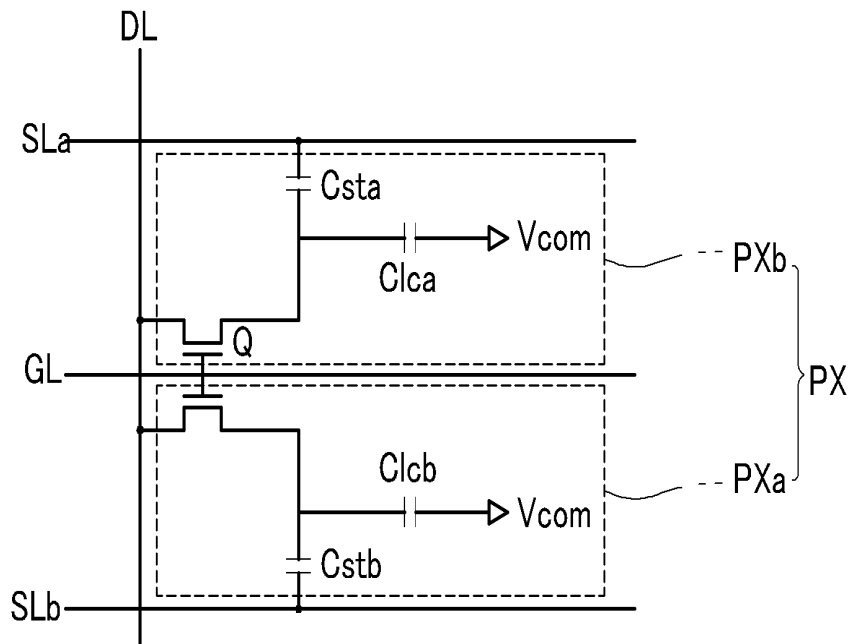
도면20



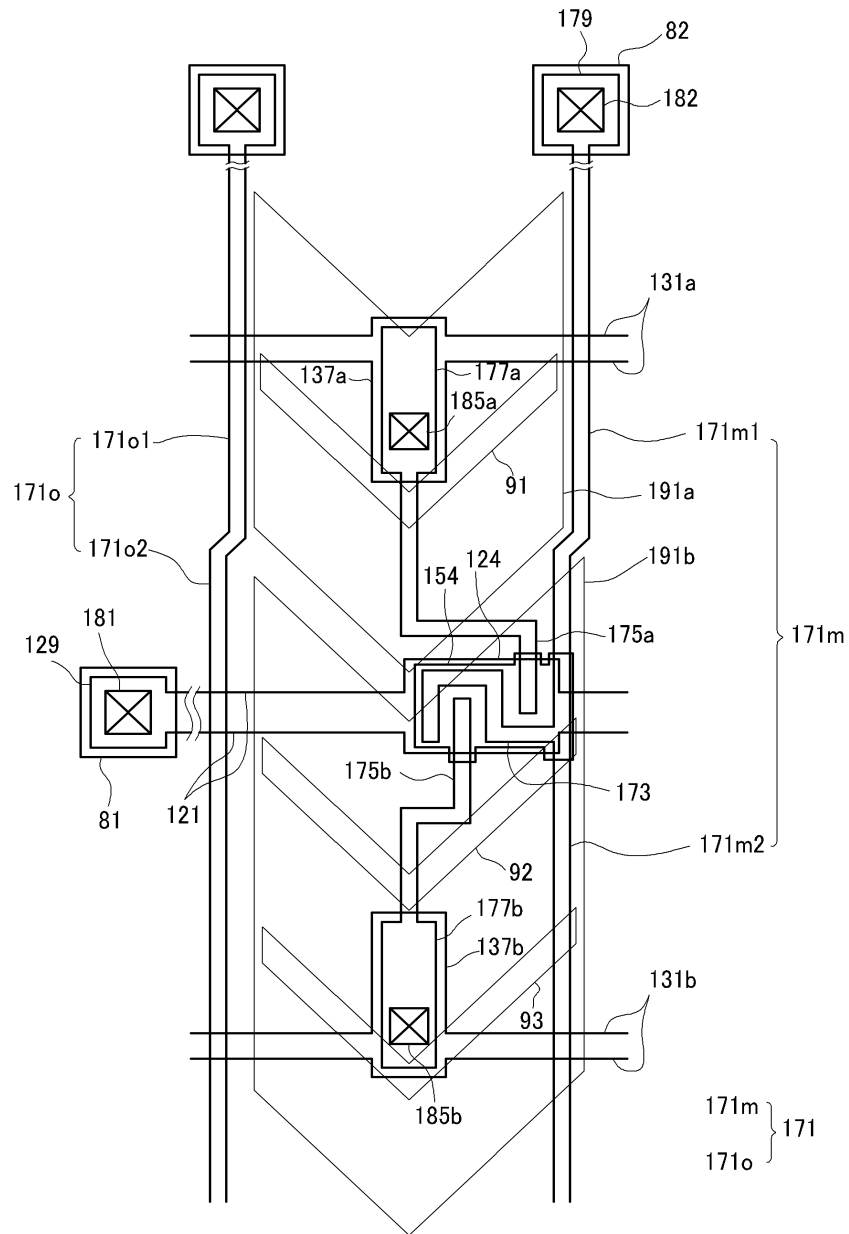
도면21



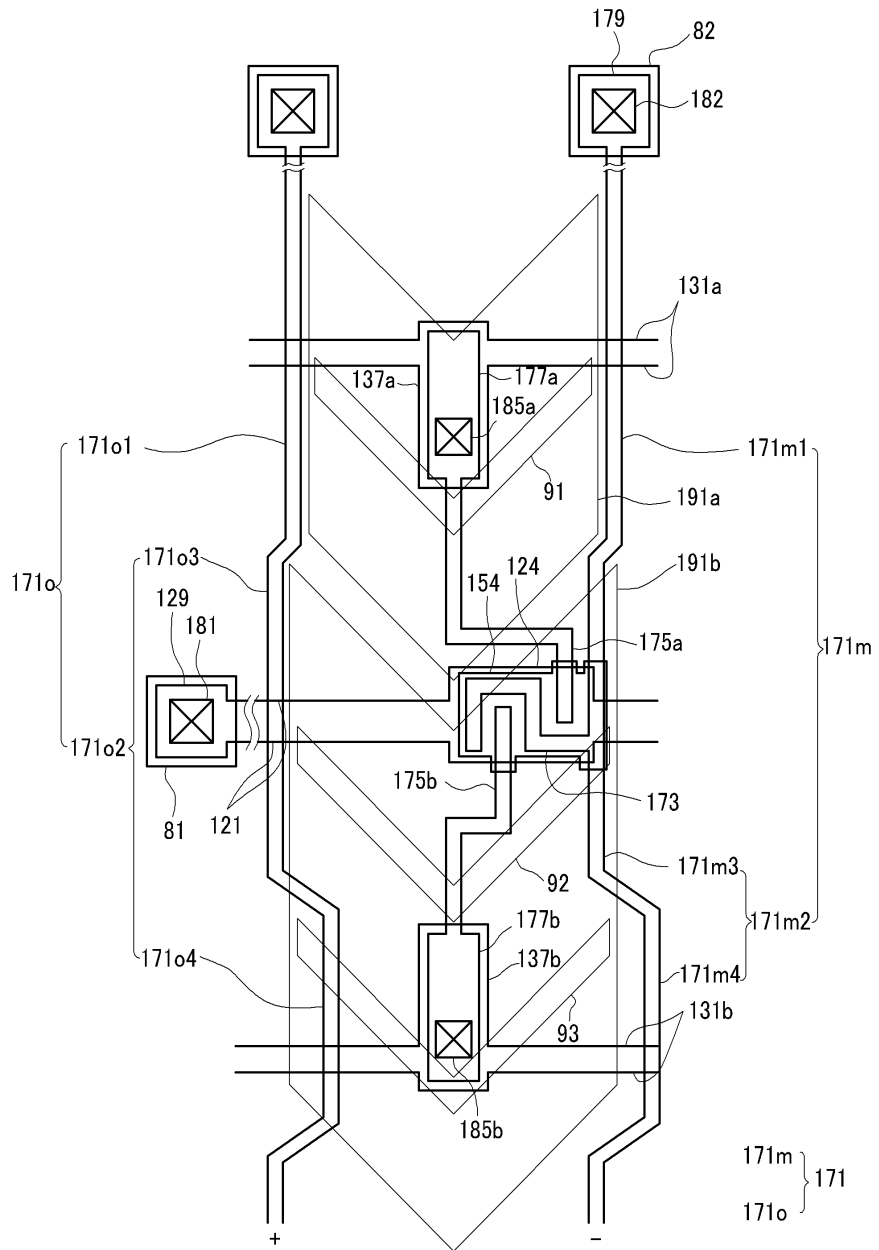
도면22



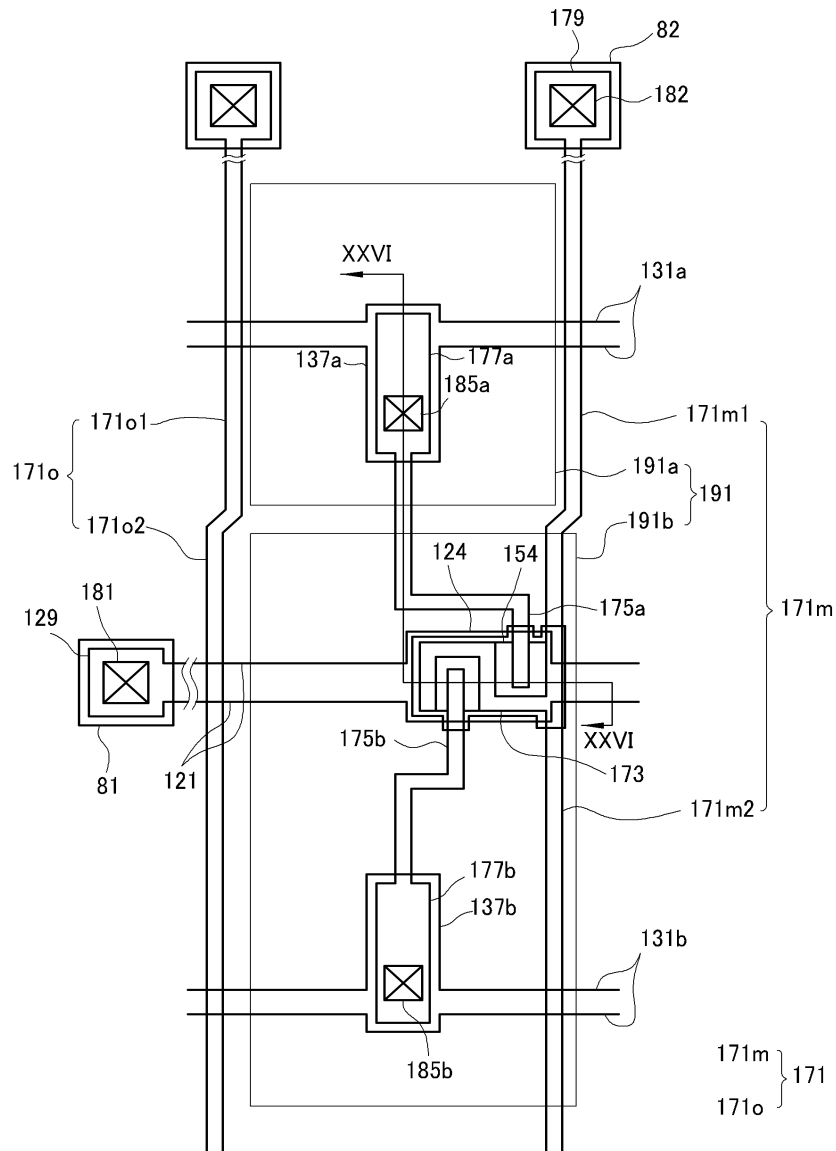
도면23



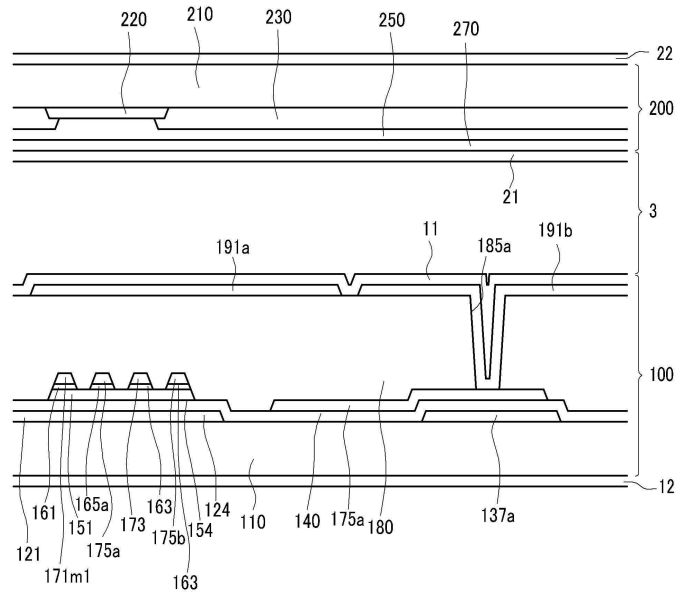
도면24



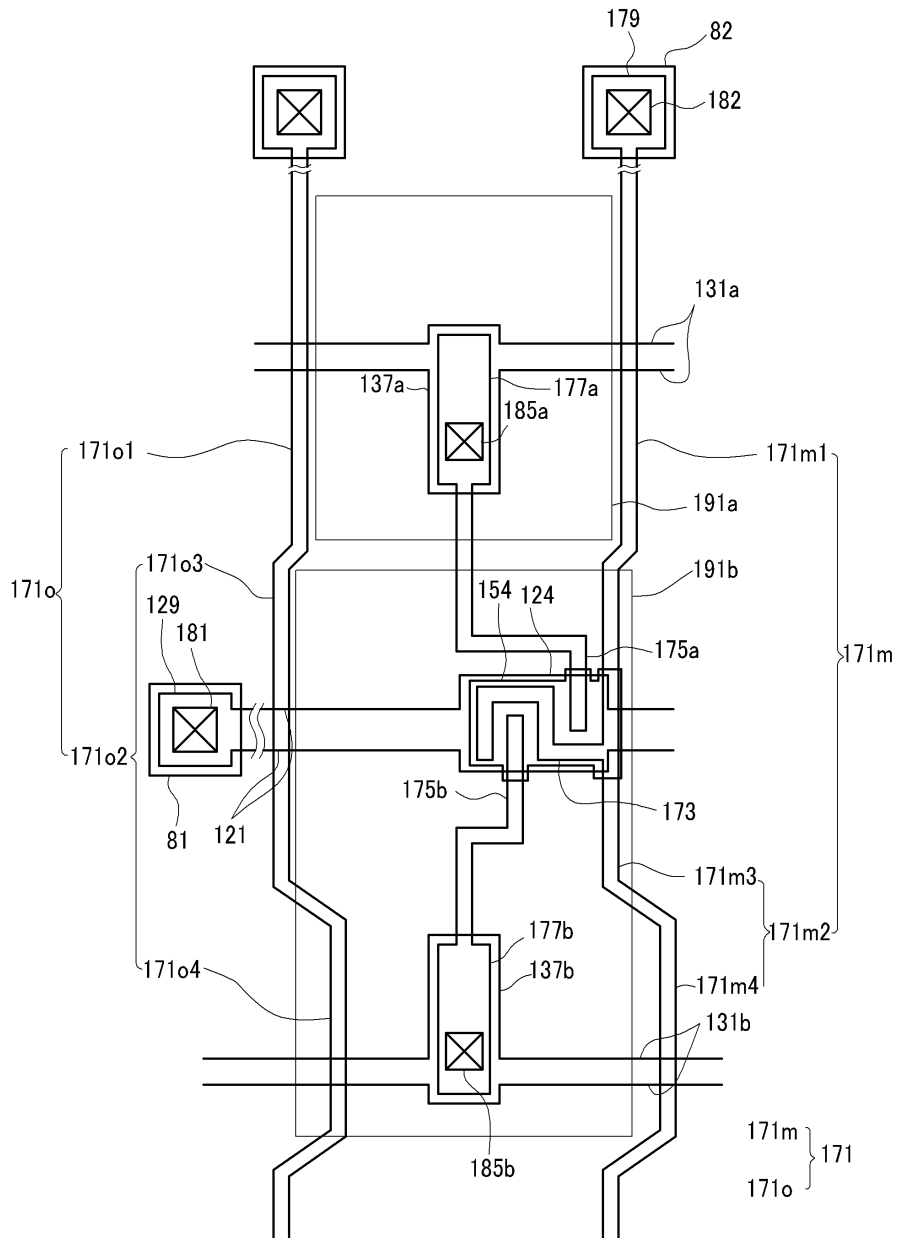
도면25



도면26



도면27



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070057388A	公开(公告)日	2007-06-07
申请号	KR1020050116790	申请日	2005-12-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM DONG GYU 김동규 LEE BACK WON 이백원 BAEK SEUNG SOO 백승수		
发明人	김동규 이백원 백승수		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/134345 G02F1/136286		
其他公开文献	KR101383714B1		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。根据本发明的液晶显示器包括多个像素电极，包括基板，以及在基板上形成的相应的第一和第二子像素电极以及在基板上形成的多个第一数据线。并且第一数据线不与第一子像素电极重叠。它与具有至少一个部分的第二子像素电极重叠。垂直串扰，图像劣化，寄生电容，数据线，像素电极，重叠。

