

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/1343

(11) 공개번호 10-2004-0056667
(43) 공개일자 2004년07월01일

(21) 출원번호 10-2002-0083199
(22) 출원일자 2002년12월24일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 정우남
경상북도구미시송정동474-3

이윤복
서울특별시마포구대흥동43-810/5

진현석
부산광역시영도구동삼1동229-75

(74) 대리인 정원기

심사청구 : 없음

(54) 횡전계형 액정표시장치용 어레이 기판 및 그 제조방법

요약

본 발명은 횡전계형(IPS mode:In-plane Switching mode) 액정표시장치용 어레이 기판에 있어서, 동일한 레이어에 삼각형 또는 반원형의 돌기구조의 유기막 패턴을 형성하고, 상기 유기막 패턴 위에 화소전극 및 공통전극을 형성함으로써 상기 두 전극간의 전계의 수평성분을 증가시켜 액정의 전계에 따른 움직임을 향상하여 구동전압을 낮추거나, 동일한 구동전압을 인가할 경우 상기 전극간 거리를 넓혀 개구율을 향상시킬 수 있는 횡전계형 액정표시장치를 제공한다.

대표도

도 10d

색인어

횡전계형 액정표시장치, 공통전극, 화소전극, 돌기구조, 유기막 패턴

명세서

도면의 간단한 설명

도 1은 일반적인 횡전계형 액정 표시 장치의 일부분의 단면을 도시한 단면도

도 2a, 2b는 일반적인 횡전계형 액정표시장치의 오프(off) 상태의 동작을 도시한 단면도 및 평면도

도 2c는 일반적인 횡전계형 액정표시장치의 온(on)상태의 동작을 도시한 단면도

도 3은 일반적인 횡전계형 액정표시장치의 한 개의 화소부에 대한 평면도

도 4 및 도 5는 도 3의 A-A', B-B'에 따른 액정표시장치의 단면도

도 6a 및 도 6b는 종래의 전극구조를 갖는 횡전계형 액정표시장치의 4V 및 5V의 구동전압 인가 시 액정의 움직임을 시뮬레이션 한 도면.

도 7a 내지 7c는 본 발명에 따른 횡전계형 액정표시장치의 전극구조를 나타낸 단면도

도 8은 본 발명에 따른 횡전계형 액정표시장치의 한 개의 화소부에 대한 평면도

도 9a 내지 9d와 10a 내지 10d와 11a 내지 11d는 도 8의 X-X', Y-Y', Z-Z'에 따른 공정 단면도

도 12a 및 도 12b는 본 발명에 따른 전극구조 갖는 횡전계형 액정표시장치의 3V 및 4V의 구동전압 인가 시 액정의 움직임을 시뮬레이션 한 도면.

<도면의 주요부분에 대한 부호의 설명>

120 : 기판 133 : 게이트 절연막

138 : 데이터 배선 147 : 유기막 패턴

150 : 공통전극 153 : 화소전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 액정표시장치(Thin Film Transistor Liquid Crystal Display)에 관한 것으로, 좀더 상세하게는 공통전극 및 화소전극의 단면 모양을 바꾸고 단면 높이를 높게 형성하여 횡전계에 걸리는 구동전압을 낮추는 횡전계형 액정표시장치용 어레이기판에 관한 것이다.

최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.

상기 액정표시장치는 박막 트랜지스터(Thin Film Transistor ; TFT)를 포함하는 어레이 기판과 컬러 필터(color filter) 기판 사이에 액정을 주입하고, 이때 액정의 이방성에 따른 빛의 굴절률 차이를 이용해 영상효과를 얻는 비발광 소자에 의한 화상표시장치를 뜻한다.

액정분자의 구조는 가늘고 길며, 적절히 인가한 전압에 의해 상기 액정 분자의 배열 방향을 제어하여 즉, 액정분자의 배열 방향을 임의로 조절하여 액정의 분자배열을 변화시켜 액정이 가지고 있는 광학적 이방성에 의하여 편광된 빛을 임의로 변조함으로써 원하는 화상정보를 표현한다.

이때, 이러한 액정에 전압을 인가하는 전극은 컬러필터 기판에 위치하는 공통전극과 어레이 기판에 위치하는 화소전극이 되고, 이러한 두개의 전극에 전압이 인가되면, 인가되는 전압의 차이에 의하여 형성되는 상하의 수직 전기장이 그 사이에 위치하는 액정 분자의 방향을 제어하는 방식이 주로 사용한다.

그러나, 상술한 바와 같이 수직적으로 형성된 공통전극과 화소전극에 의해 발생하는 상하의 수직 전기장에 의해 액정을 구동 할 경우 투과율과 개구율 등의 특성이 우수한 장점은 있으나, 시야각 특성이 우수하지 못한 단점을 가지게 된다. 이를 극복하기 위해 수평 전기장을 이용하는 횡전계(IPS ; In-Plane Switching)방식의 액정 구동방법이 제안되었다.

상술한 횡전계형 액정표시장치를 도 1을 참조하여 설명한다.

일반적인 횡전계형 액정표시장치의 액정패널은 컬러필터를 가지고 있는 컬러필터 기판(1)과 박막 트랜지스터 어레이 기판(5)이 서로 대향하고 있으며, 상기 두 기판(1, 5) 사이에 액정(15)이 형성되어 있다. 이때, 박막 트랜지스터 어레이 기판(5) 상에는 공통전극(7)과 화소전극(9)이 동일 평면상에 형성되어 있고, 여기에 인가되는 전압에 따라 수평 전기장(12)을 형성하게 되고, 이때 이러한 수평 전기장(12) 사이에 있는 액정분자(15)들은 이에 영향을 받아 구동하게 된다.

도 2a 내지 도 2c를 참조하여 전압 온(on), 오프(off) 상태의 액정 분자의 동작을 간단히 설명한다.

우선, 도 2a 및 2b는 횡전계형 액정표시장치의 전압 인가가 없는 오프(off) 상태에서의 액정분자의 상태를 나타낸 단면도 및 평면도이다.

도 2a에 도시한 바와 같이, 전압을 인가하지 않았으므로 공통전극(7)과 화소전극(9) 사이에 수평 전기장이 형성되지 않고, 액정분자(15)의 상태에 변화가 일어나지 않는다.

도 2b를 참조하면, 전압이 인가되어 공통전극(7)과 화소전극(9) 사이에 수평 자기장이 형성되면, 상기 두 전극 사이에 위치한 액정분자(15)가 일정한 방향으로 회전하게 된다.

도 2c는 횡전계형 액정표시장치의 전압 온(on) 상태의 액정분자 동작을 나타낸 단면도이다. 공통전극(7) 및 화소전극(9)과 대응하는 위치의 액정분자(15a)의 상태는 변화가 없지만, 공통전극(7)과 화소전극(9) 사이에 위치한 액정분자(15a)는 공통전극(7)과 화소전극(9)의 전압인가로 형성된 수평 전기장(12)에 의해, 수평 전기장(12)과 같은 방향으로 변하게 된다.

횡전계형 액정표시장치는 상술한 바와 같이, 수평 전기장에 의해 액정이 구동하므로 표시된 화면을 사용자가 정면에서 보았을 때, 상하좌우 방향으로 각각 약 80~85° 방향까지 가시할 수 있는 시야각 특성을 갖게 된다.

다음으로 횡전계형 액정표시장치용 어레이 기판에 대하여 도 3을 참조하여 설명한다.

도 3은 일반적인 횡전계형 액정표시장치용 하부기판의 한 화소부에 대한 평면을 도시한 평면도이며, 게이트 및 데이터 패드부에 대한 도시는 생략한다.

도시한 바와 같이, 제 1 방향으로 게이트 전극(23)을 포함하는 게이트 배선(21)이 형성되어 있고, 제 2 방향으로 게이트 배선(21)과 교차하며, 소스 전극(38)을 포함하는 데이터 배선(35)이 형성되어 있고, 이 소스 전극(38)과 일정간격 이격되어 드레인 전극(41)이 형성되어 있으며, 이 소스 전극(38) 및 드레인 전극(41) 사이에는 이 소스 전극(38) 및 드레인 전극(41)과 각각 일정 간격 오버랩되어 아일랜드 형상의 반도체층(32)이 형성되어 있고, 이 게이트 전극(23)과 반도체층(32)과 소스 및 드레인 전극(38, 41)을 포함하여 박막 트랜지스터(T)라 한다.

또한, 상기 제 1 방향으로서는 공통배선(26)이 형성되어 있고, 이 공통배선(26)에서 상기 제 2 방향으로 다수개의 공통 전극(28)이 분기되어 있다.

상기 드레인 전극(41)에서 연장 형성된 인출배선(43)이 상기 제 1 방향으로 형성되어 있고, 이 인출배선(43)에서 상기 제 2 방향으로 다수개의 화소전극(45)이 상기 공통전극(28)과 엇갈리게 분기되어 있다.

도 4 및 도 5는 도 3의 A-A', B-B'에 따른 어레이 기판의 단면도이다.

박막 트랜지스터를 A-A'에 따른 단면도인 도 4에 도시한 바와 같이, 기판(20) 상에 게이트 전극(23)과 상기 게이트 전극(23) 위로 게이트 절연막(26)과 상기 게이트 절연막(26) 위로 액티브층(32a)과 상기 액티브층(32a) 위로 일정간격 이격되어 형성된 오믹콘택층(32b)과 상기 오믹콘택층(32b)과 접촉하며 상기 액티브층(32a)을 노출시키며 일정간격 이격하여 형성된 소스 및 드레인 전극(38, 41)이 형성되고, 상기 게이트 전극(23)과 반도체층(32)과 소스 및 드레인 전극(38, 41)을 포함하여 박막 트랜지스터가 구성된다. 상기 소스 및 드레인 전극(38, 41) 위로 무기절연물질로 이루어진 보호층(48)이 형성되어 있다.

화소영역의 B-B'에 따른 단면도인 도 5에 도시한 바와 같이, 기판(20)상에 도 4의 박막 트랜지스터의 구성 중 게이트 전극(23) 형성 시, 상기 게이트 전극(23)을 이루는 물질과 동일한 물질로 동시에 형성되는 공통전극(28)과 상기 공통 전극(28) 위로 형성된 게이트 절연막(26)과 그 위로 데이터 배선(35)과 화소전극(45)이 형성되어 있다. 상기 데이터 배선(35)과 화소전극(45) 위로 무기절연물질로 이루어진 보호층(48)이 덮혀있다.

전술한 종래의 횡전계 방식 액정표시장치의 어레이 기판의 구성에 있어서, 액정분자의 상태 변화를 일으키는 두 전압 즉 공통전극(28)과 화소전극(45)의 형태는 그 단면이 직사각형 형태로 이루어졌다.

상기와 같은 구조를 갖는 횡전계형 액정표시장치에서는 전극간격을 줄이면 한 화소 안에 보다 많은 전극 패턴이 들어가므로 개구율이 떨어지고, 반대로 전극 간격을 크게 하면 공통전극과 화소전극간의 거리가 멀어지게 되어 두 전극 간에 발생하는 전기장이 약하게 되어 액정이 동작하지 않게 된다. 이를 동작시키기 위해서는 높은 구동 전압이 필요하게 된다.

또한, 구동전압을 공통전극 및 화소전극에 인가하면 두 전극사이에 전기장이 생성되나, 상기 전기장은 상부기판으로 갈수록 전계의 세기가 약해지는 단점이 있다.

도 6a 내지 도 6b는 종래의 횡전계 액정표시장치에 있어 구동전압에 따른 액정의 움직임을 시뮬레이션한 도면이다.

도 6a는 4V를 도 6b는 5V를 인가한 것이며, 도시한 바와 같이 구동 전압이 높은 쪽의 액정이 투과부에 있어 회전을 더 많이 하였음을 알 수 있다.

그러나 액정 특성을 좋게하기 위하여 구동전압을 높이게 되면 전력소비가 많아져 노트북 컴퓨터에 사용함에 있어 배터리 소모가 심해지는 등의 문제를 발생시키고, 또한 저전력 소모를 지향하는 액정표시장치에 역행하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 전술한 종래의 문제점을 해결하기 위해 안출된 것으로서, 공통전극과 화소전극의 단면 형태와 높이를 적절히 조절하여 동일 레이어에 형성함으로써 전극간격을 좁히지 않고, 낮은 구동전압으로 구동이 가능하고, 전력소모가 적은 횡전계 방식의 액정표시장치용 어레이 기판을 제공하는 것을 제 1 목적으로 하며, 구동전압을 낮추지 않을 경우 전극간 간격을 넓게 형성함으로써 화소의 개구율이 높은 횡전계 방식의 액정표시장치용 어레이 기판을 제공하는 것을 제 2 목적으로 한다.

발명의 구성 및 작용

상기의 목적을 이루기 위해, 본 발명에 의한 횡전계형 액정표시장치용 어레이 기판은 투명한 절연기판과; 상기 기판의 일 방향으로 서로 이격하여 평행하게 구성된 다수의 게이트 배선과; 상기 게이트 배선과 평행하게 이격하여 구성된 공통배선과; 상기 게이트 배선과 교차하여 화소영역을 정의하는 다수의 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성되는 박막 트랜지스터와; 상기 공통배선에서 공통전극 콘택홀을 통해 접촉하며, 유기막 패턴 위에 형성되어 화소영역으로 분기한 다수의 공통전극과; 상기 박막 트랜지스터와 드레인 콘택홀을 통해 연결되고, 상기 공통전극과 엇갈려 구성되며, 유기막 패턴 위에 형성된 다수의 화소전극을 포함하여 구성된다.

상기 공통전극 및 화소전극을 이루는 물질은 크롬, 알루미늄, 인듐-틴-옥사이드, 인듐-징크-옥사이드 중에서 선택된 하나인 물질로 이루어지며 동일한 레이어(layer) 상에 형성된다.

또한, 상기 유기막 패턴은 아크릴계 수지 또는 벤조사이클로부텐의 유기물질로 구성되며, 상기 유기막 패턴의 단면은 삼각형 또는 반원형인 것이 특징이다.

또한, 상기 공통전극 및 화소전극의 높이는 하부의 유기막 패턴의 높이를 포함하여 1 μ m 내지 3 μ m의 높이로 구성되며, 바람직하게는 2 μ m로 구성된다.

본 발명에 의한 횡전계형 액정표시장치용 어레이 기판의 제조방법은 투명한 절연기판 상에 제 1 방향으로 서로 이격하여 평행하게 다수의 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 평행하게 이격하여 공통배선을 형성하는 단계와; 상기 게이트 배선과 교차하여 화소영역을 정의하는 다수의 제 2 방향의 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 박막 트랜지스터를 형성하는 단계와; 상기 박막 트랜지스터 상에 유기막 패턴을 형성하는 단계와; 상기 유기막 패턴 위에 상기 공통배선과 콘택홀을 통해 연결되는 공통전극과, 상기 공통전극과 엇갈려 구성되는 다수의 화소전극을 형성하는 단계를 포함한다.

이하, 본 발명의 바람직한 실시예를 통해 상세히 설명한다.

횡전계 방식 액정표시장치에서 액정은 하부기판인 어레이 기판에 형성된 공통전극 및 화소전극에 의해 기판에 수평하게 동작하게 된다. 그러므로 액정이 동작하기 위한 전극 구조는 도 7a에 도시한 바와 같이 액정패널의 셀갭(d) 두께

만큼의 높이를 갖도록 공통전극(105) 및 화소전극(110)을 형성하는 것이다. 그러나 상기와 같이 공통전극(105) 및 화소전극(110)을 형성하게 될 경우 공정상의 문제와 액정주입 등의 문제로 현실적이지 못하게 된다. 이때 액정층을 기 존의 주입방식이 아닌 하부기판이나 상부기판 상에 액정을 적하하여 두 기판을 합착한 후 액정층을 형성하는 적하방 법에 의해 형성할 수도 있다.

본 발명의 실시예에서는 도 7b 내지 7c와 같이, 그 단면이 반원형이나 삼각형 모양을 갖는 구조로, 동일 레이어(layer)에 유기막 패턴(113, 114)을 형성한 후, 상기 유기막 패턴(113, 114) 위에 공통전극(115, 116) 및 화소전극(117, 118)을 형성하는 것이다.

도 8 은 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판의 한 화소부에 대한 평면을 도시한 평면도이 다.

도시한 바와 같이, 제 1 방향의 게이트 배선(123)과 제 2 방향의 데이터 배선(138)이 교차하여 화소 영역을 정의하고, 게이트 배선(123)과 데이터 배선(138)의 교차 부분에는 게이트 배선(123) 및 데이터 배선(138)과 연결된 스위칭 소 자인 박막 트랜지스터(T)가 형성되어 있다. 화소영역(P)에는 제 1 방향으로 연장된 공통 배선(130)이 형성되어 있으 며, 공통배선(130)에서 공통배선 콘택홀(160)을 통해 연결되어 분기하는 다수의 공통전극(150)이 제 2 방향으로 연 장되어 있다. 또한, 화소영역(P)에는 제 2 방향으로 공통전극(150)과 일정 간격을 가지고 엇갈리게 배치된 다수의 화 소전극(153)이 형성되어 있는데, 화소전극(153)은 박막 트랜지스터(T)와 드레인 콘택홀(149)을 통해 연결되어 있다. 이때 상기 공통전극(150)과 화소전극(153)의 하부에는 유기막 패턴(147)이 형성되고, 상기 유기막 패턴(147) 위에 공통전극(150) 및 화소전극(153)이 형성되어 있다.

도 9a 내지 9d와 10a 내지 10d와 11a 내지 11d는 본 발명에 따른 횡전계형 액정표시장치용 어레이 기판의 X-X', Y-Y', Z-Z'에 따른 단계별 제작 공정도이다.

도 9a, 10a 및 11a에 도시한 바와 같이, 투명한 절연기판(120) 상에 금속물질 예를들면 알루미늄(Al)과 알루미늄 합 금(AlNd) 또는 몰리브덴(Mo)을 전면 증착한 후, 마스크 공정을 진행하여 게이트 전극(126)을 포함하여 게이트 배선(123)과 공통배선(130)을 형성한다. 이후 상기 게이트 전극(126) 및 공통배선(130)이 형성된 기판(120) 전면에 산화 실리콘(SiO_2), 질화실리콘(SiNx)등의 무기절연물질을 증착하여 게이트 절연막(133)을 형성한다.

다음으로 도 9b, 10b 및 11b에 도시한 바와 같이, 상기 게이트 절연막(133)이 형성된 기판(120)에 비정질 실리콘(a-Si)을 증착하고, 마스킹 공정을 진행하여 액티브층(135a)과 오믹콘택층(135b)의 반도체층(135)을 형성한다.

다음으로 도 9c, 10c 및 11c에 도시한 바와 같이, 상기 반도체층(135)이 형성된 기판(120)에 금속물질 예를들면 크 롬(Cr)등을 증착하여 데이터 배선(138)과 상기 데이터 배선(138)에서 분기된 소스 전극(140)과 마주보며 이격되어 드레인 전극(143)을 형성한다. 상기 게이트 전극(126)을 사이에 두고 이격되어 있는 소스 및 드레인 전극(140, 143) 위로 산화실리콘(SiO_2), 질화실리콘(SiNx) 등을 전면 증착하여 보호층(145)을 형성한다.

다음으로 도 9d, 10d 및 11d에 도시한 바와 같이, 상기 보호층(145) 위로 아크릴(acryl)계 수지 또는 벤조사이클로부 텐(BCB) 등의 유기절연물질을 전면에 도포한 후 마스크 공정을 진행하여 공통전극(150) 및 화소전극(153)이 형성되 어야 할 곳에 유기막 패턴(147)을 형성한다. 상기 유기막 패턴(147)의 단면은 삼각형 또는 반원형으로 이루어져 옆면 이 일정한 각도를 가지고 있거나, 곡면으로 이루어지는 것이 특징이다. 또한, 상기 유기막 패턴(147)의 높이는 상기 유기막 패턴(147) 위에 형성될 공통전극(150) 또는 화소전극(153)의 두께를 포함하여 $1\mu\text{m}$ 내지 $3\mu\text{m}$ 가 되고, 더욱 바 람직하게는 $2\mu\text{m}$ 높이로 형성한다.

이후, 상기 유기막 패턴(147)이 형성된 기판(120)에 마스크 공정을 진행하여 상기 보호층(145) 상에 드레인 전극(143)과 공통배선(130)을 노출시키는 드레인 전극 콘택홀(149)과 공통배선 콘택홀(160)을 형성한다. 이는 드레인 전극(143)과 화소전극(153)을 연결하며, 공통배선(130)과 유기막 패턴(147) 위에 형성된 공통전극(150)을 연결하기 위함 이다.

다음으로, 도시한 바와 같이 드레인 콘택홀(149)과 공통배선 콘택홀(160)이 형성된 기판(120)에 금속물질 예를들면, 게이트 전극(126) 또는 데이터 배선(138)을 이루는 물질과 동일한 물질인 알루미늄(Al), 알루미늄 합금(AlNd), 몰리 브덴(Mo), 크롬(Cr) 또는 투명한 금속물질인 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO)를 전면에 증착한 후 마스크 공정을 진행하여 공통전극(150) 및 화소전극(153)을 동일한 레이어(layer)에 형성한다. 상기 공통전극(150) 과 화소전극(153)의 단면 모양은 반원형 또는 삼각형 모양의 유기막 패턴(147) 위에 형성되었으므로 옆면이 일정한 각을 가지며 기울어진 형태 또는 곡면을 이루는 형태를 갖는다.

전술한 바와 같이, 동일한 레이어에 유기막 패턴을 포함하여 그 높이가 $1\mu\text{m}$ 내지 $3\mu\text{m}$ 의 삼각형 또는 반원형의 공통전 극 및 화소전극 구조를 갖는 횡전계형 액정표시장치용 어레이 기판을 구성하면, 공통전극과 화소전극간의 전계 중 수

평성분의 전계가 증가하는 효과를 갖게 되므로 응답속도 특성이 좋아지고, 전계에 따른 액정의 반응이 향상되어 구동 전압을 낮출 수 있다. 또는 전극과 전극사이 간격을 넓게 형성하여 개구율을 증가시킬 수 있다.

도 12a와 12b는 본 발명에 따른 돌기 형태(삼각형 또는 반원 형태)의 전극을 형성한 액정표시장치의 구동전압에 따른 시뮬레이션한 도면이다.

도시한 바와 같이, 3V 및 4V를 인가하였는데, 종래의 전극구조를 갖고 4V, 5V를 인가한 시뮬레이션 도면인 도 6a 및 6b와 각각 대비됨을 보이고 있다. 동일한 간격의 전극폭과 전극간 간격을 형성하였고, 구동전압 1V 낮추었음에도 불구하고 시뮬레이션 결과는 동일한 결과를 나타내고 있다. 즉 삼각형 및 반원형 구조의 전극 구성은 종래의 전극 구조 대비 전극이 넓어지는 효과가 있어 액정 구동에 효과적이며, 전계의 수평 성분이 많아져 응답속도 특성이 좋아진다.

전술한 결과로 인하여 상기 돌기 구조를 적용한다면 전극간 간격을 넓게 형성함으로써 개구율을 향상시킬 수 있다.

발명의 효과

본 발명에 따른 삼각형 또는 반원형의 돌기구조의 전극을 형성한 횡전계 방식 액정표시장치에 있어서, 어레이 기판에서 컬러필터 기판인 상판으로 갈수록 전계의 세기가 약해지는 문제를 돌기구조의 전극 형성으로 전계의 수평성분을 증가시켜 응답속도를 개선하는 효과가 있으며, 또한 기존과 동일 간격으로 전극 형성시 구동전압을 낮출 수 있으며, 상기 구동전압을 동일하게 할 경우 전극 간격을 종래에 비해서 더 넓게 형성함으로써 개구율을 개선시키는 효과가 있다.

(57) 청구의 범위

청구항 1.

투명한 절연기판과;

상기 기판의 제 1 방향으로 서로 이격하여 평행하게 구성된 다수의 게이트 배선과;

상기 게이트 배선과 평행하게 이격하여 구성된 공통배선과;

상기 게이트 배선과 교차하여 화소영역을 정의하는 제 2 방향으로 구성된 다수의 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성되는 박막 트랜지스터와;

상기 공통배선에서 공통전극 콘택홀을 통해 접촉하며, 유기막 패턴 위에 형성되어 화소영역으로 분기한 다수의 공통 전극과;

상기 박막 트랜지스터와 드레인 콘택홀을 통해 연결되고, 상기 공통전극과 엇갈려 구성되며, 유기막 패턴 위에 형성된 다수의 화소전극

을 포함하는 횡전계형 액정표시장치용 어레이 기판.

청구항 2.

제 1 항에 있어서,

상기 공통전극 및 화소전극을 이루는 물질은 크롬, 알루미늄, 인듐-틴-옥사이드, 인듐-징크-옥사이드 중에서 선택된 하나인 횡전계형 액정표시장치용 어레이 기판.

청구항 3.

제 1 항에 있어서,

상기 공통전극 및 화소전극은 동일한 레이어(layer) 상에 형성되는 횡전계형 액정표시장치용 어레이 기판.

청구항 4.

제 1 항에 있어서,

상기 유기막 패턴은 아크릴계 수지 또는 벤조사이클로부텐의 유기물질로 구성되는 횡전계형 액정표시장치용 어레이 기판.

청구항 5.

제 1 항에 있어서,

상기 유기막 패턴의 단면은 삼각형 또는 반원형인 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 6.

제 1 항에 있어서,

상기 공통전극 및 화소전극의 높이는 하부의 유기막 패턴의 높이를 포함하여 $1\mu\text{m}$ 내지 $3\mu\text{m}$ 의 높이로 구성되는 횡전계형 액정표시장치용 어레이 기판.

청구항 7.

제 6 항에 있어서,

상기 유기막 패턴의 높이는 $2\mu\text{m}$ 인 횡전계형 액정표시장치용 어레이 기판.

청구항 8.

투명한 절연기판 상에 제 1 방향으로 서로 이격하여 평행하게 다수의 게이트 배선을 형성하는 단계와;

상기 게이트 배선과 평행하게 이격하여 공통배선을 형성하는 단계와;

상기 게이트 배선과 교차하여 화소영역을 정의하는 다수의 제 2 방향의 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 박막 트랜지스터를 형성하는 단계와;

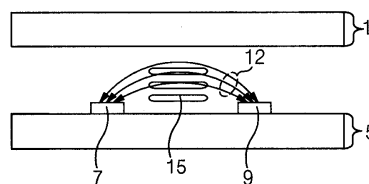
상기 박막 트랜지스터 상에 유기막 패턴을 형성하는 단계와;

상기 유기막 패턴 위에 상기 공통배선과 콘택홀을 통해 연결되는 공통전극과, 상기 공통전극과 엇갈려 구성되는 다수의 화소전극을 형성하는 단계

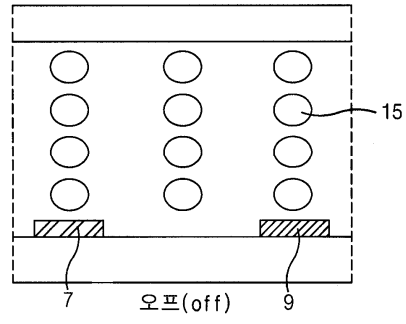
를 포함하는 횡전계형 액정표시장치용 어레이 기판의 제조방법.

도면

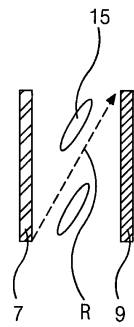
도면1



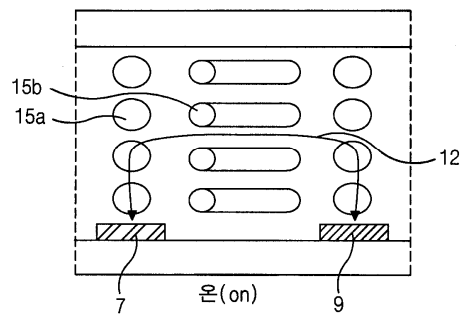
도면2a



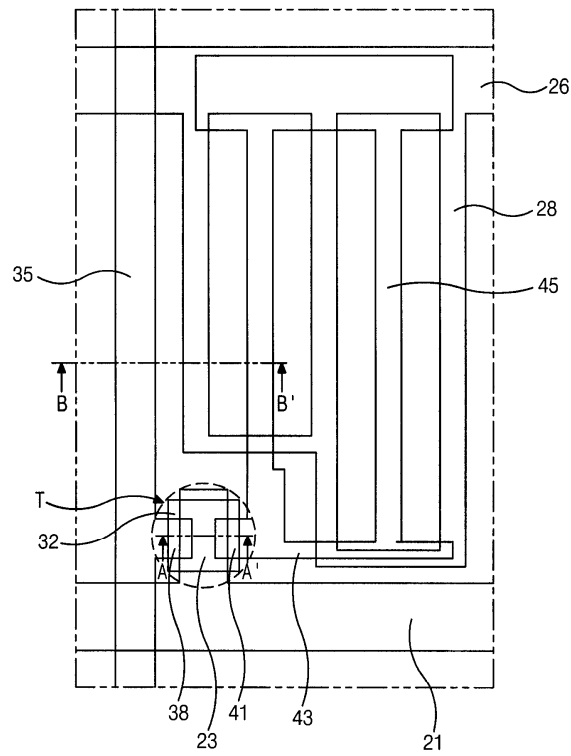
도면2b



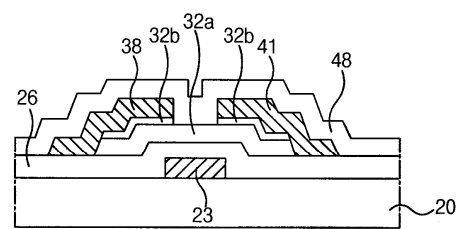
도면2c



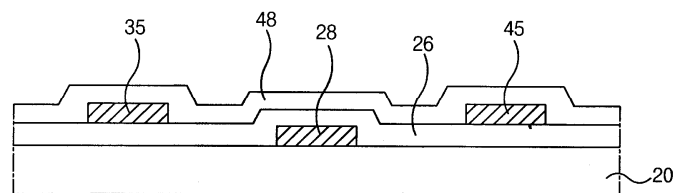
도면3



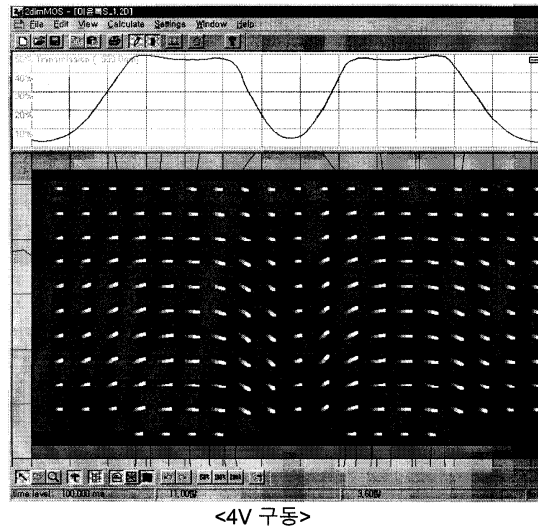
도면4



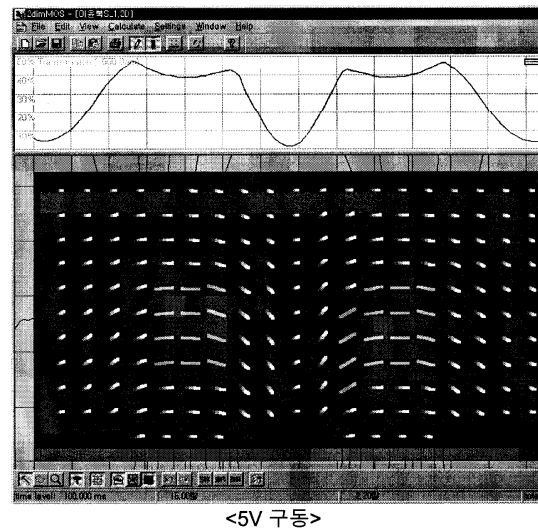
도면5



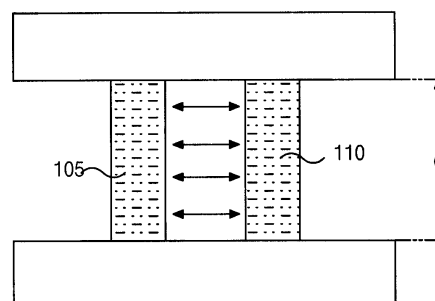
도면6a



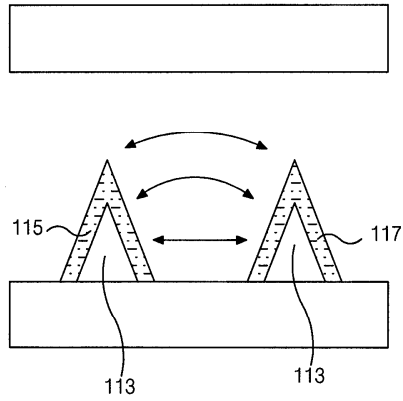
도면6b



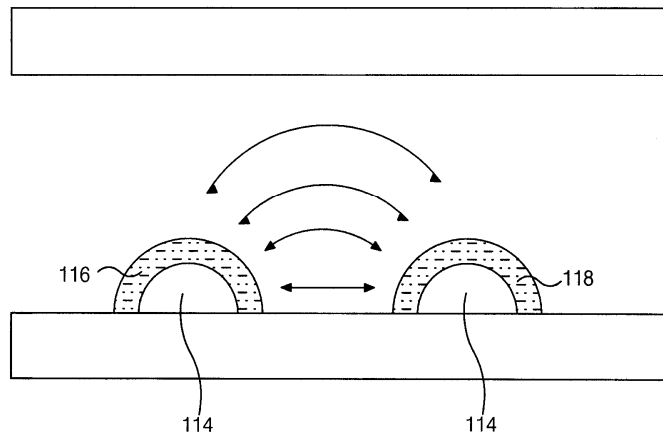
도면7a



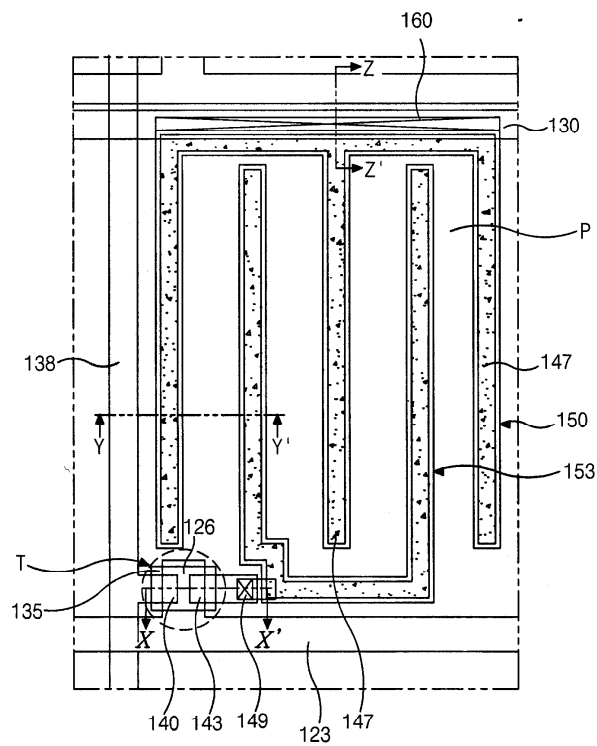
도면7b



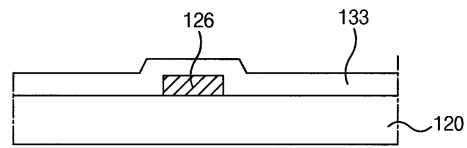
도면7c



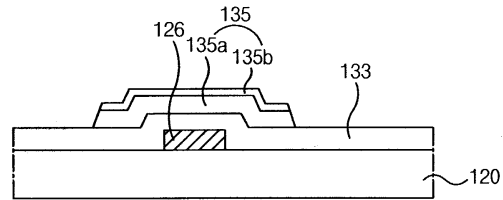
도면8



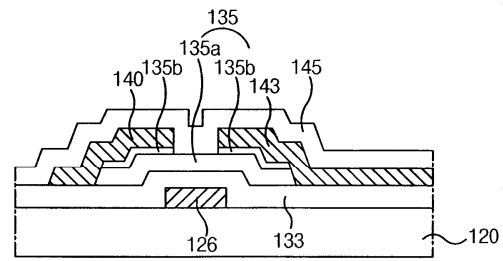
도면9a



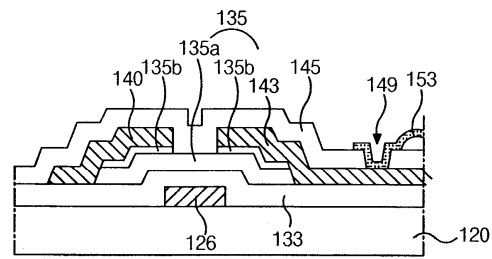
도면9b



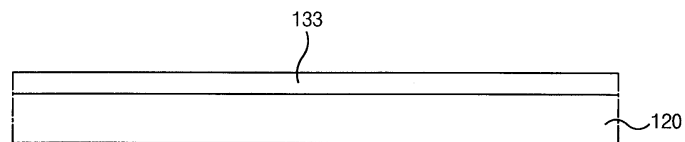
도면9c



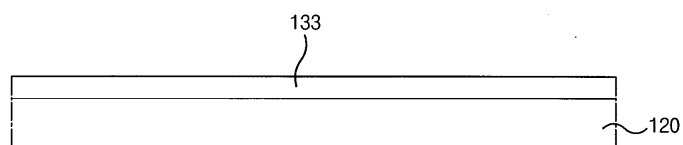
도면9d



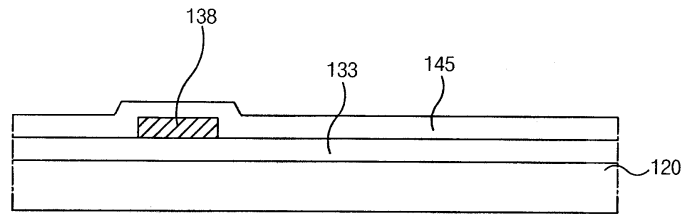
도면10a



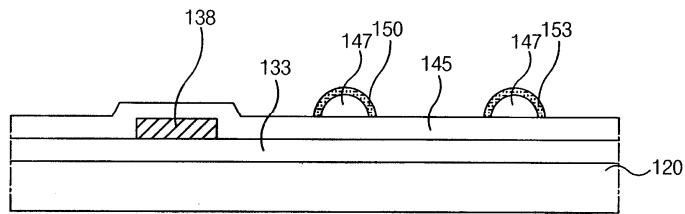
도면10b



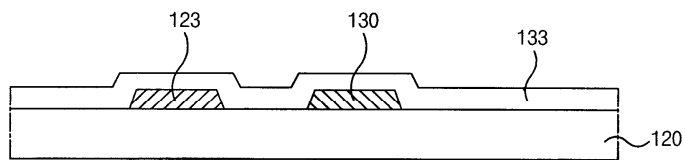
도면10c



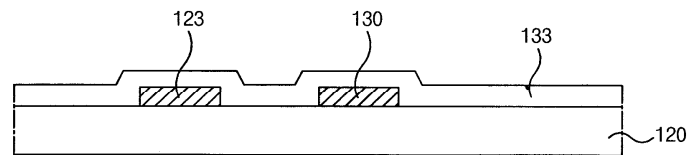
도면10d



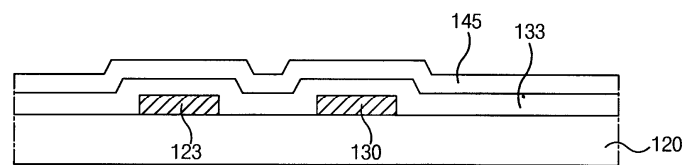
도면11a



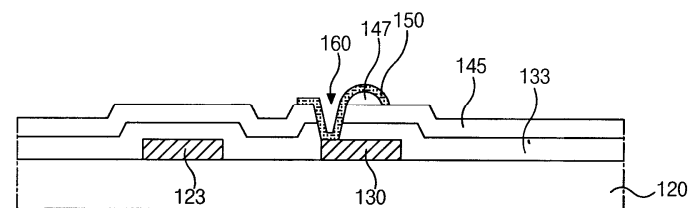
도면11b



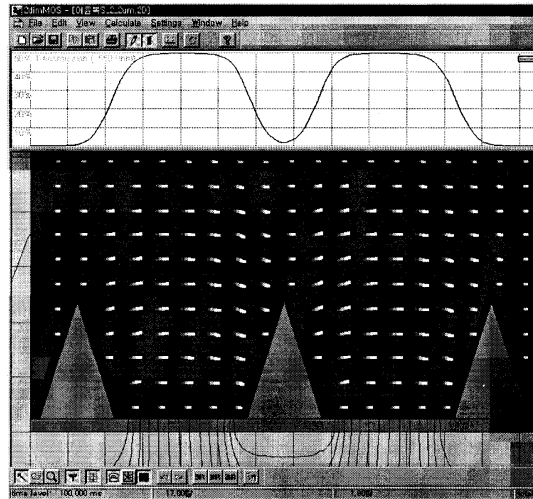
도면11c



도면11d

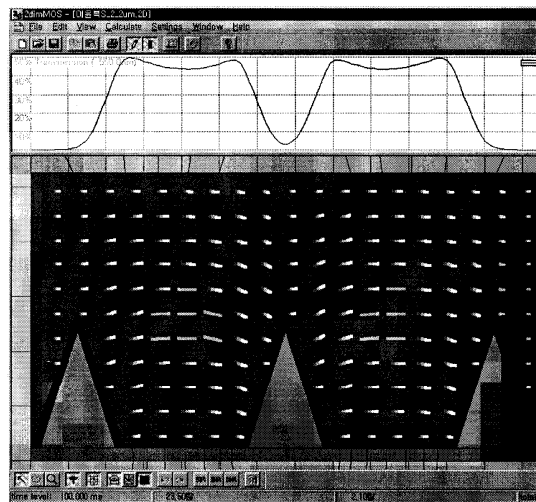


도면12a



<3V 구동>

도면12b



<4V 구동>

专利名称(译)	用于横向电场型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020040056667A	公开(公告)日	2004-07-01
申请号	KR1020020083199	申请日	2002-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEONG WOO NAM 정우남 LEE YUNBOK 이운복 JIN HYUNSUK 진현석		
发明人	정우남 이운복 진현석		
IPC分类号	G02F1/1343		
代理人(译)	贞媛KI		
外部链接	Espacenet		

摘要(译)

根据本发明，三角形或半圆形齿状的有机薄膜图案形成在与用于液晶显示器的平面切换（IPS模式：面内切换模式）阵列基板相同的层中。并且通过在有机薄膜图案上形成两个电极之间的电场的水平分量的像素电极和公共电极来改善开口率的面内切换模式液晶显示装置增加并且根据电场的电场移动。改善了液晶并降低了驱动电压。面内切换模式液晶显示装置，公共电极，像素电极，齿状体，有机膜图案。

