

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/133

(11) 공개번호 특2003-0087965
(43) 공개일자 2003년11월15일

(21) 출원번호 10-2003-0029268
(22) 출원일자 2003년05월09일

(30) 우선권주장 JP-P-2002-00135712 2002년05월10일 일본(JP)
 JP-P-2002-00137630 2002년05월13일 일본(JP)
 JP-P-2002-00195828 2002년07월04일 일본(JP)

(71) 출원인 알프스 덴키 가부시기가이샤
 일본국 도쿄도 오타구 유키가야 오츠카초 1반 7고

(72) 발명자 헤비구찌히로유키
 일본미야기켄센다이시이즈미구스미요시다이히가시5-15-11

 나까노아끼라
 일본미야기켄후루카와시후쿠누마1-8-24

 야마다유키미쯔
 일본미야기켄센다이시다이하쿠다이하쿠2초메5-10

(74) 대리인 특허법인코리아나

심사청구 : 있음

(54) 라인 크롤링을 저감할 수 있는 액정표시장치

요약

(과제) 복수배 주사선 방식의 특징을 살리면서 라인 크롤링을 충분히 저감함으로써 화질이 우수한 액정 표시 장치를 얻는다.

(해결 수단) 본 발명의 액정 표시 장치 중 하나인 컬러 화소 (1) 는 인접하는 신호선 (2) 과 인접하는 주사선 (3A,3B,3C) 에 의해 둘러싸인 3 개의 도트를 포함하고, 각 도트내에 스위칭 소자 (5) 와 도트 전극 (6A,6B,6C) 이 형성되어 있다. 각 컬러 화소 (1) 내에는, 절연층을 관통하는 콘택트 홀 (7) 을 통해 도트 전극 (6A,6B,6C) 과 전기적으로 접속된 3 개의 표시 전극 (8R,8G,8B) 이 형성되어 있다. 그리고, 각 표시 전극 (8R,8G,8B) 은 3 개의 도트 전극 (6A,6B,6C) 에 걸쳐 배치됨과 동시에, 1 개의 표시 전극이 3 개의 도트 전극 중 어느 하나에만 전기적으로 접속되고, 1 개의 도트 전극이 1 개의 표시 전극에만 전기적으로 접속되어 있다.

대표도

도 1

색인어

액정표시장치

명세서

도면의 간단한 설명

도 1 은 본 발명의 제 1 실시 형태의 액정 표시 장치를 구성하는 액티브 매트릭스 기판에서, 도트 전극과 그 상방의 표시 전극을 겹쳐 나타내는 평면도이다.

도 2 는 동 액티브 매트릭스 기판에서, 하측의 도트 전극만을 나타내는 평면도이다.

도 3 은 도 1 에 나타내는 콘택트 배열예에서, 각 표시 전극에 화상 신호가 기록되는 타이밍과, 각 표시 전극에 기록되는 화상 신호의 극성을 모식적으로 나타내는 도면이다 (3 : 1 인터레이스).

도 4 는 도 3 과 다른 콘택트 배열예에서의 동 도면이다.

도 5 는 본 발명의 제 2 실시 형태의 액정 표시 장치에서의 동 도면이다 (4 : 인터레이스).

도 6 은 다른 콘택트 배열예에서의 동 도면이다.

도 7 은 다른 콘택트 배열예에서의 동 도면이다.

도 8 은 다른 콘택트 배열예에서의 동 도면이다.

도 9 는 본 발명의 제 3 실시 형태의 액정 표시 장치에서의 동 도면이다 (5 : 1 인터레이스).

도 10 은 본 발명의 제 4 실시 형태의 액정 표시 장치에서의 동 도면이다 (6 : 1 인터레이스).

도 11 은 본 발명의 제 5 실시 형태의 액정 표시 장치를 구성하는 액티브 매트릭스 기판에서, 도트 전극과 그 상방의 표시 전극을 겹쳐 나타내는 평면도이다.

도 12 는 본 발명의 제 6 실시 형태의 액정 표시 장치를 구성하는 액티브 매트릭스 기판에서, 도트 전극과 그 상방의 표시 전극을 겹쳐 나타내는 평면도이다.

도 13 은 동 액티브 매트릭스 기판에서, 하측의 도트 전극만을 나타내는 평면도이다.

도 14 는 본 발명의 제 7 실시 형태의 액정 표시 장치를 구성하는 액티브 매트릭스 기판에서, 도트 전극과 그 상방의 표시 전극을 겹쳐 나타내는 평면도이다.

도 15 는 동 액티브 매트릭스 기판에서, 하측의 도트 전극만을 나타내는 평면도이다.

도 16 은 본 발명의 제 8 실시 형태의 액정 표시 장치를 구성하는 액티브 매트릭스 기판에서, 도트 전극과 그 상방의 표시 전극을 겹쳐 나타내는 평면도이다.

도 17 은 동 액티브 매트릭스 기판에서, 하측의 도트 전극만을 나타내는 평면도이다.

도 18 은 본 발명의 제 9 실시 형태의 액정 표시 장치를 구성하는 액티브 매트릭스 기판에서, 도트 전극과 그 상방의 표시 전극을 겹쳐 나타내는 평면도이다.

도 19 는 동 액티브 매트릭스 기판에서, 하측의 도트 전극만을 나타내는 평면도이다.

도 20 은 본 발명의 제 10 실시 형태의 액정 표시 장치를 나타내는 도면으로서, 도 20(a) 는 TFT 어레이 기판의 개략 구성도이고, 도 20(b) 는 TFT 어레이 기판에 형성된 선택 회로의 진리값 표이다.

도 21 은 동 선택 회로의 구체적인 회로 구성의 일례를 나타내는 도면이다.

도 22 는 동 선택 회로의 구체적인 회로 구성의 다른 예를 나타내는 도면이다.

도 23 은 본 발명의 제 11 실시 형태의 액정 표시 장치를 나타내는 도면으로서, 도 23(a) 는 TFT 어레이 기판의 개략 구성도이고, 도 23(b) 는 TFT 어레이 기판에 형성된 TFT 입출력의 관계를 나타내는 표이다.

도 24 는 본 발명의 제 12 실시 형태의 액정 표시 장치에서의 TFT 어레이 기판의 개략 구성도이다.

도 25 는 본 발명의 제 13 실시 형태의 액정 표시 장치에서의 TFT 어레이 기판의 개략 구성도이다.

도 26 은 동 TFT 어레이 기판의 다른 예를 나타내는 개략 구성도이다.

도 27 은 3 배 주사선 방식의 액정 표시 장치에서의 TFT 어레이 기판의 개략 구성도이다.

도 28 은 종래의 3 : 1 인터레이스, 도트 반전 구동에서의 동 도면이다.

도 29 는 종래의 3 : 1 인터레이스, 코먼 반전 구동에서의 동 도면이다.

* 도면의 주요부분에 대한 부호의 설명 *

1: 컬러 화소

2: 신호선

3A,3B,3C: 주사선

4A,4B,4C: 도트

5: 스위칭 소자

6A,6B,6C: 도트 전극 (제 1 전극)

7: 콘택트 홀

8R,8G,8B: 표시 전극 (제 2 전극)

120,12A,12B,12C: 신호 지선

10: 화소

11,15,16,17,18: TFT (박막 트랜지스터)

12: 도트 전극

13,13a,13b: 선택 회로

14: 인버터

S1 S6: 신호선

Ga0 Ga4, Gb0 Gb4, Gc0 Gc4: 주사선

Ga,Gb,Gc: 주사선군

R(1) R(3), G(1) G(3), B(1) B(3): 도트

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 액티브 매트릭스 구동 방식의 액정 표시 장치에 관한 것이다.

액티브 매트릭스 구동 방식의 컬러 액정 표시 장치 (Liquid Crystal Display, 이하 LCD 라고 약기하는 경우도 있음)에서는 복수의 기본색을 조합하여 하나의 색을 표시하는 컬러 화소가 매트릭스 형상으로 다수 배열되어 있다. 그리고, 다수의 주사선 (게이트 버스) 과 다수의 신호선 (소스 버스) 에 의해 상기 다수의 컬러 화소가 매트릭스 구동된다.

이러한 종류의 LCD 에서, 각 신호선 방향을 따라 복수의 기본색, 예컨대 R (적), G (녹), B (청) 의 3 원색의 조합이 반복하여 배열되고, 주사선 수가 1 개의 신호선을 따른 방향의 화소 수와 기본색 수를 곱한 수로 된 패널 (기본색 수는 3 이 일반적이며, 이 경우의 구성을 이하에서는 「3 배 주사선 방식」 이라고 함) 이 채용되고, 3 : 1 의 인터레이스 구동 (3 개마다 1 개만 주사하는 비월 주사) 을 실시하는 기술이 제안되어 있다. 이 3 배 주사선 방식에서는 종래의 일반적인 구성에 비해 게이트 드라이버의 개수가 3 배가 되는 한편, 게이트 드라이버에 비해 소비 전력이 크고 또한 고가인 소스 드라이버의 개수가 1/3 이면 되므로, LCD 전체적으로 소비 전력 삭감과 비용 삭감을 도모할 수 있다. 또한, 3 : 1 인터레이스 구동의 채용에 의해 프레임 주파수 (1 화면 전부를 다시 기록하는 주파수) 가 1/3 이 됨으로써 소비 전력을 삭감시킬 수 있다는 효과도 기대할 수 있다. 또 3 : 1 인터레이스 구동을 실시함으로써 프레임 주파수는 통상의 1/3 이 되기 때문에 동화 표시에서는 움직임의 원할함이 다소 결여되는 경우가 있다. 단, 움직임의 원할함이 요구되지 않는 휴대 단말 등의 용도로 사용한다면 문제 없는 수준이다.

그러나, 인터레이스 구동을 채용한 경우, 라인 크롤링{line crawling}이라 불리는 표시 불균일이 인식되기 쉬워진다는 문제가 발생한다. 라인 크롤링 대책으로는 각 도트에 기록되는 신호의 극성에 주목하여 동일 극성의 구동 전압으로 구동되는 동일 기본색 (R, G, B 중 예컨대 G) 의 각 도트의 바로 근방의 것끼리를 연결하였을 때에 얻어지는 복수의 라인 간격 D 를 작게 하는 것이 유효하다는 사고 방식이 종래부터 알려져 있다. 특히 시거리 30cm 의 경우에는 라인 간격 D 는 260 μ m 이하가 바람직하다고 알려져 있다. 또한, 이 기본적인 사고 방식에 따라 도트 반전 구동을 이용함으로써 라인 크롤링을 저감하는 효과가 얻어진다.

발명이 이루고자 하는 기술적 과제

그런데, 액정의 극성 반전 구동 방식에는 화질을 중시한 도트 반전 방식이나 전력 절감을 중시한 코먼 반전 방식 등이 있다. 앞서 기술한 3 배 주사선 방식으로 또한 인터레이스 구동을 실시하는 방식은 동화 표시 성능을 그다지 중시하지 않고 전력 절감이나 저비용을 보다 중시하는 휴대 단말 등의 용도에 적합한 것으로 생각된다. 따라서, 이러한 종류의 용도에서의 극성 반전 방식으로는 소비 전력이 큰 도트 반전 방식보다 전력 절감화하기 쉬운 코먼 반전 방식을 이용하는 편이 바람직하다.

그러나 종래의 3 배 주사선 방식의 구성에서 3 : 1 인터레이스 구동을 실시하는 경우, 코먼 반전 구동을 채용하면 동일 극성의 구동 전압으로 구동되는 동일 기본색의 각 도트의 바로 근방의 것끼리를 연결하였을 때에 얻어지는 복수의 라인 간격 D 가 6P (P: 3 도트로 구성되는 컬러 화소의 피치) 가 된다.

도 29 는 이것을 설명하기 위한 도면으로, 매트릭스 형상으로 배열된 30 행의 도트를 나타내고 있다. 도면의 좌측에 기재한 「A」, 「B」, 「C」 는 3 : 1 인터레이스 구동의 기록 타이밍을 나타내며, 예컨대 제일 처음에 「A」 로 나타낸 행이 위에서 아래까지 차례로 기록되면, 다음에 「B」 로 나타낸 행이 위에서 아래까지 차례로 기록되고, 마지막으로 「C」 로 나타낸 행이 위에서 아래까지 차례로 기록된다. 또, 「A」, 「B」, 「C」 가 규칙적으로 나열되어 있지 않은 이유는 R, G, B 는 종방향으로 규칙적으로 나열되어 있기 때문에 「A」 의 타이밍으로 항상 동일한 기본색만 기록되는 것을 방지하기 위함이다. 또한, 코먼 반전 구동의 경우, 각 행마다 횡방향으로 나열되는 모든 도트가 동일 극성이 된다. 도 29 에서, 가장 위의 행으로부터 1 행째, 2 행째, 3 행째, ...의 순서로 기본색이 R, G, B, ...의 순서로 반복하여 나열되어 있다고 하면 제 5 행째는 「A」 의 타이밍으로 기록되는 「-」 극성의 G 의 도트가 되고, 그 다음의 「-」 극성의 G 의 도트는 제 23 행째에 나타나게 된다. 따라서, 상기 라인 간격 D 는 18 도트분, 즉 6 회소분이 된다.

여기서, 컬러 화소 피치 P 의 예로는 일반적으로 고정세라는 200ppi (Pixel per Inch) 의 화소 밀도로 127 μ m 이고, 상기 라인 간격 D 는 $D = 6P = 762\mu$ m 가 된다. 이 라인 간격 D 는 라인 크롤링이 시인(視認)되기에 충분한 크기이다. 예컨대 현재의 휴대 단말의 주류인 3.5 인치의 QVGA (320 × 240 화소) 의 디스플레이에서는 $P = 223.5\mu$ m 로, $D = 6P = 1341\mu$ m 가 되기 때문에 논외라고 할 수 밖에 없다. 반대로, 라인 간격 D 를 260 μ m 이하로 줄이려면 컬러 화소 피치 P 를 43 μ m 이하로 해야만 하기 때문에, 이 정도의 고화소 밀도의 디스플레이를 제작하는 것은 현시점에서는 어려우며, 실용적이지 못하다.

즉, 종래의 3 배 주사선 방식에서 코먼 반전 구동을 채용한 경우, 충분한 라인 크롤링 대책을 세우기는 어려웠다.

또 라인 크롤링 저감 효과가 큰 도트 반전 구동을 채용한 경우, 코먼 반전 구동의 경우와 달리, 도 28 에 나타내는 바와 같이 각 행마다 횡방향으로 나열되는 인접하는 도트가 역극성이 된다. 이 경우, 상기 라인 간격 D 는 $D = 1.9P$ 가 된다. 200ppi ($P = 127\mu\text{m}$) 의 화소 밀도에서는 $D = 241.3\mu\text{m}$ 가 되어 $260\mu\text{m}$ 를 하회하기 때문에 바람직한 라인 크롤링 대책을 세울 수 있다. 그러나, 도트 반전 구동의 경우, 코먼 반전 구동에 비해 신호 진폭이 대략 2 배가 되기 때문에 소비 전력이 증가하여 소스 드라이버만으로 비교하면 4 배 정도까지 증가되는 결점이 있다.

본 발명은 상기 과제를 해결하기 위해 이루어진 것으로, 복수배 주사선 방식의 특징을 살리면서 라인 크롤링을 충분히 저감함으로써 화질이 우수한 액정 표시 장치를 얻는 것을 목적으로 한다. 또 상기 목적을 달성함은 물론 전력 절감화도 도모할 수 있는 액정 표시 장치를 얻는 것을 목적으로 한다.

또한, 코먼 반전 구동을 채용한 경우, 플리커의 공간 주파수가 작아짐으로써 발생하는 라인 크롤링의 대책으로서, 컬러 필터의 R (적), G (녹), B (청) 의 배열을 가로 스트라이프 배열에서 횡모자이크 배열로 변경하고, 플리커의 공간 주파수를 크게 함으로써 라인 크롤링이 시인되기 어렵게 하려는 기술이 제안되었다. 그러나, 이 기술에 의하면 라인 크롤링은 개선되지만, 횡방향의 흑의 직선을 표시하였을 때, 표시된 흑선이 톱날 모양으로 흔들거려 직선으로 보이지 않게 되는 문제가 있었다.

본 발명은 상기 과제를 해결하기 위해 이루어진 것으로, 코먼 반전 구동, 복수배 주사선 방식 등의 기술을 채용함으로써 저소비 전력화를 도모하면서 라인 크롤링 (플리커) 이 시인되기 어려워지고, 또한 흑의 직선 표시에 톱날 모양이나 흔들거림이 없는 액정 표시 장치를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위해 본 발명의 제 1 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수의 신호선과 복수의 주사선이 매트릭스 형상으로 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 각 주사선과 각 신호선에 전기적으로 접속된 스위칭 소자와, 상기 스위칭 소자에 전기적으로 접속된 제 1 전극이 형성되고, 상기 각 화소내에 상기 제 1 전극을 덮는 절연층 위에 형성되고, 상기 절연층을 관통하는 콘택트 홀을 통해 상기 제 1 전극에 전기적으로 접속된 상기 기본색 수만큼의 제 2 전극이 형성되고, 각 제 2 전극이 상기 기본색 수만큼의 제 1 전극에 걸쳐 배치됨과 동시에, 하나의 제 2 전극은 상기 기본색 수만큼의 제 1 전극 중 어느 하나에만 전기적으로 접속되고, 하나의 제 1 전극은 하나의 제 2 전극에만 전기적으로 접속된 것을 특징으로 한다.

본 발명의 제 1 액정 표시 장치에서는 제 1 전극이 스위칭 소자를 통해 각 신호선에 전기적으로 접속되고, 제 1 전극과 그 상방의 제 2 전극이 콘택트 홀을 통해 각 신호선에 전기적으로 접속되어 있기 때문에, 화상 신호는 제 1 전극에서 콘택트 홀을 통해 제 2 전극에 기록되고, 제 2 전극에 의해 액정이 구동되는 구성이다. 요컨대 액정을 구동함으로써 직접적으로 표시에 기여하고 있는 것은 제 2 전극이다. 이 구성에서, 콘택트 홀의 형성 위치를 적절히 선택함으로써 동일한 주사선으로 동시에 화상 신호가 기록되는 제 2 전극을 임의로 선택할 수 있고, 인터레이스 구동을 실시하였을 때에 동시에 기록하는 기본색도 임의로 선택할 수 있다. 바꿔 말하면 각 도트에 신호를 기록하는 타이밍과, 표시되는 기본색의 평면적 배열을 각각 독립적으로 결정할 수 있다. 그 결과, 기본색의 배열을 모자이크 배열 등의 복잡한 배열로 하지 않고, 유효한 라인 크롤링 대책을 실시할 수 있다. 또, 라인 크롤링의 우려가 없는 논인터레이스 (프로그레시브) 구동을 실시하는 경우에는 동일 주사선으로 동시에 신호가 기록되는 제 2 전극의 기본색을 모두 동일하게 하면 화상 보완이나 윤곽 강조 등의 화상 처리를 하기 쉬워지는 효과가 얻어진다.

또한, 본 발명의 제 1 액정 표시 장치에서, 1 프레임이 상기 기본색 수 이상의 필드로 분할되어 인터레이스 구동이 행해지고, 각각의 필드내에서 신호가 기록되는 상기 제 2 전극의 기본색별 비율이 거의 동등한 것이 바람직하다.

상기 본 발명의 기본 구성에 의해 라인 크롤링의 대책 효과가 커진 것을 이용하여 라인 크롤링을 허용할 수 있는 한계에 도달할 때까지 인터레이스의 비율을 크게 하고 프레임 주파수를 작게 하면 소비 전력의 삭감 효과를 최대한으로 할 수 있다. 이 때, 1 필드내의 색균형이 무너지면 화면 전체에서 플리커가 보이는 경우가 있으므로, 각 필드내에서 신호가 기록되는 제 2 전극의 기본색별 비율을 대략 동등하게 하여 색균형을 잡음으로써 전면 플리커의 발생을 억제할 수 있다.

또한, 동일한 주사선에 전기적으로 접속된 상기 제 2 전극의 기본색의 비율을 거의 동등하게 하는 것이 바람직하다. 또한, 동일한 주사선에 전기적으로 접속된 상기 제 2 전극으로서, 또한 인접하는 제 2 전극끼리의 기본색이 서로 다른 구성으로 하는 것이 바람직하다.

이러한 구성으로 함으로써 라인 크롤링의 대책 효과를 보다 향상시킬 수 있다. 특히 후자의 구성을 택하는 것이 바람직하다.

상기 본 발명의 제 1 액정 표시 장치에서는 코먼 반전 구동을 채용하는 것이 바람직하다. 또한, 반사형 액정 표시 장치인 것이 바람직하다.

코먼 반전 구동을 채용함으로써, 복수배 주사선 방식으로 인터레이스 구동하는 경우의 특징점인 전력 절감화를 더욱 추진할 수 있다. 또한, 반사형 액정 표시 장치이면 백라이트가 필요없어짐으로써 전력 절감화를 도모할 수 있다. 이러한 구성은 휴대 단말 등의 용도에 매우 바람직하다.

상기 기본색은 적, 녹, 청의 3 원색으로 하는 것이 바람직하다.

이러한 구성으로 하면 필요 최소한의 기본색으로 색재현성을 향상시킬 수 있다.

상기 기본색은 스트라이프 형상으로 배열되어 있는 것이 바람직하다.

이러한 구성으로 하면 중형의 직선을 표시하였을 때에 직선이 톱날 모양으로 되거나 표시 패턴의 단부가 미묘하게 착색되는 등의 표시상의 악영향이 없어 퍼스널 컴퓨터 화면 등의 표시에 적합하다.

본 발명의 제 2 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수의 신호선과 복수의 주사선이 매트릭스 형상으로 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 각 주사선과 각 신호선에 전기적으로 접속된 스위칭 소자와, 상기 스위칭 소자에 전기적으로 접속된 제 1 전극이 형성되고, 상기 각 화소내에 상기 제 1 전극을 덮는 절연층 위에 형성되고, 상기 절연층을 관통하는 콘택트 홀을 통해 상기 제 1 전극에 전기적으로 접속된 상기 기본색 수만큼의 제 2 전극이 형성되고, 각 제 2 전극이 상기 기본색 수만큼의 제 1 전극에 걸쳐 배치됨과 동시에, 하나의 제 2 전극은 상기 기본색 수만큼의 제 1 전극 중 어느 하나에만 전기적으로 접속되고, 하나의 제 1 전극은 하나의 제 2 전극에만 전기적으로 접속되고, 상기 스위칭 소자와 상기 제 2 전극이 평면적으로 겹치지 않도록 배치된 것을 특징으로 한다.

그런데, 본 발명의 제 1 액정 표시 장치는 복수의 제 2 전극 중, 제 2 전극과 스위칭 소자가 평면적으로 겹치고, 제 2 전극의 하측에 스위칭 소자가 있는 장소와 없는 장소가 존재하는 경우가 있다. 이 경우, 이들 사이에서 제 2 전극과 스위칭 소자로 구성되는 기생 용량이 불균일해지기 때문에 오프셋 전압이 복수의 제 2 전극간에서 분산되게 된다. 여기서, 제 2 전극과 스위칭 소자 사이의 층간 절연막의 유전율을 작게 하거나, 막두께를 두껍게 하는 등의 방법으로 기생 용량 자체를 작게 하여 기생 용량의 분산의 절대값을 억제하거나, 또는 유지 용량을 크게 하여 기생 용량의 분산의 절대값이 유지 용량에 대해 허용할 수 있는 범위내에 들어가도록 설계할 수 있는 경우에는 이 오프셋 전압의 분산은 그다지 문제가 되지 않는다. 그러나, 화소 밀도를 높게 하고자 하는 경우 등에는 상기와 같은 설계 조건으로 하기는 어려우며, 경우에 따라서는 플리커나 스틱킹 등의 문제가 발생한다.

따라서, 본 발명의 제 2 액정 표시 장치에서는 스위칭 소자와 제 2 전극이 평면적으로 겹치지 않도록 배치되어 있으므로, 제 2 전극과 스위칭 소자로 형성되는 기생 용량을 작게 할 수 있고, 복수의 제 2 전극간에서의 오프셋 전압의 분산을 작게 할 수 있다. 그 결과, 설계의 자유도를 확보한 상태에서 플리커나 스틱킹 등의 표시상의 문제를 개선할 수 있다. 기술원의 액정 표시 장치와 본 발명의 액정 표시 장치의 구체예에 대해서는 [발명의 실시 형태] 항에서 설명한다.

본 발명의 제 3 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수의 신호선과 복수의 주사선이 매트릭스 형상으로 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 각 주사선과 각 신호선에 전기적으로 접속된 스위칭 소자와, 상기 스위칭 소자에 전기적으로 접속된 제 1 전극이 형성되고, 상기 각 화소내에 상기 제 1 전극을 덮는 절연층 위에 형성되고, 상기 절연층을 관통하는 콘택트 홀을 통해 상기 제 1 전극에 전기적으로 접속된 상기 기본색 수만큼의 제 2 전극이 형성되고, 각 제 2 전극이 상기 기본색 수만큼의 제 1 전극에 걸쳐 배치됨과 동시에, 하나의 제 2 전극은 상기 기본색 수만큼의 제 1 전극 중 어느 하나에만 전기적으로 접속되고, 하나의 제 1 전극은 하나의 제 2 전극에만 전기적으로 접속되고, 상기 각 화소내에서, 적어도 복수의 상기 스위칭 소자 중 어느 하나와 복수의 상기 제 2 전극 중 어느 하나가 평면적으로 겹치도록 배치되고, 또한 각 제 2 전극과 겹치는 상기 스위칭 소자의 개수가 모든 제 2 전극에 걸쳐 동등한 것을 특징으로 한다.

본 발명의 제 3 액정 표시 장치는 본 발명의 제 2 액정 표시 장치와 달리, 각 화소내에서 복수의 스위칭 소자 중 어느 하나와 복수의 제 2 전극 중 어느 하나가 평면적으로 겹쳐 있는 것이다. 단, 각 제 2 전극과 겹치는 스위칭 소자의 개수가 모든 제 2 전극에 걸쳐 동등하므로, 제 2 전극과 스위칭 소자로 구성되는 기생 용량의 분산이 억제되고, 오프셋

전압의 분산도 억제할 수 있다. 그 결과, 설계의 자유도를 확보한 상태에서 플리커나 스티킹 등의 표시상의 문제를 개선시킬 수 있다는 본 발명의 제 2 액정 표시 장치와 동일한 효과를 얻을 수 있다.

또한, 본 발명의 제 2 액정 표시 장치에서는 스위칭 소자와 제 2 전극이 겹치지 않도록 배치할 필요가 있기 때문에, 인접하는 제 2 전극간의 간격이 스위칭 소자가 있는 장소와 없는 장소에서 다르며, 색에 따라 간격이 넓은 장소와 좁은 장소가 존재하게 되어, 예컨대 액정 표시 장치의 상면에 프런트 라이트를 배치한 경우 등에 도광판의 조 등과의 간섭에 의해 무아레 줄무늬가 발생하여 보기가 나빠지는 등의 문제가 있었다. 또한, 스위칭 소자를 배치한 장소는 표시에 기여할 수 없기 때문에, 표시에 기여할 수 있는 면적(개구율)이 작아져 화상이 어두워진다는 문제도 있었다. 이에 비해, 본 발명의 제 3 액정 표시 장치에서는 스위칭 소자와 제 2 전극이 겹치는 구성으로 하였기 때문에, 표시에 기여할 수 없는 제 2 전극간의 간격 부분을 모두 균일한 폭으로 좁게 할 수 있어 보기가 좋고 밝은 화상을 표시할 수 있다.

또한, 본 발명의 제 3 액정 표시 장치에서의 신호선으로서 예컨대 다음과 같은 3 가지 형태를 채택하는 것이 바람직하다.

각 도트내에 상기 신호선에서 분기하여 상기 주사선의 연재 방향으로 당해 도트의 단부까지 연장되는 신호 지선을 형성하고, 당해 도트내에 형성된 상기 스위칭 소자를 상기 신호 지선에 전기적으로 접속하는 구성으로 할 수 있다.

이 구성으로 하면 각 제 2 전극과 신호 지선이 겹치는 부분의 면적이 모든 제 2 전극에 걸쳐 거의 동등해지므로, 기생 용량의 분산을 더욱 억제할 수 있어 표시 품질을 보다 향상시킬 수 있다.

또는 각 화소내에 당해 화소내의 복수의 도트에 걸쳐 계단 형상으로 연장되는 신호 지선을 형성하고, 당해 화소내에 형성된 복수의 상기 스위칭 소자를 상기 신호 지선에 전기적으로 접속하는 구성으로 할 수 있다.

이 구성으로 하여도 상기와 마찬가지로 각 제 2 전극과 신호 지선이 겹치는 부분의 면적이 모든 제 2 전극에 걸쳐 거의 동등해지므로, 기생 용량의 분산을 더욱 억제할 수 있고, 표시 품질을 보다 향상시킬 수 있다. 또한 본 구성의 경우, 1 개의 신호 지선을 계단 형상으로 함으로써 각 제 2 전극과 신호 지선이 겹치는 부분의 면적을 상기 구성보다 작게 할 수 있으므로, 기생 용량의 절대값을 보다 작게 할 수 있다.

또는, 하나의 화소를 구성하는 기본색 수만큼의 도트에 대응하는 기본색 수만큼의 신호선이 서로 평행하게 형성되고, 이들 기본색 수만큼의 신호선의 단부를 전기적으로 접속하는 구성으로 할 수 있다. 바꿔 말하면 본 구성은 하나의 화소에 대응하는 신호선을 그 뿌리에서 기본색 수만큼으로 분기시킨 것이라고 할 수 있다.

이 구성에 따르면 상기 스위칭 소자나 신호 지선에서 발생하는 기생 용량 뿐 아니라, 신호선의 본선과 제 2 전극 사이에 발생하는 기생 용량도 포함하여 모든 제 2 전극의 기생 용량을 균일하게 할 수 있고, 이들 3 개의 신호선의 형태 중에서 기생 용량의 분산을 가장 작게 할 수 있다.

본 발명의 제 4 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상기 복수개의 주사선은 복수개 한 세트의 주사선으로 이루어지는 주사선군을 복수 세트 구비하여 이루어지고, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 상기 신호선과 인접하는 상기 주사선군에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 한 세트의 주사선군을 구성하는 복수개의 주사선에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극과, 상기 한 세트의 주사선군과 상기 박막 트랜지스터 사이에 접속된 복수 입력 1 출력의 선택 회로가 형성되고, 상기 선택 회로의 복수의 입력이 상기 한 세트의 주사선군을 이루는 복수의 주사선 중 상이한 주사선에 각각 접속되어 있음과 동시에, 상기 선택 회로의 출력이 상기 박막 트랜지스터의 게이트 전극에 접속되고, 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을 특징으로 한다.

본 발명의 제 5 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상기 복수개의 주사선은 복수개 한 세트의 주사선으로 이루어지는 주사선군을 복수 세트 구비하여 이루어지고, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 상기 신호선과 인접하는 상기 주사선군에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 한 세트의 주사선군을 구성하는 복수개의 주사선 중 어느 한개에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극이 형성되고, 상기 각 도트내의 박막 트랜지스터는 상기 신호선과 상기 도트 전극 사이에 직렬 접속된 상기 한 세트의 주사선군을 구성하는 주사선 수 미만의 복수개의 박막 트랜지스터이고, 상기 복수개의 박막 트랜지스터의 게이트 전극이 상기 한 세트의 주사선군을 이루는 복수의 주사선 중 상이한 주사선에 각각 접속되어 있음과 동시에, 상기 복수개의 박막 트랜지스터의 게이트 전극과 상기 한 세트의 주사선군의 복수개의 주사선의 접속의 조합이, 서로 인접하는 도트에 있어서 다르고, 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되

는 것을 특징으로 한다.

본 발명의 제 6 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 상기 신호선과 상기 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 주사선의 1 개에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극이 형성되고, 각 주사선이 1 개의 신호선을 사이에 두고 인접하는 박막 트랜지스터의 사이에서 상기 신호선의 연재 방향으로 연장되는 굴곡부를 갖는 구성으로 됨으로써, 상기 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 주사선에 의해 주사되고, 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을 특징으로 한다.

본 발명의 제 7 액정 표시 장치는 대향 배치된 한쌍의 기판간에 액정이 끼워지고, 상기 한쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상기 복수개의 주사선은 복수개 한 세트의 주사선으로 이루어 지는 주사선군을 복수 세트 구비하여 이루어지고, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 상기 신호선과 인접하는 상기 주사선군에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 한 세트의 주사선군을 구성하는 복수개의 주사선 중 어느 하나에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극이 형성되고, 상기 한 세트의 주사선군을 이루는 복수개의 주사선에 있어서, 상기 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 주사선에 접속되고, 한 세트의 주사선군을 구성하는 개개의 주사선이 복수 세트의 주사선군에 걸쳐 서로 전기적으로 접속되고, 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을 특징으로 한다.

본 발명의 제 4 제 7 액정 표시 장치는 모두 한쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고, 하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선 (또는 주사선군) 에 의해 둘러싸인 기본색 수만큼의 도트를 포함하는, 이른바 복수배 주사선 방식의 액정 표시 장치이다. 그리고, 본 발명의 제 1 제 4 액정 표시 장치에 공통되는 특징점은 구체적인 구성상의 차이는 있지만, 어느 것이나 화소를 구성하는 하나의 도트의 박막 트랜지스터 (TFT: Thin Film Transistor) 가 그 도트에 인접하는 도트의 TFT 와는 다른 기간으로 주사되는 구성으로 되어 있는 점이다. 또 상기 기재에서 「당해 도트에 인접하는 도트」란 종방향, 횡방향의 어느 방향으로나 인접한다는 의미이다.

종래의 일반적인 액티브 매트릭스형 액정 표시 장치에 있어서, 코몬 반전 구동 방식을 채용하는 경우에는 횡라인 반전이 필연적이었으나, 본 발명의 구성에 따르면 인접하는 도트의 TFT 가 서로 다른 기간으로 주사되기 때문에, 코먼 반전 구동 방식으로 구동을 실시하여도 인접하는 도트를 역극성으로 할 수 있고, 결과적으로는 도트 반전 구동을 실시하고 있는 것과 동등해진다. 따라서, 복수배 주사선 방식과 코먼 반전 구동의 채용에 의해 저소비 전력화를 도모하면서도 표시상은 도트 반전으로 되어 있음으로써 플리커의 시간 주파수를 종래보다 크게 할 수 있어 라인 크롤링 (플리커) 을 시인되기 어렵게 할 수 있다. 또한, RGB 가 가로 스트라이프 배열이므로, 흑의 직선 표시를 하였을 때에 톱날 모양이나 흔들거림이 없는 표시 품위를 실현할 수 있다.

본 발명의 제 4 제 7 액정 표시 장치의 상이점은 다음과 같다.

제 4, 제 5 액정 표시 장치는 액티브 매트릭스 기판의 일반적인 구성에 대해, 인접하는 도트의 TFT 를 다른 기간으로 주사하기 위한 선택 회로나 TFT 를 각 도트마다 부가한 것이다.

제 4 액정 표시 장치는 선택 회로를 사용한 것으로서, 선택 회로를 화소 레이아웃 영역에 탑재함으로써, 상기 일방의 기판 (TFT 어레이 기판) 내의 주사선 수를 큰 폭으로 증가시키지 않고 실현할 수 있다. 한편, 제 5 액정 표시 장치는 직렬 접속의 TFT 를 사용한 것으로서, 그럼으로써 복잡한 선택 회로를 부가하지 않고, TFT 를 추가하는 것만으로 실현할 수 있다. 또한, TFT 를 1 개만 사용하는 경우에 비해 TFT 의 오프 저항을 크게 할 수 있어 도트 전극에 인가된 전위의 유지를 향상시킬 수 있다.

제 6, 제 7 액정 표시 장치는 인접하는 도트의 TFT 를 다른 기간으로 주사하기 위해, 주사선을 우회시키는 방식을 연구하거나, 주사선 수를 증가시킴으로써, 인접하는 도트의 TFT 가 상이한 주사선으로 구동되는 구성으로 한 것이다. 이러한 구성에 따르면 임계값 전압의 시프트 등, 신뢰성의 저하가 우려되는 액티브 소자를 부가하지 않고 실현할 수 있다.

제 6 액정 표시 장치는 각 주사선이 신호선을 따라 연장되는 굴곡부를 갖도록 화소 전극간을 이어 붙여 우회시킨 것으로서, 최소의 주사선 수, 최소의 소자 수로 실현할 수 있다. 한편, 제 4 액정 표시 장치는 주사선 수를 증가시킨 것으로, 제 3 액정 표시 장치에 비해 배선의 교차부를 감소시킬 수 있어 배선 교차부에서 발생하는 단락에 수반되는 불량 발생 확률을 줄일 수 있다.

제 4 액정 표시 장치의 구성에 있어서, 상기 복수개 한 세트의 주사선군을 2 개 한 세트의 주사선군으로 하고, 상기 복수 입력 1 출력의 선택 회로를 2 입력 1 출력의 선택 회로로 하는 것이 바람직하다.

이러한 구성에 따르면 제 4 액정 표시 장치가 갖는 효과를 최소의 주사선 수, 최소의 선택 회로 수로 실현할 수 있다.

제 5 액정 표시 장치의 구성에 있어서, 상기 주사선군을 이루는 복수개 한 세트의 주사선을 3 개 한 세트의 주사선으로 하고, 상기 직렬 접속된 복수개의 TFT 를 2 개의 TFT 로 구성하는 것이 바람직하다.

이러한 구성으로 하면 제 5 액정 표시 장치가 갖는 효과를 최소의 주사선 수, 최소의 TFT 수로 실현할 수 있다.

제 7 액정 표시 장치의 구성에 있어서, 한 세트의 주사선군을 3 개 이상의 주사선으로 구성함과 동시에, 3 세트의 주사선군을 서로 전기적으로 접속하는 것이 바람직하다.

이러한 구성에 따르면 제 7 액정 표시 장치가 갖는 효과와 더불어 RGB 의 화상 신호를 한 묶음으로 다룰 수 있으므로, 화상 신호를 쉽게 다룰 수 있다.

[발명의 실시 형태]

제 1 실시 형태

이하, 본 발명의 제 1 실시 형태를 도 1 내지 도 4 를 참조하여 설명한다.

본 실시 형태의 액정 표시 장치는 액티브 매트릭스 방식의 액정 표시 장치이며, 대향 배치된 액티브 매트릭스 기판과 대향 기판 사이에 액정이 끼워져 있다. 액티브 매트릭스 기판 위에는 복수의 신호선과 복수의 주사선이 격자 형상으로 형성됨과 동시에, R, G, B 의 3 색의 기본색으로 이루어지는 컬러 화소가 매트릭스 형상으로 다수 형성되어 있다.

도 1 및 도 2 는 액티브 매트릭스 기판을 구성하는 다수의 컬러 화소 중, 2 행 × 3 열분만의 개략 구성을 나타내는 것이다. 본 실시 형태에서는 전극이 2 층 구조로 되어 있고, 도 2 는 후술하는 하측의 도트 전극만을 나타내는 평면도이고, 도 1 은 도트 전극의 상방의 표시 전극을 겹쳐 나타내는 평면도이다. 액티브 매트릭스 기판을 구성하는 하나의 컬러 화소 (1) 는 도 2 에 나타내는 바와 같이 각각이 인접하는 신호선 (2) 과 인접하는 주사선 (3A, 3B, 3C) 에 의해 둘러싸인 3 개의 도트 (4A, 4B, 4C) 로 구성되어 있다. 그리고, 각 도트 (4A, 4B, 4C) 내에는 각 주사선 (3A, 3B, 3C) 과 각 신호선 (2) 의 교차점 근방에 이들 주사선 (3A, 3B, 3C) 및 신호선 (2) 에 전기적으로 접속된 TFT 등의 스위칭 소자 (5) 가 형성되고, 스위칭 소자 (5) 에 전기적으로 접속된 가로 길이의 직사각 형상의 도트 전극 (6A, 6B, 6C; 제 1 전극) 이 형성되어 있다.

또한 도트 전극 (6A, 6B, 6C) 을 덮는 절연층 (도시하지 않음) 이 형성되고, 도 1 에 나타내는 바와 같이, 각 컬러 화소 (1) 내에 절연층을 관통하는 콘택트 홀 (7) 을 통해 도트 전극 (6A, 6B, 6C) 과 전기적으로 접속된 세로 길이의 직사각 형상의 3 개의 표시 전극 (8R, 8G, 8B; 제 2 전극) 이 절연층 위에 형성되어 있다. 각 표시 전극 (8R, 8G, 8B) 은 도트 전극 (6A, 6B, 6C) 과 교차하는 방향으로 연장되고, 3 개의 도트 전극 (6A, 6B, 6C) 에 걸쳐 배치되어 있다. 표시 전극 (8R, 8G, 8B) 은 콘택트 홀 (7) 을 통해 도트 전극 (6A, 6B, 6C) 과 전기적으로 접속되어 있지만, 1 개의 표시 전극은 3 개의 도트 전극 중 어느 1 개에만 전기적으로 접속되어 있고, 1 개의 도트 전극은 1 개의 표시 전극에만 전기적으로 접속되어 있다.

그리고, 각 표시 전극 (8R, 8G, 8B) 에 대응하여 컬러 필터의 R, G, B 의 각 착색층 (도시하지 않음) 이 형성되어 있고, 예컨대 각 컬러 화소 (1) 의 좌측의 표시 전극 (8R) 이 R 색, 중앙의 표시 전극 (8G) 이 G 색, 우측의 표시 전극 (8B) 이 B 색에 대응하고 있다. 이 배열은 복수의 컬러 화소 (1) 에 걸쳐 규칙적이며, 컬러 필터 전체의 배열은 이른바 세로 스트라이프로 되어 있다.

한편, 콘택트 홀 (7) 의 배치는 컬러 화소 (1) 사이에서 다르며, 즉 각 컬러 화소 (1) 내에서 어느 도트 전극이 어느 표시 전극에 접속되어 있는지는 컬러 화소 (1) 사이에서 다르다. 본 실시 형태의 경우, 1 행째의 좌측의 컬러 화소 (1) 에서는 상측의 도트 전극 (6A) 이 좌측의 표시 전극 (8R) 에 접속되고, 중앙의 도트 전극 (6B) 이 중앙의 표시 전극 (8G) 에 접속되고, 하측의 도트 전극 (6C) 이 우측의 표시 전극 (8B) 에 접속된다. 이에 비해, 1 행째의 중앙의 컬러 화소 (1) 에서는 상측의 도트 전극 (6A) 이 중앙의 표시 전극 (8G) 에 접속되고, 중앙의 도트 전극 (6B) 이 우측의 표시 전극 (8B) 에 접속되고, 하측의 도트 전극 (6C) 이 좌측의 표시 전극 (8R) 에 접속된다. 또한 1 행째의 우측의 컬러 화소 (1) 에서는 상측의 도트 전극 (6A) 이 우측의 표시 전극 (8B) 에 접속되고, 중앙의 도트 전극 (6B) 이 좌측의 표시 전극 (8R) 에 접속되고, 하측의 도트 전극 (6C) 이 중앙의 표시 전극 (8G) 에 접속된다. 또한 1 행째에서 더욱 횡방향으로 나열되는 도시하지 않은 컬러 화소 (1) 의 콘택트 홀 (7) 의 배치는 이 3 개의 컬러 화소의 패턴의 반복이다. 또한 2 행째의 각 컬러 화소에서의 콘택트 홀의 배치는 1 행째와 동일하다. 즉, 컬러 화소를 종방향으로 보면 동일한 패턴의 반

복이다.

이러한 점으로 알 수 있는 바와 같이, 콘택트 홀 (7) 의 위치를 어디로 할지에 따라 동일한 주사선 (3A,3B,3C) 으로 동시에 화상 신호가 기록되는 표시 전극 (8R,8G,8B) 및 그 표시 전극 (8R,8G,8B) 에 대응하는 색 (R, G, B) 을 임의로 선택할 수 있다. 요컨대 도 1 의 예로 말하자면 가장 위의 주사선 (3A) 에 의해 화상 신호가 기록되는 색은 좌측의 컬러 화소 (1) 에서는 R, 중앙의 컬러 화소 (1) 에서는 G, 우측의 컬러 화소 (1) 에서는 B 로 되어 있고, 동일한 주사선에 전기적으로 접속된 표시 전극의 기본색의 비율은 거의 동등하게 되어 있다.

상기 구성의 본 실시 형태의 액정 표시 장치에서, 도 1 의 3 화소분의 유닛을 그대로 나열하고, 각 표시 전극 (8R,8G,8B) 에 화상 신호가 기록되는 타이밍과, 각 표시 전극 (8R,8G,8B) 에 기록되는 화상 신호의 극성을 모식적으로 나타낸 것이 도 3 이다. 상기 콘택트 홀 (7) 의 배치에서 3 : 1 인터레이스의 코먼 반전 구동을 실시한 경우, 동일 극성의 구동 전압으로 구동되는 동일 기본색의 각 도트의 바로 근방의 것끼리를 연결하였을 때에 얻어지는 복수의 라인 간격 D 가 $D = 1.7P$ (P: 3 도트로 구성되는 컬러 화소의 피치) 가 된다. 또 도 3 에서는 「A」의 타이밍으로 기록되는 「+」극성의 G 의 도트에 주목하여 라인을 그었다.

이 같이 본 실시 형태의 경우, 종래 기술에서의 코먼 반전 구동인 $D = 6P$ (도 29 참조) 는 말할 것도 없고, 도트 반전 구동인 $D = 1.9P$ (도 28 참조) 와 비교해도 개선되어 있어 라인 크롤링이 더욱 시인되기 어려워져 있다. 본 실시 형태의 경우, $P = 127\mu\text{m}$ (200ppi) 에서 $D = 216\mu\text{m}$ 가 되어 D 를 $260\mu\text{m}$ 이하의 바람직한 상태로 할 수 있다. 반대로 $D = 260\mu\text{m}$ 가 되기 위해서는 $P = 153\mu\text{m}$ 이면 되고, 이 정도이면 충분히 실용적이다. 그리고, 코먼 반전 구동의 채용에 의해 액정 표시 장치의 전력 절감화를 도모할 수 있다.

도 4 는 도 3 의 콘택트 홀 (7) 의 배치를 약간 변경한 것으로, 인접하는 행에서 도 1 에 나타낸 유닛을 1 컬러 화소분씩 가로로 어긋나게 배열한 경우를 나타내고 있다. 이 예에서는 $D = 2.6P$ 가 되어 종래의 도트 반전 구동의 경우보다 나빠지지만, $P = 127\mu\text{m}$ (200ppi) 에서 $D = 330\mu\text{m}$ 가 되어 허용할 수 있는 수준이다. 종래의 코먼 반전 구동에 비하면 큰 폭의 개선이다.

제 2 실시 형태

이하, 본 발명의 제 2 실시 형태를 도 5 내지 도 8 을 참조하여 설명한다.

제 1 실시 형태에서는 3 : 1 인터레이스의 코먼 반전 구동을 실시한 경우에 대해 설명하였으나, 본 실시 형태에서는 4 : 1 인터레이스의 코먼 반전 구동을 실시하는 경우에 대해 설명한다. 액정 표시 장치의 기본 구성에 대해서는 제 1 실시 형태와 동일하므로 설명을 생략한다.

도 5 내지 도 8 은 4 종류의 콘택트 홀의 배열예에 있어서, 각 표시 전극 (8R,8G,8B) 에 화상 신호가 기록되는 타이밍과, 각 표시 전극 (8R,8G,8B) 에 기록되는 화상 신호의 극성을 모식적으로 나타낸 도면이다. 본 실시 형태는 4 : 1 인터레이스이므로, 「A」, 「B」, 「C」, 「D」의 4 개의 타이밍으로 나타낸다. 도 5 내지 도 8 에서는 「A」의 타이밍으로 기록되는 「+」극성의 G 의 도트에 주목하여 라인을 그었다. 도 5 도 7 의 배치에서는 모두 $D = 2.8P$ 였다. 이에 비해, 도 8 의 배치에서는 $D = 2.55P$ 이고, 4 종류의 예 중에서 가장 D 를 작게 할 수 있었다. 이 예에서는 $P = 127\mu\text{m}$ (200ppi) 에서 $D = 323\mu\text{m}$ 가 되어 허용할 수 있는 수준이다. 종래의 코먼 반전 구동에 비하면 큰 폭의 개선이다.

제 3 실시 형태

이하, 본 발명의 제 3 실시 형태를 도 9 를 참조하여 설명한다.

본 실시 형태에서는 5 : 1 인터레이스의 코먼 반전 구동을 실시하는 경우에 대해 설명한다. 액정 표시 장치의 기본 구성에 대해서는 제 1 실시 형태와 동일하므로 설명을 생략한다.

도 9 는 각 표시 전극 (8R,8G,8B) 에 화상 신호가 기록되는 타이밍과 각 표시 전극 (8R,8G,8B) 에 기록되는 화상 전극의 극성을 모식적으로 나타낸 도면이다. 본 실시 형태는 5 : 1 인터레이스이므로, 「A」, 「B」, 「C」, 「D」, 「E」의 5 개의 타이밍으로 나타낸다. 도 9 에서는 「A」의 타이밍으로 기록되는 「+」극성의 G 의 도트에 주목하여 라인을 그었다. 본 실시 형태에서는 $D = 2.8P$ 였다. 이 예에서는 $P = 127\mu\text{m}$ (200ppi) 에서 $D = 355\mu\text{m}$ 가 되어 허용할 수 있는 수준이기는 하나, 3 : 1, 4 : 1 의 인터레이스 구동에 비하면 많이 뒤떨어진다. 그러나, 종래의 코먼 반전 구동에 비해 큰 폭의 개선이다.

제 4 실시 형태

이하, 본 발명의 제 4 실시 형태를 도 10 을 참조하여 설명한다.

본 실시 형태에서는 6 : 1 인터레이스의 코먼 반전 구동을 실시하는 경우에 대해 설명한다. 액정 표시 장치의 기본 구성에 대해서는 제 1 실시 형태와 동일하므로 설명을 생략한다.

도 10 은 각 표시 전극 (8R,8G,8B) 에 화상 신호가 기록되는 타이밍과, 각 표시 전극 (8R,8G,8B) 에 기록되는 화상 신호의 극성을 모식적으로 나타낸 도면이다. 본 실시 형태는 6 : 1 인터레이스이므로, 「A」, 「B」, 「C」, 「D」, 「E」, 「F」의 6 개의 타이밍으로 나타낸다. 도 10 에서는 「A」의 타이밍으로 기록되는 「+」극성의 G 의 도트에 주목하여 라인을 그었다. 본 실시 형태에서는 $D = 2.4P$ 였다. 이 예에서는 $P = 127\mu\text{m}$ (200ppi) 에서 $D = 305\mu\text{m}$ 가 되어 허용할 수 있는 수준이다. 또한 4 : 1, 5 : 1 의 인터레이스 구동과 비교해도 개선되어 있다.

이상의 제 1 제 4 실시 형태에서의 최소 라인 간격 D 를 정리하면 다음과 같다. 3 : 1 인터레이스에서 $D = 1.7P$ ($P = 90\mu\text{m}$ 인 경우, $D = 153\mu\text{m}$), 4 : 1 인터레이스에서 $D = 2.55P$ ($P = 90\mu\text{m}$ 인 경우, $D = 230\mu\text{m}$), 5 : 1 인터레이스에서 $D = 2.8P$ ($P = 90\mu\text{m}$ 인 경우, $D = 252\mu\text{m}$), 6 : 1 인터레이스에서 $D = 2.4P$ ($P = 90\mu\text{m}$ 인 경우, $D = 216\mu\text{m}$), $P = 90\mu\text{m}$ (280ppi) 정도의 컬러 화소 피치로 상기 모든 경우에 D 가 $260\mu\text{m}$ 를 하회하고, 바람직한 수준까지 라인 클로링을 개선할 수 있음을 나타내고 있다. 이에 비해, 이러한 미소한 컬러 화소 피치더라도 종래의 구성의 코먼 반전 구동에서는 $D = 6P = 540\mu\text{m}$ 로 실용적이지 못한 수준이다.

제 5 실시 형태

이하, 본 발명의 제 5 실시 형태를 도 11, 도 2, 도 3 을 참조하여 설명한다.

액정 표시 장치의 기본 구성에 대해서는 제 1 실시 형태와 동일하므로 설명을 생략한다.

본 실시 형태의 경우, 스위칭 소자 (5) 와 표시 전극 (8R,8G,8B) 은 평면적으로 겹치지 않는 위치에 배치되어 있다. 따라서, 스위칭 소자 (5) 의 상방은 절연층으로 덮여 있는데, 표시 전극 (8R,8G,8B) 은 존재하지 않는다.

제 1 실시 형태에 나타낸 액정 표시 장치의 경우, 도 1, 도 2 에 나타내는 바와 같이 스위칭 소자 (5) 와 일부의 표시 전극이 평면적으로 겹쳐 있고, 특히 R (적) 에 대응하는 모든 표시 전극 (8R) 이 스위칭 소자 (5) 와 겹쳐 있는 반면, G (녹), B (청) 에 대응하는 모든 표시 전극 (8G,8B) 이 스위칭 소자 (5) 와 겹쳐 있지 않다. 이러한 구성에서는 표시 전극 (8R) 과 표시 전극 (8G,8B) 에서 이들 표시 전극 (8R,8G,8B) 과 스위칭 소자 (5) 로 형성되는 기생 용량의 값이 불균일해지기 때문에 오프셋 전압이 분산되고, 경우에 따라서는 플리커나 스틱킹이라는 표시상의 문제가 발생한다.

이에 비해, 본 실시 형태의 액정 표시 장치에서는 도 11 에 나타낸 바와 같이 스위칭 소자 (5) 와 표시 전극 (8R,8G,8B) 이 평면적으로 겹치지 않도록 배치되어 있으므로, 스위칭 소자 (5) 와 표시 전극 (8R,8G,8B) 으로 형성되는 기생 용량이 충분히 작아지고, 복수의 표시 전극 (8R,8G,8B) 사이에서의 오프셋 전압의 분산을 작게 할 수 있다. 그 결과, 설계의 자유도를 확보한 상태에서 플리커나 스틱킹 등의 표시상의 문제를 해소할 수 있다.

제 6 실시 형태

이하, 본 발명의 제 6 실시 형태를 도 12, 도 13 을 참조하여 설명한다.

본 실시 형태의 액정 표시 장치의 기본 구성은 제 5 실시 형태와 거의 동일하고, 도 13 은 본 실시 형태의 액정 표시 장치의 도트 전극 (6A,6B,6C) 만을 나타내는 평면도이고, 도 12 는 도트 전극 (6A,6B,6C) 의 상방의 표시 전극 (8R,8G,8B) 을 겹쳐 나타내는 평면도이다. 도 12 및 도 13 에서, 도 11 및 도 2 와 공통되는 구성 요소에 대해서는 동일한 부호를 붙이고 상세한 설명은 생략한다.

제 5 실시 형태의 액정 표시 장치는 모든 스위칭 소자 (5) 가 어느 표시 전극 (8R,8G,8B) 과도 평면적으로 겹치지 않는 구성임에 비해, 본 실시 형태의 액정 표시 장치는 도 12 및 도 13 에 나타내는 바와 같이, 하나의 컬러 화소 (1) 내에서의 3 개의 스위칭 소자 (5A,5B,5C) 가 당해 컬러 화소 (1) 내의 3 개의 표시 전극 (8R,8G,8B) 과 각각 평면적으로 겹쳐 있다. 또한, 하나의 컬러 화소 (1) 내에서, 예컨대 2 개의 스위칭 소자가 동일한 표시 전극에 겹치는 경우는 없으며, 3 개의 스위칭 소자 (5A,5B,5C) 는 각각 별도의 표시 전극 (8R,8G,8B) 과 겹쳐 있다. 즉, 각 표시 전극 (8R,8G,8B) 은 1 개씩의 스위칭 소자 (5A,5B,5C) 와 겹쳐 있고, 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하게 되어 있다.

하층측의 구성으로는 도 13 에 나타내는 바와 같이, 하나의 컬러 화소 (1) 내의 상측의 도트 (4A) 에서는 도트의 좌측 근방에 스위칭 소자 (5A) 가 배치되고, 중앙의 도트 (4B) 에서는 도트의 중앙에 스위칭 소자 (5B) 가 배치되고, 하측의 도트 (4C) 에서는 도트의 우측 근방에 스위칭 소자 (5C) 가 배치되어 있다. 그리고, 각 도트 전극 (6A,6B,6C) 에

화상 신호를 공급하기 위한 신호선 (2) 이 각 도트 (4A,4B,4C) 의 좌측에 배치되어 있고, 신호선 (2) 의 본선이 분기한 신호 지선 (12A,12B,12C) 이 각 도트마다 형성되어 있다. 각 신호 지선 (12A,12B,12C) 이 각 스위칭 소자 (5A,5B,5C) 에 각각 접속되고, 각 스위칭 소자 (5A,5B,5C) 에는 신호 지선 (12A,12B,12C) 을 통해 화상 신호가 공급되는 구성으로 되어 있다. 본 실시 형태의 경우, 신호 지선 (12A,12B,12C) 의 일단이 신호선 (2) 에 접속되는 한편, 타단은 스위칭 소자 (5A,5B,5C) 를 구성하는 TFT 의 소스에 접속되어 있다. 따라서, 도트 (4A,4B,4C) 에 의해 스위칭 소자 (5A,5B,5C) 의 위치가 다르기 때문에 신호 지선 (12A,12B,12C) 의 길이도 다르게 되어 있다.

본 실시 형태의 액정 표시 장치는 제 5 실시 형태와 달리, 스위칭 소자 (5A,5B,5C) 와 표시 전극 (8R,8G,8B) 이 평면적으로 겹치는 구성이다. 그러나, 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하므로, 각 표시 전극 (8R,8G,8B) 과 스위칭 소자 (5A,5B,5C) 로 구성되는 기생 용량의 분산이 억제되고, 오프셋 전압의 분산도 억제할 수 있다. 그 결과, 설계의 자유도를 확보한 상태에서 플리커나 스틱킹 등의 표시상의 문제를 개선할 수 있다는 제 5 실시 형태와 동일한 효과를 얻을 수 있다.

또한, 제 5 실시 형태에서는 스위칭 소자와 표시 전극 (8R,8G,8B) 이 겹치지 않도록 배치할 필요가 있기 때문에, 인접하는 표시 전극 (8R,8G,8B) 간의 간격이 스위칭 소자 (5) 가 있는 장소와 없는 장소에서 다르며, 예컨대 표시 전극 (8R) 과 표시 전극 (8G) 의 간격 및 표시 전극 (8G) 과 표시 전극 (8B) 의 간격이 좁고, 표시 전극 (8B) 과 표시 전극 (8R) 의 간격이 넓게 되어 있다. 그 결과, 액정 표시 장치의 상면에 프러트 라이트를 배치한 경우 등에 도광판의 조 등과의 간섭에 의해 무아레 줄무늬가 발생하여 보기가 나빠지는 등의 문제가 발생하였다. 또한, 스위칭 소자 (5) 를 배치한 장소는 통상 블랙 매트릭스를 배치하여 표시에 기여할 수 없기 때문에, 표시에 기여할 수 있는 면적 (개구율) 이 작아져 화상이 어두워진다는 문제도 있었다. 이에 비해, 본 실시 형태의 액정 표시 장치에서는 스위칭 소자 (5A,5B,5C) 와 표시 전극 (8R,8G,8B) 이 겹치는 구성으로 하였기 때문에, 표시에 기여할 수 없는 표시 전극 (8R,8G,8B) 간의 간격 부분을 장소에 구애받지 않고 모두 균등한 폭으로 좁게 할 수 있어 보기가 좋고 밝은 화상을 표시할 수 있다.

제 7 실시 형태

이하, 본 발명의 실시 형태를 도 14, 도 15 를 참조하여 설명한다.

본 실시 형태의 액정 표시 장치의 기본 구성은 제 5, 제 6 실시 형태와 거의 동일하고, 도 15 는 본 실시 형태의 액정 표시 장치의 도트 전극 (6A,6B,6C) 만을 나타내는 평면도이고, 도 14 는 도트 전극 (6A,6B,6C) 의 상방의 표시 전극 (8R,8G,8B) 을 겹쳐 나타내는 평면도이다. 도 14, 도 15 에서 도 11, 도 2 와 공통된 구성 요소에는 동일한 부호를 붙이고 상세한 설명은 생략한다.

제 5 실시 형태의 액정 표시 장치는 모든 스위칭 소자 (5) 가 어느 표시 전극 (8R,8G,8B) 과도 평면적으로 겹치지 않는 구성임에 비해, 본 실시 형태의 액정 표시 장치는 제 6 실시 형태와 마찬가지로 도 14 및 도 15 에 나타내는 바와 같이, 하나의 컬러 화소 (1) 내에서의 3 개의 스위칭 소자 (5A,5B,5C) 가 당해 컬러 화소 (1) 내의 3 개의 표시 전극 (8R,8G,8B) 과 각각 평면적으로 겹쳐 있다. 또한, 하나의 컬러 화소 (1) 내에서, 3 개의 스위칭 소자 (5A,5B,5C) 는 각각 별도의 표시 전극 (8R,8G,8B) 과 겹쳐 있고, 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하게 되어 있다.

단, 본 실시 형태의 액정 표시 장치가 제 6 실시 형태와 다른 점은 도 15 에 나타내는 바와 같이, 스위칭 소자 (5A,5B,5C) 인 TFT 의 소스, 게이트, 드레인이 나열되는 방향이 제 6 실시 형태에서는 주사선 (3A,3B,3C) 의 연재 방향임에 비해, 본 실시 형태에서는 신호선 (2) 의 연재 방향으로 되어 있고, 90° 회전시킨 점이다. 그리고, 각 도트 (4A,4B,4C) 내에 신호선 (2) 으로부터 분기되어 형성된 신호 지선 (12A,12B,12C) 은 주사선 (3A,3B,3C) 의 연재 방향에 당해 도트 (4A,4B,4C) 의 단부까지 연장되어 있고, 모든 도트 (4A,4B,4C) 에 걸쳐 동일한 길이로 되어 있다. 신호 지선 (12A,12B,12C) 의 도중에 TFT 의 소스가 접속되고, 주사선 ((3A,3B,3C) 에 TFT 의 게이트가 접속되어 있다.

본 실시 형태의 액정 표시 장치도 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하므로, 각 표시 전극 (8R,8G,8B) 과 스위칭 소자 (5A,5B,5C) 로 구성되는 기생 용량의 분산이 억제되고, 나아가서는 오프셋 전압의 분산이 억제되는 결과, 설계의 자유도를 확보한 상태에서 플리커나 스틱킹 등의 표시상의 문제를 개선할 수 있다는 제 6 실시 형태와 동일한 효과를 얻을 수 있다.

또한 제 6 실시 형태에서는 그 도트 (4A,4B,4C) 에 의해 신호 지선 (12A,12B,12C) 의 길이가 달랐기 때문에, 표시 전극 (8R,8G,8B) 과 신호 지선 (12A,12B,12C) 으로 형성되는 기생 용량이 도트 (4A,4B,4C) 에 따라 달랐다. 이에 비해, 본 실시 형태에서는 모든 도트 (4A,4B,4C) 에서 신호 지선 (12A,12B,12C) 의 길이가 동등하고, 각 표시 전극 (8R,8G,8B) 과 신호 지선 (12A,12B,12C) 이 겹치는 부분의 면적이 모든 도트 (4A,4B,4C) 에 걸쳐 동등하기 때문에, 기생 용량의 분산을 더욱 억제할 수 있어 표시 품질을 보다 향상시킬 수 있다.

제 8 실시 형태

이하, 본 발명의 제 8 실시 형태를 도 16 및 도 17 을 참조하여 설명한다.

본 실시 형태의 액정 표시 장치의 기본 구성은 제 5 제 7 실시 형태와 거의 동일하고, 도 17 은 본 실시 형태의 액정 표시 장치의 도트 전극 (6A,6B,6C) 만을 나타내는 평면도이고, 도 16 은 도트 전극 (6A,6B,6C) 의 상방의 표시 전극 (8R,8G,8B) 을 겹쳐 나타내는 평면도이다. 도 16 및 도 17 에서, 도 11 및 도 2 와 공통되는 구성 요소에는 동일한 부호를 붙이고 상세한 설명은 생략한다.

본 실시 형태의 액정 표시 장치에서는 제 6, 제 7 실시 형태와 마찬가지로, 도 16 및 도 17 에 나타내는 바와 같이, 하나의 컬러 화소 (1) 내에서의 3 개의 스위칭 소자 (5A,5B,5C) 가 당해 컬러 화소 (1) 내의 3 개의 표시 전극 (8R,8G,8B) 과 각각 평면적으로 겹쳐 있다. 하나의 컬러 화소 (1) 내에서, 3 개의 스위칭 소자 (5A,5B,5C) 는 각각 별도의 표시 전극 (8R,8G,8B) 과 겹쳐 있고, 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하게 되어 있다. 또한 도 17 에 나타내는 바와 같이, 제 7 실시 형태와 마찬가지로, 스위칭 소자 (5A,5B,5C) 인 TFT 의 소스, 게이트, 드레인이 신호선 (2) 의 연재 방향으로 나열된 배치로 되어 있다.

단, 본 실시 형태의 액정 표시 장치가 제 7 실시 형태와 다른 점은, 제 7 실시 형태에서는 도 15 에 나타내는 바와 같이, 각 도트 (4A,4B,4C) 내에 1 개씩의 신호 지선 (12A,12B,12C) 이 주사선 (3A,3B,3C) 의 연재 방향으로 도트의 단부까지 형성되어 있는데 비해, 본 실시 형태에서는 도 17 에 나타내는 바와 같이, 하나의 컬러 화소 (1) 내의 3 개의 도트 (4A,4B,4C) 에 걸쳐 계단 형상으로 굴곡된 1 개의 신호 지선 (120)이 형성되어 있는 점이다. 또한 계단 형상의 1 개의 신호 지선 (120) 의 도중에 2 개의 도트 전극 (6A,6B,6C) 에 대응하는 3 개의 스위칭 소자 (5A,5B,5C) 의 TFT 소스가 접속됨과 동시에 주사선 (3A,3B,3C) 에 TFT 의 게이트가 접속되어 있다.

본 실시 형태의 액정 표시 장치도 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하므로, 각 표시 전극 (8R,8G,8B) 과 스위칭 소자 (5A,5B,5C) 로 구성되는 기생 용량의 분산이 억제되고, 나아가서는 오프셋 전압의 분산이 억제되는 결과, 설계의 자유도를 확보한 상태에서 플리커나 스티킹 등의 표시상의 문제를 개선시킬 수 있다는 제 6, 제 7 실시 형태와 동일한 효과를 얻을 수 있다.

또한 제 7 실시 형태에서는 하나의 표시 전극 (8R,8G,8B) 에 대해 3 개의 신호 지선 (12A,12B,12C) 이 교차하였으나, 본 실시 형태에서는 1 개의 신호 지선 (120) 을 계단 형상으로 함으로써 하나의 표시 전극 (8R,8G,8B) 에 1 개의 신호 지선 (120) 밖에 교차하지 않는 구성으로 되어 있다. 따라서, 제 7 실시 형태에 비해 표시 전극 (8R,8G,8B) 과 신호 지선 (120) 이 겹치는 부분의 면적을 작게 할 수 있어 기생 용량의 분산 뿐만 아니라, 기생 용량의 절대값을 작게 할 수 있다. 그 결과, 오프셋 전압 자체의 절대값을 작게 할 수 있고, 구동 회로의 설계가 간편하게 된 상태에서 플리커, 스티킹을 억제할 수 있는 이외에, 크로스 토크도 억제할 수 있다는 효과를 얻을 수 있다.

제 9 실시 형태

이하, 본 발명의 제 9 실시 형태를 도 18, 도 19 를 참조하여 설명한다.

본 실시 형태의 액정 표시 장치의 기본 구성은 제 5 제 8 실시 형태와 거의 동일하고, 도 19 는 본 실시 형태의 액정 표시 장치의 도트 전극 (6A,6B,6C) 만을 나타내는 평면도이고, 도 18 은 도트 전극 (6A,6B,6C) 의 상방의 표시 전극 (8R,8G,8B) 을 겹쳐 나타내는 평면도이다. 도 18, 도 19 에서 도 11, 도 2 와 공통되는 구성 요소에는 동일한 부호를 붙이고 상세한 설명은 생략한다.

본 실시 형태의 액정 표시 장치에서, 스위칭 소자 (5A,5B,5C) 의 배치에 주목하면 도 18, 도 19 에 나타내는 바와 같이, 도 12, 도 13 에 나타낸 제 6 실시 형태의 액정 표시 장치와 동일하다. 즉, 하나의 컬러 화소 (1) 내에서의 3 개의 스위칭 소자 (5A,5B,5C) 가 당해 컬러 화소 (1) 내의 3 개의 표시 전극 (8R,8G,8B) 과 각각 평면적으로 겹쳐 있고, 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하게 되어 있다 (1 개씩 겹쳐 있음).

그런데, 본 실시 형태의 액정 표시 장치가 제 6 실시 형태와 다른 점은 신호선 (2) 의 구성이다. 제 6 실시 형태에서는 도 13 에 나타내는 바와 같이, 각 도트 (4A,4B,4C) 마다 신호선 (2) 으로부터 분기된 길이가 다른 신호 지선 (12A,12B,12C) 이 형성되어 있는데 비해, 본 실시 형태에서는 도 19 에 나타내는 바와 같이, 도시 종방향으로 나열되는 1 열의 도트 전극 (6A,6B,6C) 에 대응되는 신호선 (2) 의 본선을 그 뿌리에서 3 개로 분기시키고, 그 분기된 각 신호선 (2R,2G,2B) 에 대해 하나의 컬러 화소 (1) 내의 각 도트 전극 (6A,6B,6C) 에 대응하는 3 개의 스위칭 소자 (5A,5B,5C) 가 각각 접속되어 있다.

본 실시 형태의 액정 표시 장치도 각 표시 전극 (8R,8G,8B) 과 겹치는 스위칭 소자 (5A,5B,5C) 의 개수가 모든 표시 전극 (8R,8G,8B) 에 걸쳐 동등하므로, 각 표시 전극 (8R,8G,8B) 과 스위칭 소자 (5A,5B,5C) 로 구성되는 기생 용량의 분산이 억제되고, 나아가서는 오프셋 전압의 분산이 억제되는 결과, 설계의 자유도를 확보한 상태에서 플리커나

스티킹 등의 표시상의 문제를 개선시킬 수 있다는 제 6 제 8 실시 형태와 동일한 효과를 얻을 수 있다. 또한 본 실시 형태의 구성에 따르면 스위칭 소자 (5A, 5B, 5C) 나 신호 지선과 표시 전극 (8R, 8G, 8B) 사이에서 발생하는 기생 용량 뿐만 아니라, 신호선 (2R, 2G, 2B) 과 표시 전극 (8R, 8G, 8B) 사이에서 발생하는 기생 용량도 포함하여 모든 표시 전극 (8R, 8G, 8B) 에서 기생 용량을 균일하게 할 수 있고, 모든 실시 형태 중에서 기생 용량의 분산을 가장 저감할 수 있고, 표시 품질의 향상을 도모할 수 있다.

제 10 실시 형태

이하, 본 발명의 제 10 실시 형태를 도 20 도 22 를 참조하여 설명한다.

도 20(a) 는 본 실시 형태의 액티브 매트릭스형 액정 표시 장치의 TFT 어레이 기판의 개략 구성을 나타내는 도면이고, 도 20(b) 는 TFT 어레이 기판에 형성된 선택 회로의 진리값 표이다. 도 21 및 도 22 는 본 실시 형태에서 사용하는 선택 회로의 구체적인 회로 구성의 예를 나타낸다.

본 실시 형태의 액정 표시 장치는 도 20(a) 에 나타내는 바와 같이 TFT 어레이 기판 위에, 복수개의 신호선 (S1, S2, ...) 과 복수개의 주사선 (Ga0, Ga1, Gb0, Gb1, Gc0, Gc1, ...) 이 형성됨과 동시에, 복수개의 주사선은 2 개 한 세트의 주사선으로 이루어지는 주사선군 (Ga, Gb, Gc) 을 복수 세트 (도 20(a) 에서는 3 세트만 도시함) 구비하고 있다. R, G, B 의 기본색에 대응하는 도트 R(1) R(3), G(1) G(3), B(1) B(3) 으로 이루어지는 화소 (10) 가 매트릭스 형상으로 배열되어 있다. 즉, 인접하는 신호선 (S1, S2, ...) 과 인접하는 주사선군 (Ga, Gb, Gc) 에 의해 둘러싸인 영역에서 하나의 도트 R(1) R(3), G(1) G(3), B(1) B(3) 가 구성되어 있다.

각 도트내에는 신호선 (S1, S2, ...) 1 개 및 한 세트의 주사선군 (Ga, Gb, Gc) 을 구성하는 복수개의 주사선 (Ga0, Ga1, Gb0, Gb1, Gc0, Gc1, ...) 에 의해 구동되는 TFT (11) 와 TFT (11) 에 전기적으로 접속된 도트 전극 (12) 이 형성되어 있다. 이 TFT 어레이 기판은 R, G, B 의 기본색에 대응하는 종방향으로 나열되는 3 개의 도트 R(1) R(3), G(1) G(3), B(1) B(3) 으로 하나의 화소 (10) 가 구성된 3 배 주사 방식의 TFT 어레이 기판이다.

또한, 횡방향으로 나열되는 1 행의 도트 R(1) R(3), G(1) G(3), B(1) B(3) 에 대응하는 한 세트의 주사선군 (Ga, Gb, Gc) 과 TFT (11) 사이에 2 입력 1 출력의 선택 회로 (13) 가 형성되어 있다. 선택 회로 (13) 의 2 개의 입력이 한 세트의 주사선군 (Ga, Gb, Gc) 을 이루는 2 개의 주사선 (Ga0, Ga1, Gb0, Gb1, Gc0, Gc1) 중 상이한 주사선에 각각 접속되어 있음과 동시에, 선택 회로 (13) 의 출력이 TFT (11) 의 게이트 전극에 접속되어 있다. 본 실시 형태에서, 선택 회로 (13) 는 구체적으로는 NAND 형의 논리 회로로 구성되어 있다. 도 21 에 나타내는 선택 회로 (13a) 는 다결정 실리콘 TFT 에 의한 CMOS 로 2 입력 NAND 회로를 구성한 예이고, 도 22 에 나타내는 선택 회로 (13b) 는 어모퍼스 실리콘 TFT 에 의한 NMOS 로 2 입력 NAND 회로를 구성한 예이다.

도 20(a) 에 나타내는 3 세트의 주사선군 (Ga, Gb, Gc) 은 각 주사선군의 상측의 주사선 (Ga0, Gb0, Gc0) 끼리, 하측의 주사선 (Ga1, Gb1, Gc1) 끼리가 전기적으로 접속되어 있고, 3 세트의 주사선군 (Ga, Gb, Gc) 모두에 있어서 상측의 주사선 (Ga0, Gb0, Gc0) 에는 신호 G1_SEL0, 하측의 주사선 (Ga1, Gb1, Gc1) 에는 신호 G1_SEL1 과 같이, 동일한 주사 신호가 공급되는 구성으로 되어 있다. 선택 회로 (13) 로의 2 개의 입력에는 도트에 의해 인버터 (14) 가 삽입되어 있고, 인버터 (14) 의 유무 및 삽입 위치가 인접하는 도트에서 다르다.

예컨대, 도 20(a) 의 최상행의 R(1), R(2), R(3) 으로 기재한 횡방향으로 나열되는 도트를 보면 도트 R(1) 은 인버터 (14) 가 없고, 도트 R(2) 는 상측의 주사선 (Ga0) 으로부터의 입력에 인버터 (14) 가 삽입되고, 도트 R(3) 은 하측의 주사선 (Ga1) 으로부터의 입력에 인버터 (14) 가 삽입되어 있다. 이 구성에 의해 도트 R(1) 의 선택 회로 (13) 에는 G1_SEL0 과 G1_SEL1 이 그대로 입력되고, 도트 R(2) 의 선택 회로 (13) 에는 G1_SEL0 에 대해 극성이 반전된 신호와 G1_SEL1 이 입력되고, 도트 R(3) 의 선택 회로 (13) 에는 G1_SEL0 과 G1_SEL1 에 대해 극성이 반전된 신호가 입력된다. 인버터 (14) 의 유무 및 삽입 위치가 인접하는 도트에서 다르다는 관계는 종방향으로 나열되는 도트 (색이 다른 도트) 에 대해서도 동일하다.

본 실시 형태의 액정 표시 장치는 이상의 구성에 의해 하나의 도트 R(1) R(3), G(1) G(3), B(1) B(3) 의 TFT (11) 가 그 도트에 인접하는 도트의 TFT (11) 와는 다른 기간으로 주사되도록 되어 있다. 이것을 도 20(b) 를 이용하여 설명한다.

도 20(b) 는 선택 회로 (13) 의 진리값 표인데, 이 진리값 표는 G1_SEL0, G1_SEL1 이 각각 “HIGH ”또는 “LOW ”일 때, 도 20(a) 에 나타내는 도트 R(1) R(3), G(1) G(3), B(1) B(3) 중, (1) 을 붙인 도트 R(1), G(1), B(1) 의 TFT (11) 가 ON 상태인지 OFF 상태인지, (2) 를 붙인 도트 R(2), G(2), B(2) 의 TFT (11) 가 ON 상태인지 OFF 상태인지, (3) 을 붙인 도트 R(3), G(3), B(3) 의 TFT (11) 가 ON 상태인지 OFF 상태인지를 나타낸 것이다.

상기 기술한 바와 같이, 예컨대 (1) 을 붙인 도트 R(1), G(1), B(1) 의 선택 회로 (13) 에는 신호 G1_SEL0 과 G1_SEL1

1 이 그대로 입력되기 때문에, 신호 G1_SEL0, G1_SEL1 이 모두 “HIGH”일 때에만 TFT (11) 는 “ON”이 되고 그 이외일 때에는 “OFF”가 된다. (2) 를 불인 도트 R(2), G(2), B(2) 의 선택 회로 (13) 에는 신호 G1_SEL0 에 대해 극성이 반전된 신호와 G1_SEL1 이 입력되기 때문에, 신호 G1_SEL0 이 “LOW”, 신호 G1_SEL1 이 “HIGH”일 때에만 TFT (11) 는 “ON”이 되고 그 이외일 때에는 “OFF”가 된다. (3) 을 불인 도트 R(3), G(3), B(3) 의 선택 회로 (13) 에는 신호 G1_SEL0 과 G1_SEL1 에 대해 극성이 반전된 신호가 입력되기 때문에, 신호 G1_SEL0 이 “HIGH”, 신호 G1_SEL1 이 “LOW”일 때에만 TFT (11) 는 “ON”이 되고 그 이외일 때에는 “OFF”가 된다.

따라서, 신호 G1_SEL0, G1_SEL1 이 모두 “HIGH”일 때, 도트 R(1), G(1), B(1) 의 TFT (11) 가 “ON”이 되어 화상 신호가 기록되고, 신호 G1_SEL0 이 “LOW”, G1_SEL1 이 “HIGH”일 때, 도트 R(2), G(2), B(2) 의 TFT (11) 가 “ON”이 되어 화상 신호가 기록되고, 신호 G1_SEL0 이 “HIGH”, G1_SEL1 이 “LOW”일 때, 도트 R(3), G(3), B(3) 의 TFT (11) 가 “ON”이 되어 화상 신호가 기록된다. 따라서, 3 주사 기간으로 전 화면의 기록이 완료된다. 본 실시 형태의 경우, 이렇게 하여 인접하는 도트의 TFT 를 다른 기간으로 주사할 수 있다.

본 실시 형태의 액정 표시 장치에 따르면 인접하는 도트의 TFT (11) 가 서로 다른 기간으로 주사되므로, 구동 방식으로는 코먼 반전 구동을 채용해도 인접하는 도트가 역극성이 되도록 구동할 수 있고, 결과적으로는 도트 반전 구동의 형태로 할 수 있다. 따라서, 3 배 주사선 방식과 코먼 반전 구동의 채용에 의해 저소비 전력화를 도모하면서도 표시상은 도트 반전 구동으로 되어 있음으로써 플리커의 시간 주파수를 종래보다 크게 할 수 있고, 라인 크롤링 (플리커) 을 시인되기 어렵게 할 수 있다. 또한 흑의 직선 표시를 하였을 때에 톱날 모양이나 흔들거림이 없는 표시 품질을 실현할 수 있다.

특히 본 실시 형태의 경우, 선택 회로 (13) 를 화소 영역에 레이아웃하고 있기 때문에, TFT 어레이 기판내의 주사선 수를 큰 폭으로 증가시키지 않고 실현할 수 있다. 또한 2 개 한 세트의 주사선군으로 하고, 2 입력 1 출력의 선택 회로를 이용하고 있으므로, 상기 효과를 최소의 주사선 수, 최소의 선택 회로 수로 실현할 수 있고, 선택 회로의 규모도 작게 할 수 있다.

제 11 실시 형태

이하, 본 발명의 제 11 실시 형태를 도 23 을 참조하여 설명한다.

도 23(a) 는 본 실시 형태의 액티브 매트릭스형 액정 표시 장치의 TFT 어레이 기판의 개략 구성을 나타내는 도면이고, 도 23(b) 는 각 주사선으로의 입력 신호와 각 도트 전극으로의 출력의 관계를 나타내는 표이다.

본 실시 형태의 액정 표시 장치는 도 23(a) 에 나타내는 바와 같이, TFT 어레이 기판 위에, 복수개의 신호선 (S1, S2, ...) 과 복수개의 주사선 (Ga0 Ga2, Gb0 Gb2, Gc0 Gc2) 이 형성됨과 동시에, 복수개의 주사선 (Ga0 Ga2, Gb0 Gb2, Gc0 Gc2) 은 3 개 한 세트의 주사선으로 이루어지는 주사선군 (Ga, Gb, Gc) 을 복수 세트 (도 23(a) 에서는 3 세트만 도시함) 구비하고 있다. R, G, B 의 기본색에 대응하는 도트 R(1) R(3), G(1) G(3), B(1) B(3) 으로 이루어지는 화소 (10) 가 매트릭스 형상으로 배열되어 있다. 즉, 인접하는 신호선 (S1, S2, ...) 과 인접하는 주사선군 (Ga, Gb, Gc) 에 의해 둘러싸인 영역에서 하나의 도트가 구성되어 있고, R, G, B 의 기본색에 대응하는 종방향으로 나열되는 도트로 1 개의 화소 (10) 가 구성되어 있다.

각 도트 R(1) R(3), G(1) G(3), B(1) B(3) 내에는 도트 전극 (12) 과, 이 도트 전극 (12) 에 화상 신호의 기록을 실시하기 위한 TFT 가 형성되어 있는데, 이 TFT 는 신호선과 도트 전극 사이에 직렬 접속된 2 개 (한 세트의 주사선군을 구성하는 주사선 수 (본 실시 형태에서는 3) 미만의 개수) 의 TFT (15, 16) 로 구성되어 있다. 그리고, 각 도트 R(1) R(3), G(1) G(3), B(1) B(3) 에서의 2 개의 TFT (15, 16) 의 게이트 전극이 한 세트의 주사선군 (Ga, Gb, Gc) 을 이루는 3 개의 주사선 (Ga0 Ga2, Gb0 Gb2, Gc0 Gc2) 중 하나의 상이한 주사선에 각각 접속되어 있고, 2 개의 TFT (15, 16) 의 게이트 전극과 3 개의 주사선 (Ga0 Ga2, Gb0 Gb2, Gc0 Gc2) 의 접속의 조합이 서로 인접하는 도트에 있어서 다르다.

예컨대, 도 23(a) 의 최상행의 R(1), R(2), R(3) 으로 기재한 횡방향으로 나열되는 도트를 보면 도트 R(1) 의 2 개의 TFT (15, 16) 는 각각 위에서 1 개째의 주사선 (Ga0; 신호 G1_SEL0 이 공급됨) 과 2 개째의 주사선 (Ga1; 신호 G1_SEL1 이 공급됨) 에 접속되고, 도트 R(2) 의 2 개의 TFT (15, 16) 는 각각 위에서 2 개째의 주사선 (Ga1) 과 3 개째의 주사선 (Ga2; 신호 G1_SEL2 가 공급됨) 에 접속되고, 도트 R(3) 의 2 개의 TFT (15, 16) 는 각각 위에서 3 개째의 주사선 (Ga2) 과 1 개째의 주사선 (Ga0) 에 접속되어 있다. 2 개의 TFT (15, 16) 의 게이트 전극과 3 개의 주사선 (Ga0 Ga2, Gb0 Gb2, Gc0 Gc2) 의 접속의 조합이 인접하는 도트에서 다르다는 관계는 종방향으로 나열되는 도트 (색이 다른 도트) 에서도 동일하다.

본 실시 형태의 액정 표시 장치는 이상의 구성에 의해 하나의 도트의 TFT (15, 16) 가 그 도트에 인접하는 도트의 TFT (15, 16) 와는 다른 기간으로 주사되도록 되어 있다. 이것을 도 23(b) 를 이용하여 설명한다.

도 23(b)는 주사선으로의 입력 신호와 각 도트 전극으로의 출력과의 관계를 나타내는 표인데, 이 표는 3개의 주사선 (Ga0 Ga2, Gb0 Gb2, Gc0 Gc2)에 공급되는 신호 G1_SEL0, G1_SEL1, G1_SEL2가 각각 “HIGH” 또는 “LOW”일 때, 도 23(a)에 나타내는 도트 R(1) R(3), G(1) G(3), B(1) B(3) 중, (1)을 불인 도트 R(1), G(1), B(1), (2)를 불인 도트 R(2), G(2), B(2), (3)을 불인 도트 R(3), G(3), B(3)의 TFT (15,16)가 전체적으로 ON 상태인지 OFF 상태인지를 나타낸 것이다. 요컨대 본 실시 형태의 경우, 그 도트를 구동하는 TFT가 직렬 접속된 2개의 TFT (15,16)로 구성되어 있기 때문에, 2개의 TFT (15,16)가 모두 “ON”으로 되었을 때에만 전체적으로 “ON”이 되고, 그 이외일 때에는 “OFF”가 된다.

따라서, 신호 G1_SEL0가 “HIGH”, G1_SEL1이 “HIGH”, G1_SEL2가 “LOW”일 때, (1)을 불인 도트 R(1), G(1), B(1)이 “ON”이 되어 화상 신호가 기록되는 한편, (2)를 불인 도트 R(2), G(2), B(2)와 (3)을 불인 도트 R(3), G(3), B(3)이 “OFF”가 된다. 마찬가지로, 신호 G1_SEL0가 “LOW”, G1_SEL1이 “HIGH”, G1_SEL2가 “HIGH”일 때, (2)를 불인 도트 R(2), G(2), B(2)가 “ON”이 되어 화상 신호가 기록되는 한편, (1)을 불인 R(1), G(1), B(1)과 (3)을 불인 도트 R(3), G(3), B(3)이 “OFF”가 된다. 신호 G1_SEL0가 “HIGH”, G1_SEL1이 “LOW”, G1_SEL2가 “HIGH”일 때, (3)을 불인 도트 R(3), G(3), B(3)이 “ON”이 되어 화상 신호가 기록되는 한편, (1)을 불인 도트 R(1), G(1), B(1)와 (2)를 불인 도트 R(2), G(2), B(2)가 “OFF”가 된다. 따라서, 3주사 기간으로 전체 화면의 기록이 완료된다. 본 실시 형태의 경우, 이렇게 하여 인접하는 도트의 TFT를 다른 기간으로 주사할 수 있다.

본 실시 형태의 액정 표시 장치에서도 3배 주사선 방식과 코먼 반전 구동의 채용에 의해 저소비 전력화를 도모하면서 라인 크롤링(플리커)을 시인되기 어렵게 할 수 있고, 또한 흑의 직선 표시를 실시하였을 때에 톱날 모양이나 흔들거림이 없는 표시 품질을 실현할 수 있다는 제 10 실시 형태와 동일한 효과를 얻을 수 있다.

또한 본 실시 형태의 경우, 제 10 실시 형태에서 사용한 복잡한 선택 회로를 부가하지 않고 TFT를 추가하는 것만으로 구성을 실현할 수 있다. 그리고 TFT를 1개만 사용하는 경우에 비해 TFT의 오프 저항을 크게 할 수 있어 도트 전극에 인가된 전위의 유지를 향상시킬 수 있다. 또한 한 세트의 주사선군을 3개의 주사선으로 구성하고, 도트내에 직렬 접속된 2개의 TFT를 형성하였기 때문에 상기 본 실시 형태의 효과를 최소의 주사선 수, 최소의 TFT 수로 실현할 수 있다.

제 12 실시 형태

이하, 본 발명의 제 12 실시 형태를 도 24를 참조하여 설명한다.

도 24는 본 실시 형태의 액티브 매트릭스형 액정 표시 장치의 TFT 어레이 기판의 개략 구성을 나타내는 도면이다.

본 실시 형태의 액정 표시 장치는 제 10 실시 형태와 같은 선택 회로를 사용하지 않고, 제 11 실시 형태와 같은 1도트내에 직렬 접속의 복수의 TFT를 사용하지도 않으며, 각 도트 R(1) R(3), G(1) G(3), B(1) B(3)에 대해 1개의 주사선 (G1, G2, G3)과 1개의 TFT (17)가 대응하고 있고, 1개의 신호선 (S1, S2, ...)과 1개의 주사선 (G1, G2, G3)에 의해 TFT (17)가 구동되고, TFT (17)에 전기적으로 접속된 도트 전극 (12)이 형성되어 있다. 단, 도 24에 나타내는 바와 같이, 주사선 (G1, G2, G3)을 끌어오는 방식이 종래의 TFT 어레이 기판과 다르다. 즉, 도 27에 나타낸 종래의 3배 주사선 방식의 TFT 어레이 기판에서는 주사선 (G1, G2, G3)이 횡방향으로 직선적으로 연재하는데 비해, 본 실시 형태의 TFT 어레이 기판에서는 각 주사선 (G1, G2, G3)이 1개의 신호선 (S1, S2, ...)을 사이에 두고 인접하는 도트 전극 (12) 사이에서 신호선 (S1, S2, ...)의 연재 방향으로 연장되는 굴곡부 (G')를 갖고, 복수의 도트 전극 (12) 간을 이어 붙이듯이 연재하고 있다.

이러한 주사선 (G1, G2, G3) 구성의 차이에 의해, 도 27에 나타낸 TFT 어레이 기판에서는 횡방향으로 나열되는 도트가 동일한 주사선으로 주사되는데 비해, 본 실시 형태의 TFT 어레이 기판에서는 횡방향으로 나열되는 도트가 상이한 주사선으로 주사되도록 되어 있다. 예컨대 도 24의 좌단에서 가장 위의 주사선 (G1)을 좌에서 우로 향해 진행하면 최상행의 도트 R(1)에 접속된 후, 신호선 (S2)을 따라 하측으로 굴곡되어 위에서 2행째의 도트 G(1)에 접속되고, 또한 신호선 (S3)을 따라 하측으로 굴곡되어 위에서 3행째의 도트 B(1)에 접속된 후, 신호선 (S4)을 따라 상측으로 굴곡되어 최상행의 도트 R(1)에 접속된다. 이후, 반복하여 우방향으로 연재하고 있다. 도 24의 좌단에 있어서 위에서 2개째의 주사선 (G2), 3개째의 주사선 (G3)도 동일한 구성이므로, 각 주사선 (G2, G3)이 굴곡하면서 종방향으로 다른 행의 도트에 차례로 접속되어 있다. 또 상이한 주사선 (G1, G2, G3)끼리가 교차하는 장소는 실제로는 도시하지 않은 콘택트 홀을 통한 다른 층의 배선을 경유하여 일방이 타방을 걸치는 구성으로 하면 된다. 이상의 구성에 의해 본 실시 형태의 경우, 주사선 (G1, G2, G3)을 위의 선부터 차례로 주사하여도 인접하는 도트의 TFT는 다른 기간으로 주사되게 된다.

본 실시 형태의 액정 표시 장치에서도 3배 주사선 방식과 코먼 반전 구동의 채용에 의해 저소비 전력화를 도모하면서 라인 크롤링(플리커)을 시인되기 어렵게 할 수 있고, 흑의 직선 표시를 하였을 때에 톱날 모양이나 흔들거림이 없는 표시 품질을 실현할 수 있다는 제 10, 제 11 실시 형태와 동일한 효과를 얻을 수 있다.

또한 본 실시 형태의 경우, 제 10 실시 형태와 같은 선택 회로를 부가하지 않기 때문에, 그 만큼의 점유 면적을 증가시키지 않고, 또한 제 11 실시 형태와 같이 TFT 를 새롭게 부가하지 않기 때문에, 제 11 실시 형태에 비해 임계값 전압의 시프트 등에 의한 신뢰성의 저하가 적다. 또한, 주사선을 끌어오는 방식만 변 경하면 쉽게 실현할 수 있어 주사선수를 증가시킬 필요가 없다.

제 13 실시 형태

이하, 본 발명의 제 13 실시 형태를 도 25, 도 26 을 참조하여 설명한다.

도 25 는 본 실시 형태의 액티브 매트릭스형 액정 표시 장치의 TFT 어레이 기판의 개략 구성을 나타내는 도면이다.

본 실시 형태의 액정 표시 장치는 도 25 에 나타내는 바와 같이, TFT 어레이 기판 위에, 복수개의 신호선 (S1, S2, ...) 과 복수개의 주사선 (Ga1 Ga3, Gb1 Gb3, Gc1 Gc3) 이 형성됨과 동시에, 복수개의 주사선 (Ga1 Ga3, Gb1 Gb3, Gc1 Gc3) 은 3 개 한 세트의 주사선으로 이루어지는 주사선군 (Ga, Gb, Gc) 을 복수 세트 (도 25 에서는 3 세트만 도시함) 갖고 있고, R, G, B 의 기본색에 대응하는 도트 R(1) R(3), G(1) G(3), B(1) B(3) 으로 이루어지는 화소 (10) 가 매트릭스 형상으로 배열되어 있다. 즉, 인접하는 신호선 (S1, S2, ...) 과 인접하는 주사선군 (Ga, Gb, Gc) 에 의해 둘러싸인 영역에서 하나의 도트 R(1) R(3), G(1) G(3), B(1) B(3) 이 구성되어 있고, R, G, B 의 기본색에 대응하는 종방향으로 나열되는 3 개의 도트 R(1) R(3), G(1) G(3), B(1) B(3) 에서 하나의 화소 (10) 가 구성되어 있다.

각 도트 R(1) R(3), G(1) G(3), B(1) B(3) 내에는 도트 전극 (12) 과, 이 도트 전극 (12) 에 화상 신호의 기록을 실시하기 위한 TFT (18) 가 형성되어 있다. 그리고, 각 도트 R(1) R(3), G(1) G(3), B(1) B(3) 에서의 TFT (18) 의 게이트 전극이 한 세트의 주사선군 (Ga, Gb, Gc) 을 이루는 3 개의 주사선 (Ga1 Ga3, Gb1 Gb3, Gc1 Gc3) 중 어느 1 개에 접속되어 있고, 인접하는 도트의 TFT (18) 는 상이한 주사선에 각각 접속되어 있다. 또한 도 25 에 나타내는 3 세트의 주사선군 (Ga, Gb, Gc) 은 각 주사선군의 위에서 1 개째의 주사선 (Ga1, Gb1, Gc1) 끼리, 2 개째의 주사선 (Ga2, Gb2, Gc2) 끼리, 3 개째의 주사선 (Ga3, Gb3, Gc3) 끼리가 전기적으로 접속되어 있고, 3 세트의 주사선군 (Ga, Gb, Gc) 전부에 걸쳐 위에서 1 개째의 주사선 (Ga1, Gb1, Gc1), 2 개째의 주사선 (Ga2, Gb2, Gc2), 3 개째의 주사선 (Ga3, Gb3, Gc3) 에 각각 동일한 화상 신호가 공급되는 구성으로 되어 있다.

예컨대 도 25 의 최상행의 R(1), R(2), R(3) 으로 기재한 횡방향으로 나열되는 도트를 보면 도트 R(1) 의 TFT (18) 는 위에서 1 개째의 주사선 (Ga1) 에 접속되고, 도트 R(2) 의 TFT (18) 는 위에서 2 개째의 주사선 (Ga2) 에 접속되고, 도트 R(3) 의 TFT (18) 는 위에서 3 개째의 주사선 (Ga3) 에 접속되어 있다. 또한, 위에서 2 행째의 G(2), G(3), G(1) 로 기재한 횡방향으로 나열되는 도트를 보면 도트 G(2) 의 TFT (18) 는 위에서 2 개째의 주사선 (Ga2) 에 접속되고, 도트 G(3) 의 TFT (18) 는 위에서 3 개째의 주사선 (Gb3) 에 접속되고, 도트 G(1) 의 TFT (18) 는 위에서 1 개째의 주사선 (Gb1) 에 접속되어 있다.

따라서, 주사선 (G1) 에 공급하는 신호가 “HIGH ”일 때, (1) 을 붙인 도트 R(1), G(1), B(1) 이 “ON ”이 되어 화상 신호가 기록되고, 주사선 (G2) 에 공급하는 신호가 “HIGH ”일 때, (2) 를 붙인 도트 R(2), G(2), B(2) 가 “ON ”이 되어 화상 신호가 기록되고, 주사선 (G3) 에 공급하는 신호가 “HIGH ”일 때, (3) 을 붙인 도트 R(3), G(3), B(3) 이 “ON ”이 되어 화상 신호가 기록된다. 본 실시 형태의 경우, 이렇게 하여 인접하는 도트의 TFT 가 다른 기간으로 주사된다.

본 실시 형태의 액정 표시 장치에서도 3 배 주사선 방식과 코먼 반전 구동의 채용에 의해 저소비 전력화를 도모하면서도 라인 크롤링 (플리커) 을 시인되기 어렵게 할 수 있고, 또한 흑의 직선 표시를 하였을 때에 톱날 모양이나 흔들거림이 없는 표시 품위를 실현할 수 있다는 제 10 제 12 실시 형태와 동일한 효과를 얻을 수 있다.

또한 본 실시 형태의 경우, 선택 회로나 TFT 를 새롭게 부가하지 않는 점에서는 제 12 실시 형태와 공통되지만, 제 3 실시 형태의 액정 표시 장치에 비해 배선의 교차부를 감소시킬 수 있어 배선 교차부에서 발생하는 단락에 수반되는 불량 발생 확률을 작게 할 수 있다. 또한 1 세트의 주사선군을 3 개의 주사선으로 구성함과 동시에, 3 세트의 주사선군을 서로 전기적으로 접속하였으므로, RGB 의 화상 신호를 한 묶음으로 다룰 수 있어 화상 신호를 쉽게 취급할 수 있다.

도 25 에서는 1 세트의 주사선군을 3 개의 주사선으로 구성하였으나, 이 구성 대신에 도 26 에 나타내는 바와 같이, 1 세트의 주사선군 (Ga, Gb, Gc) 을 4 개의 주사선 (Ga1 Ga4, Gb1 Gb4, Gc1 Gc4) 으로 구성해도 된다. 이 경우에도 종방향, 횡방향에 인접하는 R(1) R(3), G(1) G(3), B(1) B(3) 의 TFT (18) 를 모두 다른 주사선에 접속시킬 필요가 있다.

또 본 발명의 기술 범위는 상기 실시 형태에 한정되지 않고, 본 발명의 취지를 벗어나지 않는 범위에서 각종 변경이 가능하다. 예컨대, 상기 실시 형태에서는 액정 표시 장치의 타입으로서 투과형, 반사형에 구애받지 않고 설명하였으

나, 본 발명은 어느 타입에나 라인 크롤링 대책으로 유효하다. 단, 개구율 제약이 없는 반사형이 보다 실현성이 높은 것을 판단된다. 또한, 반사형의 경우에는 백라이트가 필요없으므로, 코먼 반전 구동에 의한 전력 절감화 효과를 극대화할 수 있다.

또한, 컬러 화소부의 레이아웃에 관해서는 도트 전극을 신호 전압 유지용 축적 용량 (Cs) 과 겸용할 수 있다. 일례로서 주사선과 나란히 또한 도트 전극의 하방에 축적 용량용 코먼 전극을 형성하고, 게이트 절연막을 통해 각 도트 전극과의 사이에서 축적 용량을 만들 수 있다. 이 경우, 이른바 Cs on Gate 가 아닌 Cs on Common 구조가 되어 코먼 반전 구동에 적합한 것이 된다. 또한, 이 구조에 따르면 주사선에 부가되는 용량이 감소되기 때문에, 게이트 드라이버를 기판 위에 TFT 등으로 만들고자 하는 경우, 부하가 감소되는 것을 의미하고, 게이트 드라이버의 설계상 유리하다.

또한 제 5 실시 형태에서 3 : 1 인터레이스의 코먼 반전 구동을 실시한 경우에 대해서만 라인 크롤링 대책의 효과를 나타내었지만, 3 : 1 인터레이스 이외에 예컨대 4 : 1 인터레이스 구동, 5 : 1 인터레이스 구동 등을 적용할 수도 있다.

또한, 콘택트 홀의 배치는 상기 실시 형태에서 나타난 패턴 이외에 적절히 변경할 수 있고, 예컨대 스위칭 소자의 배치와 링크시킬 수도 있다. 컬러 화소부의 레이아웃에 관해서는 도트 전극을 신호 전압 유지용 축적 용량 (Cs) 과 겸용할 수 있다. 일례로서 주사선과 나란히 또한 도트 전극의 하방에 축적 용량용 코먼 전극을 형성하고, 게이트 절연막을 통해 각 도트 전극과의 사이에서 축적 용량을 만들 수 있다. 이 경우, 이른바 Cs on Gate 가 아닌 Cs on Common 구조가 되어 코먼 반전 구동에 적합한 것이 된다. 또한, 이 구조에 따르면 주사선에 부가되는 용량이 감소되기 때문에, 게이트 드라이버를 기판 위에 TFT 등으로 만들고자 하는 경우, 부하가 감소되는 것을 의미하고, 게이트 드라이버의 설계상 유리하다.

발명의 효과

이상, 상세히 설명한 바와 같이, 본 발명의 구성에 따르면, 복수배 주사선 방식의 특징을 살리면서 라인 크롤링을 충분히 저감함으로써 화질이 우수한 액정 표시 장치를 얻을 수 있음과 동시에 전력 절감화를 도모할 수 있다. 또한, 제 2 전극과 스위칭 소자로 구성되는 기생 용량의 분산이 억제되고, 오프셋 전압의 분산을 억제할 수 있으므로, 설계의 자유도를 확보한 상태에서 플리커나 스틱킹 등의 표시상의 문제를 개선시킬 수 있다.

또한, 흑의 직선 표시를 하였을 때에 톱날 모양이나 흔들거림이 없는 표시 품질을 실현할 수 있다.

(57) 청구의 범위

청구항 1.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수의 신호선과 복수의 주사선이 매트릭스 형상으로 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 각 주사선과 각 신호선에 전기적으로 접속된 스위칭 소자와, 상기 스위칭 소자에 전기적으로 접속된 제 1 전극이 형성되고,

상기 각 화소내에 상기 제 1 전극을 덮는 절연층 위에 형성되고, 상기 절연층을 관통하는 콘택트 홀을 통해 상기 제 1 전극에 전기적으로 접속된 상기 기본색 수만큼의 제 2 전극이 형성되고, 각 제 2 전극이 상기 기본색 수만큼의 제 1 전극에 걸쳐 배치됨과 동시에, 하나의 제 2 전극은 상기 기본색 수만큼의 제 1 전극 중 어느 하나에만 전기적으로 접속되고, 하나의 제 1 전극은 하나의 제 2 전극에만 전기적으로 접속된 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

1 프레임이 상기 기본색 수 이상의 필드로 분할되어 인터레이스 구동이 행해지고, 각각의 필드내에서 신호가 기록되는 상기 제 2 전극의 기본색별 비율이 거의 동등한 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제 1 항에 있어서,

동일한 주사선에 전기적으로 접속된 상기 제 2 전극의 기본색의 비율이 거의 동등한 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제 1 항에 있어서,

동일한 주사선에 전기적으로 접속된 상기 제 2 전극으로서, 또한 인접하는 제 2 전극끼리의 기본색이 서로 다른 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제 1 항에 있어서,

공통 반전 구동이 행해지는 특징으로 하는 액정 표시 장치.

청구항 6.

제 1 항에 있어서,

반사형 액정 표시 장치인 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제 1 항에 있어서,

상기 기본색이 적, 녹, 청의 3 원색인 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제 1 항에 있어서,

상기 기본색이 스트라이프 형상으로 배열된 것을 특징으로 하는 액정 표시 장치.

청구항 9.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수의 신호선과 복수의 주사선이 매트릭스 형상으로 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 각 주사선과 각 신호선에 전기적으로 접속된 스위칭 소자와, 상기 스위칭 소자에 전기적으로 접속된 제 1 전극이 형성되고,

상기 각 화소내에 상기 제 1 전극을 덮는 절연층 위에 형성되고, 상기 절연층을 관통하는 콘택트 홀을 통해 상기 제 1 전극에 전기적으로 접속된 상기 기본색 수만큼의 제 2 전극이 형성되고, 각 제 2 전극이 상기 기본색 수만큼의 제 1 전극에 걸쳐 배치됨과 동시에, 하나의 제 2 전극은 상기 기본색 수만큼의 제 1 전극 중 어느 하나에만 전기적으로 접속되고, 하나의 제 1 전극은 하나의 제 2 전극에만 전기적으로 접속되고,

상기 스위칭 소자와 상기 제 2 전극이 평면적으로 겹치지 않도록 배치된 것을 특징으로 하는 액정 표시 장치.

청구항 10.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수의 신호선과 복수의 주사선이 매트릭스 형상으로 형성됨과 동시에, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 인접하는 신호선과 인접하는 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 각 주사선과 각 신호선에 전기적으로 접속된 스위칭 소자와, 상기 스위칭 소자에 전기적으로 접속된 제 1 전극이 형성되고,

상기 각 화소내에 상기 제 1 전극을 덮는 절연층 위에 형성되고, 상기 절연층을 관통하는 콘택트 홀을 통해 상기 제 1 전극에 전기적으로 접속된 상기 기본색 수만큼의 제 2 전극이 형성되고, 각 제 2 전극이 상기 기본색 수만큼의 제 1 전극에 걸쳐 배치됨과 동시에, 하나의 제 2 전극은 상기 기본색 수만큼의 제 1 전극 중 어느 하나에만 전기적으로 접속되고, 하나의 제 1 전극은 하나의 제 2 전극에만 전기적으로 접속되고,

상기 각 화소내에서, 적어도 복수의 상기 스위칭 소자 중 어느 하나와 복수의 상기 제 2 전극 중 어느 하나가 평면적으로 겹치도록 배치되고, 또한 각 제 2 전극과 겹치는 상기 스위칭 소자의 개수가 모든 제 2 전극에 걸쳐 동등한 것을 특징으로 하는 액정 표시 장치.

청구항 11.

제 10 항에 있어서,

각 도트내에 상기 신호선에서 분기하여 상기 주사선의 연재 방향으로 당해 도트의 단부까지 연장되는 신호 지선이 형성되고, 당해 도트내에 형성된 상기 스위칭 소자가 상기 신호 지선에 전기적으로 접속된 것을 특징으로 하는 액정 표시 장치.

청구항 12.

제 10 항에 있어서,

각 화소내에 당해 화소내의 복수의 도트에 걸쳐 계단 형상으로 연장되는 신호 지선이 형성되고, 당해 화소내에 형성된 복수의 상기 스위칭 소자가 상기 신호 지선에 전기적으로 접속된 것을 특징으로 하는 액정 표시 장치.

청구항 13.

제 10 항에 있어서,

하나의 화소를 구성하는 상기 기본색 수만큼의 도트에 대응하는 기본색 수만큼의 신호선이 서로 평행하게 형성되고, 상기 기본색 수만큼의 신호선의 단부가 전기적으로 접속된 것을 특징으로 하는 액정 표시 장치.

청구항 14.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상기 복수개의 주사선은 복수개 한 세트의 주사선으로 이루어지는 주사선군을 복수 세트 구비하여 이루어지고, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 인접하는 상기 신호선과 인접하는 상기 주사선군에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 한 세트의 주사선군을 구성하는 복수개의 주사선에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극과, 상기 한 세트의 주사선군과 상기 박막 트랜지스터 사이에 접속된 복수 입력 1 출력의 선택 회로가 형성되고,

상기 선택 회로의 복수의 입력이 상기 한 세트의 주사선군을 이루는 복수의 주사선 중 상이한 주사선에 각각 접속되어 있음과 동시에, 상기 선택 회로의 출력이 상기 박막 트랜지스터의 게이트 전극에 접속되고,

하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을 특징으로 하는 액정 표시 장치.

청구항 15.

제 14 항에 있어서,

상기 복수개 한 세트의 주사선군이 2 개 한 세트의 주사선군이고, 상기 복수 입력 1 출력의 선택 회로가 2 입력 1 출력의 선택 회로인 것을 특징으로 하는 액정 표시 장치.

청구항 16.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상기 복수개의 주사선은 복수개 한 세트의 주사선으로 이루어지는 주사선군을 복수 세트 구비하여 이루어지고, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 인접하는 상기 신호선과 인접하는 상기 주사선군에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 한 세트의 주사선군을 구성하는 복수개의 주사선 중 어느 한개에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극이 형성되고,

상기 각 도트내의 박막 트랜지스터는 상기 신호선과 상기 도트 전극 사이에 직렬 접속된 상기 한 세트의 주사선군을 구성하는 주사선 수 미만의 복수개의 박막 트랜지스터이고, 상기 복수개의 박막 트랜지스터의 게이트 전극이 상기 한 세트의 주사선군을 이루는 복수의 주사선 중 상이한 주사선에 각각 접속되어 있음과 동시에, 상기 복수개의 박막 트랜지스터의 게이트 전극과 상기 한 세트의 주사선군의 복수개의 주사선의 접속의 조합이, 서로 인접하는 도트에 있어서 다르고,

하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을

특징으로 하는 액정 표시 장치.

청구항 17.

제 16 항에 있어서,

상기 주사선군을 이루는 복수개 한 세트의 주사선이 3 개 한 세트의 주사선이고, 상기 직렬 접속된 복수개의 박막 트랜지스터가 2 개의 박막 트랜지스터인 것을 특징으로 하는 액정 표시 장치.

청구항 18.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상이한 복 수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 상기 신호선과 상기 주사선에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트 내에 상기 신호선의 1 개 및 상기 주사선의 1 개에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극이 형성되고,

각 주사선이 1 개의 신호선을 사이에 두고 인접하는 박막 트랜지스터의 사이에서 상기 신호선의 연재 방향으로 연장되는 굴곡부를 갖는 구성으로 됨으로써, 상기 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 주사선에 의해 주사되고,

하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을 특징으로 하는 액정 표시 장치.

청구항 19.

대향 배치된 한 쌍의 기판간에 액정이 끼워지고, 상기 한 쌍의 기판 중 일방의 기판 위에, 복수개의 신호선과 복수개의 주사선이 형성됨과 동시에, 상기 복수개의 주사선은 복수개 한 세트의 주사선으로 이루어지는 주사선군을 복수 세트 구비하여 이루어지고, 상이한 복수개의 기본색으로 이루어지는 화소가 복수개 형성되고,

하나의 화소는 각각이 인접하는 상기 신호선과 인접하는 상기 주사선군에 의해 둘러싸인 상기 기본색 수만큼의 도트를 포함하고, 각 도트내에 상기 신호선의 1 개 및 상기 한 세트의 주사선군을 구성하는 복수개의 주사선 중 어느 하나에 의해 구동되는 박막 트랜지스터와, 상기 박막 트랜지스터에 전기적으로 접속된 도트 전극이 형성되고,

상기 한 세트의 주사선군을 이루는 복수개의 주사선에 있어서, 상기 하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 주사선에 접속되고, 한 세트의 주사선군을 구성하는 개개의 주사선이 복수 세트의 주사선군에 걸쳐 서로 전기적으로 접속되고,

하나의 도트의 박막 트랜지스터가 당해 도트에 인접하는 도트의 박막 트랜지스터와는 다른 기간으로 주사되는 것을 특징으로 하는 액정 표시 장치.

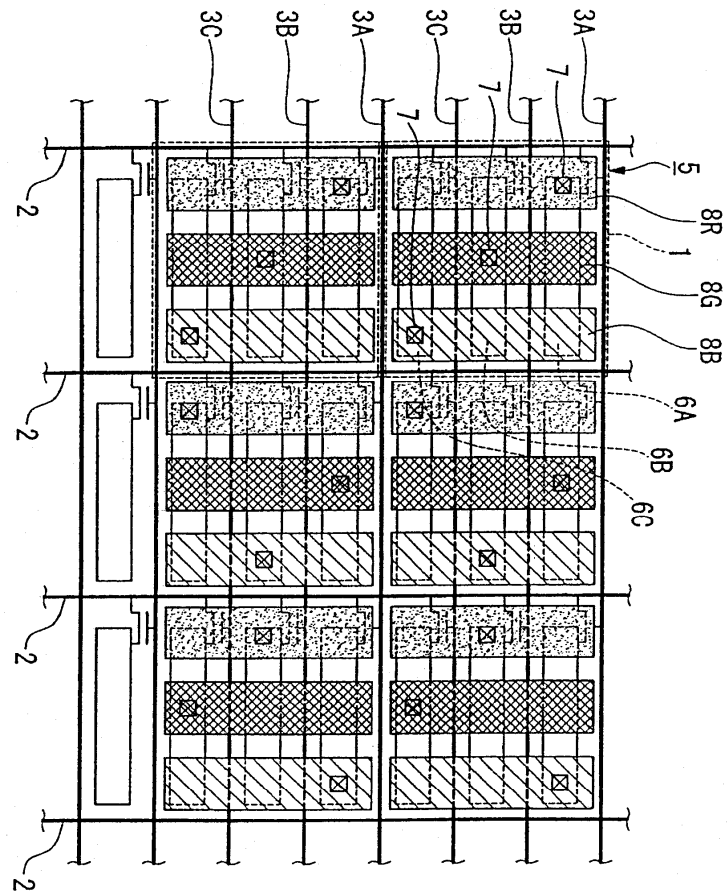
청구항 20.

제 19 항에 있어서,

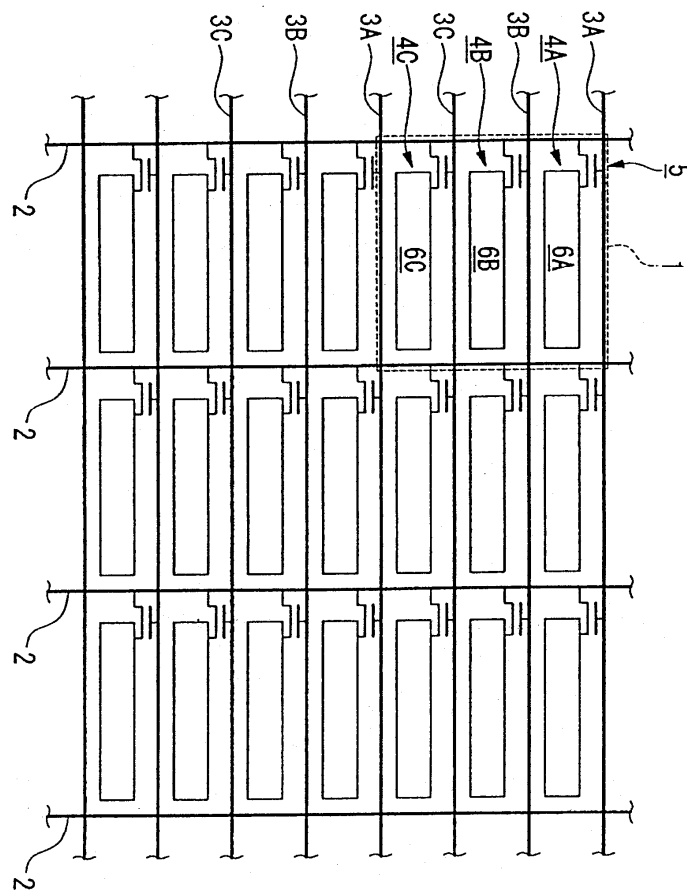
한 세트의 주사선군이 3 개 이상의 주사선으로 구성됨과 동시에, 3 세트의 주사선군이 서로 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치.

도면

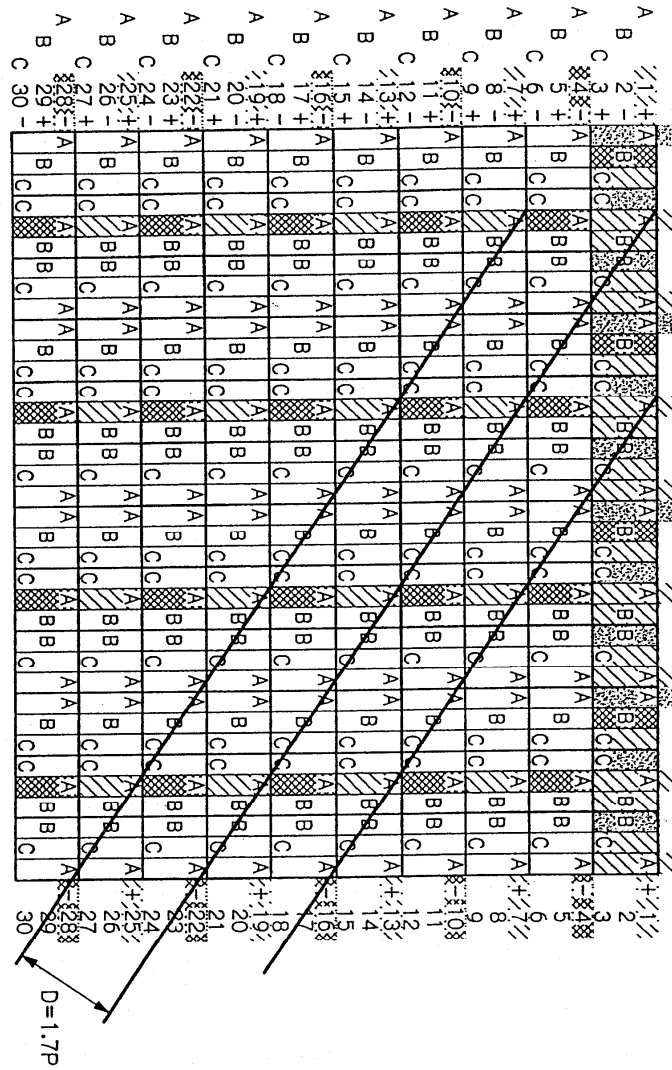
도면1



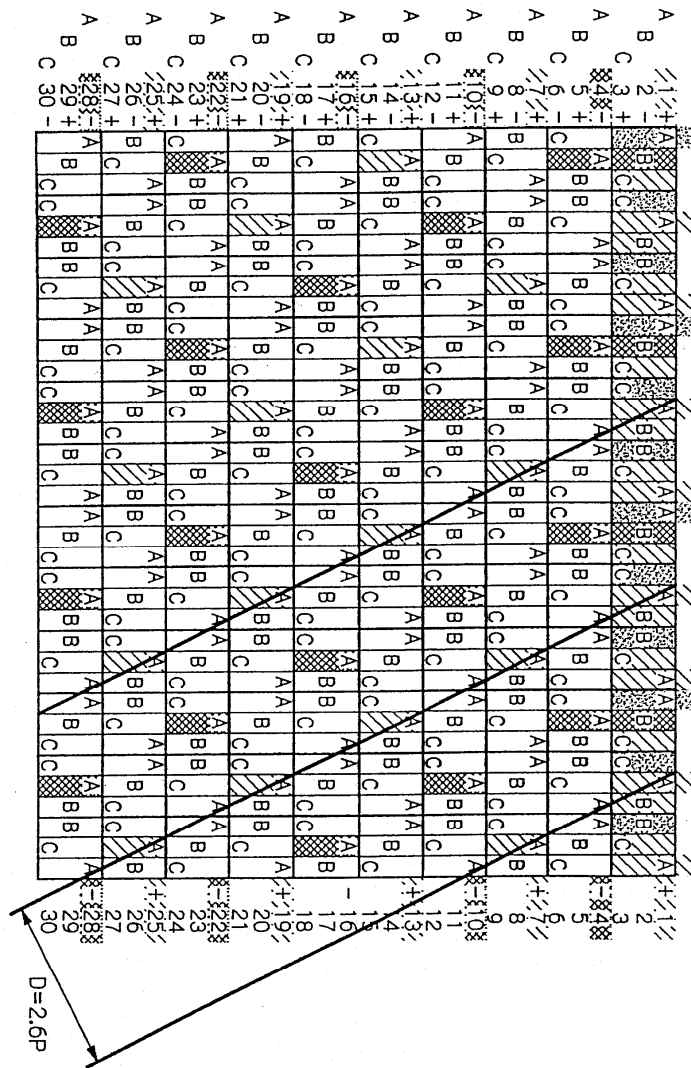
도면2



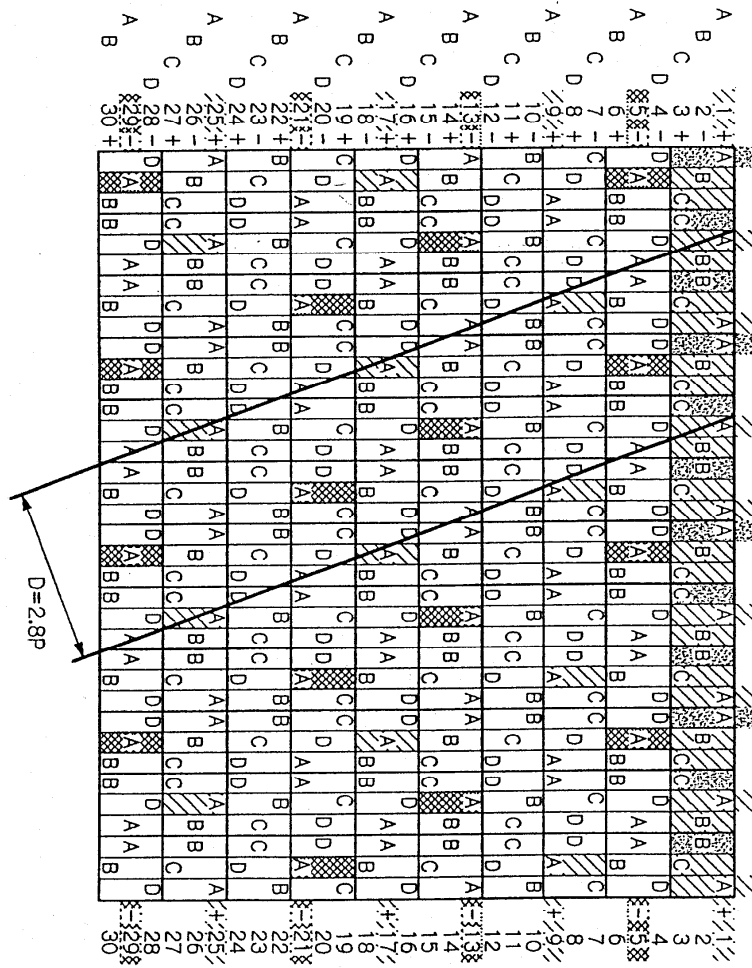
도면3



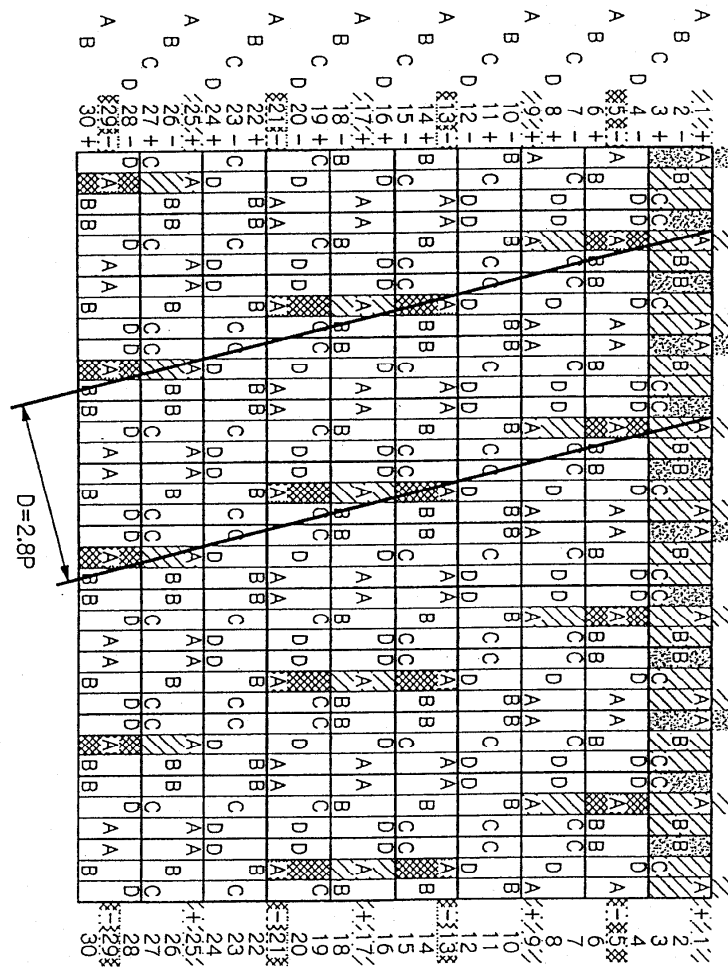
도면4



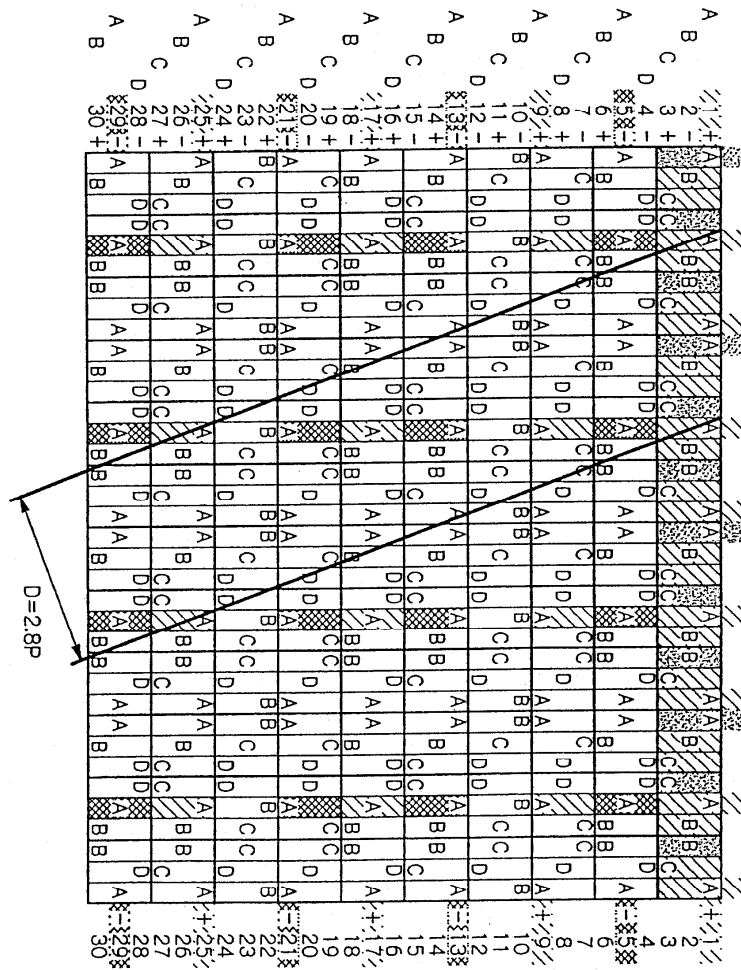
도면5



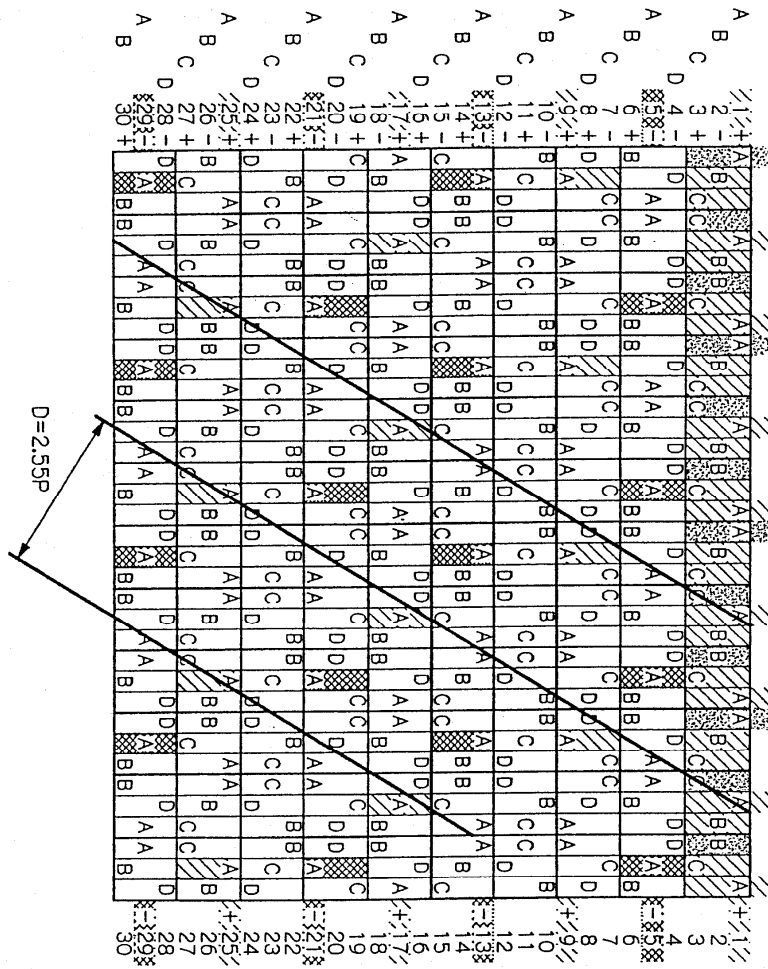
도면6



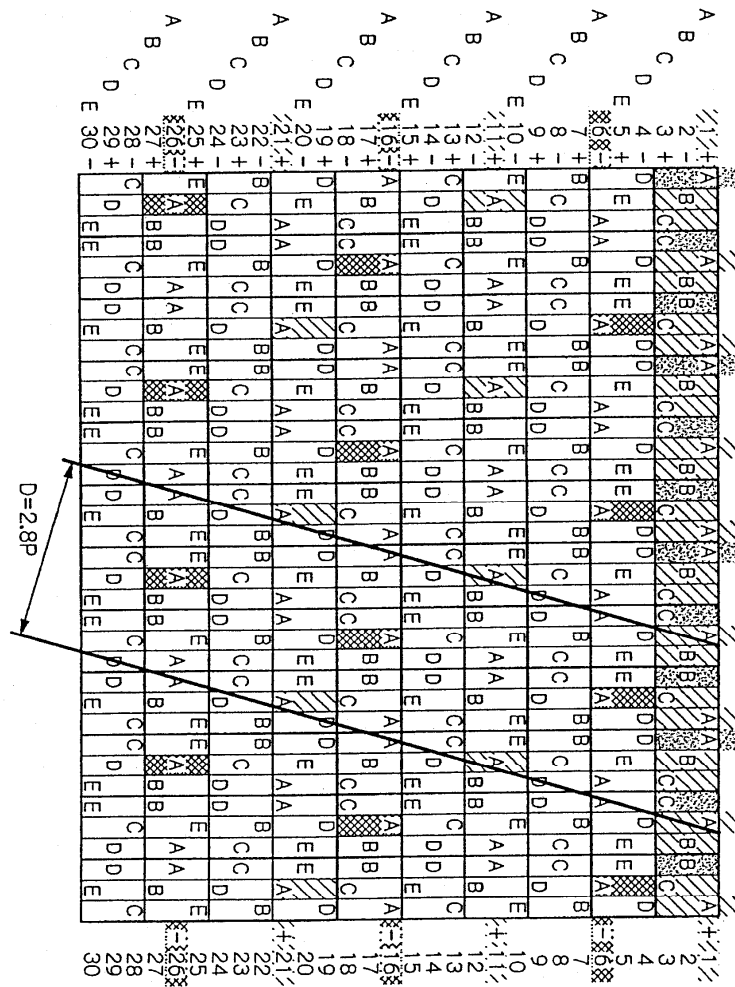
도면7



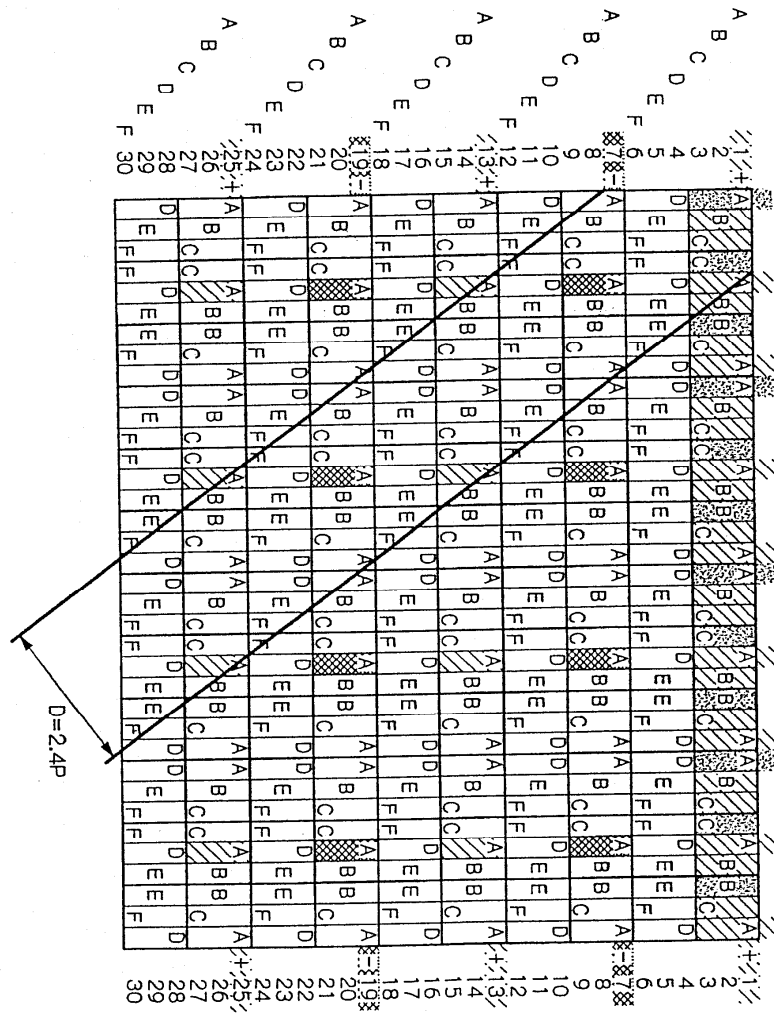
도면8



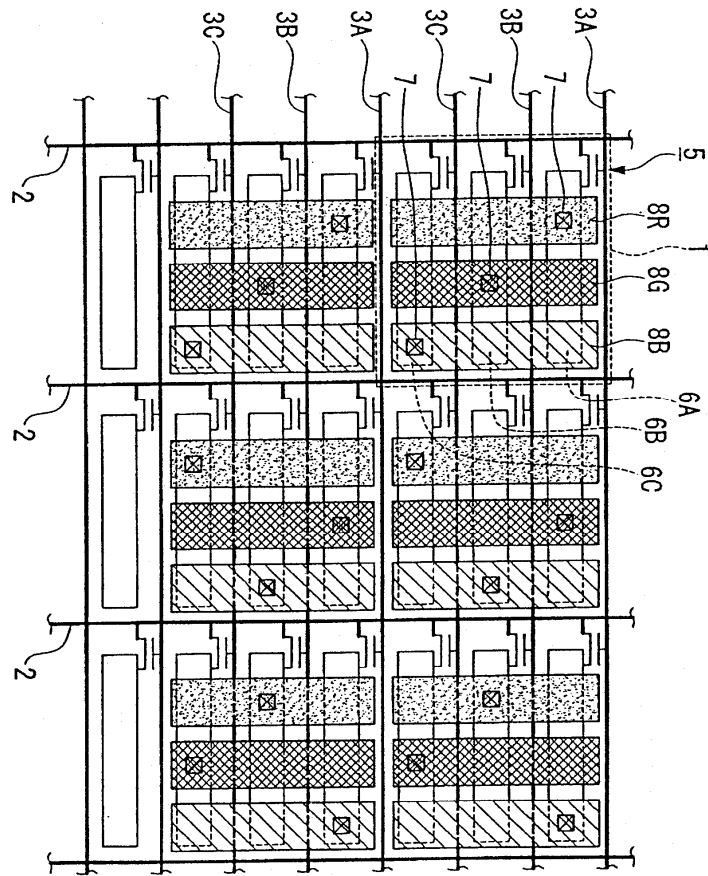
도면9



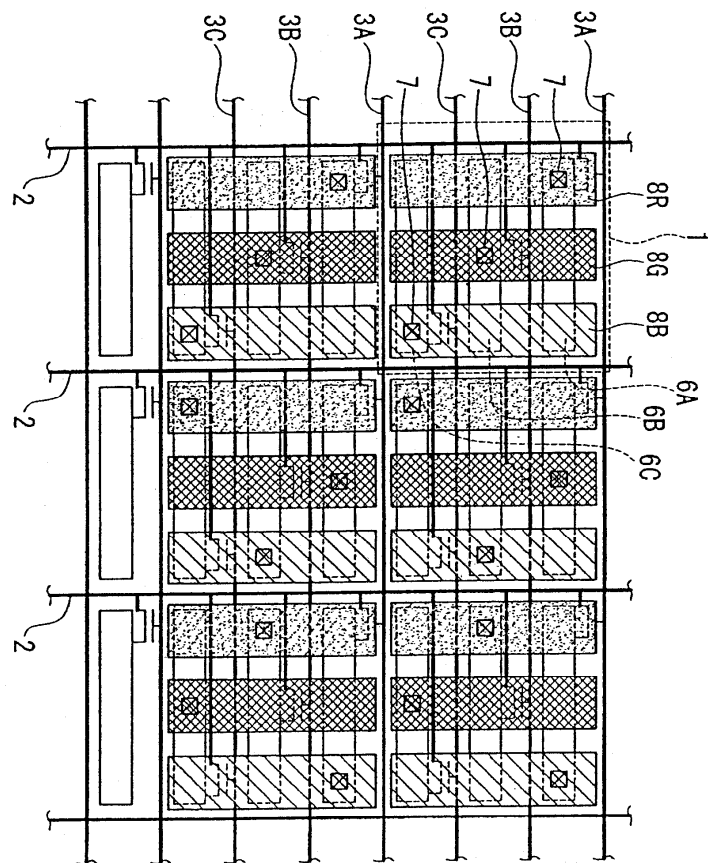
도면10



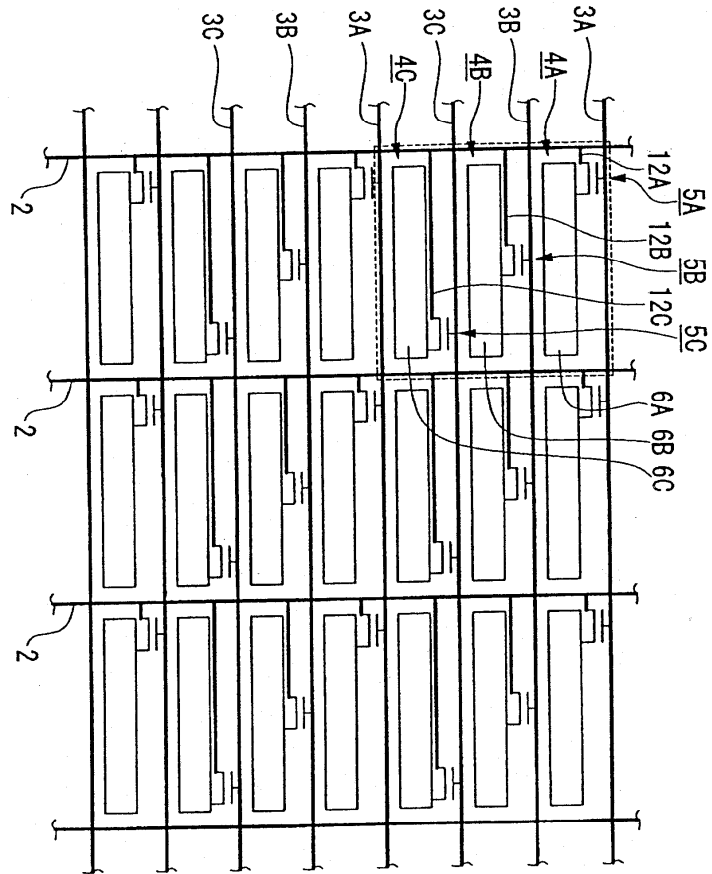
도면11



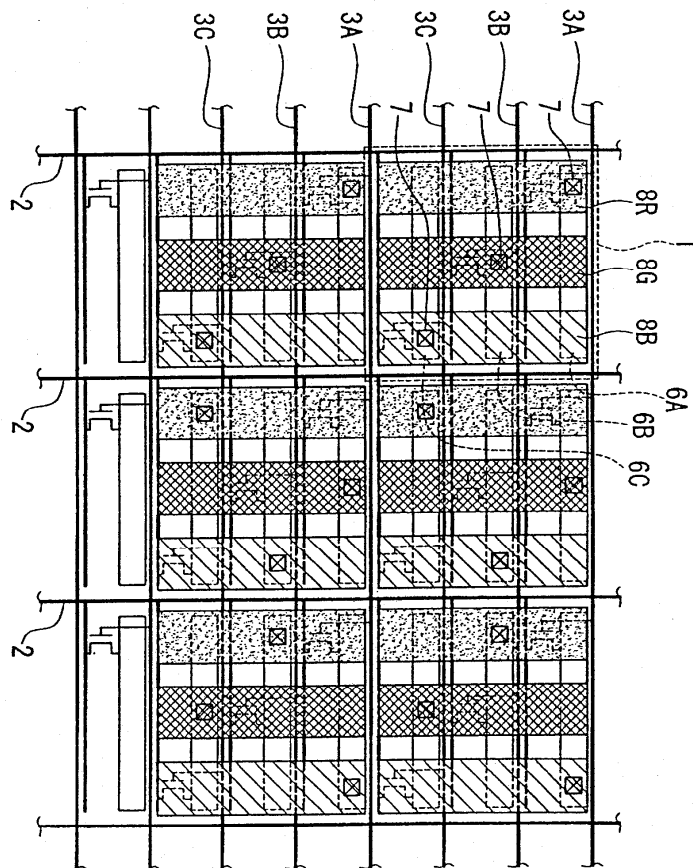
도면12



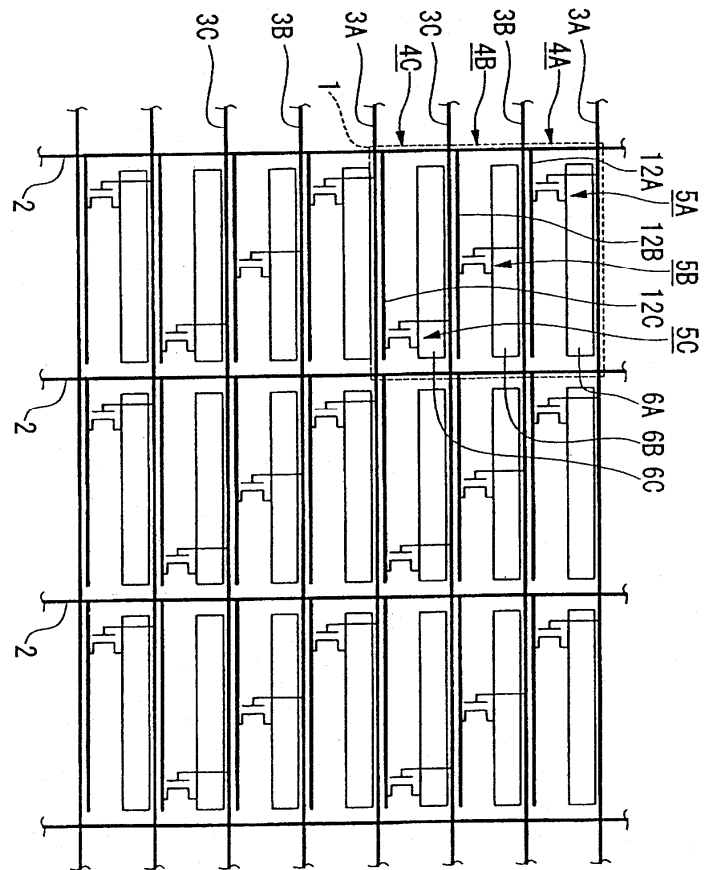
도면13



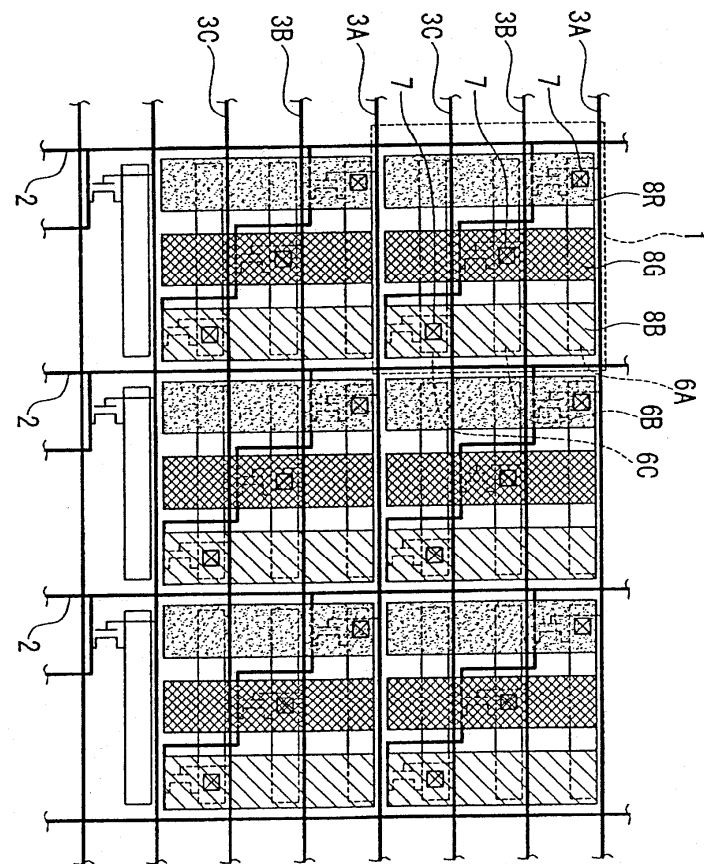
도면14



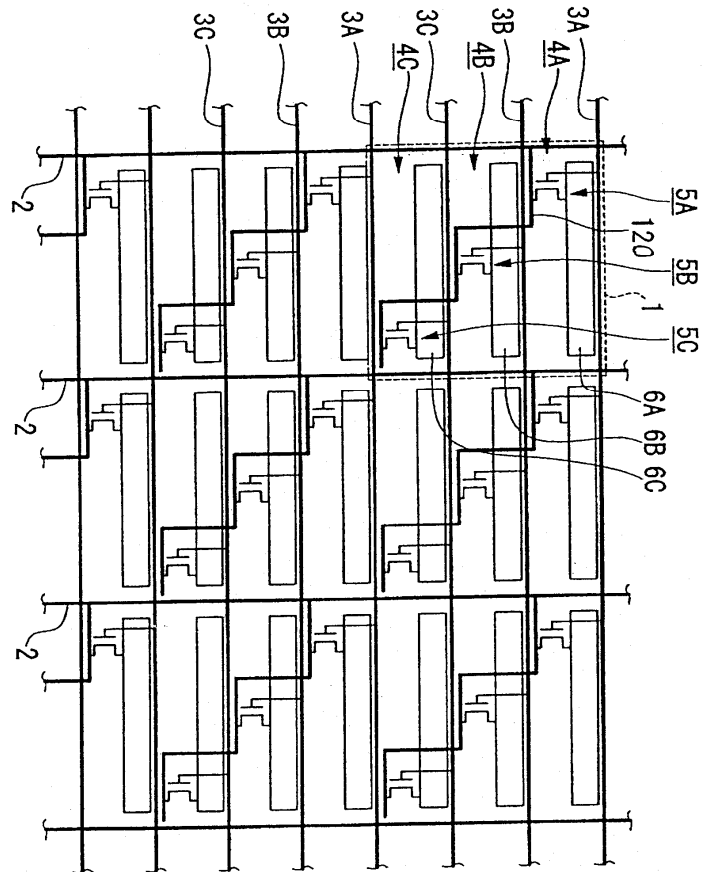
도면15



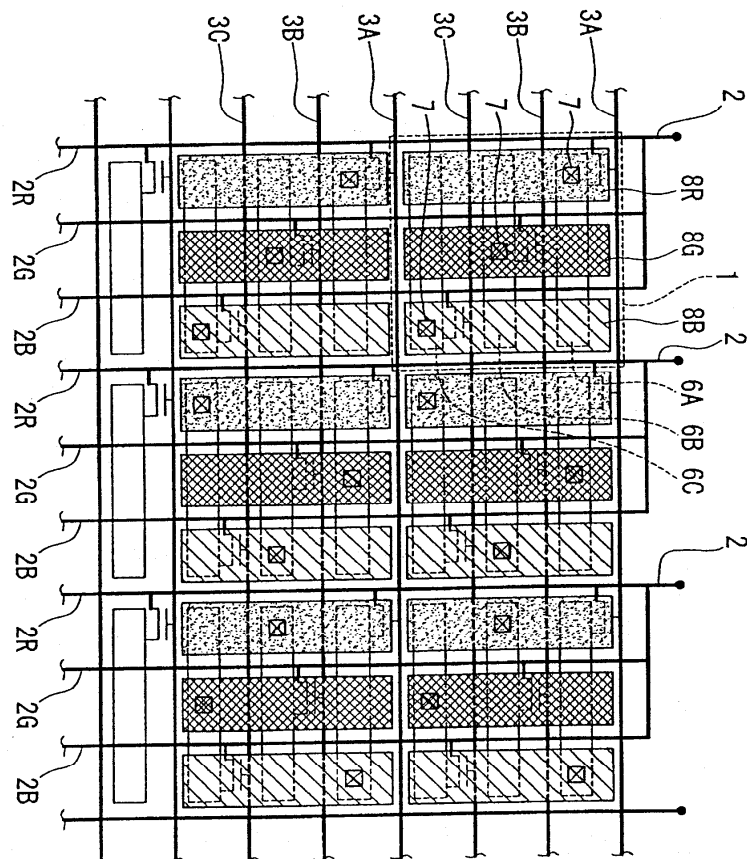
도면16



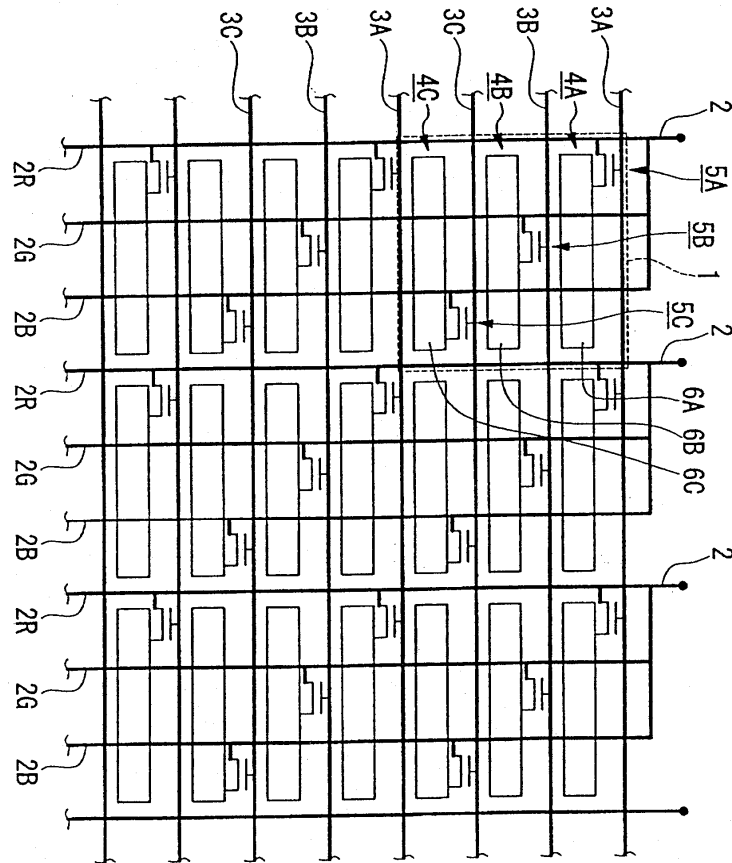
도면17



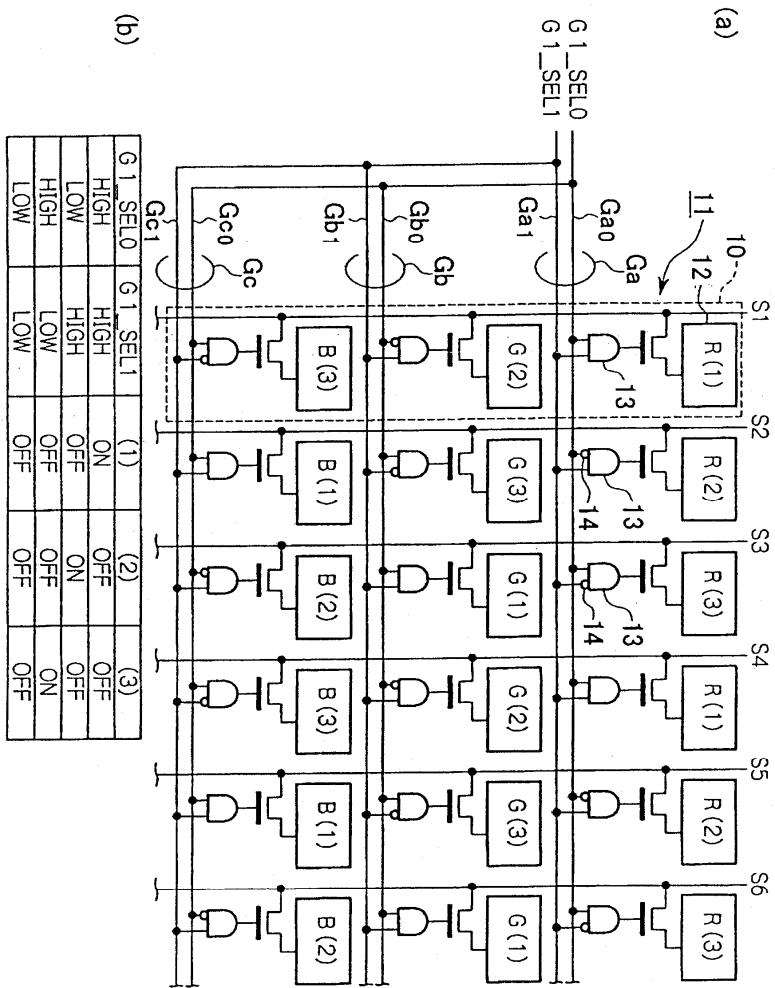
도면18



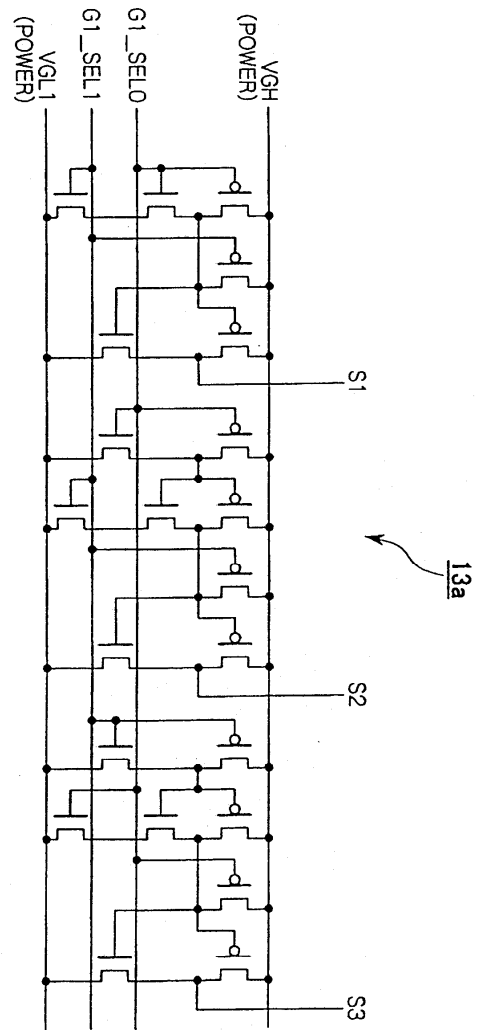
도면19



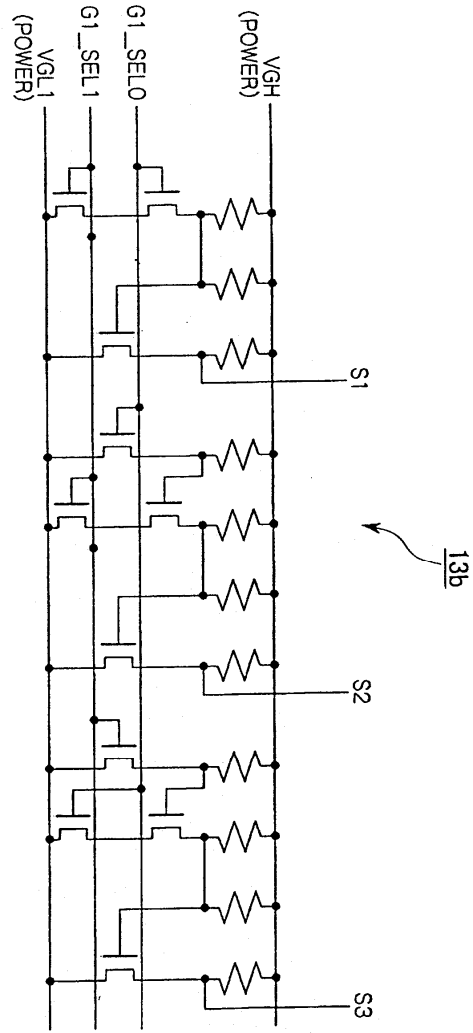
도면20



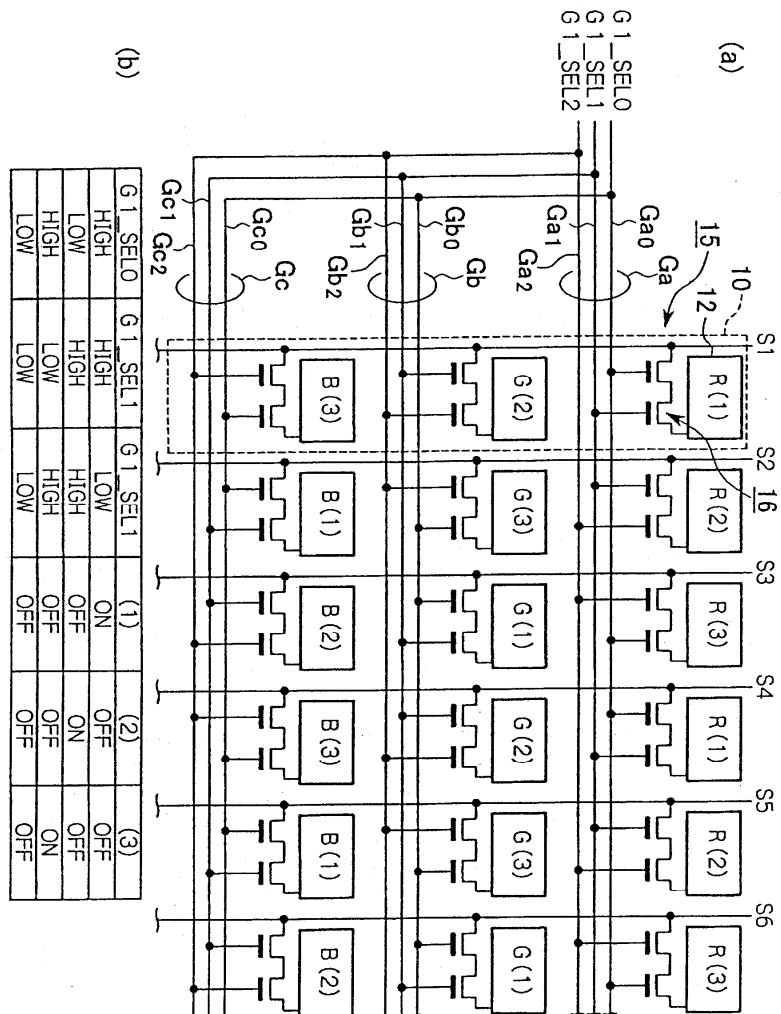
도면21



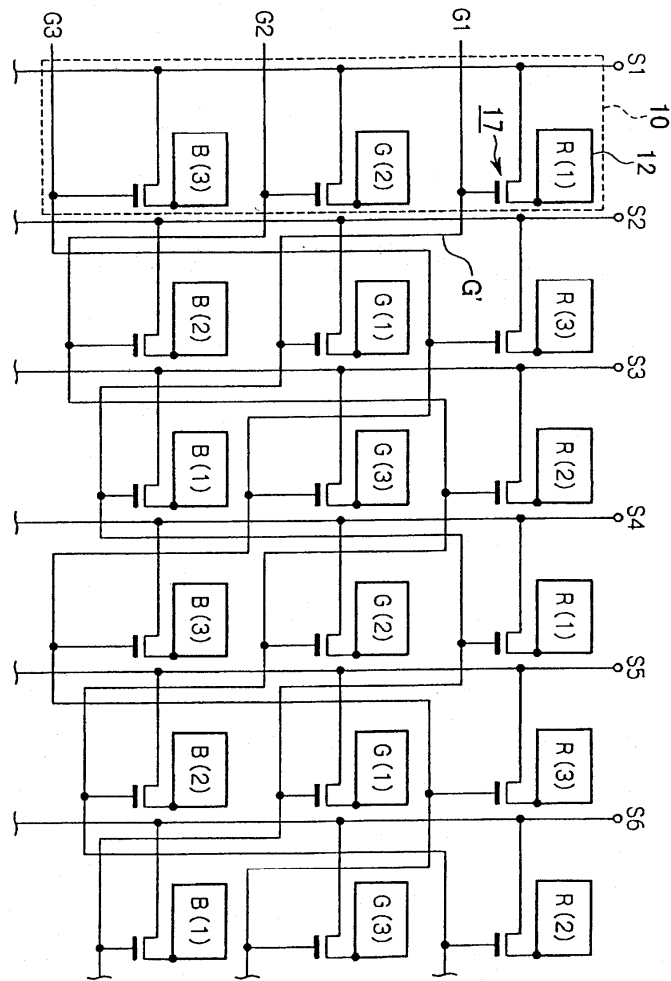
도면22



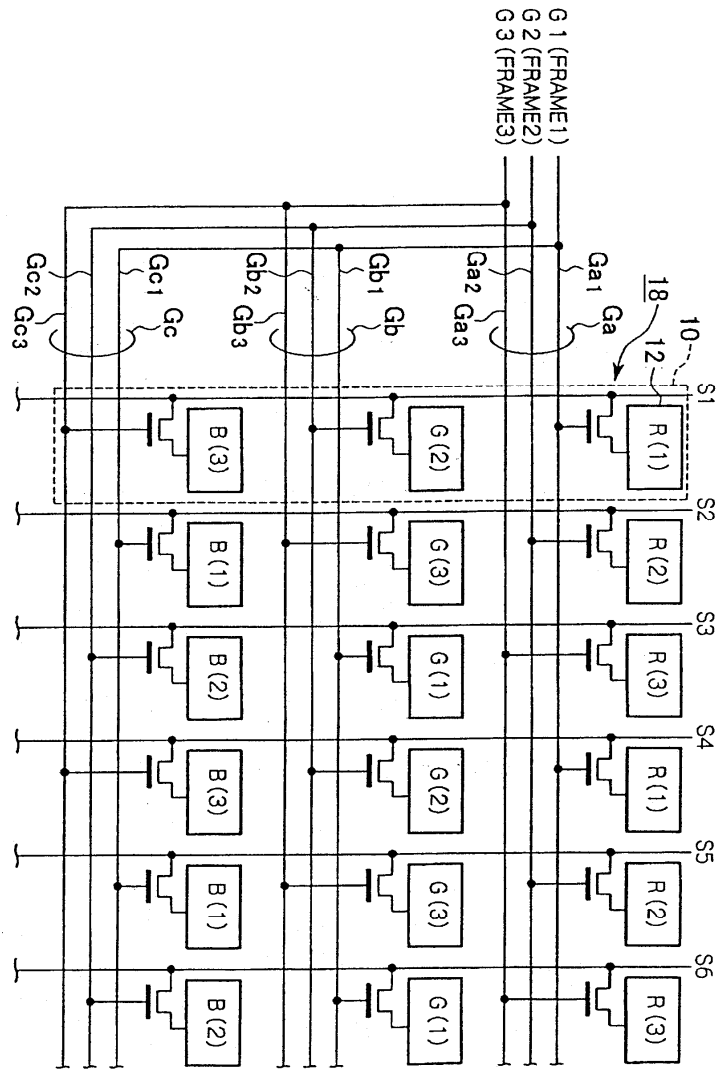
도면23



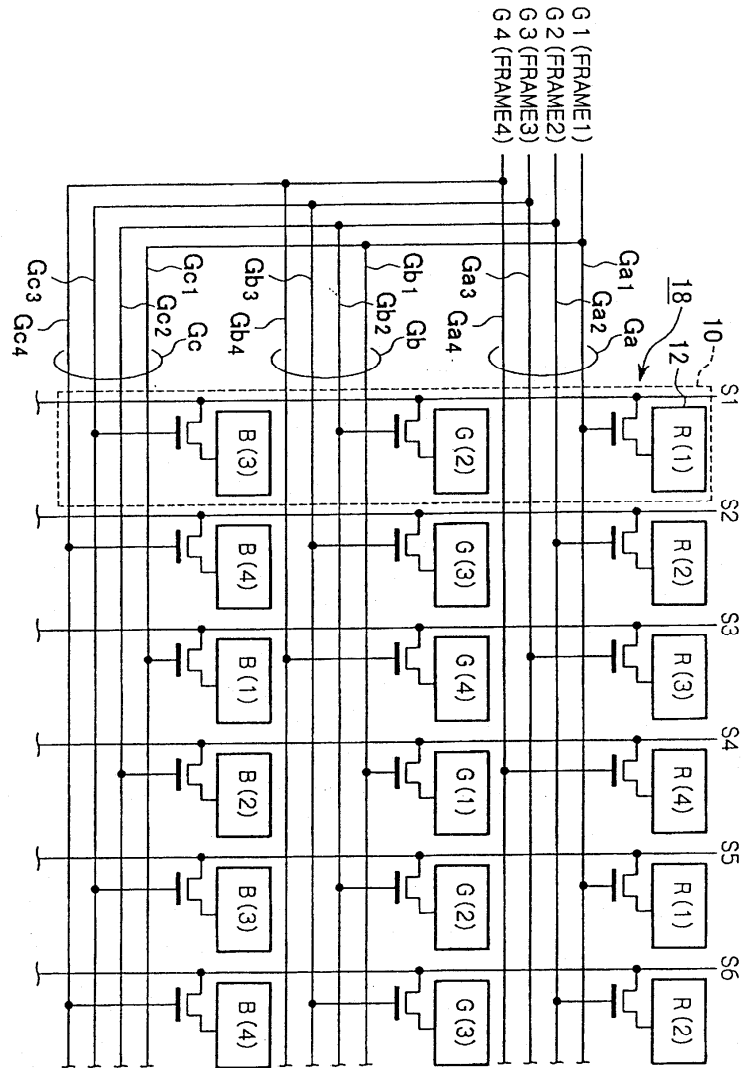
도면24



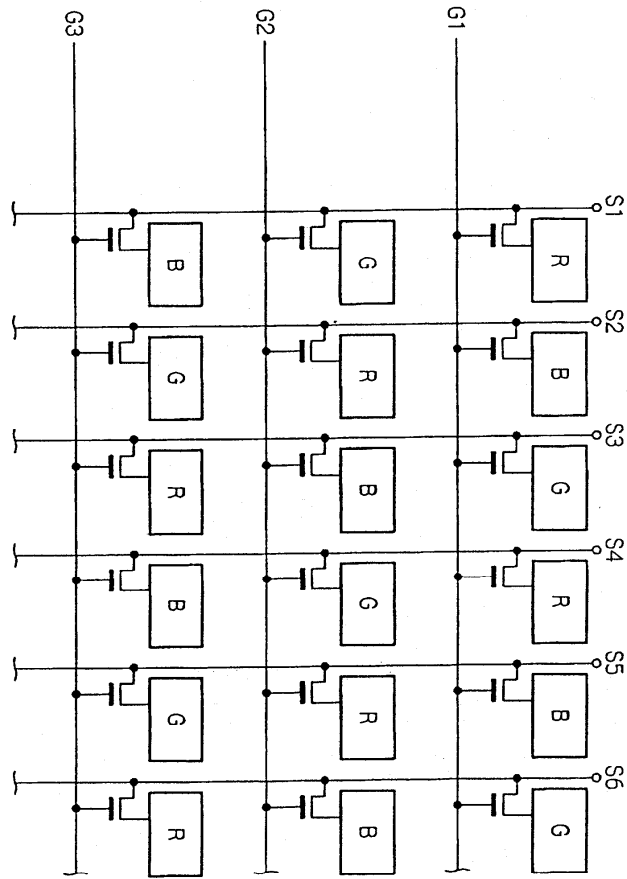
도면25



도면26



도면27



专利名称(译)	能够减少线路爬行的液晶显示装置		
公开(公告)号	KR1020030087965A	公开(公告)日	2003-11-15
申请号	KR1020030029268	申请日	2003-05-09
[标]申请(专利权)人(译)	阿尔卑斯电气株式会社		
申请(专利权)人(译)	阿尔卑斯电气有限公司		
当前申请(专利权)人(译)	阿尔卑斯电气有限公司		
[标]发明人	HEBIGUCHI HIROYUKI 헤비구찌히로유키 NAKANO AKIRA 나카노아끼라 YAMADA YUKIMITSU 야마다유키미쯔		
发明人	헤비구찌히로유키 나카노아끼라 야마다유키미쯔		
IPC分类号	G09F9/35 G09G3/36 G02F1/1362 H01L29/786 G02F1/136 G02F1/133		
CPC分类号	G09G2300/0452 G09G2310/0227 G09G2300/0809 G09G3/3659 G09G2330/021 G09G3/3648		
代理人(译)	韩国专利公司		
优先权	2002135712 2002-05-10 JP 2002137630 2002-05-13 JP 2002195828 2002-07-04 JP		
其他公开文献	KR100520263B1		
外部链接	Espacenet		

摘要(译)

(对象)可以获得具有优异图像质量的液晶显示器, 足够的线路爬行, 同时实现多扫描线模式的特性。(用于解决问题的手段)由与信号线(2)相邻的扫描线(3A, 3B, 3C)包围的点, 在该信号线(2)中, 被称为一个的彩色像素(1)在其中的液晶显示器中相邻。包括3的本发明。点形成在每个点内。它由3的标志电极(8R, 8G, 8B)形成, 它通过穿过每个彩色像素中的绝缘层的接触孔(7)与点电极(6A, 6B, 6C)电连接(1)在里面。并且每个符号电极(8R, 8G, 8B)布置在点电极(6A, 6B, 6C)3上。同时, 一个符号电极电连接到3个点电极中的任何一个。一个点电极与一个标志电极电连接。液晶显示器。

