

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. <sup>8</sup> G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년02월07일 10-0549983 2006년02월01일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2003-0052591 2003년07월30일	(65) 공개번호 (43) 공개일자	10-2005-0014116 2005년02월07일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	박준규 서울특별시관악구신림1동1630-17번지1통101호
(74) 대리인	특허법인네이트

심사관 : 이병우

(54) 액정표시장치 및 그 구동방법

요약

본 발명은 액정표시장치 및 구동방법에 관한 것으로, 특히 저전력으로 구동되는 액정표시장치의 구동회로 및 구동방법에 관한 것이다.

본 발명의 목적은, 액정패널 외부에 프리 차징(free charging)을 위한 추가적인 구동회로를 구성하지 않고, 액정 패널 내부에 회로를 구성하여 저소비 전력 구동 액정표시장치를 제공하는 것이다.

본 발명은, 박막트랜지스터와 연결되는, 데이터 배선 및 게이트 배선과; 박막트랜지스터와 연결되며, 화소에 전압을 충전하는 스토지리 커패시터와; 데이터 배선에 기생하는 데이터 배선 커패시터와; 데이터 배선에 연결되는 스위치와; 데이터 배선 커패시터와, 스위치를 통해 연결되는 탱크 커패시터와; 탱크 커패시터에 공통 전압을 전달하는 공통 전압 전달 배선을 포함하는 액정표시장치 및 그 구동방법을 제공한다.

위와 같은 구성을 가지는 본 발명은, 탱크 커패시터를 액정 패널 내부에 구성함으로써, 저전력으로 액정표시장치를 구동할 수 있고, 새로운 데이터 구동부를 개발할 필요가 없어 비용을 절감시키고, 액정표시장치의 회로 구성을 간단하게 할 수 있는 효과가 있다.

대표도

도 6

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치의 회로도.

도 2는 도트 인버전 방식으로 구동되는 액정표시장치의 등가 회로도.

도 3은 도 2의 액정표시장치의 구동 전압 파형도.

도 4는 프리 차징부를 가지는 액정표시장치의 등가 회로도.

도 5는 도 4의 액정표시장치의 구동 전압 파형도

도 6은 본 발명의 실시예에 따른 액정표시장치의 등가 회로도.

도 7은 본 발명의 실시예에 따른 액정표시장치의 구동 전압 파형도.

도 8a와 8b는 본 발명의 실시예에 따른 탭크 커패시터와 데이터 배선 커패시터 사이의 프리 차징 작용을 도시한 회로도.

도 9a와 9b는 본 발명의 실시예에 따른 탭크 커패시터 및 데이터 배선 커패시터와 스토리지 커패시터 사이의 프리 차징 작용을 도시한 회로도.

< 도면의 주요 부분에 대한 부호의 설명 >

250 : 데이터 구동부 260 : 액정 패널

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 특히 저전력으로 구동되는 액정표시장치 및 그 구동방법에 관한 것이다.

액정표시장치는 스위칭 소자로서 박막트랜지스를 이용하여 동화상을 표현하게 되는데, CRT(Cathode Ray Tube)에 비해 소형화, 경량화가 가능하여 휴대기기 전반에 걸쳐 표시장치로서 사용된다.

도 1은 일반적인 액정표시장치 등가회로를 도시하고 있다. 액정표시장치는 신호제어부(30; timing controller), 계조전압 발생부(20; gray voltage reference), 게이트 구동부(40; gate drive IC), 데이터 구동부(50; data drive IC), 액정 패널(60)로 이루어진다.

신호제어부는 중앙처리부(미도시; central process unit)의 영상신호(video signal) 또는 동기신호(synchronous signal)로부터 화상 표시에 필요한 각종 신호를 만들어 게이트 구동부(40), 데이터 구동부(50) 등에 전달한다.

계조 전압 발생부(20)는 데이터 구동부에 i-계조에 대응하는 전압( $V_1 \sim V_i$ )을 제공한다. 예를 들면, 제공되는 컬러 데이터(R, G, B)가 8 비트(bit)인 경우, 계조 전압 발생부(20)는  $2^8$ 에 대응하는 256 계조의 전압( $V_1 \sim V_{256}$ )을 발생한다.

게이트 구동부(40)는 신호제어부(30)로부터 받은 신호에 의해 게이트 배선을 구동하며, 데이터 구동부(50)는 신호제어부(30)로부터 받은 신호에 의해 데이터 배선을 구동한다.

액정 패널(60)에는 각 화소 마다 데이터 배선 및 게이트 배선과 연결되는 박막트랜지스터(T), 액정 커패시터( $C_{LC}$ ), 스토리지 커패시터( $C_{ST}$ )가 위치한다.

박막트랜지스터(T)의 게이트 단자는 게이트 배선과 연결되고, 소스 단자는 데이터 배선과 연결된다. 액정 커패시터( $C_{LC}$ )는 드레인 단자와 연결되는 화소 전극(미도시)과 공통 전극(미도시) 사이에 형성된다.

이하, 위와 같은 구성을 가지는 액정표시장치가 구동되는 방법을 설명한다.

게이트 구동부(40)로부터 1 프레임에 대해 각 게이트 배선이 선택되고, 선택된 게이트 배선에는 게이트 전압이 인가된다. 특히, 박막트랜지스터(T)에 위치하는 게이트 전극에 게이트 전압이 인가되어, 선택된 게이트 배선에 위치하는 박막트랜지스터(T)의 채널(channel)은 열리게 된다. 이 때, 데이터 구동부(50)에서는 영상 정보에 따른 화상 신호 전압을 데이터 배선에 전달하게 되고, 데이터 배선에 전달된 신호 전압은 열려진 박막트랜지스터(T)를 통해 액정 커패시터( $C_{LC}$ )와 스토리지 커패시터( $C_{ST}$ )에 충전된다.

박막트랜지스터(T)의 채널이 닫히게 되면, 액정 커패시터( $C_{LC}$ )와 스토리지 커패시터( $C_{ST}$ )에 충전된 전압은 유지된다. 특히, 전압 충전을 위해 구성된 스토리지 커패시터( $C_{ST}$ )에 의해 화소에는 충전된 전압이 다음번 프레임까지 유지된다.

위와 같이 동작하는 액정표시장치는 액정 커패시터( $C_{LC}$ )와 스토리지 커패시터( $C_{ST}$ )에 충전된 전압에 의해 액정을 구동하여 화상을 표시하게 된다. 그런데, 액정을 구동하는 전압이 매 프레임마다 동일한 극성(polarity), 즉 정(+)의 값 또는 부(-)의 값만을 가지게 되면, 액정은 열화가 발생하여, 화상을 표현하는데 문제점이 발생하게 된다.

따라서, 액정표시장치의 각 화소는 매 프레임마다 극성을 바꾸는, 데이터 인버전(data inversion) 방식을 이용해 액정이 열화되는 문제를 해결하게 되었다.

인버전 방식은 라인 인버전(line inversion), 칼럼 인버전(column inversion), 도트 인버전(dot inversion) 방식으로 나눌 수 있다.

라인 인버전 방식은 게이트 라인을 따라 데이터 신호를 정(+) $\cdot$ 부(-) 신호로 번갈아 인가하는 것으로써, 홀수번째와 짝수번째 게이트 라인에 위치하는 화소의 전압 극성은 반대가 된다.

칼럼 인버전 방식은 데이터 라인을 따라 데이터 신호를 정(+) $\cdot$ 부(-) 신호로 번갈아 인가하는 것으로써, 홀수번째와 짝수번째 데이터 라인에 위치하는 화소의 전압 극성은 반대가 된다.

도트 인버전 방식은 수평, 수직 방향으로 인접한 화소의 극성이 반대가 되도록 데이터 신호를 인가하는 것으로써, 라인 인버전과 칼럼 인버전 방식을 혼합한 구동 방식으로 볼 수 있다.

전술한 인버전 방식의 액정표시장치 중 도트 인버전 방식이 고화질을 구현하고, 화면 플리커(flicker) 현상을 최소화 할 수 있는 등 액정표시장치로서 그 기능이 우수함으로써 널리 사용되고 있다.

도 2a와 2b는 도트 인버전 방식으로 액정표시장치를 구동했을 때, 각 화소의 극성을 도시하고 있다.

도시한 바와 같이, 하나의 화소가 첫 번째 프레임에서 정(+) 극성을 가지면, 다음 프레임에서는 극성이 반전되어 부(-) 극성을 가지게 된다. 또한, 인접하는 화소들 간에는 반대되는 극성을 가진다.

도트 인버전 방식으로 구동되는 액정표시장치에서 공통전압은 고정된 값으로 각 화소에 전달된다. 고정된 공통전압이 인가되기 때문에, 화소의 극성이 매 프레임마다 정(+) $\cdot$ 부(-)로 반전하기 위해서 데이터 구동부(150)는 공통 전압을 중심으로 정(+) $\cdot$ 부(-)의 전압을 출력해야 한다.

도 2와 도 3은 각각, 도트 인버전 방식으로 구동되는 액정표시장치의 등가회로와 데이터 구동부에서 출력되는 데이터 전압의 구동 파형을 도시하고 있다.

도 2의 액정 패널은 데이터 배선 저항( $R_L$ )과 데이터 배선 커패시터( $C_L$ )로 구성된다. 데이터 배선 커패시터( $C_L$ )는 데이터 배선과 구변의 데이터 배선, 게이트 전극 등과의 작용에 의해 데이터 배선에 기생되는 커패시터이다. 도시하지는 않았지만, 스토리지 커패시터( $C_{ST}$ )는 게이트 배선에 전압이 인가되면 박막트랜지스터(T)를 통해 데이터 배선 커패시터와 연결된다.

도 3의 데이터 전압 구동 파형은, 화소가 정(+) 극성과 부(-) 극성을 가지도록 공통 전압( $V_{COM}$ )을 중심으로 2개의 구동파가 위치한다. m 열 데이터 배선에 공통 전압보다 큰 데이터 전압이 출력되면, m+1 열 데이터 배선에는 공통 전압보다 작은 데이터 전압이 출력되어, 동일한 게이트 배선상에 위치하는 인접하는 화소는 그 극성이 반대가 된다. 또한, n 행 게이트 배선에 공통 전압보다 큰 데이터 전압이 출력되면, n+1 행 게이트 배선에는 공통 전압보다 작은 데이터 전압이 출력된다. 즉, 액정 패널 내부의 인접하는 화소는 그 극성이 반대가 된다.

이하, 도 3을 참조하여 도 2의 액정표시장치의 작동을 설명한다.

$t_1$  및  $t_2$  시간대(timing)는 각각, 게이트 구동부에서 n 및 n+1 행에 대해 게이트 전압을 출력하는 기간이다. 이 때, 데이터 구동부(50)에서는 데이터 전압을 출력한다.

먼저,  $t_1$  시간대 동안에 n 행 게이트 배선에 전압이 출력되면, m 열 데이터 배선에는,

$$V_{COM} - 1/2V_S$$

의 데이터 전압이 출력되고, m+1 열 데이터 배선에는,

$$V_{COM} + 1/2V_S$$

의 데이터 전압이 출력된다.

그 후에,  $t_2$  시간대 동안 n+1 행 게이트 배선에 전압이 출력되면, m 열 데이터 배선에는,

$$V_{COM} + 1/2V_S$$

의 데이터 전압이 출력되고, m+1 열 데이터 배선에는,

$$V_{COM} - 1/2V_S$$

의 데이터 전압이 출력된다.

위와 같이 동작하는 동안, 데이터 배선에서 출력하는 전압폭은

$$(V_{COM} + 1/2V_S) - (V_{COM} - 1/2V_S) = V_S$$

이다.

도트 인버전 방식의 액정표시장치에서 데이터 구동부(50)는, 게이트 배선에 전압이 출력될 때 마다,  $V_S$  만큼의 전압을 인가해야 되기 때문에, 많은 전력을 소비하게 된다.

도 4는 고전력으로 구동되는 도트 인버전 방식의 액정표시장치를 개선한, 데이터 구동부(150)와 액정 패널(160) 사이에 프리 차징(free sharing)부(170)를 가지는 액정표시장치를 도시하고 있다.

프리 차정부(170)는 증폭기(AMP)와 스위치(SW)로 이루어지며, 증폭기(AMP)와 스위치(SW)는 각각 증폭기 제어 단자(A)와 스위치 제어 단자(B)에 연결되어 있다. 증폭기(AMP)는 데이터 구동부(150)에서 출력되는 데이터 전압을 증폭시키는 기능을 하며, 스위치(SW)는 인접하는 데이터 배선을 일정시간 동안 연결하여, 전하를 공유시키는 기능을 한다.

도 5는 도 4의 액정표시장치의 데이터 전압 파형 및 스위치 제어 단자(B) 신호 파형을 도시하고 있다.  $t_3$  및  $t_4$  시간대(timing)는 각각, 스위치 제어 단자(B)에 신호가 인가되어 스위치(SW)가 온(ON) 상태가 되는, 프리 차징 시간대이다.

프리 차정부(170)의 작동을 도 4과 도 5를 참조하여 설명한다.

먼저,  $t_1$  시간대가 동안에 n 행 게이트 배선에 전압이 출력되어, 데이터 배선에는 데이터 전압이 출력되고, m+1 열 데이터 배선에는

$$V_{COM} + 1/2V_S$$

의 전압이, m+2 열 데이터 배선에는

$$V_{COM} - 1/2V_S$$

의 전압이 데이터 배선 커패시터( $C_L$ )에 각각 충전된다.

그 후에,  $t_2$  시간대 동안에 n+1 행 게이트 배선에 전압이 출력되는 초기시점, 즉  $t_4$  시간대 동안에 스위칭 제어 단자(B)에 신호가 인가되어 스위치(SW)가 온 상태가 되고 m+1 열과 m+2 열 데이터 배선은 연결되어 프리 차징을 하게 된다.

m+1 열 및 m+2 열 데이터 배선은 스위치(SW)가 연결되면, 병렬적으로 연결되기 때문에 각각의 데이터 배선 커패시터( $C_L$ )는 차지 제어링을 하게 되어, 순간적으로  $V_{COM}$ 의 공통 전압값을 가지게 된다.

$t_4$  시간대에는 n+1 행 게이트 배선에 전압이 인가되어 있기 때문에, 데이터 배선 커패시터( $C_L$ )는 화소 내의 스토리지 커패시터( $C_{ST}$ )와 연결되어 프리 차징을 하게 된다. 데이터 배선 커패시터( $C_L$ )는 스토리지 커패시터( $C_{ST}$ )에 비해 전하 용량이 50배 이상 크기 때문에, 스토리지 커패시터( $C_{ST}$ )는 데이터 배선 커패시터( $C_L$ )에 충전된 전압인 공통 전압( $V_{COM}$ )을 근사적으로 가지게 된다.

따라서,  $t_4$  시간대 동안에 액정 패널(160) 내의 커패시터들( $C_{ST}$ ,  $C_L$ )은 차지 제어링을 하게 되고, 화소 내의 스토리지 커패시터( $C_{ST}$ )에는 근사적으로 공통 전압( $V_{COM}$ )이 충전된다.

위와 같은 과정을 거친 후에, 데이터 구동부(150)는 m+1 열 데이터 배선에,

$$V_{com} - 1/2V_S$$

의 전압을 출력하고, m+2 열 데이터 배선에,

$$V_{com} + 1/2V_S$$

의 전압을 출력한다.

위와 같이 동작하는 동안, 데이터 구동부(150)에서 출력하는 전압폭은, 근사적으로

$$V_{COM} - (V_{COM} - 1/2V_S) = 1/2V_S$$

또는,

$$V_{COM} - (V_{COM} + 1/2V_S) = -1/2V_S$$

이다.

프리 차징부(170)를 가지는 액정표시장치에서, 데이터 구동부(150)는 화소의 극성이 바뀔 때마다  $1/2V_S$  만큼의 전압을 인가하면 되기 때문에 저전력으로 액정표시장치를 구동할 수 있다.

그러나, 프리 차징부(170)를 가지는 액정표시장치는, 데이터 배선 커패시터( $C_L$ )에 공통 전압( $V_{COM}$ )을 충전하기 위해 액정 패널(160) 외부에 별도의 구동회로를 구성해야 하기 때문에, 추가적인 공정이 필요하게 된다. 따라서, 액정표시장치를 제조하는 공정이 복잡해 지고, 경비가 증가하는 문제가 발생한다.

### 발명이 이루고자 하는 기술적 과제

전술한 바와 같은 문제를 해결하기 위한 본 발명의 목적은, 액정패널 외부에 프리 차징을 위한 추가적인 구동회로를 구성하지 않고, 액정 패널 내부에 회로를 구성하여 저소비 전력 구동 액정표시장치를 제공하는 것이다.

### 발명의 구성 및 작용

전술한 문제점을 해결하기 위해, 본 발명은, 스위칭 소자인 박막트랜지스터의 소스 단자 및 게이트 단자에 연결되는, 데이터 배선 및 게이트 배선과; 상기 박막트랜지스터의 드레인 단자와 연결되며, 화소에 인가된 전압을 충전하는 스토리지 커패시터와; 상기 데이터 배선에 기생하는 데이터 배선 커패시터와; 상기 데이터 배선에 연결되는 스위치와; 상기 데이터 배선 커패시터와, 상기 스위치를 통해 연결되는 탱크 커패시터와; 상기 탱크 커패시터에 공통 전압을 전달하는 공통 전압 전달 배선을 포함하는 액정표시장치를 제공한다.

여기서, 상기 공통 전압 전달 배선과 연결되며, 상기 공통 전압 전달 배선에 공통 전압이 전달되는 것을 스위칭하는 공통 전압 전달 스위치를 더욱 포함할 수 있다. 그리고, 상기 탱크 커패시터의 용량은 상기 데이터 배선 커패시터의 용량보다 수십배 이상 클 수 있다.

다른 측면에서, 본 발명은, 탱크 커패시터에 공통 전압을 충전하는 단계와; 데이터 배선에 기생하는 데이터 배선 커패시터와 공통 전압이 저장된 상기 탱크 커패시터를 연결하여, 상기 탱크 커패시터와 상기 데이터 배선 커패시터에 저장된 전하가 공유되는 제 1 프리 차징 단계와; 게이트 배선에 전압이 인가되어 전하가 공유된 상기 탱크 커패시터와 상기 데이터 배선 커패시터와, 화소에 인가된 전압을 충전하는 스토리지 커패시터를 연결하여, 상기 탱크 커패시터와 상기 데이터 배선 커패시터와 상기 스토리지 커패시터에 저장된 전하가 공유되는 제 2 프리 차징 단계와; 상기 제 2 프리 차징 단계 후에, 상기 데이터 배선 커패시터와 상기 탱크 커패시터의 연결을 끊는 단계를 포함하는 액정표시장치 구동방법을 제공한다.

여기서, 상기 탱크 커패시터에 공통 전압을 충전하는 단계는, 상기 데이터 배선에 전압이 인가되는 단계와; 상기 데이터 배선에 전압이 인가되는 동안에, 상기 탱크 커패시터에 공통 전압을 충전하는 단계를 포함할 수 있다.

그리고, 상기 제 2 프리 차징 단계는, 상기 게이트 배선에 전압이 인가되어, 상기 데이터 배선 커패시터와 상기 스토리지 커패시터를 연결하는 박막트랜지스터가 온 상태가 되는 단계와; 상기 박막트랜지스터가 온 상태에서, 상기 탱크 커패시터와 상기 데이터 배선 커패시터와 상기 스토리지 커패시터에 저장된 전하가 공유되는 단계를 포함할 수 있다.

또한, 상기 제 1 프리 차징 단계는, 상기 데이터 배선 커패시터와 상기 탱크 커패시터를 연결하는 스위치가 온 상태가 되는 단계와; 상기 스위치가 온 상태에서, 상기 탱크 커패시터와 상기 데이터 배선 커패시터에 저장된 전하가 공유되는 단계를 포함할 수 있다.

또한, 데이터 배선 커패시터와 탱크 커패시터의 연결을 끊는 단계는, 상기 스위치가 오프 상태가 되는 단계일 수 있다.

또한, 상기 탱크 커패시터에 공통 전압을 충전하는 단계는, 상기 탱크 커패시터에 공통 전압을 전달하는 배선과 연결된 공통 전압 전달 스위치가 온 상태가 되는 단계와; 상기 공통 전압 전달 스위치가 온 상태에서, 상기 탱크 커패시터에 공통 전압이 충전되는 단계를 포함할 수 있다.

이하, 본 발명의 실시예를 도면을 참조하여 상세히 설명한다.

도 6은 본 발명의 실시예에 따른 저소비 전력 구동 액정표시장치를 도시하는 회로도이다.

도시한 바와 같이, 액정패널(260)의 외부에는 데이터 배선에 화상신호(data signal)를 전달하는 데이터 구동부(data driver IC)(250)와, 도시하지는 않았지만 1 프레임(frame)에 대해 선택된 게이트 배선에 주사 신호(scanning signal)를 전달하는 게이트 구동부(gate driver IC)가 위치한다.

그리고, 액정 패널(260) 내부에는 데이터 배선에 기생하는 데이터 배선 커패시터( $C_L$ )와, 데이터 배선 커패시터( $C_L$ )에 공통 전압( $V_{COM}$ )을 인가하며 데이터 배선에 연결되는 탱크 커패시터( $C_{TANK}$ )와, 공통 전압( $V_{COM}$ )을 데이터 배선 커패시터( $C_L$ ) 및 탱크 커패시터( $C_{TANK}$ )에 각각 인가하기 위한 제 1 스위치( $SW_1$ ) 및 제 2 스위치( $SW_2$ )가 위치한다. 그리고, 제 2 스위치( $SW_2$ )와 연결되며 공통 전압( $V_{COM}$ )을 탱크 커패시터( $C_{TANK}$ )에 전달하는 공통 전압 전달 배선(270)이 탱크 커패시터( $C_{TANK}$ )와 연결되어 있다.

또한, 도시하지는 않았지만, 액정 패널(260)의 각 화소에는 데이터 배선 및 게이트 배선과 소스 단자 및 게이트 단자를 통해 연결되는 박막트랜지스터와, 박막트랜지스터의 드레인 단자와 연결되며 데이터 배선으로부터 입력받은 전압을 다음 프레임까지 저장하기 위한 스토리지 커패시터( $C_{ST}$ )가 위치한다. 그리고, 공통 전압( $V_{COM}$ )을 인가하기 위한 전원부(미도시)가 액정 패널(260) 외부에 위치한다.

탱크 커패시터( $C_{TANK}$ )는 제 2 스위치( $SW_2$ )를 통해 외부의 전원부에서 인가되는 공통전압을 저장하는 기능을 한다.

그리고, 제 1 스위치( $SW_1$ )와 제 2 스위치( $SW_2$ )는 각각, 온(ON) 상태에서 데이터 배선 커패시터( $C_L$ )와 탱크 커패시터( $C_{TANK}$ )를 연결하고 탱크 커패시터( $C_{TANK}$ )에 공통 전압( $V_{COM}$ )을 인가하는 기능을 한다.

이하, 본 발명의 실시예에 따른 액정표시장치의 작동을 도면을 참조하여 상세히 설명한다.

도 7은 액정표시장치를 구동하는, 데이터 전압( $V_D$ )파형, n-1 행 내지 n+1 행 게이트 전압( $V_{G(n-1)}$ ,  $V_{G(n)}$ ,  $V_{G(n+1)}$ )파형, 제 1 스위치 및 제 2 스위치( $SW_1$ ,  $SW_2$ ) 신호파형을 도시하고 있다.

먼저,  $t_1$  시간대 동안에 n-1 행 게이트 배선에는 게이트 전압( $V_{G(n-1)}$ )이 출력되지 않게 되며, 데이터 배선에는 데이터 전압( $V_D$ )이 여전히 출력되고 있고, 데이터 배선 커패시터( $C_L$ )에는 출력되는 데이터 전압( $V_D$ )이 저장된다. 출력되는 데이터 전압은 화소의 극성에 따라 공통 전압을 기준으로 정(+),부(-)로 출력되는데, m 열 데이터 배선에는,

$$V_{COM} + 1/2V_S$$

의 데이터 전압( $V_D$ )이, m+1 열 데이터 배선에는,

$$V_{COM} - 1/2V_S$$

데이터 전압( $V_D$ )이 출력된다.

그 후에,  $t_2$ 와  $t_3$  시간대 동안에 데이터 전압( $V_D$ )이 출력되지 않게 된다. 데이터 배선에 데이터 전압( $V_D$ )이 출력되지 않는 기간 동안에 액정표시장치의 커패시터( $C_L$ ,  $C_{ST}$ ,  $C_{TANK}$ )는 공통 전압( $V_{COM}$ )이 저장되는 프리 차징이 일어난다.

프리 차징이 일어나는 기간중,  $t_2$  시간대 동안에는 제 1 스위치( $SW_1$ )가 온(ON) 상태가 된다. 제 1 스위치( $SW_1$ )가 온 상태가 되면, 탱크 커패시터( $C_{TANK}$ )와 데이터 배선 커패시터( $C_L$ )는 연결되고, 2 개 커패시터( $C_{TANK}$ ,  $C_L$ ) 사이에는 프리 차징 현상이 발생하게 된다.

도 8a와 8b를 참조하여 프리 차징에 대해서 설명한다.

도 8a에 도시한 바와 같이, 제 1 스위치(SW<sub>1</sub>)가 오프 상태에서 탱크 커패시터(C<sub>TANK</sub>)에는 공통 전압(V<sub>COM</sub>)이 저장되어 있다. 데이터 배선 커패시터(C<sub>L</sub>)에는 이전에 전달된 데이터 전압(V<sub>D</sub>)이 저장되어 있다.

t<sub>2</sub> 시간대가 되면, 도 8b에 도시한 바와 같이, 제 1 스위치(SW<sub>1</sub>)가 온 상태가 되고, 2개의 커패시터(C<sub>TANK</sub>, C<sub>L</sub>)는 연결되어 2개의 커패시터(C<sub>TANK</sub>, C<sub>L</sub>)에 저장되어 있던 전하가 공유되며, 두 개의 커패시터(C<sub>TANK</sub>, C<sub>L</sub>)에는 V<sub>2</sub>의 동일한 전압이 충전된다.

이를 수학적식으로 표현하면,

$$V_2 = (C_{TANK} \times V_{COM} + C_L \times V_D) / (C_{TANK} + C_L)$$

이다.

여기서, 탱크 커패시터(C<sub>TANK</sub>)의 용량은 데이터 배선 커패시터(C<sub>L</sub>)의 용량에 비해 50배 이상 큰 값을 가진다. 예를 들면, 탱크 커패시터(C<sub>TANK</sub>)와 데이터 배선 커패시터(C<sub>L</sub>)의 전하 용량값은 각각, 50pF와 1pF 정도의 값을 가지게 된다. 따라서, 위에서 표현한 수학적식은 근사적으로,

$$V_2 = (C_{TANK} \times V_{COM} + C_L \times V_D) / (C_{TANK} + C_L) \approx V_{COM}$$

이 된다.

따라서, 제 1 스위치(SW<sub>1</sub>)가 온 상태가 되면, 데이터 배선 커패시터(C<sub>L</sub>)에는 탱크 커패시터(C<sub>TANK</sub>)에 저장된 공통 전압(V<sub>COM</sub>)이 충전된다.

t<sub>2</sub> 시간대 이후, t<sub>3</sub> 시간대 동안에 n 행 게이트 배선에 게이트 전압(V<sub>G(n)</sub>)이 출력되면 n 행에 위치하는 화소의 박막트랜지스터는 열리게 되고, 스토리지 커패시터(C<sub>ST</sub>)는 데이터 배선과 연결된다. 그리고, 제 1 스위치(SW<sub>1</sub>)는 여전히 온 상태가 되어, 탱크 커패시터(C<sub>TANK</sub>)는 데이터 배선과 연결되어 있다.

이 때, 탱크 커패시터(C<sub>TANK</sub>), 데이터 배선 커패시터(C<sub>L</sub>), 스토리지 커패시터(C<sub>ST</sub>) 사이에 프리 차징이 일어난다.

도 9a 와 9b는 t<sub>3</sub> 시간대 동안에 탱크 커패시터(C<sub>TANK</sub>), 데이터 배선 커패시터(C<sub>L</sub>), 스토리지 커패시터(C<sub>ST</sub>) 사이에 일어나는 프리 차징을 도시하고 있다.

도 9a에 도시한 바와 같이, 탱크 커패시터(C<sub>TANK</sub>)와 데이터 배선 커패시터(C<sub>L</sub>)는 t<sub>2</sub> 시간대 동안에 프리 차징 되었고, 근사적으로 공통 전압(V<sub>COM</sub>)이 저장되어 있다. 그리고, 스토리지 커패시터(C<sub>ST</sub>)에는 이전 프레임에 화소에 인가된 전압(V<sub>3</sub>)이 저장되어 있다.

t<sub>3</sub> 시간대가 되면, 도 9b에 도시한 바와 같이, n 행 게이트 배선에 게이트 전압(V<sub>G(n)</sub>)이 출력되어 n 행에 위치하는 화소의 박막트랜지스터(T)는 열리게 되고, 탱크 커패시터 및 데이터 배선 커패시터(C<sub>TANK</sub>, C<sub>L</sub>)와 스토리지 커패시터(C<sub>ST</sub>)는 연결되어, 탱크 커패시터 및 데이터 배선 커패시터(C<sub>TANK</sub>, C<sub>L</sub>)와 스토리지 커패시터(C<sub>ST</sub>)에 저장되어 있던 전하가 공유되며, 3개의 커패시터(C<sub>TANK</sub>, C<sub>L</sub>, C<sub>ST</sub>)에는 V<sub>4</sub>의 동일한 전압이 충전된다.

이를 수학적식으로 표현하면,

$$V_4 = ((C_{TANK} + C_L) \times V_{COM} + C_{ST} \times V_3) / ((C_{TANK} + C_L) + C_{ST})$$

이다.

스토리지 커패시터( $C_{ST}$ )의 용량은 탱크 커패시터 및 데이터 배선 커패시터( $C_{TANK}$ ,  $C_L$ )의 용량에 비해 1000배 정도 작다. 따라서, 위에서 표현한 수학적식은 근사적으로,

$$V_4 = ((C_{TANK} + C_L) \times V_{COM} + C_{ST} \times V_3) / ((C_{TANK} + C_L) + C_{ST}) \approx V_{COM}$$

이 된다.

따라서,  $t_3$  시간대가 되면, 스토리지 커패시터( $C_{ST}$ )에는 근사적으로 공통 전압( $V_{COM}$ )이 충전된다.

$t_3$  시간대가 종료되면 제 1 스위치( $SW_1$ )는 오프 상태가 되며, 탱크 커패시터( $C_{TANK}$ )에 의한 프리 차징은 종료된다.

$t_4$  시간대 동안에 데이터 구동부(250)는 데이터 배선으로 데이터 전압( $V_D$ )을 출력한다. 데이터 구동부(250)는 m 열 데이터 배선에,

$$V_{com} - 1/2V_S$$

의 전압을 출력하고, m+1 열 데이터 배선에,

$$V_{com} + 1/2V_S$$

의 전압을 출력한다.

$t_1$  시간대부터  $t_4$  시간대 동안에 데이터 구동부가 데이터 배선에 출력하는 전압폭은, 근사적으로

$$V_{COM} - (V_{COM} - 1/2V_S) = 1/2V_S$$

또는,

$$V_{COM} - (V_{COM} + 1/2V_S) = -1/2V_S$$

이다.

탱크 커패시터( $C_{TANK}$ )를 가지는 액정표시장치에서, 데이터 구동부(250)는 화소의 극성이 바뀔때 마다  $1/2V_S$  만큼의 전압을 인가하면 된다.

$t_5$  시간대 동안에, 제 2 스위치( $SW_2$ )는 온 상태가 되고, 외부 전원부로부터 전달되는 공통 전압( $V_{COM}$ )은 공통 전압 전달 배선(270)을 통해 탱크 커패시터( $C_{TANK}$ )에 저장된다.  $t_2$  및  $t_3$  시간대에서, 탱크 커패시터( $C_{TANK}$ )에 저장된 공통 전압( $V_{COM}$ )은 위와 같은 과정으로 탱크 커패시터( $C_{TANK}$ )에 저장된다.

$t_5$  시간대가 종료되면 제 2 스위치( $SW_2$ )는 오프 상태가 되며,  $t_6$  시간대에는 여전히 n 행 게이트 배선과 데이터 배선에는 전압( $V_{G(n)}$ ,  $V_D$ )이 출력된다.

$t_6$  시간대가 종료되면, 액정표시장치에서는 위와 같은 동작이 반복된다.

위에서 살펴본 바와 같이, 액정 패널 내에 탱크 커패시터를 데이터 배선과 연결하여 액정표시장치를 구동하게 되면, 탱크 커패시터와 액정 패널 내의 데이터 배선 커패시터 및 스토리지 커패시터는 근사적으로 공통 전압으로 충전되게 되어, 이후의 데이터 전압 출력폭을 감소시키게 된다. 따라서, 액정표시장치는 저전력으로 구동이 가능하게 되어, 소비 전력을 감소시키게 된다.

**발명의 효과**

전술한 바와 같은 구성을 가지는 본 발명은, 데이터 구동부에서 데이터 배선에 신호 전압을 인가하지 않는 시간대 동안에, 탱크 커패시터와 데이터 배선 커패시터 및 스토리지 커패시터와 프리 차징 하여 공통 전압을 충전함으로써, 데이터 구동부에서 출력되는 데이터 전압의 폭을 줄일 수 있어, 데이터 구동부의 소비전력을 감소시키는 효과가 있다.

또한, 본 발명은, 공통 전압을 데이터 배선 커패시터 및 스토리지 커패시터와 프리 차징 하기 위해, 액정 패널 내부에 데이터 배선과 연결되는 탱크 커패시터를 구성함으로써, 프리 차징을 하기 위한 새로운 데이터 구동부를 개발할 필요가 없어 비용을 절감시키고 액정표시장치의 회로 구성을 간단하게 할 수 있는 효과가 있다.

**(57) 청구의 범위**

**청구항 1.**

화상신호가 전달되는 데이터배선 및 상기 데이터배선과 교차되게 형성되고 주사신호가 전달되는 게이트배선과;

상기 데이터배선에 기생하는 데이터배선 커패시터와;

상기 데이터배선 및 상기 게이트배선이 교차되는 영역에 형성되며, 박막트랜지스터와 스토리지 커패시터를 구비한 액정화소와;

상기 데이터배선의 종단부에 구성되는 제1스위치와;

상기 제1스위치와 연결되는 탱크 커패시터와;

상기 탱크커패시터로 공통전압을 전달하기 위한 공통전압 전달배선과;

상기 공통전압 전달배선으로의 공통전압 인가를 스위칭하는 제2스위치

를 포함하는 액정표시장치.

**청구항 2.**

삭제

**청구항 3.**

제 1 항에 있어서,

상기 탱크 커패시터의 용량은 상기 데이터 배선 커패시터의 용량보다 수 십배 이상 큰 액정표시장치.

**청구항 4.**

화상신호가 전달되는 데이터배선 및 상기 데이터배선과 교차되게 형성되고 주사신호가 전달되는 게이트배선과; 상기 데이터배선에 기생하는 데이터배선 커패시터와; 상기 데이터배선 및 상기 게이트배선이 교차되는 영역에 형성되며, 박막트랜

지스터와 스토리지 커패시터를 구비한 액정화소와; 상기 데이터배선의 종단부에 구성되는 제1스위치와; 상기 제1스위치와 연결되는 탱크 커패시터와; 상기 탱크커패시터로 공통전압을 전달하기 위한 공통전압 전달배선과; 상기 공통전압 전달 배선으로의 공통전압 인가를 스위칭하는 제2스วิต치를 포함하는 액정표시장치의 구동방법으로서,

상기 제2스วิต치를 이용해 상기 탱크 커패시터에 공통 전압을 충전하는 단계와;

상기 제1스วิต치를 이용해 상기 탱크 커패시터와 상기 데이터 배선 커패시터를 연결시켜 저장된 전하를 서로 공유시키는 제 1 프리 차징 단계와;

상기 게이트 배선에 주사신호를 인가하여 상기 탱크 커패시터와 상기 데이터 배선 커패시터와 상기 스토리지 커패시터를 연결시켜 상기 각 커패시터에 저장된 전하를 서로 공유시키는 제 2 프리 차징 단계와;

상기 제 2 프리 차징 단계 후에, 상기 제1스วิต치를 이용해 상기 데이터 배선 커패시터와 상기 탱크 커패시터의 연결을 끊는 단계

를 포함하는 액정표시장치 구동방법.

### 청구항 5.

제 4 항에 있어서,

상기 탱크 커패시터에 공통 전압을 충전하는 단계는,

상기 데이터 배선에 전압이 인가되는 단계와;

상기 데이터 배선에 전압이 인가되는 동안에, 상기 탱크 커패시터에 공통 전압을 충전하는 단계

를 포함하는 액정표시장치 구동방법.

### 청구항 6.

제 4 항에 있어서,

상기 제 2 프리 차징 단계는,

상기 게이트 배선에 전압이 인가되어, 상기 데이터 배선 커패시터와 상기 스토리지 커패시터를 연결하는 박막트랜지스터가 온 상태가 되는 단계와;

상기 박막트랜지스터가 온 상태에서, 상기 탱크 커패시터와 상기 데이터 배선 커패시터와 상기 스토리지 커패시터에 저장된 전하가 공유되는 단계

를 포함하는 액정표시장치 구동방법.

### 청구항 7.

제 4 항에 있어서,

상기 제 1 프리 차징 단계는,

상기 데이터 배선 커패시터와 상기 탱크 커패시터를 연결하는 제1스위치가 온 상태가 되는 단계와;

상기 제1스위치가 온 상태에서, 상기 탱크 커패시터와 상기 데이터 배선 커패시터에 저장된 전하가 공유되는 단계를 포함하는 액정표시장치 구동방법.

**청구항 8.**

제 4 항에 있어서,

데이터 배선 커패시터와 탱크 커패시터의 연결을 끊는 단계는,

상기 제1스위치가 오프 상태가 되는 단계인 액정표시장치 구동방법.

**청구항 9.**

제 4 항에 있어서,

상기 탱크 커패시터에 공통 전압을 충전하는 단계는,

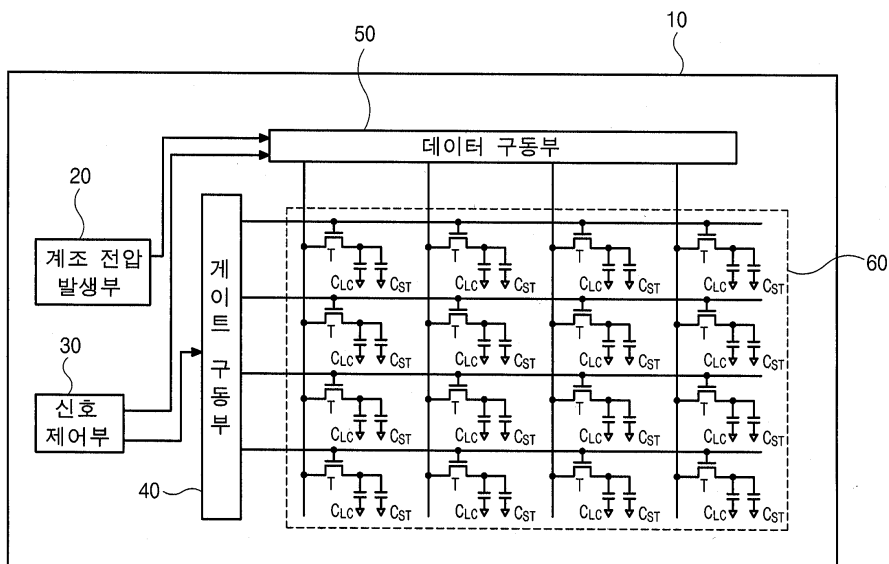
상기 탱크 커패시터에 공통 전압을 전달하는 배선과 연결된 제2스위치가 온 상태가 되는 단계와;

상기 제2스위치가 온 상태에서, 상기 탱크 커패시터에 공통 전압이 충전되는 단계

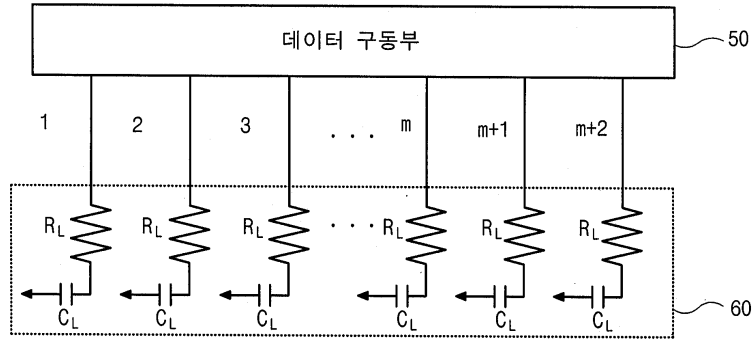
를 포함하는 액정표시장치 구동방법.

도면

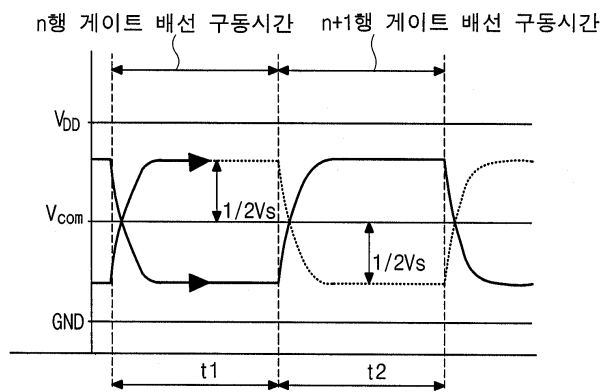
도면1



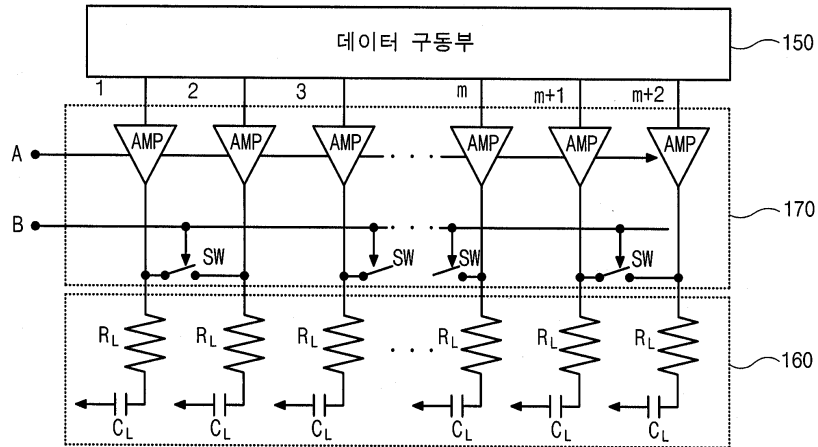
도면2



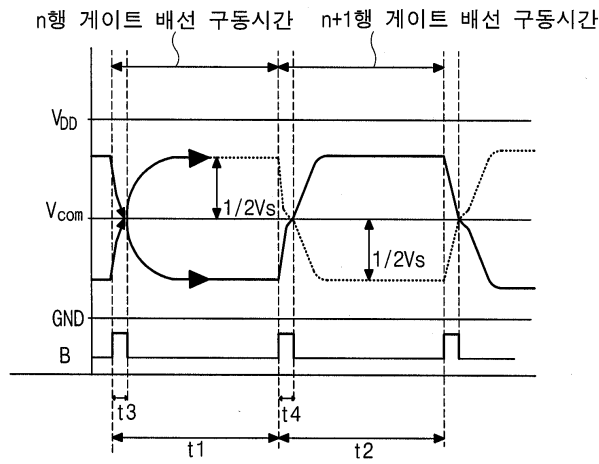
도면3



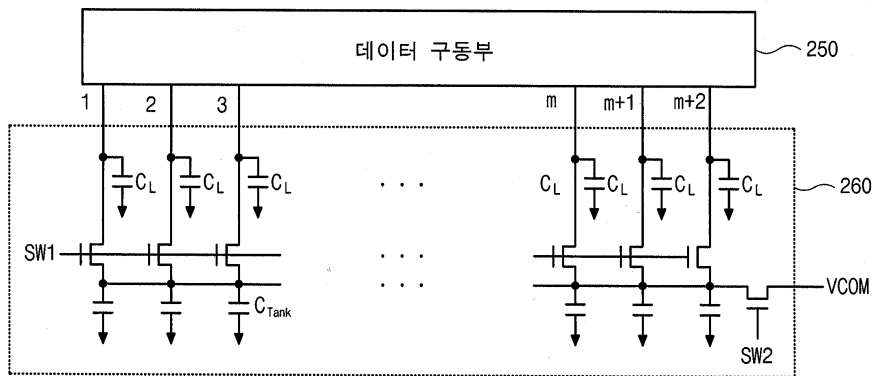
도면4



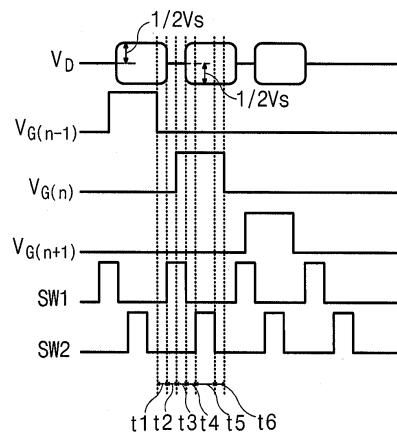
도면5



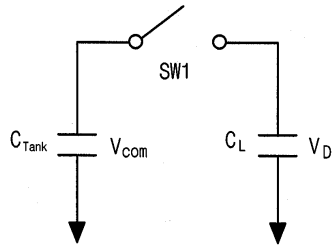
도면6



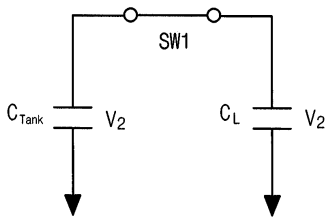
도면7



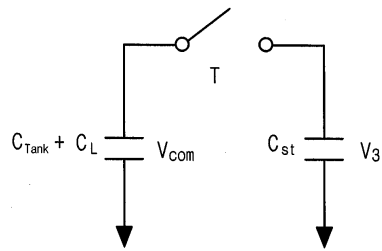
도면8a



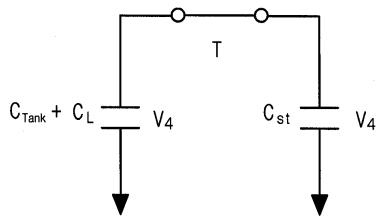
도면8b



도면9a



도면9b



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	<a href="#">KR100549983B1</a>	公开(公告)日	2006-02-07
申请号	KR1020030052591	申请日	2003-07-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JOONKYU		
发明人	PARK, JOONKYU		
IPC分类号	G09G3/36 G02F1/1362		
CPC分类号	G09G3/3648 G02F1/136213 G09G3/3688 G09G2330/023 G09G3/3614 G09G2310/0248		
其他公开文献	KR1020050014116A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示装置及其驱动方法技术领域本发明涉及一种液晶显示装置及其驱动方法，尤其涉及一种由低功率驱动的液晶显示装置的驱动电路和驱动方法。本发明的目的并不限于上述结构，作为一个预充电（免费充电）外部的液晶面板中的额外的驱动电路，对液晶面板内的电路，以提供一个低功率驱动液晶显示装置。本发明提供一种半导体器件，包括：数据线和连接到薄膜晶体管的栅极线；交错电容器连接到薄膜晶体管并向像素充电电压；数据线电容寄生在数据线上；连接到数据线的开关；数据线电容器；通过开关连接的储能电容器；以及用于将公共电压传输到槽电容器的公共电压传输线路，以及驱动该电压传输线路的方法。本发明的具有上述配置，通过配置在液晶面板内的槽路电容器，并且可以驱动该液晶显示装置具有低功耗，所以不需要开发新的数据驱动器减少了成本并简化的液晶显示装置的电路结构可以产生效果。 6

