

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ G02F 1/136	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년08월03일 10-0504685 2005년07월21일
--	-------------------------------------	--

(21) 출원번호	10-2002-0009782	(65) 공개번호	10-2002-0069179
(22) 출원일자	2002년02월23일	(43) 공개일자	2002년08월29일

(30) 우선권주장	JP-P-2001-00049492	2001년02월23일	일본(JP)
(73) 특허권자	엔이씨 엘씨디 테크놀로지스, 엘티디. 일본 가나가와현 가와사키시 나카하라구 시모누마베 1753		
(72) 발명자	히데히라 마사노부 일본국도쿄도미나토구시바5쵸메7방1고닛본덴기가부시끼가이샤나이 사카모토 미치아키 일본국도쿄도미나토구시바5쵸메7방1고닛본덴기가부시끼가이샤나이 구로하 쇼이치 일본국도쿄도미나토구시바5쵸메7방1고닛본덴기가부시끼가이샤나이 오카모토 마모루 일본국도쿄도미나토구시바5쵸메7방1고닛본덴기가부시끼가이샤나이		
(74) 대리인	조의제		

심사관 : 박진우

(54) 액정표시장치 및 그 제조방법

요약

매트릭스형태로 형성된 게이트선들(12) 및 데이터선들(13)을 가지며 소스선(14)에 연결된 TFT(15)를 갖는 능동매트릭스형 액정표시장치에서, 소스선(14)을 화소전극(17)과 연결하기 위한 접촉홀(18)이, 전경(disclination)선(19)과 겹치는 위치에 형성된다. 접촉홀(18)은 게이트선(12)의 용량부(12ba)와 겹치는 위치에 형성된다. 게이트선(12)과 소스선(14)은 서로 대향하게 마련되고, 정전용량은 그것들 사이에 저장된다.

대표도

도 1

색인어

LCD, 개구비, 선명도(definition), 접촉홀, 전경발생영역

명세서

도면의 간단한 설명

- 도 1은 본 발명에 따른 액정표시장치의 평면도,
 도 2는 도 1에 도시된 액정표시장치의 단면구조를 도시하는 도면,
 도 3a 내지 도 3i는 도 1에 보인 액정표시장치의 제조공정을 각각 보여주는 도면들,
 도 4는 선명도(definition) 및 접촉홀면적비 간의 관계를 시험한 결과를 보여주며,
 도 5는 비교예에 따른 액정표시장치의 구조를 도시하는 평면도,
 도 6은 본 발명의 다른 실시예를 도시하는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 특히 소자기관 상에 색필터를 갖는 능동매트릭스형 액정표시장치 및 그 제조방법에 관한 것이다.

능동매트릭스형 액정표시장치는 트랜지스터 등과 같은 스위칭소자를 갖는 소자기관, 소자기관에 대향하게 배치된 대향기관, 그리고 소자기관 및 대향기관 사이를 채우는 액정을 포함한다.

대향기관은 색필터(color filter; CF) 및 흑매트릭스를 가진다. 색필터는 규칙적으로 배열된 적색, 녹색 또는 청색의 색층들로 구성된다. 흑매트릭스는 차광특성을 갖는(불투명한) 막으로 형성된다. 흑매트릭스는 액정의 전경(disclination)을 없애 대비(contrast)의 감소를 방지한다.

액정은 소자기관 및 대향기관 사이의 공간에 채워진다. 정렬층들이 소자기관 및 대향기관의 대향표면들에 각각 형성된다. 이 정렬층들은, 폴리이미드와 같은 수지막이 기관들 상에 형성되고 결과적인 표면들이 러빙(rubbing)과 같은 정렬처리를 받는 방식으로 형성된다. 정렬층들은 액정 내의 액정분자들에 소정의 정렬(배향)을 제공한다.

여기서, 전경은, 액정의 정렬면에서의 레벨차이, 전기장의 분포, 및 구동전압의 급격한 변화로 인해 액정분자들의 정렬방향에서 불연속성이 일어나는 정렬결함을 말한다. 이러한 액정정렬결함은 라인 또는 도트결함으로서 나타나, 표시품질이 열화되게 한다. 전경은 기관 표면들 상의 불규칙한 부분들, 러빙 정도의 변동에 의해 야기된 액정정렬이 불균일한 부분들과 겹치는 표시영역에서 발생한다.

색필터 및 흑매트릭스가 대향기관 상에 마련된 전술한 구조에서는, 설계상 이상적인 마스킹영역의 폭보다 큰 폭을 갖는 흑매트릭스를 형성하는 것이 필요하다. 그 이유는 소자기관 및 대향기관의 정렬에서 에러에 대한 마진을 확보하기 위해서이다. 그러나, 흑매트릭스의 폭이 너무 넓다면, 액정표시장치의 개구비(aperture ratio)를 크게 설정하는데 어려움이 있어, 밝기가 저하된다. 여기서, 개구비는 액정표시패널의 표시영역의 전체 표면적에 대한 광변조(optical modulation)에 기여하는 화소의 백분율을 의미한다.

액정표시장치의 개구비를 향상시키기 위해, 소자기관 위에 색필터 및 흑매트릭스를 형성하기 위한 구조가 개시되어 있다. 이것은 "CF(Color Filter)-On TFT 구조"라고 하며, 이 구조는 예를 들면 일본등록특허공보 제2758410호 및 일본공개특허공보 평3-237432호에 기재되어 있다.

CF-On TFT 구조에서, 색필터 및 흑매트릭스는 소자기관 상에 형성된다. 따라서, 소자기관 및 대향기관의 정렬에 마진을 확보하는 것이 필요하진 않다. 이는 제조공정을 단순화시킬 수 있게 하며 또 높은 개구비를 달성할 수 있게 한다.

고선명을 추구하는 경우에, CF-On TFT 구조를 사용하면 다음의 이유 때문에 높은 개구비를 실현하기가 어렵다.

보다 구체적으로는, CF-On TFT 구조에서, 화소전극 및 소스전극을 연결하기 위한 접착홀의 크기는 비교적 크고, 접착홀을 제외한 영역은 각 화소영역에서 비교적 높은 비율을 차지한다. 이는 접착홀 측면의 테이퍼(taper)가 접착홀의 내부면에 형성된 화소전극의 레벨분리의 발생을 방지하도록 완전히 형성되어야 하기 때문이다. 테이퍼를 완만하게 만들기 위해, 화소전극 및 소스전극을 분리하는 복수개의 층들(패시베이션층, 색층, 오버코트층 등)은 각각 개구들을 형성하도록 패터닝된다. 이와 같이 각 층에 접착홀을 형성하는 경우, 각 패터닝공정에 정렬용 마진을 확보하는 것이 필요하다. 결과적으로, 접착홀의 크기가 상대적으로 커진다. 접착홀의 영역은 일반적으로 차광된다. 따라서, 화소영역의 접착홀을 위한 면적의 비율은 고선명으로의 발전에 따라 증가하여, 개구비가 상대적으로 감소하게 되었다.

더욱이, 전경이 발생하는 영역을 마스크(차폐)하기 위한 흑매트릭스용 영역의 비율은, 그것이 CF-On TFT 구조로 한정되지는 않지만, 고선명으로의 진보에 따라 증가한다. 결과적으로, 개구비는 상대적으로 감소한다.

따라서, 능동매트릭스형 액정표시장치에서는, 높은 선명도(정세도)로 되고 화소피치가 좁아지게 되는 경우, CF-On TFT 구조가 사용되지 않는 경우에도, 마스크영역의 비율은 비교적 증가하여, 개구비가 감소되게 한다. 한편, 마스크영역의 비율이 높은 개구비를 이루기 위해 작아지는 경우, 전경은 두드러지게 된다.

발명이 이루고자 하는 기술적 과제

전술한 문제를 해결하기 위한 본 발명의 목적은, 높은 개구비를 실현할 수 있는 액정표시장치 및 그 제조방법을 제공하는 것이다.

또, 본 발명의 다른 목적은 전경을 가릴(masking) 수 있는 액정표시장치 및 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

본 발명의 한 양태에 따른 목적을 달성하기 위하여, 한 쌍의 기관들(101, 201); 상기 한 쌍의 기관들(101, 201) 사이에 밀봉된 액정(300); 상기 한 쌍의 기관들(101, 201) 중 하나의 기관의 한 표면에 배치되고 서로 교차하는 복수개의 데이터선들(13) 및 복수개의 주사선들(12); 전류경로의 한 끝단이 대응하는 데이터선(13)에 연결되고 제어단이 대응하는 주사선(12)에 연결된 스위칭소자(15); 상기 스위칭소자(15)의 전류경로의 다른 끝단에 연결된 배선(14); 상기 배선(14) 위에 형성되고 상기 배선(14)의 끝부분(14b)을 노출시키는 접착홀(18)을 갖는 절연층(104 내지 106); 상기 절연층(104 내지 106) 위에 형성되고 접착홀(18)을 통해 상기 배선(14)의 끝부분(14b)에 전기접속된 화소전극(17); 및 상기 화소전극(17) 위에 형성되고 상기 액정(300)과 접촉되는 정렬막(107)을 포함하며, 상기 접착홀(18)은 전경이 발생하는 영역과 겹치는 위치에 형성되고, 상기 배선(14)은 차광재료로 이루어지고, 상기 접착홀(18)과 전경이 발생하는 상기 영역의 적어도 일부는 상기 배선에 의해 차폐되는 액정표시장치가 제공된다.

본 발명의 한 양태에 따른 액정표시장치에서, 상기 절연층(104 내지 106)은 복수개의 적층절연막들(104 내지 106)로 이루어지며, 이 절연막들(104 내지 106)은 상기 접착홀(18)을 전체로서는 테이퍼진 모양으로 형성하는 개구들(104a 내지 106a)을 각각 가진다.

본 발명의 한 양태에 따른 액정표시장치에서, 상기 절연층들(104 내지 106)은 상기 스위칭소자(15) 위에 형성된 패시베이션층(104), 상기 패시베이션층(104) 위에 형성된 색층(105), 및 상기 패시베이션층(104) 및 색층(105) 위에 형성된 평탄층(106)을 구비하며, 상기 접착홀(18)은 패시베이션층(104), 색층(105) 및 평탄층(106)에 각각 형성된 개구들(104a 내지 106a)을 구비하며, 개구들(104a 내지 106a)은 전체로서는 테이퍼진 모양으로 형성된다.

삭제

본 발명의 한 양태에 따른 액정표시장치에서, 주사선들(12)과 데이터선들(13)은, 각각이 상기 접착홀(18)을 갖는 복수개의 화소들(11)을 경계짓고, 화소(11) 내의 상기 접착홀(18)은 이 화소(11)에 인접한 다른 화소(11)의 스위칭소자(15)에 대하여 러빙방향의 하류에 마련된다.

본 발명의 한 양태에 따른 액정표시장치에서, 상기 주사선(12)은 상기 접촉홀(18) 및 전경이 발생하는 상기 영역과 겹치며 광을 차폐하는 돌출부(12b)를 가진다.

본 발명의 한 양태에 따른 액정표시장치는, 상기 데이터선들(13)과 겹치는 흑매트릭스(16)를 더 포함하며, 상기 흑매트릭스(16)는 상기 데이터선(13) 및 돌출부(12b) 사이의 화소 영역과 겹치는 광폭부(16a)를 가진다.

본 발명의 한 양태에 따른 액정표시장치에서, 상기 돌출부(12b)는 배선(14)과는 정전용량을 형성한다.

본 발명의 다른 양태에 따른 목적을 달성하기 위하여, 박막트랜지스터(15), 상기 박막트랜지스터(15)에 연결된 배선(14), 상기 배선(14)에 전기접속된 화소전극(17), 및 상기 화소전극(17) 위에 형성된 정렬막(107)을 구비한 액정표시장치의 제조방법이 제공되며, 이 액정표시장치 제조방법은, 박막트랜지스터(15) 및 배선(14)과 겹치는 절연층(104 내지 106)을 형성하는 단계; 상기 배선(14)의 끝부분(14b)을 노출시키는 접촉홀(18)을 절연층(104 내지 106)에 형성하는 단계; 배선(14)과는 접촉홀(18)을 통해 전기적으로 접속되는 화소전극(17)을 절연층(104 내지 106) 위에 형성하는 단계; 및 정렬막(107)을 화소전극(17) 위에 형성하는 단계를 포함하며, 접촉홀(18)을 형성하는 단계는, 전경이 발생하는 영역과 겹치는 위치에 접촉홀(18)을 형성하는 단계를 포함하며, 상기 배선(14)은 차광재료로 이루어지고, 상기 접촉홀(18)과 전경이 발생하는 상기 영역의 적어도 일부는 상기 배선에 의해 차폐된다.

본 발명의 다른 양태에 따른 액정표시장치 제조방법에서, 절연층(104 내지 106)은 복수개의 적층절연막들(104 내지 106)을 구비하며, 접촉홀(18)을 형성하는 단계는, 복수개의 적층절연막들(104 내지 106)에 개구들(104a 내지 106a)을 각각 형성하는 단계를 포함한다.

본 발명의 다른 양태에 따른 액정표시장치에서, 절연층(104 내지 106)은 스위칭소자(15) 위에 형성된 패시베이션층(104), 상기 패시베이션층(104) 위에 형성된 색층(105), 및 상기 패시베이션층(104) 및 색층(105) 위에 형성된 평탄층(106)을 구비하며, 접촉홀(18)을 형성하는 단계는, 패시베이션층(104), 색층(105) 및 평탄층(106)에 개구들(104a 내지 106a)을 각각 형성하여, 전체로서는 테이퍼진 모양의 접촉홀(18)을 형성하는 단계를 포함한다.

본 발명의 이러한 목적들과 다른 목적들 및 이점은 다음의 상세한 설명과 첨부 도면들을 봄으로써 더욱 명확하게 될 것이다.

본 발명의 액정표시장치를 명세서에 첨부된 도면들을 참조하여 설명한다. 이 실시예의 액정표시장치는 박막트랜지스터(TFT)를 능동소자로서 갖는 능동매트릭스 액정표시장치이다.

도 1은 이 실시예에 따른 능동매트릭스 액정표시장치(11)의 TFT기판(100) 상에 있는 단위화소영역(11a)의 평면레이아웃이다. 도 2는 능동매트릭스 액정표시장치(11)의 단면구조를 보여준다. 이 단면도는 도 1에 보인 TFT기판(100)의 선 A-A'을 따라 화살표방향으로 취해진 단면도, 그것의 선 B-B'을 따라 화살표방향으로 취해진 단면도, 및 그 끝부분의 단면도에 해당한다.

도 2에 도시된 바와 같이, 이 실시예의 액정표시장치(11)는 TFT기판(100), 대향기판(200), 및 액정(300)을 포함한다.

TFT기판(100)과 대향기판(200)은 이격기(spacer, 미도시)를 통해 서로 대향하도록 배치된다. TFT기판(100)과 대향기판(200)의 주변부들은 밀봉재(109)에 의해 서로 접합된다. 액정(300)은 TFT기판(100), 대향기판(200) 및 밀봉재(109)로 형성된 액정셀(밀봉부)에 채워진다.

TFT기판(100)은 투명유리, 투명플라스틱 등으로 형성된 제1투명기판(101)을 가진다. 제1투명기판(101)의 한 표면 위에는, 게이트선(12)이 형성된다. 게이트선(12)은 예를 들면 크롬, 알루미늄, 몰리브덴 등과 같은 불투명한 금속 또는 이러한 재료들의 적층막으로 만들어진다.

게이트선(12)은 도 1에 도시된 바와 같이 X방향(도면에서 가로방향)으로 연장되고, 단위화소영역(11a)의 X방향의 측면들을 경계짓는다. 이 게이트선(12)은 도 1에서 단위화소영역(11a)의 TFT와 겹치는 위치까지 상측으로 연장하는 제1돌출부(12a)와, 단위화소영역(11a)에서 Y방향으로 이 도면의 하측으로 연장하는 제2돌출부(12b)를 가진다. 제1돌출부(12a)는 나중에 설명되는 바와 같이 TFT게이트전극을 구성한다.

제2돌출부(12b)는 차폐부(12ba) 및 용량(capacitance)부(12bb)를 가진다. 차폐부(12ba)는 나중에 설명되는 바와 같이 거의 정방향이며, 접촉홀(18)을 위한 영역에 겹치고 그것을 덮는다. 기생용량을 억제하기 위한 개구(12c)가, 나중에 설명되는 바와 같이, 차폐부(12ba)의 중앙부이며 접촉홀(18)과 겹치는 위치에 형성된다는 점에 유의한다. 제2돌출부(12b)의 용량부(12bb)는, X방향으로는 차폐부(12ba)의 폭보다 좁은 폭을 가지도록 그리고 Y방향으로는 차폐부(12ba)로부터 단위화소영역(11a)의 거의 중앙까지 연장하도록 형성된다. 이 용량부(12bb)는 나중에 설명될 것처럼 이것에 대향하는 소스선(14)과의 사이에 보조용량을 형성한다.

도 2에 도시된 바와 같이, 게이트절연막(102)이 제1투명기관(101)의 표면 및 게이트선(12) 위에 형성된다. 게이트절연막(102)은 실리콘산화막, 실리콘질화막 등, 또는 이 재료들의 적층막으로 형성된다.

반도체섬(103)이 게이트선(12)의 제1돌출부(12a) 위쪽의 게이트절연막(102) 상에 형성된다. 반도체섬(103)은 비정질실리콘, 폴리실리콘 등으로 형성된다. 반도체섬(103)의 표면에는, 인 등과 같은 불순물재료로 도핑된 영역이 형성된다. 이 도핑영역은 그루브(103a)에 의해 소스영역 및 드레인영역으로 분리된다. 반도체섬(103)은 게이트전극으로서 기능하는 제1돌출부(12a)와 함께 TFT(15)를 형성한다.

도 2에 도시된 바와 같이, 게이트절연막(102) 위에는, 데이터선(13) 및 소스선(14)이 형성된다. 데이터선(13)과 소스선(14)은 예를 들면 크롬, 알루미늄, 몰리브덴 등과 같은 금속, 또는 이러한 재료들의 적층막으로 형성된다.

데이터선(13)은 도 1에 도시된 바와 같이 Y방향으로 연장되고, 단위화소영역(11a)의 Y방향 측면들을 경계짓는다. 데이터선(13)은 드레인전극부(13a)를 가지며, 이 드레인전극부는 단위화소영역(11a)의 TFT(15)까지 X방향으로 연장된다. 도 2에 도시된 바와 같이, 드레인전극부(13a)는 TFT(15)의 반도체섬(103)의 하나의 도핑영역(도 2의 오른쪽의 드레인영역)과 접촉하게 되어, TFT(15)의 드레인전극을 형성한다.

소스선(14)은, Y방향으로 연장하는 단위화소영역(11a)의 거의 중앙에, 게이트선(12)의 제2돌출부(12b)에 대향하게 형성된다. 소스선(14)의 한 끝부분(14a)은 반도체섬(103)의 소스영역에 연결되며, TFT(15)의 소스전극으로서 기능한다. 소스선(14)의 다른 끝부분(14b)은, 나중에 설명되는 바와 같이, 제2돌출부(12b)에 의해 둘러싸인 개구(12c)와 겹치는 위치에 놓이며 접촉홀(18)을 통해 화소전극(17)에 연결된다.

소스선(14)은 단위화소영역(11a)의 거의 중앙에 제공되며 게이트선(12) 및 데이터선(13)으로부터 분리되어, 단락(short)이 일어날 확률이 상대적으로 낮아진다.

도 2에 도시된 바와 같이, 게이트절연막(102) 위에는, 패시베이션층(104)이 데이터선(13), 소스선(14), 반도체섬(103) 등을 덮도록 형성된다. 패시베이션층(104)은 실리콘산화물, 실리콘질화물 등, 또는 이러한 재료들의 적층막으로 형성된다.

또, 패시베이션층(104) 위에는, 색층(105)이 형성된다. 색층(105)은 예를 들면 감광성 수지 등으로 만들어지고, 패시베이션층(104) 위에 형성된다. 색층(105)은 각 단위화소영역(11a)마다 하나씩 제공되고, 적색, 녹색, 및 청색 중 어느 하나로 착색된다.

색층(105) 위에는, 흑매트릭스(16)가 형성된다. 흑매트릭스(16)는 탄소입자들이 소산된 수지재료와 같은 차광(불투명)재료로 이루어진다. 도 1에 도시된 바와 같이, 흑매트릭스(16)는 데이터선(13)에 겹치고 데이터선(13)보다 더 넓도록 형성되며, 백라이트조명에 대해 데이터선(13)을 가린다.

또, 흑매트릭스(16)는 제1광폭부(16a)와 제2광폭부(16b)를 가지며 이것들 각각은 X방향으로 돌출한다. 제1광폭부(16a)는 게이트선(12)의 제2돌출부(12b)의 차폐부(12ba)와 부분적으로 겹치도록 그리고 데이터선(13)과 소스선(14)의 다른 끝부분(14b)을 덮도록 마련된다. 제2광폭부(16b)는 TFT(15)형성영역과 겹치도록 마련된다.

오버코트층(106)이 색층(105) 및 흑매트릭스(16)를 덮는 방식으로 형성된다. 오버코트층(106)은 투명수지 등으로 형성되고 그 표면은 평탄화된다.

오버코트층(106) 위에는, 화소전극(17)이 형성된다. 화소전극(17)은 투명한 전도성재료, 이를테면 ITO(Indium Tin Oxide)로 이루어진다.

화소전극(17)은 소스선(14)에 접촉홀(18)을 통해 전기접속된다. 접촉홀(18)은 패시베이션층(104), 색층(105) 및 오버코트층(106)을 관통하게 형성된다. 도 1에 도시된 바와 같이, 접촉홀(18)은 소스선(14)의 끝부분(14b)과 겹치는 위치에 형성되고 예를 들면 거의 정방형의 단면을 가진다.

접촉홀(18)의 형성영역은 TFT(15), 데이터선(13) 등과 마찬가지로 가려지는 것이 필요하다. 여기서, 소스선(14)은 차광금속으로 이루어지고 접촉홀(18)은 소스선(14)의 끝부분(14b)에 의해 가려진(차폐된)다.

접촉홀(18)은, 도 2에 도시된 바와 같이, 패시베이션층(104)의 개구(104a), 색층(105)의 개구(105a) 및 오버코트층(106)의 개구(106a)를 포함한다. 개구들(105a 및 106a)은 완전한 테이퍼모양으로 형성된다. 또, 색층(105)의 개구(105a) 측벽은 오버코트층(106)으로 덮여 화소전극(17)과는 접촉하지 않게 된다.

화소전극(17) 및 오버코트층(106) 위에는, 정렬막(107)이 형성된다. 정렬막(107)은 폴리이미드수지 등으로 이루어진다. 정렬막(107)의 표면은 소정 방향으로 러빙과 같은 정렬(배향)처리를 받는다. 정렬막(107)은 액정분자들을 소정 방향으로 정렬시킨다.

또, 편광판(108)이 TFT기판(100)의 다른 표면에 부착된다.

한편, 대향기판(200)은 제2투명기판(201), 대향전극(202) 및 정렬막(203)을 포함한다.

제2투명기판(201)은 투명한 유리, 플라스틱 등으로 만들어진다.

대향전극(202)은 ITO와 같은 투명한 전도성금속으로 형성되고, 제2투명기판(201)의 한 표면 위에 TFT기판(100) 상의 화소전극들(17)에 대향하게 놓인다. 정렬막(203)은 대향전극(202) 위에 형성되고, 그 표면은 러빙 등과 같은 정렬처리를 받는다.

액정표시장치(11)를 구동하기 위하여, 구동회로(미도시)가 게이트펄스를 게이트선(12)에 순차적으로 인가하고, 표시계조(display gradation)에 대응하는 전압의 데이터신호를 게이트펄스와 실질적으로 동기되게 데이터선(13)에 인가한다. 게이트펄스가 인가되는 게이트선(12)에 연결된(선택된) TFT(15)는 활성화된다. 이때, 데이터선(13)에 인가된 전압은 드레인전극(13a), 반도체층(103), 소스전극(14a), 소스선(14), 끝부분(14b) 및 접촉홀(18)을 통해 화소전극(17)에 인가된다.

게이트펄스가 턴 오프되는 경우, TFT(15)는 비활성화된다. 이때, 화소전극(17)에 인가된 전압은 화소전극(17) 및 대향전극(202) 사이의 용량(화소용량)과, 소스선(14)과 게이트선(12)의 용량부(12b) 사이의 보조용량으로 유지된다.

결과적으로, 표시계조에 대응하는 전압이 다음의 선택시간 전에 각 단위화소영역(11a)의 액정(300)에 인가되며, 액정(300)은 소망의 방위로 정렬(배향)되고, 색층(105)의 색은 소망의 계조로 표시된다.

전술한 구조의 액정표시장치(11)에서, 정렬막(107)의 표면에는, 러빙에 의해 불균일한 정렬처리를 받는 영역이 있다. 그러한 영역에서, 표시동작이 수행될 때 이른바 전경이 발생한다.

예를 들면, 도 1에 도시된 바와 같이, 러빙방향이 화살표로 표시된 방향(도 1의 우상부로부터 좌하부의 방향)이라고 가정한다. 이 경우, 도 1에 보인 단위화소영역(11a)에 인접한 다른 화소영역(11a)의 TFT형성영역에서는, 그 표면이 다른 부분들에 비해 튀어나오므로, 러빙정도는 러빙의 하류측(단위화소영역(11a), 도 1의 좌상부)에서 불충분하고 액정분자들에 대한 정렬구속과위(alignment restriction power)는 다른 영역들에 비해 작게 된다.

이렇게 다른 정렬구속과위를 갖는 도메인들 간의 경계는, 예를 들면, 표시동작 시에 도 1의 단위화소영역(11a)의 우상부로부터 좌하부로 형성된 전경선(19)으로서 나타난다.

이 실시예에서, 도 1에 도시된 바와 같이, 접촉홀(18)은 전경이 발생하는 영역(전경선(19)이 나타나는 영역)에 겹치는 위치에 형성된다. 그러므로, 접촉홀(18)은 보여진 단위화소영역(11a)에 인접한 다른 단위화소영역(11a)의 TFT에 대하여 러빙방향의 하류(downstream)에 배치된다. 이 구조에 의하면, 접촉홀(18)뿐만 아니라 전경발생영역도 가려진다(차폐된다). 따라서, 접촉홀을 가리기 위한 차폐부와 전경선(19)을 가리기 위한 차폐부가 개별적으로 마련된 경우에 비해, 표시면적은 높은 정도로 확보될 수 있고 더 높은 개구비가 얻어질 수 있다.

더욱이, 이 실시예의 구조에서는, 흑매트릭스(16)의 제1광폭부(16a)가 소스선(14)의 끝부분(14b) 및 인접한 데이터선(13) 사이에 마련된다. 그러므로, 소스선(14) 및 데이터선(13) 사이의 전경선(19)은 흑매트릭스(16)의 제1광폭부(16a)에 의해서도 차폐된다. 또, 전경선(19)의 다른 끝(단위화소영역(11a)의 우상부)은 게이트선(12)과 겹치고, 따라서, 전경형성영역(전경선(19))의 거의 전체가 소스선(14), 게이트선(12) 및 흑매트릭스(16)에 의해 차폐된다. 이로써, 전경선(19)을 차폐하기 위한 구조가 소스선, 게이트선, 소스선과는 별개로 마련되는 경우에 비해, 높은 개구비를 얻는 것이 가능하다.

도 3a 내지 도 3i를 참조하여 전술한 구조로 된 액정표시장치(11)를 제조하는 방법에 대해 설명한다. 아래에서 보여지는 제조방법은 한 예일 뿐이고 유사한 결과를 얻어지게 할 수 있다면 어떠한 제조방법이라도 가능함에 유의해야 한다. 또, 재료들의 사용은 아래에 보인 것들로 한정되진 않는다.

우선, 크롬 등으로 이루어진 금속막이 제1투명기관(101)의 표면 위에 형성되고, 이 금속막은 도 3a에 도시된 바와 같이 게이트선(12)을 형성하도록 패터닝된다. 다음에, 도 3b에 도시된 바와 같이, 실리콘산화막 등과 같은 절연막(게이트절연막 102)이 그 위에 형성된다.

그 후, 도 3b에 도시된 바와 같이, 도핑영역을 가지며 비정질실리콘 등으로 이루어진 반도체층(103)이 게이트절연막(102) 위에 형성된다. 반도체층(103)은, 반도체층을 증착하며 이 반도체층을 불순물재료로 도핑하고 그 반도체층을 패터닝함으로써 형성된다.

이어서, 도 3c에 도시된 바와 같이, 크롬 등으로 이루어진 금속층(110)이 게이트절연막(102) 위에 형성된다. 다음으로, 도 3d에 도시된 바와 같이, 금속층(110)은 위의 형상으로 된 데이터선(13) 및 소스선(14)을 형성하도록 리소그래피기술에 의해 패터닝된다. 이때, 반도체층(103)을 소스영역 및 드레인영역으로 분할하는 그루브(103a)가 반도체층(103) 상에 형성된다.

다음으로, 도 3e에 도시된 바와 같이, 실리콘산화막 등으로 이루어진 패시베이션층(104)과 수지층(105)이 데이터선(13) 등을 덮도록 게이트절연막(102) 위에 차례로 형성된다.

그 후, 수지층(105)은 등방성식각에 의해 완전한 테이퍼측벽을 가지도록 패터닝되어 각 화소마다 분할된다. 다음에, 수지층(105)은 색층(105)을 형성하도록 R, G 및 B 중 어느 하나로 착색된다.

개구(104a)가 패시베이션층(104) 위에 형성된 후, 색층(105)이 인쇄 등에 의해 형성되어야 함에 유의해야 한다. 다음으로, 도 3f에 도시된 바와 같이, 개구(105a)가 색층(105)에 형성된다. 여기서, 각 개구(103a, 104a)의 형성은 개별적인 리소그래피공정에 의해 만들어지고, 색층(105)의 개구(105a)는 완전한 테이퍼측벽을 가지도록 형성된다.

다음으로, 차폐막이 색층(105) 위에 형성되고 흑매트릭스(16)를 전술한 형상으로 형성하기 위해 패터닝된다. 이어서, 도 3g에 도시된 바와 같이, 수지용해막(resin solution film)이 패시베이션층(104) 위에 스펀코팅 등에 의해 형성되고, 그 결과로서의 막은 오버코트층(106)을 형성하도록 경화된다. 오버코트층(106)은 높은 평탄화효과를 갖는 투명한 수지재료로 이루어지고, 색층(105) 및 흑매트릭스(16)로 인해 불규칙하게 평탄화된다. 그 후, 개구(105a)는 오버코트층(106) 위에 등방성식각 등에 의해 형성된다. 개구(105a)는 색층(105)의 개구(105a)의 측벽들을 덮도록 그리고 완전한 테이퍼면을 가지도록 형성된다. 이런 식으로, 개구들(103a, 104a 및 105a)을 갖는 접촉홀(18)이 형성된다.

다음으로, 도 3h에 도시된 바와 같이, ITO 등과 같은 투명전도막이 접촉홀(18)을 통해 소스선(14)과 접촉하게 되도록 오버코트층(106) 위에 스퍼터링에 의해 형성된다. 이 투명전도막은 화소전극(17)이 각 화소영역에 형성되도록 패터닝된다. 화소전극(17)은 접촉홀(18)을 통해 소스선(14)과 접촉하게 된다.

이어서, 수지 등으로 이루어진 정렬막(107)이 화소전극(17) 위에 형성되고, 그 표면은 거기에 정렬처리가 제공되도록 러빙된다. 또, 밀봉부재(109)가 액정표시장치의 끝 주변에 마련된다. 게다가, 편광판(108)이 제1투명기관(101)의 다른 표면 위에 부착된다. 이런 식으로, 도 3i에 도시된 바와 같은 TFT기관(100)이 제조된다.

다음으로, 그렇게 제조된 TFT기관(100)은, 각 정렬막(107)이 대향기관에 대향하도록, 별도로 마련된 대향기관(200)에 이격기(미도시)를 사이에 끼게 부착된다. 그 후, 액정(300)은 두 기관들 사이에 충전된다. 이런 식으로, 도 2에 도시된 액정표시장치(11)가 제조된다.

전술한 액정표시장치 제조방법에서, 접착홀(18)은 패시베이션층(104), 색층(105) 및 오버코트층(106)에 따로따로 개구를 형성함으로써 형성되었다. 이 때문에, 3개의 포토마스크들은 정렬되어야 한다. 포토마스크들이 정렬 시에 주어지는 에러를 고려하여 설계된다면, 접착홀(18)의 직경이 증가하는 경향이 있다. 그러나, 전경발생영역과 접착홀(18)의 형성영역은 이 실시예에서와 같이 서로 겹치고, 이는 표시면적이 감소되는 것을 방지할 수 있게 하고 접착홀이 전경형성영역으로부터 분리되게 형성된 경우에 비해 높은 개구비를 실현할 수 있게 한다.

게다가, 감광성수지가 색층(105)으로서 사용되는 경우, 감광성수지가 노광될 때 광회절이 일어나거나, 감광성수지는 현상액으로 등방적으로 용해된다. 이런 이유로, 예를 들면, 무기막이 식각되는 경우에 비해 접착홀(18)의 직경이 증가되는 경향이 있다. 그러나, 이 실시예에서처럼 접착홀(18)을 전경발생영역과 겹치도록 형성하면, 접착홀(18)의 직경이 비교적 크게 되더라도 비교적 높은 개구비를 실현할 수 있게 된다.

[예]

발명자들은 화소피치 및 접착홀(18)의 면적비 간의 관계를 시험하여 고선명도에서 개구비의 감소를 조사하였다. 그 결과는 도 4에 보여진다.

도 4는 도 5에 도시된 바와 같이 접착홀(18)이 전경선(19)에 겹치지 않는 액정표시장치를 조사한 결과를 보여준다. 도 5에 도시된 구조는, 접착홀(18)의 위치를 제외하면, 도 1에 도시된 것과 실질적으로 동일한 구조를 가진다.

또, 도 5에서, 접착홀(18)은 화소의 크기에 상관없이 정방형단면 및 $14\mu\text{m} \times 14\mu\text{m}$ 의 외경을 가진다고 가정한다. 이 외경값은 패시베이션층(104)의 개구의 외경이 $8\mu\text{m} \times 8\mu\text{m}$ 이고 오버코트층(106) 및 색층(105)의 각 변의 겹침마진이 $1.5\mu\text{m}$ 인 경우에 얻어진 값이다. 이때, $196\mu\text{m}^2$ 의 단면적을 갖는 하나의 접착홀(18)이 단위화소영역(11a)에 존재한다고 가정한다.

화소영역을 점유하는 접착홀(18)영역의 비율(백분율)이 접착홀(18)의 면적비로 정해지는 경우, 접착홀(18)의 면적비는 다음과 같이 계산된다:

더 구체적으로는, 적색, 녹색 및 청색을 표시하는 $100\mu\text{m} \times 300\mu\text{m}$ 의 크기를 갖는 개개의 화소들이 칼라디스플레이를 구성하기 위해 서로 결합된다. 예를 들면, 화소피치가 $300\mu\text{m}$ 인 경우, $100\mu\text{m} \times 300\mu\text{m}$ 의 화소크기 및 $196\mu\text{m}^2$ 의 접착홀면적 간의 비인 0.65%는, 각 화소의 접착홀(18)의 면적비로서 계산된다. 이런 식으로, 화소피치, 선명도(definition), 접착홀(18)의 면적비가 도 4에 도시된 바와 같이 계산될 수 있다.

도 4에 도시된 바와 같이 선명도가 100dpi(dot per inch) 미만인 경우, 접착홀(18)의 면적비는 1% 아래로 낮다. 이는, 선명도가 낮을 때, 접착홀(18)이 게이트선(12) 또는 데이터선(13)과 겹쳐, 접착홀(18)의 크기에 대해 실제 개구비를 감당하지 못하게 한다.

그러나, 선명도가 150dpi를 초과하는 경우, 배선은 얇아지고, 이는 접착홀(18)을 완전히 가리는 것이 불가능하게 한다. 이런 이유로, 화소피치가 약 $126\mu\text{m}$ 이고 선명도가 200dpi인 경우, 접착홀(18)면적은 화소면적의 3.70%를 분담하고, 이것은 개구비 계산의 관점에서 무시할 수 없을 만큼 크다.

따라서, 200dpi 이상의 선명도에 대하여, 전경을 가리기 위한 차폐영역을 제공하는 것이 필요하게 되었다. 즉, 화소피치가 큰 경우, 전경은 배선에 의해 가려질 수 있다. 그러나, 배선의 폭은 소형화와 함께 얇아지게 되어, 표시영역에 전경이 나타나게 한다. 이것은 전경이 일어나는 영역을 가리기 위한 구조를 필요로 하지만, 그러한 구조가 제공된다면 개구비가 낮아진다. 그 때문에, 개구비의 감소 없이 전경이 일어나는 영역을 차폐하는 방법이 필요하다.

여기서, 전경이 발생하는 영역이 도 5에 보인 구조를 사용하여 소스선(14), 게이트선부(12) 및 흑매트릭스(16)로써 가려질 때 얻어지는 효과가 평가되었다. 화소피치는 $126\mu\text{m}$ 이며, 접착홀(18)의 단면의 외경이 $8\mu\text{m} \times 8\mu\text{m}$ 이고, 각 층의 정렬마진이 $1.5\mu\text{m}$ 임에 유의해야 한다.

이 평가는, 전경선(19)이 접착홀(18)과 겹쳐진 도 1의 구조에 의하면 도 5의 구조에 비해 5.5%만큼 개구비가 향상되었음을 보여주었다. 이때, 개구비가 약 4.0%이므로, 개구비는 약 13.8% 정도 상대적으로 향상될 수 있다. 이 결과는 전경발생영역이 접착홀(18)의 형성영역과 겹치는 구조가 약 200dpi의 고선명도까지 높은 개구비를 실현할 수 있음을 보여준다.

위에서 설명한 바와 같이, 이 실시예에 따르면, 접촉홀(18)의 형성영역과 전경발생영역이 서로 겹치는 구조가 제공된다. 각 영역을 가리기 위한 공통소자들을 사용하는 구조에 따르면, 공통마스크소자들이 사용되는 경우에 비해 높은 개구비를 얻을 수 있게 한다.

게다가, 전술한 구성은 선명도가 높은, 예컨대, 200dpi 이상인 경우에 더 효과적으로 적용될 수 있다. 즉, 선명도가 높고 화소에서의 접촉홀의 면적을 무시할 수 없는 경우, 전술한 구조를 사용하면 높은 개구비를 얻을 수 있다. 특히, 복수개의 층들에 개구들을 각각 형성하는 것이 요구되는 CF-On TFT 구조에서, 정렬마진을 확보하기 위한 접촉홀(18)의 직경은 증가하는 경향이 있다. 따라서, 전술한 구조는 선명도가 증가되는 경우에도 개구비의 감소를 억제하는데 효과적으로 사용될 수 있다.

위에서는 본 발명의 바람직한 실시예가 설명되었다. 그러나, 본 발명은 전술한 실시예에 한정되지 않고, 본 발명의 넓은 범위 및 정신으로부터 벗어나지 않고서도 변형 및 부가될 수 있다.

전술한 실시예에서는, 소스선(14)의 광폭끝부분(14b)을 관통하는 접촉홀(18)이 형성되었다. 그러나, 소스선(14)의 모양과 접촉홀(18)의 위치는 위의 예로 한정되지는 않고, 게이트선(12) 및 소스선(14)사이에 용량이 형성될 수 있다면 어떠한 구성이라도 가능하고, 접촉홀(18)을 위한 영역은 효과적으로 가려질 수 있다. 예를 들면, 도 6에 도시된 바와 같이, 소스선(14)은 게이트선(12)의 제2돌출부(12b)뿐만 아니라 그것의 본선(main line)과도 겹치도록 형성될 수 있다. 이 구성에서는, 접촉홀(18) 및 전경을 위한 영역들은 게이트선(12)의 본선에 의해 차폐된다.

또, 전술한 실시예에서, 패시베이션층(104)은 데이터선(13) 위에 형성되었다. 그러나, 패시베이션층(104)이 없는 구성에서조차도, 동일한 효과가 얻어질 수 있다.

게다가, 전술한 실시예에서, 러빙이 도 1에 도시된 바와 같은 러빙방향으로 수행되었고, 전경선(19)은 그 도면에 도시된 바와 같이 발생하였다. 그러나, 러빙방향이 다른 방향이고 전경선(19)이 도 1과는 다른 위치에 형성되는 경우에도, 본 발명은 적용될 수 있다. 이 경우, 예를 들어, 전경은 화소영역의 다른 귀퉁이에서 발생한다면, 접촉홀(18)은 본 발명의 효과가 당연히 얻어질 수 있도록 그것의 발생위치와 겹치도록 형성된다.

더욱이, 전술한 실시예에서, TFT(15)를 화소전극(17)에 연결하기 위한 하나의 접촉홀(18)이 형성되었다. 이 경우, 개구비의 감소는 접촉홀(18)이 존재하므로 최소화된다. 그러나, 본 발명은 물론 복수개의 접촉홀들이 형성된 경우에도 적용될 수 있다.

또, 능동소자(스위칭소자)는 TFT뿐만 아니라 MIM, 다이오드 등도 될 수 있다. 그에 더하여, TFT(15)는, 역스태거형 대신, 게이트전극이 반도체층에 대하여 제1투명기관(101)의 대향측에 위치한 순(forward)스태거형일 수 있다.

게다가, 전술한 실시예는, 색층(105)이 TFT기관(100) 위에 형성된 이른바 CF(Color Filter)-On TFT 구조의 예를 사용하여 설명되었다. 그러나, 본 발명은 색층(105)이 대향기관(200) 위에 형성되는 구조에도 적용될 수 있다. 다시 말하면, 본 발명은, 접촉홀(18)의 형성영역과 전경형성영역이 서로 겹치도록 배치된다면 어떠한 액정표시장치에도 적용될 수 있다.

더욱이, 전술한 실시예는, 능동매트릭스 액정표시장치가 세로전계형의 능동매트릭스 액정표시장치에 적용된 경우를 설명하였다. 그러나, 본 발명은 단순(simple)매트릭스형 액정표시장치, 강유전체 액정표시장치, 폴리머분산형 액정표시장치 또는 IPS(In Plane Switching)형 액정표시장치와 같은 다른 액정표시장치에도 적용될 수 있다.

다양한 실시예들 및 변형들이 이 발명의 넓은 정신 및 범위로부터 벗어나지 않고 만들어질 수 있다. 전술한 실시예는 본 발명을 예시하려고 한 것이지 본 발명의 범위를 제한하기 위한 것은 아니다. 본 발명의 범위는 실시예보다는 청구항들에 의해 보여진다. 본 발명의 청구항들 및 청구항들의 등가물 내에서 만들어진 다양한 변형들이 본 발명의 범위내에 되는 것으로 간주된다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 따르면, 고선명도에서도 개구비의 감소를 억제할 수 있으며, 또한 전경의 발생을 없앨 수 있는 효과를 제공한다.

(57) 청구의 범위

청구항 1.

한 쌍의 기관들;

상기 한 쌍의 기관들 사이에 밀봉된 액정;

상기 한 쌍의 기관들 중 하나의 기관의 한 표면에 배치되고 서로 교차하는 복수개의 데이터선들 및 복수개의 주사선들;

전류경로의 한 끝단이 대응하는 데이터선에 연결되고 제어단이 대응하는 주사선에 연결된 스위칭소자;

상기 스위칭소자의 전류경로의 다른 끝단에 연결된 배선;

상기 배선 위에 형성되고 상기 배선의 끝부분을 노출시키는 접촉홀을 갖는 절연층;

상기 절연층 위에 형성되고 접촉홀을 통해 상기 배선의 끝부분에 전기접속된 화소전극; 및

상기 화소전극 위에 형성되고 상기 액정과 접촉되는 정렬막을 포함하며,

상기 접촉홀은 전경(disclination)이 발생하는 영역과 겹치는 위치에 형성되고,

상기 배선은 차광재료로 이루어지고, 상기 접촉홀과, 전경이 발생하는 상기 영역의 적어도 일부는 상기 배선에 의해 차폐되는 액정표시장치.

청구항 2.

제1항에 있어서, 상기 절연층은 복수개의 적층절연막들로 이루어지며,

이 절연막들은 상기 접촉홀을 전체로서는 테이퍼진 모양으로 형성하는 개구들을 각각 가지는 액정표시장치.

청구항 3.

제1항에 있어서, 상기 절연층들은 상기 스위칭소자 위에 형성된 패시베이션층, 상기 패시베이션층 위에 형성된 색층, 및 상기 패시베이션층 및 색층 위에 형성된 평탄층을 구비하며,

상기 접촉홀은 패시베이션층, 색층 및 평탄층에 각각 형성된 개구들을 구비하며, 개구들은 전체로서는 테이퍼진 모양으로 형성된 액정표시장치.

청구항 4.

삭제

청구항 5.

제1항에 있어서, 주사선들과 데이터선들은, 각각이 상기 접촉홀을 갖는 복수개의 화소들을 경계짓고,

화소 내의 상기 접촉홀은 이 화소에 인접한 다른 화소의 스위칭소자에 대하여 러빙방향의 하류에 마련되는 액정표시장치.

청구항 6.

제1항에 있어서, 상기 주사선은 상기 접촉홀 및 전경이 발생하는 상기 영역과 겹치며 광을 차폐하는 돌출부를 가지는 액정표시장치.

청구항 7.

제1항에 있어서, 상기 데이터선들과 겹치는 흑매트릭스를 더 포함하며, 상기 흑매트릭스는 상기 데이터선 및 돌출부 사이의 화소 영역과 겹치는 광폭부를 가지는 액정표시장치.

청구항 8.

제1항에 있어서, 상기 돌출부는 배선과는 정전용량을 형성하는 액정표시장치.

청구항 9.

박막트랜지스터, 상기 박막트랜지스터에 연결된 배선, 상기 배선에 전기접속된 화소전극, 및 상기 화소전극 위에 형성된 정렬막을 구비한 액정표시장치의 제조방법에 있어서,

박막트랜지스터 및 배선과 겹치는 절연층을 형성하는 단계;

상기 배선의 끝부분을 노출시키는 접촉홀을 절연층에 형성하는 단계;

배선과는 접촉홀을 통해 전기적으로 접속되는 화소전극을 절연층 위에 형성하는 단계; 및

정렬막을 화소전극 위에 형성하는 단계를 포함하며,

접촉홀을 형성하는 단계는, 전경이 발생하는 영역과 겹치는 위치에 접촉홀을 형성하는 단계를 포함하며,

상기 배선은 차광재료로 이루어지고, 상기 접촉홀과 전경이 발생하는 상기 영역의 적어도 일부는 상기 배선에 의해 차폐되는 액정표시장치 제조방법.

청구항 10.

제9항에 있어서, 절연층은 복수개의 적층절연막들을 구비하며,

접촉홀을 형성하는 단계는, 복수개의 적층절연막들에 개구들을 각각 형성하는 단계를 포함하는 액정표시장치 제조방법.

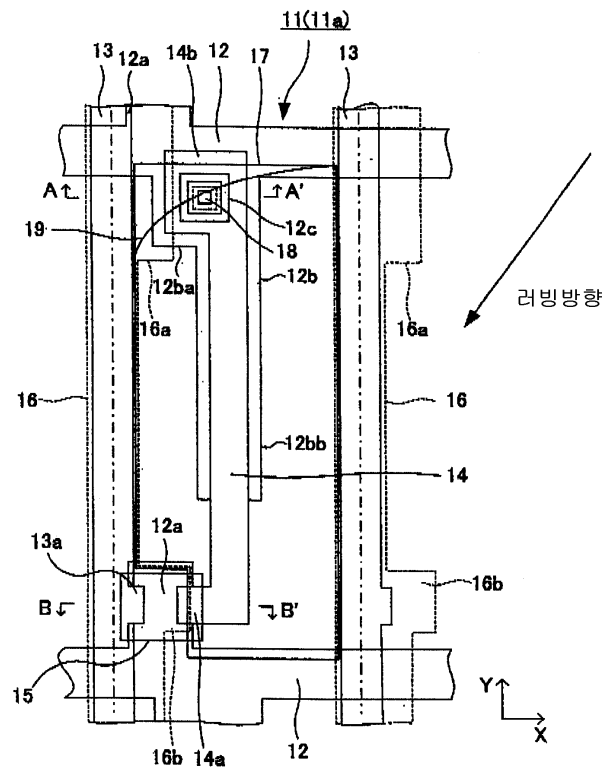
청구항 11.

제9항에 있어서, 절연층은 스위칭소자 위에 형성된 패시베이션층, 상기 패시베이션층 위에 형성된 색층, 및 상기 패시베이션층 및 색층 위에 형성된 평탄층을 구비하며,

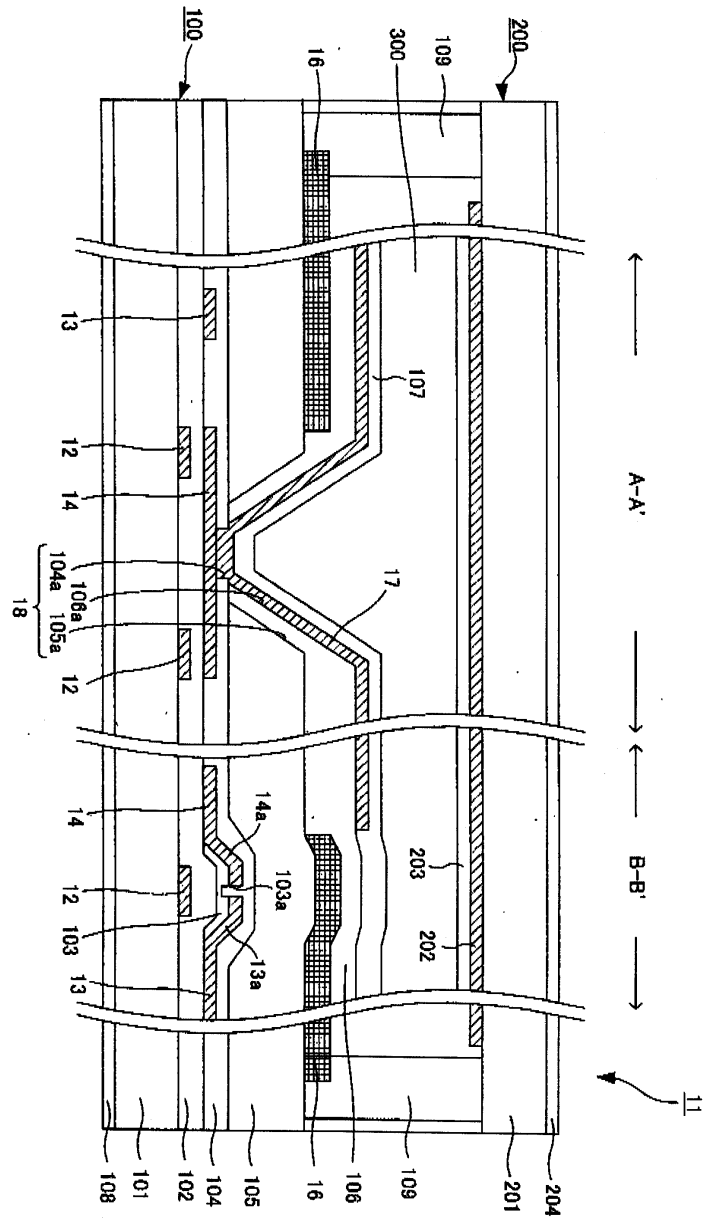
접촉홀을 형성하는 단계는, 패시베이션층, 색층 및 평탄층에 개구들을 각각 형성하여, 전체로서는 테이퍼진 모양의 접촉홀을 형성하는 단계를 포함하는 액정표시장치 제조방법.

도면

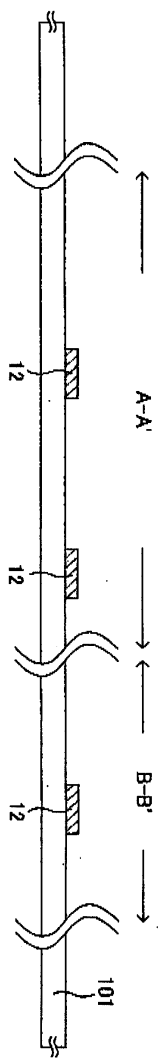
도면1



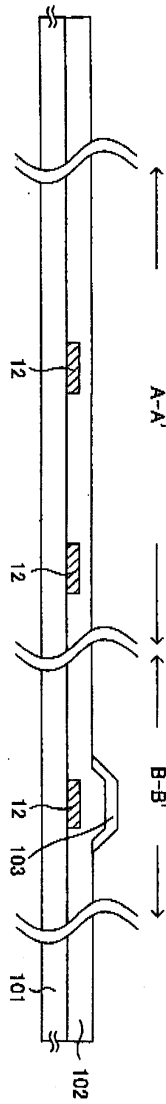
도면2



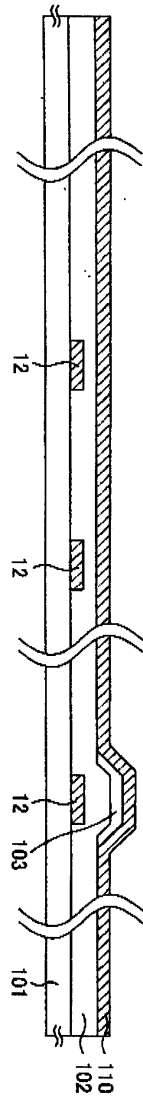
도면3a



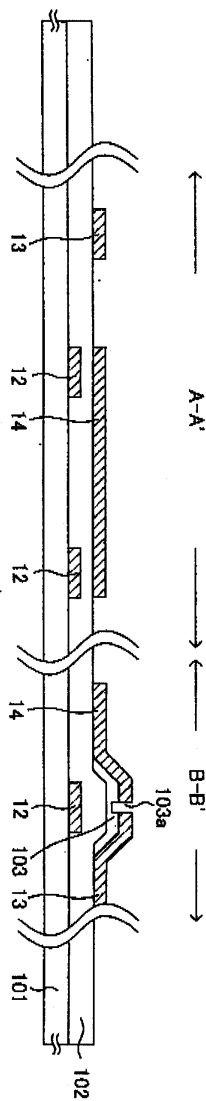
도면3b



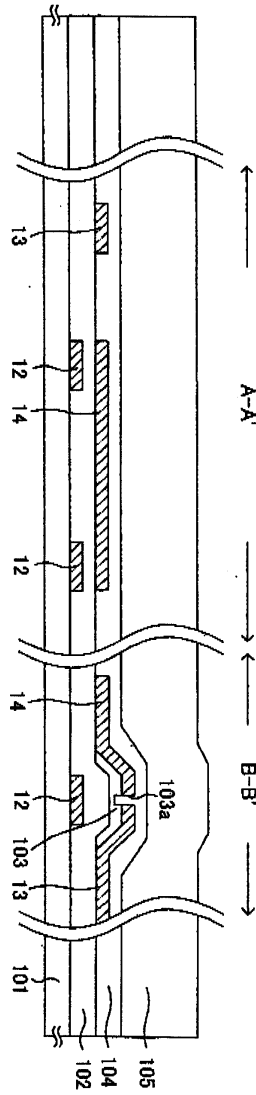
도면3c



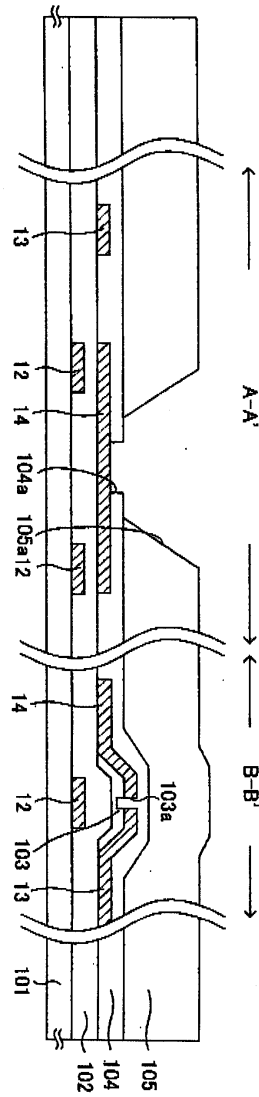
도면3d



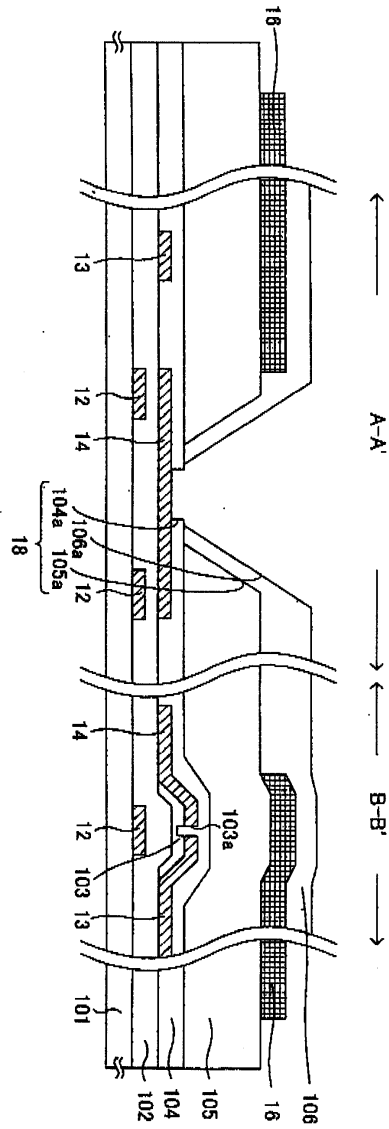
도면3e



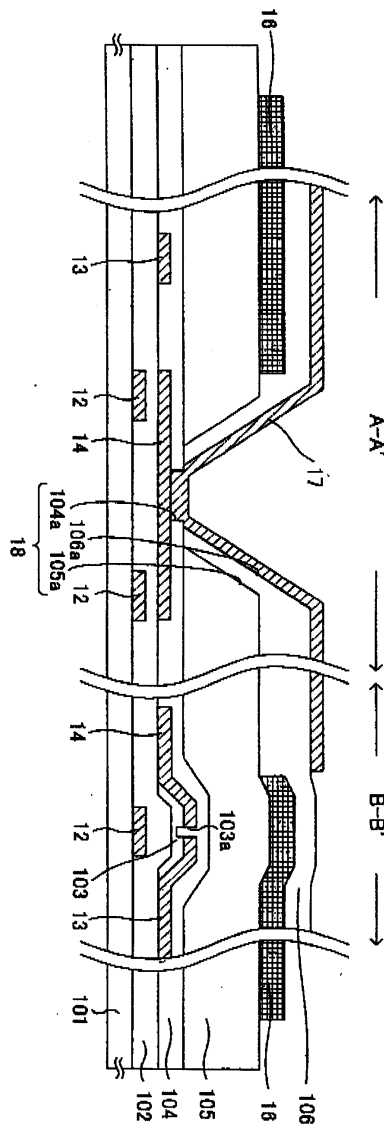
도면3f



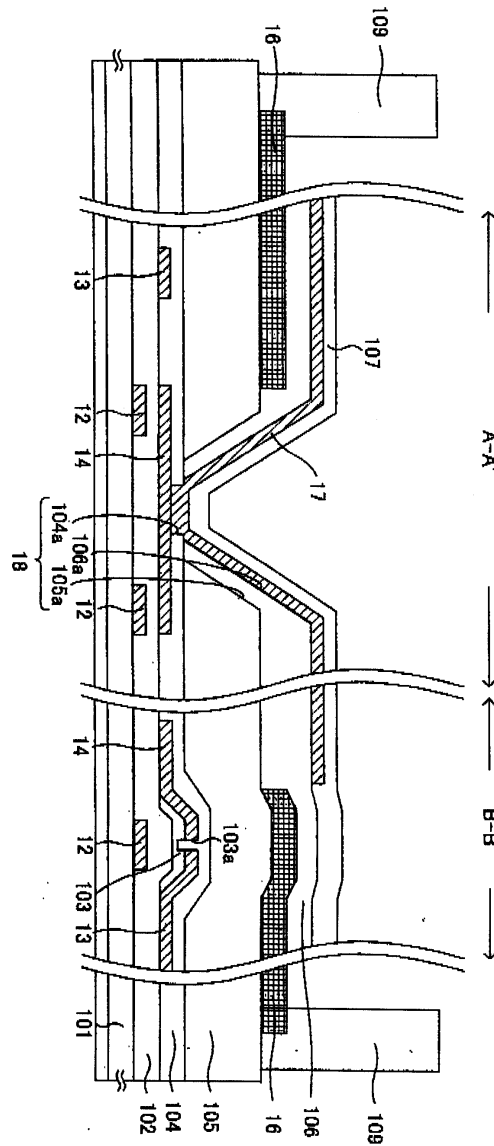
도면3g



도면3h



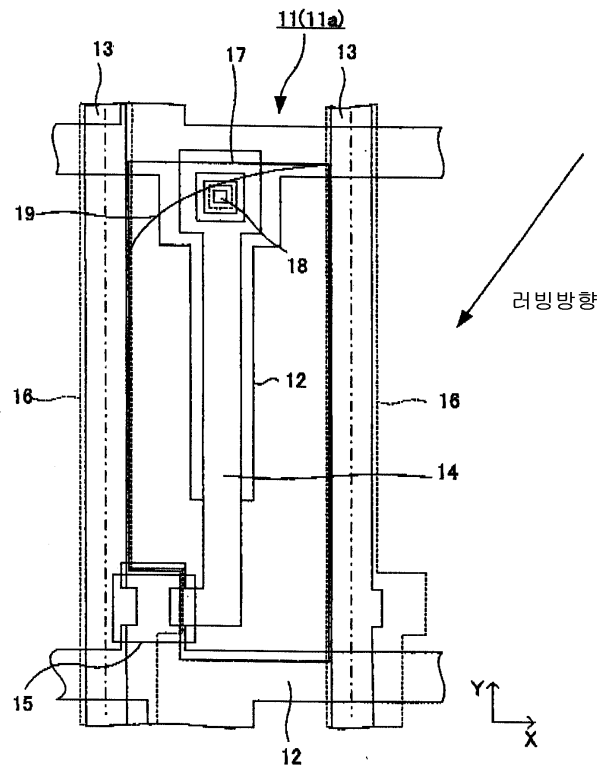
도면3i



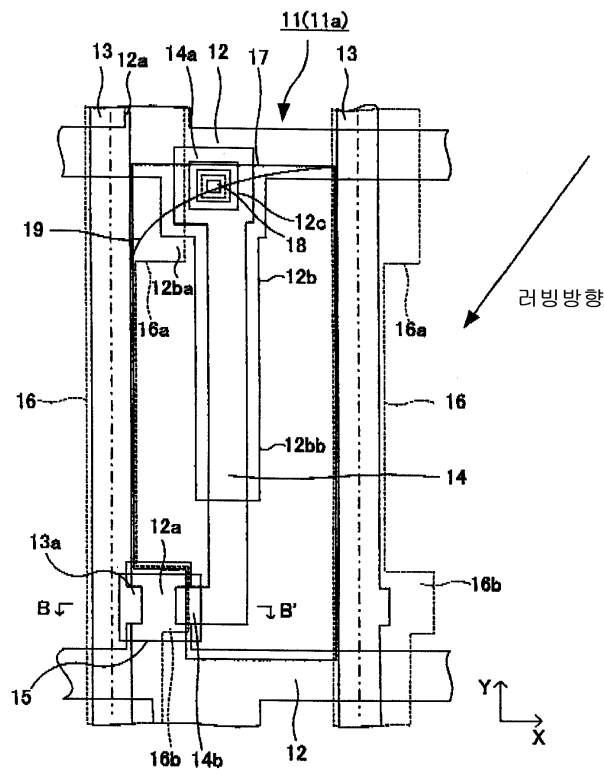
도면4

도트피치 (μm)	선명도 (dpi)	접촉률 면적비 (%)
300	84.7	0.65
250	101.6	0.98
200	127.0	1.47
150	169.0	2.61
126	201.6	3.70
100	254.0	5.88
85	298.8	8.13

도면5



도면6



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR100504685B1	公开(公告)日	2005-08-03
申请号	KR1020020009782	申请日	2002-02-23
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	HIDEHIRA MASANOBU 히데히라마사노부 SAKAMOTO MICHIAKI 사카모토미치아키 KUROHA SHOUICHI 구로하쇼이치 OKAMOTO MAMORU 오카모토마모루		
发明人	히데히라마사노부 사카모토미치아키 구로하쇼이치 오카모토마모루		
IPC分类号	G02F1/1335 G02F1/1337 G02B5/00 G02F1/1368 G02F1/1362 G09F9/30 G02B5/20 G02F1/136		
CPC分类号	G02F1/136227 G02F2001/136222 G02F2001/13373 G02F1/136209		
代理人(译)	JO , EUI JE		
优先权	2001049492 2001-02-23 JP		
其他公开文献	KR1020020069179A		
外部链接	Espacenet		

摘要(译)

在有源矩阵LCD中，栅极线（12）形成矩阵形式，TFT（15）连接到源极线（14）同时具有数据线（13），接触孔（18）用于连接像素电极（17）的源极线（14）形成在与前景（旋错）线（19）重叠的位置。接触孔（18）可以形成在与栅极线（12）的电容部分（12ba）重叠的位置处。准备栅极线（12）和源极线（14），使得栅极线（12）和源极线（14）彼此面对。静电容量存储在它们之间。LCD，开口面积比，清晰度（清晰度），接触孔，前景产生区域。

