



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0038670
(43) 공개일자 2009년04월21일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2007-0104092

(22) 출원일자 2007년10월16일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

권장운

서울 강북구 미아6동 1267-336번지

이수용

경상북도 구미시 구평동 429번지 부영아파트 206동701호

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 12 항

(54) 액정표시장치용 어레이 기판 및 그 제조방법

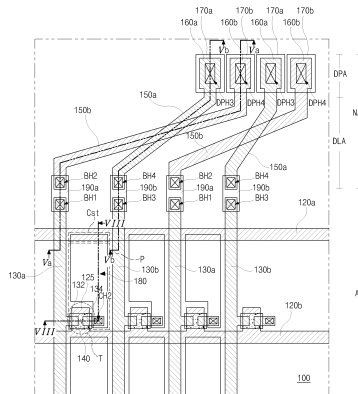
(57) 요약

본 발명은 액정표시장치에 관한 것으로, 보다 자세하게는 화상을 표현하지 않는 비표시 영역의 면적을 축소 설계할 수 있는 액정표시장치용 어레이 기판에 관한 것이다.

이를 위해, 본 발명에서는 홀수 번째 위치하는 오드 데이터 배선, 오드 데이터 패드 및 오드 데이터 링크 배선과, 짝수 번째 위치하는 이븐 데이터 배선, 이븐 데이터 패드 및 이븐 데이터 링크 배선에 있어서, 데이터 링크 영역에 대응된 오드 및 이븐 데이터 링크 배선을 게이트 절연막을 사이에 두고, 서로 다른 층에 설계하는 것을 특징으로 한다.

전술한 구성은 오드 데이터 링크 배선과 이븐 데이터 링크 배선이 서로 다른 층에 구성되므로, 일부의 면적이 서로 중첩 설계되더라도 쇼트 불량 발생될 염려가 없을 뿐만 아니라, 오드 데이터 링크 배선과 이븐 데이터 링크 배선 간 이격 거리를 고려할 필요가 없어 비표시 영역의 면적을 축소 설계할 수 있는 장점을 갖는다.

대표도 - 도4



특허청구의 범위

청구항 1

화상을 구현하는 표시 영역과, 화상을 구현하지 않는 비표시 영역으로 구분된 기관과;

상기 기관 상의 표시 영역에 대응하여 일 방향으로 다수의 게이트 배선과, 상기 다수의 게이트 배선과 수직 교차하는 오드 및 이븐 데이터 배선과;

상기 다수의 게이트 배선과 상기 오드 및 이븐 데이터 배선의 교차지점에 위치하는 박막트랜지스터와, 상기 박막트랜지스터에 접촉된 화소 전극과;

상기 비표시 영역에 대응하여 상기 오드 데이터 배선과 이격 구성된 이븐 데이터 링크 배선과, 상기 이븐 데이터 링크 배선에서 동일 패턴으로 연장된 이븐 데이터 패드와;

상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선 및 패드를 전기적으로 연결하는 오드 브리지 패턴과;

상기 이븐 데이터 배선과 이격되고, 상기 이븐 데이터 링크 배선과 절연물질로 이루어진 게이트 절연막을 사이에 두고, 상기 이븐 데이터 링크 배선과 밀착 구성된 오드 데이터 링크 배선과, 상기 오드 데이터 링크 배선에서 동일 패턴으로 연장된 오드 데이터 패드와;

상기 이븐 데이터 배선과 상기 오드 데이터 링크 배선 및 패드를 전기적으로 연결하는 이븐 브리지 패턴

을 포함하는 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 오드 브리지 패턴은 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선 각각의 일부를 노출하는 제 1 및 제 2 콘택홀을 통해, 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선을 서로 연결하는 것을 특징으로 하는 액정표시장치용 어레이 기관.

청구항 3

제 1 항에 있어서,

상기 이븐 브리지 패턴은 상기 이븐 데이터 배선과 오드 데이터 링크 배선 각각의 일부를 노출하는 제 3 및 제 4 콘택홀을 통해, 상기 이븐 데이터 배선과 상기 오드 데이터 링크 배선을 서로 연결하는 것을 특징으로 하는 액정표시장치용 어레이 기관.

청구항 4

제 1 항에 있어서,

상기 오드 및 이븐 데이터 링크 배선과 상기 오드 및 이븐 데이터 패드는 상기 오드 및 이븐 게이트 배선과 동일층 동일 물질로 구성되거나, 상기 오드 및 이븐 데이터 배선과 동일층 동일 물질로 구성되는 것을 특징으로 하는 액정표시장치용 어레이 기관.

청구항 5

제 2 항 및 제 4 항에 있어서,

상기 이븐 데이터 링크 배선 및 패드가 상기 오드 및 이븐 데이터 배선과 동일층 동일 물질로 구성될 때, 상기 제 3 및 제 4 콘택홀은 저항차를 맞추는 역할을 하는 것을 특징으로 하는 액정표시장치용 어레이 기관.

청구항 6

제 3 및 제 4 항에 있어서,

상기 오드 데이터 링크 배선 및 패드가 상기 오드 및 이븐 데이터 배선과 동일층 동일 물질로 구성될 때, 상기 제 1 및 제 2 콘택홀은 저항차를 맞추는 역할을 하는 것을 특징으로 하는 액정표시장치용 어레이 기관.

청구항 7

제 1 항에 있어서,

상기 오드 및 이븐 브리지 패턴은 상기 화소 전극과 동일층 동일 물질로 구성된 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 8

제 1 항에 있어서,

상기 이븐 데이터 링크 배선과 상기 오드 데이터 링크 배선은 상기 게이트 절연막을 사이에 두고 교차 구성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 9

화상을 구현하는 표시 영역과, 화상을 구현하지 않는 비표시 영역으로 구분된 기판을 준비하는 단계와;

상기 기판 상의 표시 영역에 대응하여 일 방향으로 구성된 다수의 게이트 배선과, 상기 비표시 영역에 대응하여 전기적으로 절연된 이븐 데이터 링크 배선과, 상기 이븐 데이터 링크 배선에서 동일 패턴으로 연장된 이븐 데이터 패드를 형성하는 단계와;

상기 다수의 게이트 배선과 이븐 데이터 링크 배선 및 패드가 형성된 기판 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 박막트랜지스터와, 상기 오드 및 이븐 게이트 배선과 수직 교차하는 오드 및 이븐 데이터 배선과, 상기 이븐 데이터 배선과 이격되고, 상기 이븐 데이터 링크 배선과 밀착 구성된 오드 데이터 링크 배선과, 상기 오드 데이터 링크 배선에서 동일 패턴으로 연장된 오드 데이터 패드를 형성하는 단계와;

상기 박막트랜지스터와 오드 및 이븐 데이터 배선과 오드 데이터 링크 배선 및 패드가 형성된 기판 상에 드레인 콘택홀과 제 1 내지 제 4 콘택홀을 포함하는 보호막을 형성하는 단계와;

상기 드레인 콘택홀과 제 1 내지 제 4 콘택홀을 통해, 상기 박막트랜지스터에 접촉된 화소 전극과, 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선 및 패드를 전기적으로 연결하는 오드 브리지 패턴과, 상기 이븐 데이터 배선과 상기 오드 데이터 링크 배선 및 패드를 전기적으로 연결하는 이븐 브리지 패턴을 형성하는 단계를 포함하는 액정표시장치용 어레이 기판의 제조방법.

청구항 10

제 9 항에 있어서,

상기 보호막은 상기 오드 및 이븐 데이터 패드 각각의 일부를 노출하는 오드 및 이븐 데이터 패드 콘택홀을 더욱 포함하는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 11

제 10 항에 있어서,

상기 오드 및 이븐 브리지 패턴은 상기 화소 전극과 동일층 동일 물질인 인듐-틴-옥사이드 또는 인듐-징크-옥사이드를 포함하는 도전성 금속 물질로 형성된 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 12

제 9 항에 있어서,

상기 오드 데이터 링크 배선과 상기 이븐 데이터 링크 배선은 상기 게이트 절연막을 사이에 두고, 서로 교차되도록 형성된 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정표시장치에 관한 것으로, 보다 자세하게는 화상을 표현하지 않는 비표시 영역의 면적을 축소 설계할 수 있는 액정표시장치용 어레이 기판에 관한 것이다.

배경기술

<2> 일반적으로, 평판형 표시장치의 하나인 액정표시장치는 음극선관(Cathode Ray Tube : CRT)에 비해 시인성이 우수하고 평균소비전력도 같은 화면크기의 음극선관에 비해 작을 뿐만 아니라 발열량도 작기 때문에 플라즈마 표시장치나 전계방출 표시장치와 함께 최근에 휴대폰이나 컴퓨터의 모니터, 텔레비전의 차세대 표시장치로서 각광 받고 있다.

<3> 이러한 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용하는 것으로, 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 지니고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

<4> 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

<5> 이하, 첨부한 도면을 참조하여 종래에 따른 액정표시장치에 대해 설명하도록 한다.

<6> 도 1은 종래에 따른 액정표시장치용 어레이 기판을 나타낸 평면도이다.

<7> 도시한 바와 같이, 종래에 따른 액정표시장치용 어레이 기판(10)은 화상을 구현하는 표시 영역(AA)과 화상을 구현하지 않는 비표시 영역(NAA)으로 구분된다.

<8> 상기 기판(10) 상의 표시 영역(AA)에는 일 방향으로 스캔 신호를 인가받는 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과, 상기 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 수직 교차하여 다수의 화소 영역(P)을 정의하며, 데이터 신호를 인가받는 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)이 매트릭스 형태로 배치된다.

<9> 상기 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)의 교차지점에 일대일 대응하여 스위칭 역할을 하는 다수의 박막트랜지스터(T)가 구성되고, 상기 박막트랜지스터(T)는 화소 영역(P)에 대응하여 일대일 구성된 화소 전극(80)과 접촉된다.

<10> 한편, 상기 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)은 비표시 영역(NAA)에 대응된 제 1 내지 제 m 게이트 링크 배선(GLL1 내지 GLLm) 및 제 1 내지 제 n 데이터 링크 배선(DLL1 내지 DLLn)을 통해 제 1 내지 제 m 게이트 패드(GP1 내지 GPm)와 제 1 내지 제 n 데이터 패드(DP1 내지 DPn)에 각각 접속된다.

<11> 이때, 상기 제 1 내지 제 m 게이트 패드(GP1 내지 GPm)와 제 1 내지 제 n 데이터 패드(DP1 내지 DPn)는 각각의 일부를 노출하는 제 1 내지 제 m 게이트 패드 콘택홀(미도시) 및 제 1 내지 제 n 데이터 패드 콘택홀(미도시)을 통해 화소 전극(80)과 동일층 동일 물질로 이루어진 제 1 내지 제 m 게이트 패드 전극(미도시) 및 제 1 내지 제 n 데이터 패드 전극(미도시)에 각각 대응되도록 접촉된다.

<12> 이러한 제 1 내지 제 m 게이트 패드 전극(미도시)과 제 1 내지 제 n 데이터 패드 전극(미도시)은 기판(10)과 이격된 일측에 위치하는 게이트 및 데이터 구동 회로부(미도시)와 탭(Tape Automated Bonding: TAB) 실장 공정을 통해 부착되는 바, 상기 제 1 내지 제 m 게이트 패드 전극(미도시)과 제 1 내지 제 n 데이터 패드 전극(미도시)은 게이트 및 데이터 구동 회로부(미도시)로부터의 스캔 및 데이터 신호를 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)으로 각각 전달하는 역할을 한다.

<13> 그러나, 전술한 구성을 갖는 액정표시장치용 어레이 기판에서는 제 1 내지 제 m 게이트 배선, 링크 배선 및 패드와 제 1 내지 제 n 데이터 배선, 링크 배선 및 패드가 동일층 동일 패턴으로 구성되므로 인해 비표시 영역에 대응된 면적을 축소 설계하는 데 한계에 봉착한 상황인 바, 이에 대해서는 이하 첨부한 도면을 참조하여 상세히 설명하도록 한다.

<14> 도 2는 도 1의 A 부분을 확대한 도면으로, 비표시 영역을 중점적으로 나타내고 있다. 이때, 홀수 번째 위치하는 라인(오드), 짝수 번째 위치하는 라인(이븐)이라 정의하도록 한다.

<15> 도 2에 도시한 바와 같이, 기판(10) 상의 표시 영역(AA)에는 일 방향으로 오드 및 이븐 게이트 배선(20a, 20b)

과, 상기 오드 및 이븐 게이트 배선(20a, 20b)과 수직 교차하는 방향으로 오드 및 이븐 데이터 배선(30a, 30b)이 구성된다.

- <16> 이때, 상기 오드 및 이븐 게이트 배선(20a, 20b)과 오드 및 이븐 데이터 배선(30a, 30b)의 교차지점에 대응하여 다수의 박막트랜지스터(T)가 구성되는 바, 상기 다수의 박막트랜지스터(T)는 이븐 게이트 배선(20b)에서 연장된 게이트 전극(25)과, 상기 게이트 전극(25) 상에 위치하는 다수의 반도체층(미도시)과, 상기 다수의 반도체층 상에서 서로 이격 구성된 다수의 소스 및 드레인 전극(32, 34)을 포함한다.
- <17> 이때, 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(40)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다. 또한, 상기 드레인 전극(34)을 노출하는 드레인 콘택홀(CH1)을 통해 드레인 전극(34)과 접촉된 다수의 화소 전극(80)을 화소 영역(P)에 대응하여 일대일 구성한다.
- <18> 이때, 상기 화소 전극(80)은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)와 같은 투명한 도전성 금속 그룹 중 선택된 하나로 구성된다.
- <19> 한편, 상기 기판(10) 상의 비표시 영역(NAA)에는 오드 및 이븐 데이터 배선(30a, 30b)에서 연장 구성된 오드 및 이븐 데이터 링크 배선(50a, 50b)과 오드 및 이븐 데이터 패드(60a, 60b)가 각각 구성된다. 이때, 상기 비표시 영역(NAA)은 오드 및 이븐 데이터 링크 배선(50a, 50b)이 구성된 데이터 링크 영역(DLA)과, 오드 및 이븐 데이터 패드(60a, 60b)가 구성된 데이터 패드 영역(DPA)으로 세분화된다.
- <20> 상기 오드 및 이븐 데이터 패드(60a, 60b)는 각각의 일부를 노출하는 오드 및 이븐 데이터 패드 콘택홀(DPH1, DPH2)을 통해 상기 화소 전극(80)과 동일층 동일 물질로 이루어진 오드 및 이븐 데이터 패드 전극(70a, 70b)에 각각 접촉된다.
- <21> 여기서, 상기 오드 및 이븐 데이터 배선(30a, 30b)과 오드 및 이븐 데이터 링크 배선(50a, 50b)과 오드 및 이븐 데이터 패드(60a, 60b)는 각각에 대응하여 동일층 동일 패턴으로 구성되는 것이 일반적이다.
- <22> 전술한 구성을 갖는 종래의 액정표시장치용 어레이 기판(10)에서는 비표시 영역(NAA)에 대응된 면적을 축소 설계하기 위해, 오드 및 이븐 데이터 패드(60a, 60b)의 면적을 축소 설계하는 방법이 제시되었으나, 상기 오드 및 이븐 데이터 패드(60a, 60b)의 면적을 축소 설계할 경우 저항의 증가에 따른 데이터 신호의 지연으로 잔상과 같은 화질 불량을 유발하는 문제가 있다. 또한, 상기 오드 및 이븐 데이터 링크 배선(50a, 50b)의 폭(CD)을 줄일 경우 라인 저항의 증가로 신호 지연이 야기될 우려가 있어 오드 및 이븐 데이터 링크 배선(50a, 50b)의 폭(CD)을 줄이는 데는 한계가 있다.
- <23> 이에 대한 대안으로, 데이터 패드 영역(DPA)을 표시 영역(AA)에 가깝도록 설계하는 방법, 즉 오드 및 이븐 데이터 링크 배선(50a, 50b)이 위치하는 데이터 링크 영역(DLA)을 축소 설계하는 방법이 제시되고 있다.
- <24> 이때, 해상도에 따라 각 라인의 개수에 차이는 있을 수 있으나, 통상 데이터 패드 영역(DPA)과 표시 영역(AA)을 가깝게 설계하기 위해서는 오드 및 이븐 데이터 링크 배선(50a, 50b) 각각의 이격 거리(P1, P2, P3)를 줄일 수 밖에 없는 상황이다.
- <25> 그러나, 상기 오드 및 이븐 데이터 링크 배선(50a, 50b) 각각의 이격 거리(P1, P2, P3)를 줄이다 보면, 오드 및 이븐 데이터 링크 배선(50a, 50b)을 형성하는 공정 과정에서 챔버 내부에 부유하는 미세 금속성 이물이 오드 및 이븐 데이터 링크 배선(50a, 50b)에 흡착 및 부착되어 오드 및 이븐 데이터 링크 배선(50a, 50b)이 서로 도통되는 쇼트 불량을 야기할 수 있다.
- <26> 이러한 이유로, 종래의 액정표시장치용 어레이 기판에서는 비표시 영역에 대응된 면적을 축소 설계하는 데 어려움이 따르고 있다.

발명의 내용

해결 하고자하는 과제

- <27> 본 발명은 전술한 문제를 해결하기 위해 안출된 것으로, 쇼트 불량 및 신호 지연이 발생하지 않으면서 비표시 영역의 면적을 축소 설계하는 것을 목적으로 한다.

과제 해결수단

- <28> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이 기판은 화상을 구현하는 표시 영역과, 화상을 구현하지 않는 비표시 영역으로 구분된 기판과, 상기 기판 상의 표시 영역에 대응하여 일 방향으로 다수의 게이트 배선과, 상기 다수의 게이트 배선과 수직 교차하는 오드 및 이븐 데이터 배선과, 상기 다수의 게이트 배선과 상기 오드 및 이븐 데이터 배선의 교차지점에 위치하는 박막트랜지스터와, 상기 박막트랜지스터에 접촉된 화소 전극과;
- <29> 상기 비표시 영역에 대응하여 상기 오드 데이터 배선과 이격 구성된 이븐 데이터 링크 배선과, 상기 이븐 데이터 링크 배선에서 동일 패턴으로 연장된 이븐 데이터 패드와, 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선 및 패드를 전기적으로 연결하는 오드 브리지 패턴과, 상기 이븐 데이터 배선과 이격되고, 상기 이븐 데이터 링크 배선과 절연물질로 이루어진 게이트 절연막을 사이에 두고, 상기 이븐 데이터 링크 배선과 밀착 구성된 오드 데이터 링크 배선과, 상기 오드 데이터 링크 배선에서 동일 패턴으로 연장된 오드 데이터 패드와, 상기 이븐 데이터 배선과 상기 오드 데이터 링크 배선 및 패드를 전기적으로 연결하는 이븐 브리지 패턴을 포함하는 것을 특징으로 한다.
- <30> 이때, 상기 오드 브리지 패턴은 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선 각각의 일부를 노출하는 제 1 및 제 2 콘택홀을 통해, 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선을 서로 연결한다.
- <31> 상기 이븐 브리지 패턴은 상기 이븐 데이터 배선과 오드 데이터 링크 배선 각각의 일부를 노출하는 제 3 및 제 4 콘택홀을 통해, 상기 이븐 데이터 배선과 상기 오드 데이터 링크 배선을 서로 연결한다.
- <32> 또한, 상기 오드 및 이븐 데이터 링크 배선과 상기 오드 및 이븐 데이터 패드는 상기 오드 및 이븐 게이트 배선과 동일층 동일 물질로 구성되거나, 상기 오드 및 이븐 데이터 배선과 동일층 동일 물질로 구성된다.
- <33> 상기 이븐 데이터 링크 배선 및 패드가 상기 오드 및 이븐 데이터 배선과 동일층 동일 물질로 구성될 때, 상기 제 3 및 제 4 콘택홀은 저항차를 맞추는 역할을 하고, 상기 오드 데이터 링크 배선 및 패드가 상기 오드 및 이븐 데이터 배선과 동일층 동일 물질로 구성될 때, 상기 제 1 및 제 2 콘택홀은 저항차를 맞추는 역할을 한다.
- <34> 상기 오드 및 이븐 브리지 패턴은 상기 화소 전극과 동일층 동일 물질로 구성되며, 상기 이븐 데이터 링크 배선과 상기 오드 데이터 링크 배선은 상기 게이트 절연막을 사이에 두고 교차 구성되는 것을 특징으로 한다.
- <35> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이 기판의 제조방법은 화상을 구현하는 표시 영역과, 화상을 구현하지 않는 비표시 영역으로 구분된 기판을 준비하는 단계와, 상기 기판 상의 표시 영역에 대응하여 일 방향으로 구성된 다수의 게이트 배선과, 상기 비표시 영역에 대응하여 전기적으로 절연된 이븐 데이터 링크 배선과, 상기 이븐 데이터 링크 배선에서 동일 패턴으로 연장된 이븐 데이터 패드를 형성하는 단계와;
- <36> 상기 다수의 게이트 배선과 이븐 데이터 링크 배선 및 패드가 형성된 기판 상에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상에 박막트랜지스터와, 상기 오드 및 이븐 게이트 배선과 수직 교차하는 오드 및 이븐 데이터 배선과, 상기 이븐 데이터 배선과 이격되고, 상기 이븐 데이터 링크 배선과 밀착 구성된 오드 데이터 링크 배선과, 상기 오드 데이터 링크 배선에서 동일 패턴으로 연장된 오드 데이터 패드를 형성하는 단계와, 상기 박막트랜지스터와 오드 및 이븐 데이터 배선과 오드 데이터 링크 배선 및 패드가 형성된 기판 상에 드레인 콘택홀과 제 1 내지 제 4 콘택홀을 포함하는 보호막을 형성하는 단계와;
- <37> 상기 드레인 콘택홀과 제 1 내지 제 4 콘택홀을 통해, 상기 박막트랜지스터에 접촉된 화소 전극과, 상기 오드 데이터 배선과 상기 이븐 데이터 링크 배선 및 패드를 전기적으로 연결하는 오드 브리지 패턴과, 상기 이븐 데이터 배선과 상기 오드 데이터 링크 배선 및 패드를 전기적으로 연결하는 이븐 브리지 패턴을 형성하는 단계를 포함하는 것을 특징으로 한다.
- <38> 이때, 상기 보호막은 상기 오드 및 이븐 데이터 패드 각각의 일부를 노출하는 오드 및 이븐 데이터 패드 콘택홀을 더욱 포함한다. 상기 오드 및 이븐 브리지 패턴은 상기 화소 전극과 동일층 동일 물질인 인듐-틴-옥사이드 또는 인듐-징크-옥사이드를 포함하는 도전성 금속 물질로 형성된 것을 특징으로 한다.
- <39> 또한, 상기 오드 데이터 링크 배선과 상기 이븐 데이터 링크 배선은 상기 게이트 절연막을 사이에 두고, 서로 교차되도록 형성된 것을 특징으로 한다.

효 과

- <40> 본 발명에서는 첫째, 오드 및 이븐 데이터 링크 배선을 서로 다른 층으로 이원화하여 설계하는 것을 통해 데이

터 링크 영역의 면적을 줄일 수 있다.

- <41> 둘째, 오드 및 이븐 데이터 링크 배선을 서로 다른 층에 구성하는 것을 통해, 평면적으로 서로 교차되더라도 쇼트 불량 발생하지 않는다.
- <42> 셋째, 오드 및 이븐 브리지 패턴에 의해 오드 라인과 이븐 라인의 저항차를 맞출 수 있어 신호 지연과 같은 문제를 해결할 수 있다.

발명의 실시를 위한 구체적인 내용

- <43> --- 제 1 실시예 ---
- <44> 본 발명의 제 1 실시예는 오드 및 이븐 데이터 링크 배선을 서로 다른 층에 이원화하여 설계하는 것을 통해, 쇼트 불량 및 신호 지연과 같은 문제가 발생하지 않으면서 비표시 영역을 축소 설계할 수 있는 것을 특징으로 한다.
- <45> 이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치에 대해 상세히 설명하도록 한다.
- <46> 도 3은 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 기판을 나타낸 평면도이다.
- <47> 도시한 바와 같이, 본 발명에 따른 액정표시장치용 어레이 기판(100)은 화상을 구현하는 표시 영역(AA)과 화상을 구현하지 않는 비표시 영역(NAA)으로 구분된다.
- <48> 상기 기판(100) 상의 표시 영역(AA)에는 일 방향으로 스캔 신호를 인가받는 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과, 상기 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 수직 교차하여 다수의 화소 영역(P)을 정의하며, 데이터 신호를 인가받는 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)이 매트릭스 형태로 배치된다.
- <49> 상기 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)의 교차지점에 일대일 대응하여 스위칭 역할을 하는 다수의 박막트랜지스터(T)가 구성되고, 상기 박막트랜지스터(T)는 화소 영역(P)에 대응하여 일대일 구성된 화소 전극(180)과 접촉된다.
- <50> 도면으로 상세히 제시하지는 않았지만, 횡전계 방식 액정표시장치용 어레이 기판(미도시)에서는 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)과 평행한 방향으로 이격 구성된 제 1 내지 제 m 공통 배선(미도시)과, 상기 제 1 내지 제 m 공통 배선(미도시)에서 제 1 내지 제 n 데이터 배선(DL1 내지 DLn) 방향으로 수직 연장된 다수의 공통 전극(미도시)을 더욱 포함하는 바, 이러한 횡전계 방식은 화소 영역(P)에 대응하여 교대로 배치된 공통 전극(미도시)과 화소 전극(180) 간의 수평 전계에 의해 액정(미도시)을 구동하게 된다.
- <51> 한편, 상기 기판(100) 상의 비표시 영역(NAA)에는 상기 제 1 내지 제 m 게이트 배선(GL1 내지 GLm)에 연결된 제 1 내지 제 m 게이트 링크 배선(GLL1 내지 GLLm)과 제 1 내지 제 m 게이트 패드(GP1 내지 GPm)를 구성한다. 또한, 상기 제 1 내지 제 n 데이터 배선(DL1 내지 DLn)에 연결된 제 1 내지 제 n 데이터 링크 배선(DLL1 내지 DLLn)과 제 1 내지 제 n 데이터 패드(DP1 내지 DPn)를 각각 구성한다.
- <52> 여기서, 상기 제 1 내지 제 n 데이터 배선, 링크 배선 및 패드(DL1 내지 DLn, DLL1 내지 DLLn, DP1 내지 DPn) 중 홀수 및 짝수 번째 위치하는 라인을 오드 및 이븐이라 정의하도록 한다.
- <53> 이때, 본 발명에서는 오드 데이터 링크 배선과 이븐 데이터 링크 배선을 서로 다른 층에서 교차되도록 설계하는 것을 통해 데이터 링크 영역의 면적을 축소할 수 있는 것을 특징으로 한다.
- <54> 이에 대해서는, 이하 첨부한 도면을 참조하여 상세히 설명하도록 한다.
- <55> 도 4는 도 3의 B 부분을 확대한 도면이고, 도 5a와 도 5b는 도 4의 Va-Va, Vb-Vb선을 따라 각각 절단하여 나타낸 단면도이다.
- <56> 도 4에 도시한 바와 같이, 기판(100) 상의 표시 영역(AA)에는 일 방향으로 오드 및 이븐 게이트 배선(120a, 120b)과, 상기 오드 및 이븐 게이트 배선(120a, 120b)과 수직 교차하는 방향으로 오드 및 이븐 데이터 배선(130a, 130b)이 구성된다.
- <57> 이때, 상기 오드 및 이븐 게이트 배선(120a, 120b)과 오드 및 이븐 데이터 배선(130a, 130b)의 교차지점에 대응하여 다수의 박막트랜지스터(T)가 구성되는 바, 상기 다수의 박막트랜지스터(T)는 이븐 게이트 배선(120b)에서 연장된 게이트 전극(125)과, 상기 게이트 전극(125) 상에 위치하는 다수의 반도체층(미도시)과, 상기 다수의 반도체층 상에서 서로 이격 구성된 다수의 소스 및 드레인 전극(132, 134)을 포함한다.

- <58> 이때, 상기 반도체층은 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(140)과, 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)을 포함한다. 또한, 상기 드레인 전극(134)을 노출하는 드레인 콘택홀(CH2)을 통해 드레인 전극(134)과 접촉된 다수의 화소 전극(180)을 화소 영역(P)에 대응하여 일대일 구성한다.
- <59> 이때, 상기 화소 전극(180)은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)와 같은 투명한 도전성 금속 그룹 중 선택된 하나로 구성된다.
- <60> 상기 화소 전극(180)은 오드 게이트 배선(120a)과 중첩되도록 연장 구성하여 상기 오드 게이트 배선(120a)을 제 1 전극으로 하고, 상기 오드 게이트 배선(120a)과 중첩된 화소 전극(180)을 제 2 전극으로 하며, 상기 제 1 전극과 제 2 전극 사이에 개재된 유전체층(미도시)을 포함하는 스토리지 커패시터(Cst)를 구성한다.
- <61> 한편, 상기 비표시 영역(NAA)에는 오드 및 이븐 데이터 링크 배선(150a, 150b)과, 상기 오드 및 이븐 데이터 링크 배선(150a, 150b)과 동일 패턴으로 연장된 오드 및 이븐 데이터 패드(160a, 160b)가 각각 위치한다. 이때, 상기 비표시 영역(NAA)은 오드 및 이븐 데이터 링크 배선(150a, 150b)이 구성된 데이터 링크 영역(DLA)과, 오드 및 이븐 데이터 패드(160a, 160b)가 구성된 데이터 패드 영역(DPA)으로 세분화된다.
- <62> 이때, 상기 오드 데이터 배선(130a)은 오드 브리지 패턴(190a)을 통해 이븐 데이터 링크 배선 및 패드(150b, 160b)에, 그리고 상기 이븐 데이터 배선(130b)은 이븐 브리지 패턴(190b)을 통해 오드 데이터 링크 배선 및 패드(150a, 160a)에 각각 연결한다.
- <63> 특히, 상기 데이터 링크 영역(DLA)에 대응된 오드 데이터 링크 배선(150a)과 이븐 데이터 링크 배선(150b)을 서로 다른 층에서 교차되도록 설계하는 것을 특징으로 한다.
- <64> 이를 상세히 설명하면, 도 5a에 도시한 바와 같이 기판(100) 상부 표면에는 오드 게이트 배선(120a)과 이븐 데이터 링크 배선(150b), 그리고 상기 이븐 데이터 링크 배선(150b)에서 동일 패턴으로 연장된 이븐 데이터 패드(160b)가 구성된다.
- <65> 상기 오드 게이트 배선(120a)과 이븐 데이터 링크 배선 및 패드(150b, 160b)상부 전면에는 산화 실리콘(SiO₂)과 질화실리콘(SiN_x)을 포함하는 무기절연물질 그룹 중 선택된 하나로 게이트 절연막(145)이 구성된다.
- <66> 이때, 상기 표시 영역(AA)에는 오드 게이트 배선(120a)과 게이트 절연막(145)을 사이에 두고 일부의 면적이 중첩된 오드 데이터 배선(130a)이 구성되고, 상기 데이터 링크 영역(DLA)에는 이븐 데이터 링크 배선(150b)과 게이트 절연막(145)을 사이에 두고 일부의 면적이 중첩된 오드 데이터 링크 배선(150a)이 위치한다.
- <67> 또한, 상기 오드 데이터 배선(130a)과 오드 데이터 링크 배선(150a)의 상부에는 오드 데이터 배선(130a)과 이븐 데이터 링크 배선(150b) 각각의 일부를 노출하는 제 1 및 제 2 콘택홀(BH1, BH2)을 포함하는 보호막(155)이 위치한다.
- <68> 상기 보호막(155)은 산화 실리콘(SiO₂)과 질화실리콘(SiN_x)을 포함하는 무기절연물질 그룹 또는 벤조싸이클로부텐(benzocyclobutene)과 포토 아크릴(photo acryl)을 포함하는 유기절연물질 그룹 중 선택된 하나로 구성된다.
- <69> 이때, 상기 제 1 및 제 2 콘택홀(BH1, BH2)에 의해 노출된 오드 데이터 배선(130a)과 이븐 데이터 링크 배선(150b)은 화소 전극(180)과 동일층 동일 물질로 구성된 오드 브리지 패턴(190a)을 통해 전기적으로 연결된다.
- <70> 또한, 상기 이븐 데이터 패드(160b)는 이의 일부를 노출하는 이븐 데이터 패드 콘택홀(DPH4)을 통해 이븐 데이터 패드 전극(170b)과 접촉된다.
- <71> 한편, 도 5b에 도시한 바와 같이, 기판(100) 상부 표면에는 표시 영역(AA)과 데이터 링크 영역(DLA)에 대응하여 오드 게이트 배선(120a)과 이븐 데이터 링크 배선(150b)이 각각 위치하고, 상기 오드 게이트 배선(120a)과 이븐 데이터 링크 배선(150b) 상부 전면에는 게이트 절연막(145)이 위치한다.
- <72> 상기 게이트 절연막(145) 상에는 오드 게이트 배선(120a)과 일부의 면적이 중첩된 이븐 데이터 배선(130b)과, 상기 이븐 데이터 배선(130b)과 일정 간격 이격되고 이븐 데이터 링크 배선(150b)과 일부의 면적이 중첩된 오드 데이터 링크 배선(150a)과, 상기 오드 데이터 링크 배선(150a)에서 동일 패턴으로 연장된 오드 데이터 패드(160a)가 각각 구성된다.
- <73> 또한, 상기 이븐 데이터 배선(130b)과 오드 데이터 링크 배선 및 패드(150a, 160a) 상부에는 이븐 데이터 배선(130b)과 오드 데이터 링크 배선(150a) 각각의 일부를 노출하는 제 3 및 제 4 콘택홀(BH3, BH4)을 포함하는 보

호막(155)이 위치한다.

- <74> 이때, 상기 제 3 및 제 4 콘택홀(BH3, BH4)에 의해 노출된 이븐 데이터 배선(130b)과 오드 데이터 링크 배선(150a)은 화소 전극(180)과 동일층 동일 물질로 이루어진 이븐 브리지 패턴(190b)을 통해 전기적으로 연결된다.
- <75> 또한, 상기 오드 데이터 패드(160a)는 이의 일부를 노출하는 오드 데이터 패드 콘택홀(DPH3)을 통해 오드 데이터 패드 전극(170a)과 접촉된다.
- <76> 종합해 보건데, 본 발명에서는 데이터 링크 영역(DLA)에 대응된 오드 데이터 링크 배선(150a)과 이븐 데이터 링크 배선(150b)이 게이트 절연막(145)을 사이에 두고 서로 다른 층에서 교차 설계하는 것을 특징으로 한다. 이와 같은 구성은 오드 및 이븐 데이터 링크 배선(150a, 150b)을 평면적으로 서로 중첩되도록 설계하더라도 쇼트 불량 발생될 염려가 없다.
- <77> 이때, 상기 이븐 데이터 배선(130b)과 오드 데이터 링크 배선 및 패드(150a, 160a)는 동일층 동일 물질로 구성되지만, 오드 데이터 배선(130a)과 이븐 데이터 링크 배선 및 패드(150b, 160b)와의 저항차를 맞추기 위해 제 3 및 제 4 콘택홀(BH3, BH4)을 형성하고 이븐 브리지 패턴(190b)으로 이븐 데이터 배선(130b)과 오드 데이터 링크 배선(150a)을 전기적으로 연결 구성한다.
- <78> 따라서, 전술한 구성은 종래와 달리 오드 데이터 링크 배선(150a)과 이븐 데이터 링크 배선(150b)의 이격 거리를 고려할 필요가 없으므로, 데이터 링크 영역(DLA)을 축소 설계할 수 있는 장점을 갖는다.
- <79> 이때, 도면으로 상세히 제시하지는 않았지만, 오드 및 이븐 데이터 링크 배선(150a, 150b)을 일 직선 상에 설계하여 서로 중첩되는 면적은 최대화하고 이격 거리는 최소화하는 방법을 고려해 볼 수 있으나, 이 경우 오드 및 이븐 데이터 링크 배선(150a, 150b)과 이들 사이에 개재된 게이트 절연막(145)에 의한 기생 커패시턴스로 화질이 저하될 우려가 있으므로, 오드 및 이븐 데이터 링크 배선(150a, 150b) 간의 중첩 면적은 최소화하여 설계하는 것이 바람직하다.
- <80> 따라서, 본 발명의 제 1 실시예에서는 오드 및 이븐 데이터 배선과 오드 및 이븐 데이터 링크 배선을 서로 다른 층에서 교차 구성하는 것을 통해 데이터 링크 영역의 면적을 축소 설계할 수 있는 장점이 있다.
- <81> 이하, 첨부한 도면을 참조하여 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 기판의 제조방법에 대해 설명하도록 한다.
- <82> 도 6a 내지 도 6d와 도 7a 내지 도 7d와 도 8a 내지 도 8d는 도 4의 Va-Va, Vb-Vb, VIII-VIII선을 따라 각각 절단하여 공정 순서에 따라 나타낸 공정 단면도이다.
- <83> 도 6a 내지 도 8a에 도시한 바와 같이, 기판(100) 상에 표시 영역(AA)과 상기 표시 영역(AA)을 제외한 데이터 링크 영역(DLA) 및 데이터 패드 영역(DPA)을 포함하는 비표시 영역(NAA)으로 구분하는 단계를 진행한다.
- <84> 상기 다수의 영역으로 구분된 기판(100) 상에 구리(Cu), 몰리브덴(Mo), 몰리브덴 합금(MoTi), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr) 등을 포함하는 도전성 금속 그룹 중 선택된 하나 또는 둘 이상의 합금으로 적층된 게이트 금속층(미도시)을 형성하고 이를 패턴하여, 상기 표시 영역(AA)에 대응하여 일 방향으로 오드 및 이븐 게이트 배선(도 4의 120a, 120b)과, 상기 오드 및 이븐 게이트 배선(도 4의 120a, 120b)에서 연장된 게이트 전극(125)을 형성한다.
- <85> 이와 동시에, 상기 비표시 영역(NAA)에 대응하여 전기적으로 절연된 아일랜드 형태의 이븐 데이터 링크 배선(150b)과 상기 이븐 데이터 링크 배선(150b)의 일 끝단에 위치하는 이븐 데이터 패드(160b)를 각각 형성한다.
- <86> 다음으로, 상기 오드 및 이븐 게이트 배선(도 4의 120a, 120b)과 게이트 전극(125)과 이븐 데이터 링크 배선 및 패드(150b, 160b)가 형성된 기판(100) 상부 전면에 산화 실리콘(SiO₂)과 질화실리콘(SiNx)을 포함하는 무기절연 물질 그룹 중 선택된 하나로 게이트 절연막(145)을 형성한다.
- <87> 도 6b 내지 도 8b에 도시한 바와 같이, 상기 게이트 절연막(145)이 형성된 기판(100) 상에 순수 비정질 실리콘(a-Si:H)으로 이루어진 순수 비정질 실리콘층(미도시)과 불순물을 포함하는 비정질 실리콘(n+ a-Si:H)으로 이루어진 불순물 비정질 실리콘층(미도시)을 차례로 적층 형성하고 이를 패턴하여, 상기 게이트 전극(125)과 게이트 절연막(145)을 사이에 두고 중첩 구성된 액티브층(140)과, 오믹 콘택층(141)을 형성한다.
- <88> 다음으로, 상기 액티브 및 오믹 콘택층(140, 141)이 형성된 기판(100) 상에 구리(Cu), 몰리브덴(Mo), 몰리브덴 합금(MoTi), 알루미늄(Al), 알루미늄 합금(AlNd) 및 크롬(Cr) 등을 포함하는 도전성 금속 그룹 중 선택된 하나

또는 둘 이상의 합금으로 이루어진 소스 및 드레인 금속층(미도시)을 형성하고 이를 패턴하여, 상기 표시 영역(AA)에 대응하여 오드 및 이븐 게이트 배선(도 4의 120a, 120b)과 수직 교차하는 방향으로 오드 및 이븐 데이터 배선(130a, 130b)과, 상기 오드 및 이븐 데이터 배선(130a, 130b)에서 연장된 소스 전극(132)과, 상기 소스 전극(132)과 이격된 드레인 전극(134)을 형성한다.

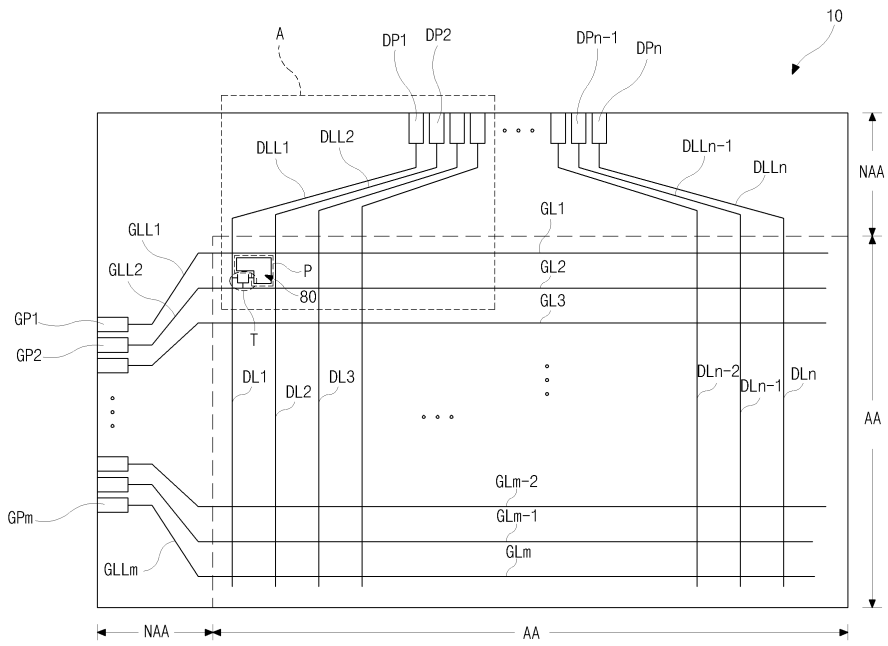
- <89> 이때, 상기 소스 및 드레인 전극(132, 134)의 이격된 사이로 노출된 오믹 콘택층(141)을 양측으로 분리 형성하고, 양측으로 분리된 오믹 콘택층(141)의 사이에 대응된 액티브층(140)을 과식각하여 이 부분을 채널(ch)로 활용한다.
- <90> 여기서, 상기 액티브층(140)과 오믹 콘택층(141)을 포함하여 반도체층(142)이라 하며, 상기 게이트 전극(125), 소스 및 드레인 전극(132, 134)과 반도체층(142)은 스위칭 역할을 하는 박막트랜지스터(T)를 이룬다.
- <91> 이와 동시에, 상기 비표시 영역(NAA)에 대응하여 이븐 데이터 링크 배선(150b)과 게이트 절연막(145)을 사이에 두고 교차 구성되며, 전기적으로 절연된 오드 데이터 링크 배선(150a)과, 상기 오드 데이터 링크 배선(150a)의 일 끝단에 위치하는 오드 데이터 패드(160a)를 각각 형성한다.
- <92> 전술한 구성에서, 상기 비표시 영역(NAA) 특히, 데이터 링크 영역(DLA)에 대응된 오드 데이터 링크 배선(150a)과 이븐 데이터 링크 배선(150b)이 게이트 절연막(145)을 사이에 두고, 서로 교차되도록 설계하는 것을 특징으로 한다. 이와 같은 구성은 오드 및 이븐 데이터 링크 배선(150a, 150b)을 평면적으로 서로 중첩되도록 설계하더라도 쇼트 불량률이 발생될 염려가 없다.
- <93> 다음으로, 상기 오드 및 이븐 데이터 배선(130a, 130b)과 박막트랜지스터(T)와 오드 데이터 링크 배선 및 패드(150a, 160a)가 형성된 기판(100) 상부 전면에 산화 실리콘(SiO_2)과 질화실리콘(SiNx)을 포함하는 무기절연물질 그룹 또는 벤조싸이클로부텐(benzocyclobutene)과 포토 아크릴(photo acryl)을 포함하는 유기절연물질 그룹 중 선택된 하나로 보호막(155)을 형성한다.
- <94> 다음으로, 도 6c 내지 도 8c에 도시한 바와 같이, 상기 보호막(155)을 건식식각 공정으로 패턴하여, 상기 드레인 전극(134)과 오드 및 이븐 데이터 배선(130a, 130b)과 오드 및 이븐 데이터 링크 배선(150a, 150b)과 오드 및 이븐 데이터 패드(160a, 160b) 각각의 일부를 노출하는 드레인 콘택홀(CH2)과 제 1 내지 제 4 콘택홀(BH1, BH2, BH3, BH4)과 오드 및 이븐 데이터 패드 콘택홀(DPH3, DPH4)을 형성한다.
- <95> 도 6d 내지 도 8d에 도시한 바와 같이, 상기 드레인 콘택홀(CH2)과 제 1 내지 제 4 콘택홀(BH1 내지 BH4)과 오드 및 이븐 데이터 패드 콘택홀(DPH3, DPH4)을 포함하는 보호막(155) 상에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 도전성 금속 그룹 중 선택된 하나로 투명 금속층(미도시)을 형성하고 이를 패턴하여, 상기 드레인 콘택홀(CH2)을 통해 드레인 전극(134)과 접촉된 화소 전극(180)을 화소 영역(도 4의 P)에 대응하여 형성한다.
- <96> 이와 동시에, 상기 데이터 링크 영역(DLA)에 대응하여 제 1 및 제 2 콘택홀(BH1, BH2)을 통해 오드 데이터 배선(130a)과 이븐 데이터 링크 배선(150b)을 서로 연결하는 오드 브리지 패턴(190a)과, 상기 제 3 및 제 4 콘택홀(BH3, BH4)을 통해 이븐 데이터 배선(130b)과 오드 데이터 링크 배선(150a)을 서로 연결하는 이븐 브리지 패턴(190b)을 각각 형성한다. 또한, 상기 데이터 패드 영역(DPA)에 대응하여 제 3 및 제 4 데이터 패드 콘택홀(DPH3, DPH4)을 통해 오드 및 이븐 데이터 패드(160a, 160b)에 각각 접촉하는 오드 및 이븐 데이터 패드 전극(170a, 170b)을 형성한다.
- <97> 이때, 상기 화소 영역(도 4의 P)에 대응된 화소 전극(180)을 오드 게이트 배선(120a)과 중첩되도록 연장 형성하여, 상기 오드 게이트 배선(120a)을 제 1 전극으로 하고, 상기 오드 게이트 배선(120a)과 중첩된 화소 전극(180)을 제 2 전극으로 하며, 상기 제 1 및 제 2 전극 사이에 개재된 게이트 절연막(145) 및 보호막(155)을 유전체층으로 하는 스토리지 커패시터(Cst)를 형성한다.
- <98> 이때, 상기 이븐 데이터 배선(130b)과 오드 데이터 링크 배선 및 패드(150a, 160a)는 동일층 동일 물질로 구성되지만, 오드 데이터 배선(130a)과 이븐 데이터 링크 배선 및 패드(150b, 160b)와의 저항차를 맞추기 위해 제 3 및 제 4 콘택홀(BH3, BH4)을 형성하고 이븐 브리지 패턴(190b)으로 이븐 데이터 배선(130b)과 오드 데이터 링크 배선(150a)을 전기적으로 연결한다.
- <99> 따라서, 전술한 구성은 종래와 달리 오드 데이터 링크 배선(150a)과 이븐 데이터 링크 배선(150b)의 이격 거리를 고려할 필요가 없으므로, 데이터 링크 영역(DLA)을 축소 설계할 수 있는 장점을 갖는다.

- <100> 이상으로, 본 발명에 따른 액정표시장치용 어레이 기판을 제작할 수 있다.
- <101> 지금까지 살펴본 바와 같이, 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 기판은 표시 영역에 대응된 드레인 콘택홀과 화소 전극을 형성하는 각각의 단계에, 제 1 내지 제 4 콘택홀과 오드 및 이븐 브리지 패턴이 형성되므로 추가적인 마스크 공정 없이 손쉽게 제작할 수 있다.
- <102> 이때, 본 발명의 제 1 실시예에서는 액정표시장치용 어레이 기판을 5 마스크 공정으로 제작하는 과정을 일 예로 들어 설명하고 있으나, 4 마스크 공정으로 제작할 수 있다는 것은 당업자에게 있어 자명한 사실일 것이다.
- <103> --- 제 2 실시예 ---
- <104> 본 발명의 제 2 실시예는 제 1 실시예의 구성에서 데이터 링크 영역에 대응된 오드 데이터 링크 배선 및 패드는 오드 및 이븐 데이터 배선과, 이븐 데이터 링크 배선 및 패드는 오드 및 이븐 게이트 배선과 동일층 동일 물질로 설계한 것을 특징으로 한다.
- <105> 도 9는 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이 기판을 나타낸 평면도로, 제 1 실시예와 동일한 명칭에 대해서는 도면 번호에 100을 더하여 나타내고 있으며 중복 설명은 생략하도록 한다.
- <106> 도시한 바와 같이, 기판(200) 상의 표시 영역(AA)에는 일 방향으로 오드 및 이븐 게이트 배선(220a, 220b)과, 상기 오드 및 이븐 게이트 배선(220a, 220b)과 수직 교차하는 방향으로 오드 및 이븐 데이터 배선(230a, 230b)이 구성된다.
- <107> 상기 오드 및 이븐 게이트 배선(220a, 220b)과 오드 및 이븐 데이터 배선(230a, 230b)의 교차지점에는 다수의 박막트랜지스터(T)가 위치한다.
- <108> 한편, 상기 비표시 영역(NAA)에는 오드 및 이븐 데이터 링크 배선(250a, 250b)과, 상기 오드 및 이븐 데이터 링크 배선(250a, 250b)과 동일 패턴으로 연장된 오드 및 이븐 데이터 패드(260a, 260b)가 각각 위치한다.
- <109> 이때, 상기 오드 데이터 링크 배선 및 패드(250a, 260a)는 오드 및 이븐 게이트 배선(220a, 220b)과 동일층 동일 물질로 구성하고, 이븐 데이터 링크 배선 및 패드(250b, 260b)는 오드 및 이븐 데이터 배선(230a, 230b)과 동일층 동일 물질로 구성하는 것을 특징으로 한다.
- <110> 따라서, 전술한 제 1 실시예와 마찬가지로, 상기 오드 데이터 배선(230a)은 오드 브리지 패턴(290a)을 통해 이븐 데이터 링크 배선 및 패드(250b, 260b)에, 그리고 상기 이븐 데이터 배선(230b)은 이븐 브리지 패턴(290b)을 통해 오드 데이터 링크 배선 및 패드(250a, 260a)에 각각 연결된다.
- <111> 이때, 상기 이븐 데이터 링크 배선(250b)은 오드 데이터 배선(230a)과 동일층 동일 물질로 구성되지만, 오드 데이터 링크 배선(250a) 및 이븐 데이터 배선(230b)과의 저항차를 맞추기 위해 제 1 및 제 2 콘택홀(BH1, BH2)을 구성하고 오드 브리지 패턴(290a)으로 서로 연결 구성한다.
- <112> 본 발명의 제 2 실시예에서는 제 1 실시예와 마찬가지로 데이터 링크 영역(DLA)에 대응된 오드 데이터 링크 배선(250a)과 이븐 데이터 링크 배선(250b)을 서로 다른 층에서 지그재그 형태로 교차 설계하는 것을 특징으로 한다.
- <113> --- 제 3 실시예 ---
- <114> 본 발명의 제 3 실시예는 데이터 링크 영역에 대응된 오드 및 이븐 데이터 링크 배선을 게이트 절연막을 사이에 두고 서로 교차하지 않으면서 최대한 밀착 구성하는 것을 특징으로 한다.
- <115> 도 10은 본 발명의 제 3 실시예에 따른 액정표시장치용 어레이 기판을 나타낸 평면도로, 제 1 실시예와 동일한 명칭에 대해서는 도면 번호에 200을 더하여 나타내고 있으며 중복 설명은 생략하도록 한다.
- <116> 도시한 바와 같이, 기판(300) 상의 표시 영역(AA)에는 일 방향으로 오드 및 이븐 게이트 배선(320a, 320b)과, 상기 오드 및 이븐 게이트 배선(320a, 320b)과 수직 교차하는 방향으로 오드 및 이븐 데이터 배선(330a, 330b)이 구성된다.
- <117> 상기 오드 및 이븐 게이트 배선(320a, 320b)과 오드 및 이븐 데이터 배선(330a, 330b)의 교차지점에는 다수의 박막트랜지스터(T)가 위치한다.
- <118> 한편, 상기 비표시 영역(NAA)에는 오드 및 이븐 데이터 링크 배선(350a, 350b)과, 상기 오드 및 이븐 데이터 링크 배선(350a, 350b)과 동일 패턴으로 연장된 오드 및 이븐 데이터 패드(360a, 360b)가 각각 위치한다.

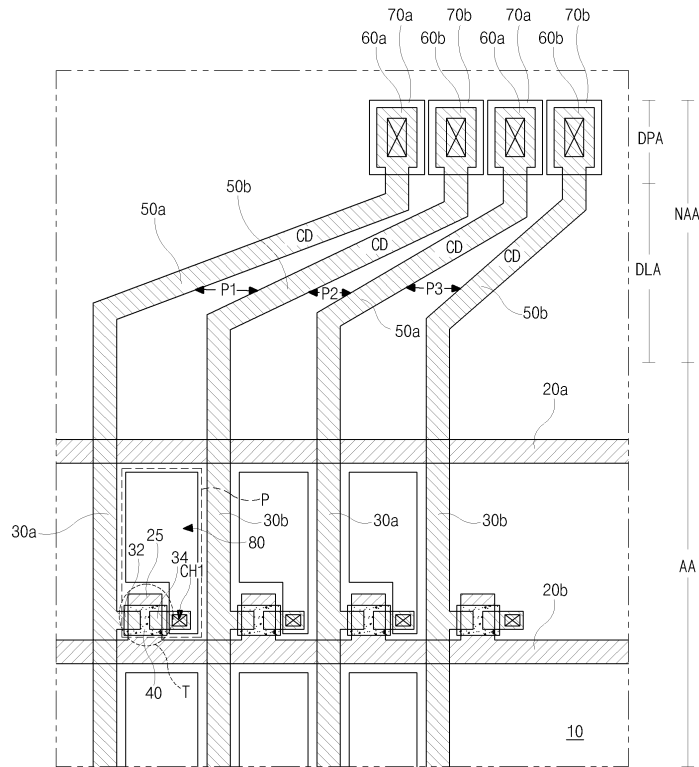
- <143> 160a : 오드 데이터 패드 160b : 이븐 데이터 패드
- <144> 170a : 오드 데이터 패드 전극 170b : 이븐 데이터 패드 전극
- <145> 180 : 화소 전극 190a : 오드 브리지 패턴
- <146> 190b : 이븐 브리지 패턴 BH1 내지 BH4 : 제 1 내지 제 4 콘택홀
- <147> DPH3 : 오드 데이터 패드 콘택홀 DPH4 : 이븐 데이터 패드 콘택홀
- <148> CH2 : 드레인 콘택홀

도면

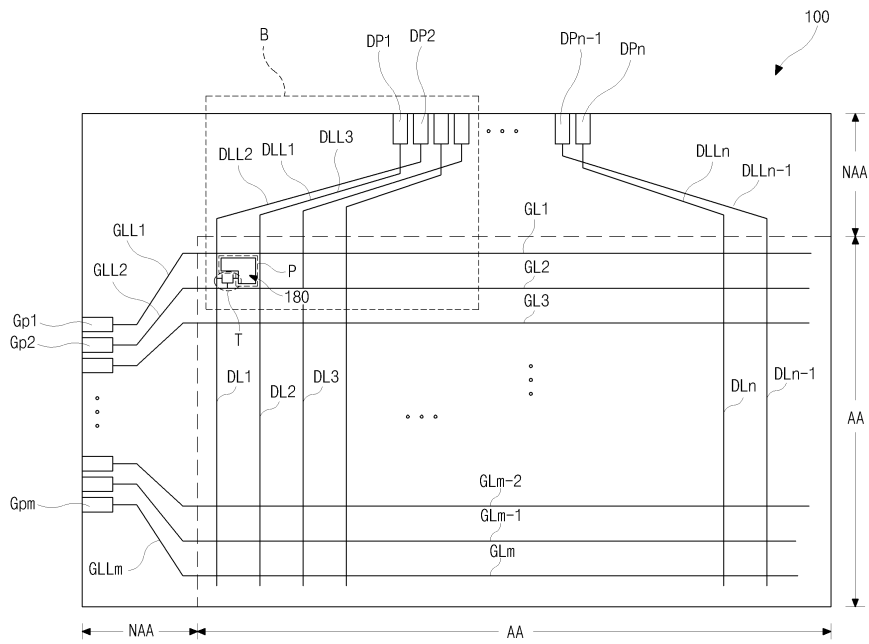
도면1



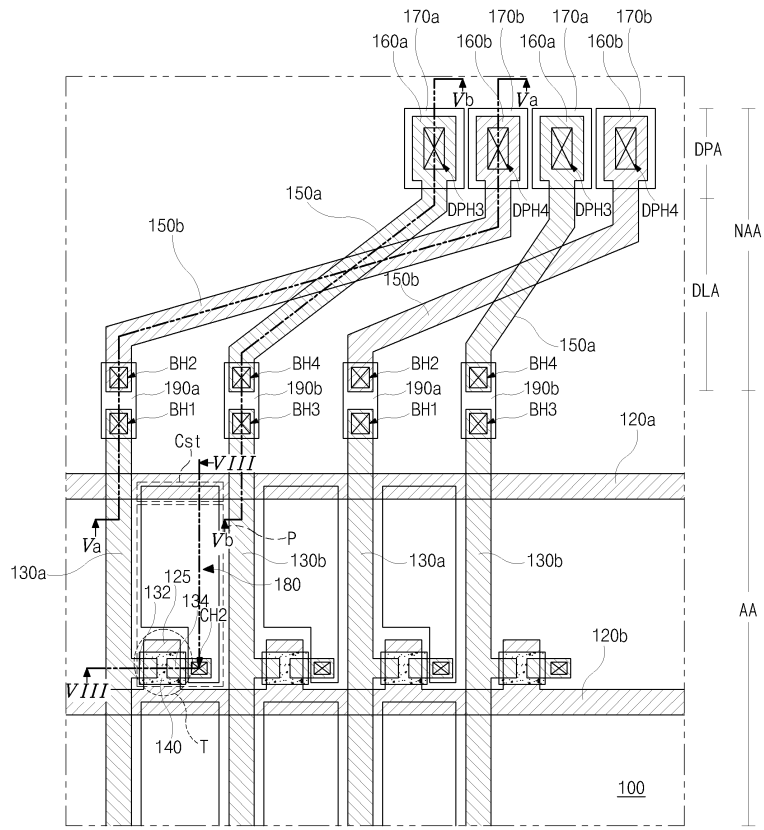
도면2



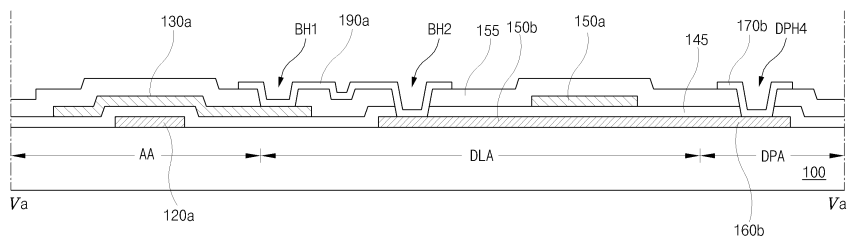
도면3



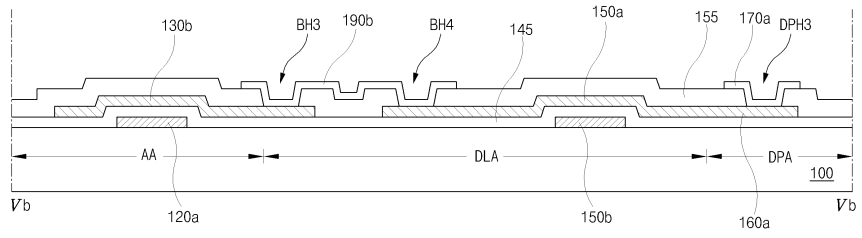
도면4



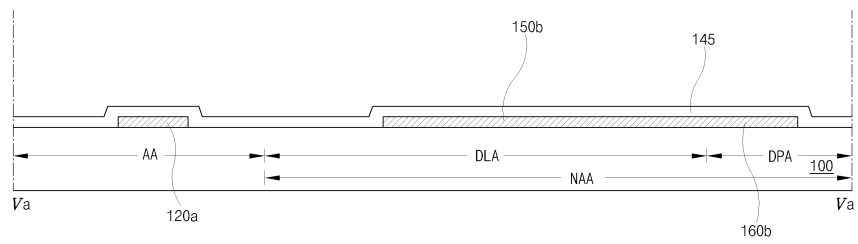
도면5a



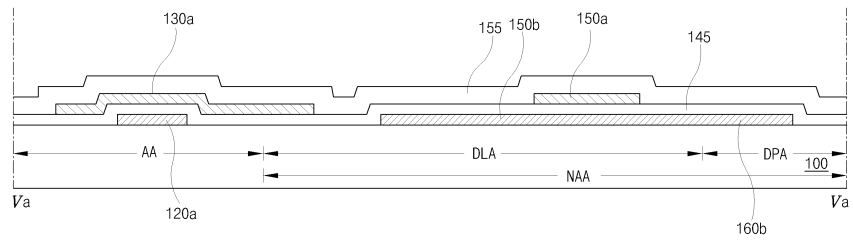
도면5b



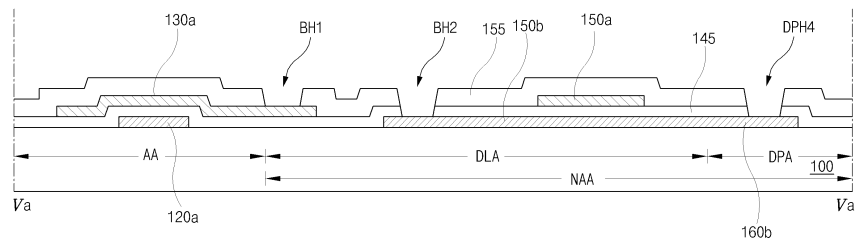
도면6a



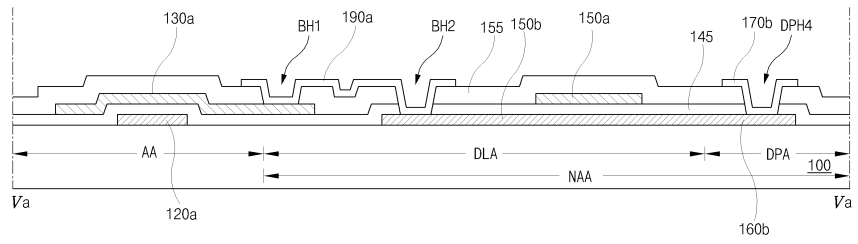
도면6b



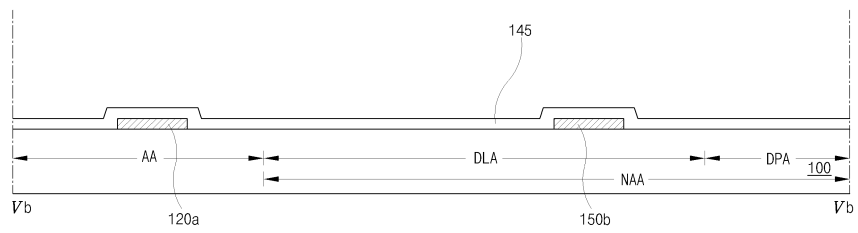
도면6c



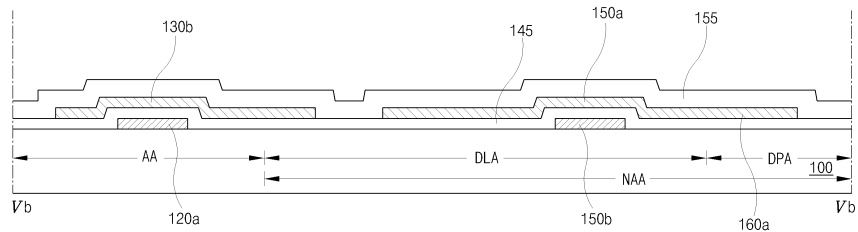
도면6d



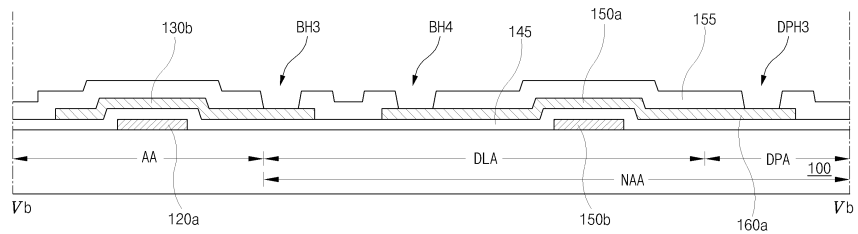
도면7a



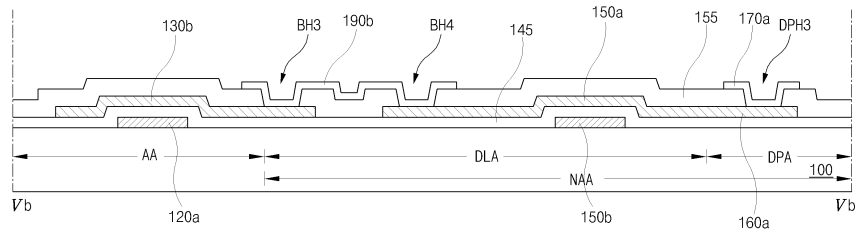
도면7b



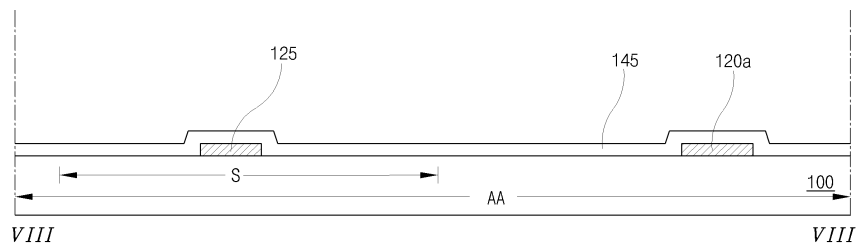
도면7c



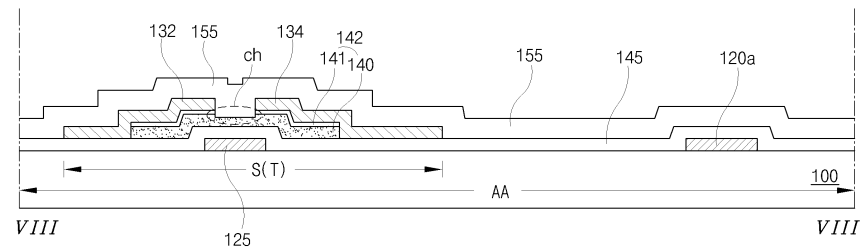
도면7d



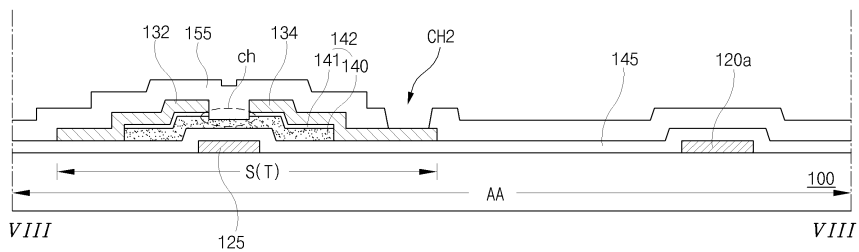
도면8a



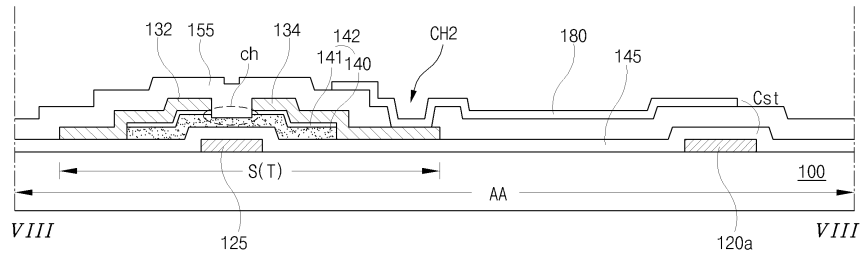
도면8b



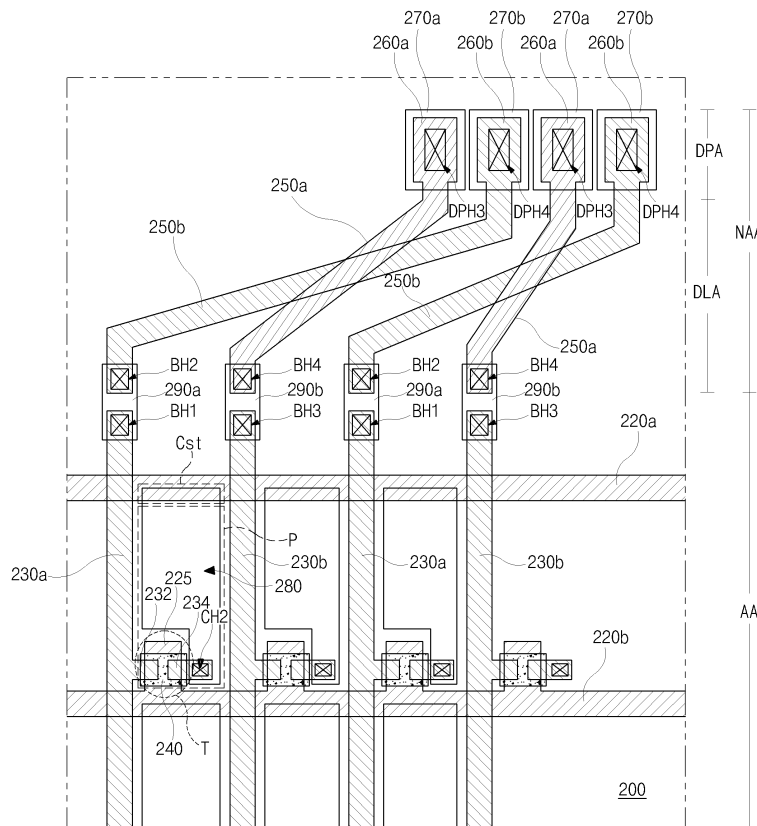
도면8c



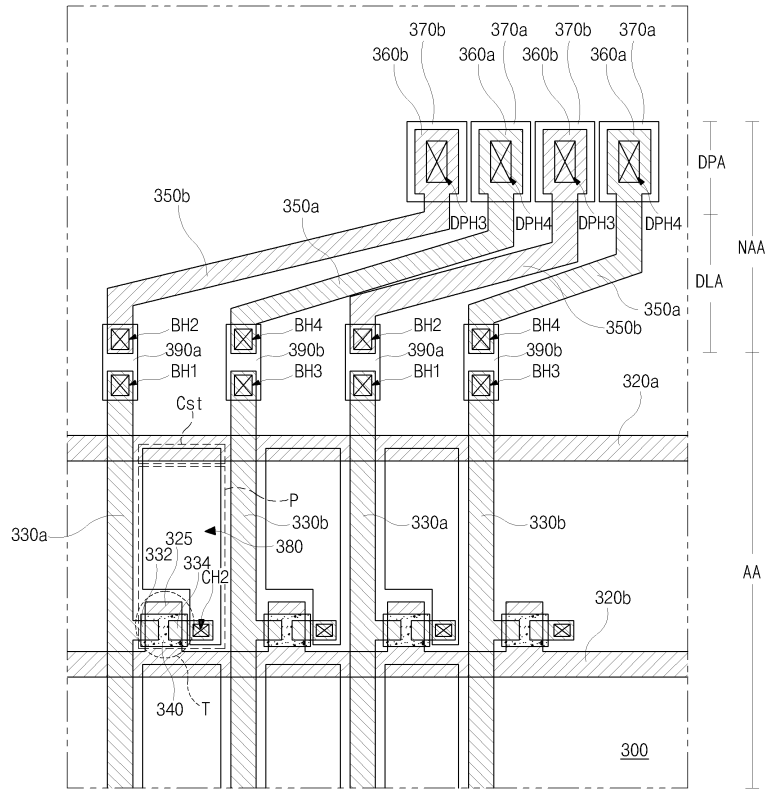
도면8d



도면9



도면10



专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020090038670A	公开(公告)日	2009-04-21
申请号	KR1020070104092	申请日	2007-10-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON JANG UN 권장운 LEE SU WOONG 이수웅		
发明人	권장운 이수웅		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	H01L27/1259 G02F1/1345		
其他公开文献	KR101433109B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于液晶显示器的阵列基板，其设计非显示区域的区域，其不表示更详细的图像作为具有缩小的液晶显示器。为此，在本发明中，关于奇数数据布线，奇数数据焊盘和奇数数据链路布线，以及偶数数据转向的偶数数据布线，偶数数据焊盘和偶数数据链路。布线，对应于数据链接区域的奇数和偶数数据链路布线将栅极绝缘层置于间隔中。它设计在不同的层。该配置的优点在于它包含在具有不同奇数数据链路布线甚至数据链路布线的层中，因此尽管部分区域被设计为具有叠加并且不必另外，所以不用担心产生短路故障。考虑奇数数据链路布线和分离距离，并设计非显示区域的面积减少。

