



(19) 대한민국특허청(KR)
 (12) 공개특허공보(A)

(51) Int. Cl.
 G02F 1/1345 (2006.01)

(11) 공개번호 10-2007-0056553
 (43) 공개일자 2007년06월04일

(21) 출원번호 10-2005-0115385
 (22) 출원일자 2005년11월30일
 심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
 서울 영등포구 여의도동 20번지

(72) 발명자 장병훈
 경북 구미시 구평동 475번지 부영아파트 701동 1305호
 김민정
 부산 동래구 칠산동 286

(74) 대리인 특허법인네이트

전체 청구항 수 : 총 26 항

(54) 게이트 인 패널 구조 액정표시장치 및 그 제조 방법

(57) 요약

본 발명은 어레이 기판과 컬러필터 기판을 합착하기 위해 형성하는 씰 패턴내에 상기 기판간 도통을 위해 도전볼이 포함됨으로써 상기 도전볼에 의해 원치않는 부분 즉, 액티브 영역의 게이트 배선과 연결된 제 1, 2 연결배선을 전기적으로 연결하기 위한 게이트 연결패턴과, 상기 컬러필터 기판의 공통전극이 도통되어 발생하는 쇼트 불량을 방지하고자, 상기 컬러필터 기판상에 상기 게이트 연결패턴에 대응하여 유기질연물질로써 도통방지 패턴을 구비함으로서 상기 도통 방지패턴에 의해 상기 도전볼이 게이트 연결패턴과 공통전극과 동시에 접촉하는 것을 방지하는 것을 특징으로 하는 GIP구조 액정표시장치 및 그 제조 방법을 제공한다.

대표도

도 4

특허청구의 범위

청구항 1.

화상을 표시하는 액티브 영역과, 게이트 구동회로를 구비한 게이트 회로부와 신호입력부 및 패드부가 정의된 제 1 기판과;

상기 액티브 영역에 서로 교차하여 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과;

상기 신호입력부에 형성되며 상기 패드부까지 연장하는 제 1 연결배선과;

상기 제 1 연결배선과 상기 게이트 구동회로에 연결되는 제 2 연결배선과;

상기 제 1 콘택홀을 통해 상기 제 1 및 제 2 연결배선과 동시에 접촉하며 형성된 게이트 연결패턴과;

상기 제 1 기판과 마주하는 제 2 기판과;

상기 제 2 기판의 내측 전면에 형성된 공통전극과;

상기 공통전극 하부로 상기 게이트 연결패턴에 대응하여 형성된 도통 방지패턴과;

상기 액티브 영역을 둘러싸며 그 내부에 다수의 도전볼을 가지며 형성된 씰 패턴과;

상기 씰 패턴 내측으로 상기 제 1, 2 기판 사이에 형성된 액정총

을 포함하는 GIP구조 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 패드부와 게이트 회로부는 상기 액티브 영역의 상측과 일측에 각각 구성되며, 상기 신호입력부는 상기 게이트 회로부와 인접하여 그 일측에 구성된 것이 특징인 GIP구조 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 게이트 배선과 데이터 배선은 게이트 절연막을 사이에 두고 그 상하로 서로 교차하는 GIP구조 액정표시장치.

청구항 4.

제 1 항에 있어서,

상기 제 1 연결배선과 제 2 연결배선은 게이트 절연막을 사이에 두고 그 상하로 서로 교차하는 GIP구조 액정표시장치.

청구항 5.

제 1 항에 있어서,

상기 제 2 연결배선 상부로 전면에 상기 제 1 연결배선과 상기 제 2 연결배선을 동시에 노출시키는 제 1 콘택홀을 갖는 보호층을 포함하는 GIP구조 액정표시장치.

청구항 6.

제 5 항에 있어서,

상기 게이트 연결패턴은 상기 보호층 위로 상기 제 1 콘택홀을 통해 상기 제 1, 2 연결배선과 동시에 접촉하는 것이 특징인 GIP구조 액정표시장치.

청구항 7.

제 5 항에 있어서,

상기 게이트 및 데이터 배선과 연결되며 각 화소영역에 형성된 박막트랜지스터와;

상기 보호층 상부로 상기 박막트랜지스터의 드레인 전극과 드레인 콘택홀을 통해 연결되며 각 화소영역별로 형성된 화소 전극

을 더욱 포함하는 GIP구조 액정표시장치.

청구항 8.

제 7 항에 있어서,

상기 화소전극은 상기 게이트 연결패턴과 동일한 층에 동일물질로 형성된 것이 특징인 GIP구조 액정표시장치.

청구항 9.

제 1 항에 있어서,

상기 제 2 기판의 상기 제 1 기판과 마주하는 내측면에 상기 액티브 영역에 대응하여 격자형태로 형성된 제 1 블랙매트릭스 및 상기 게이트 회로부 및 신호입력부에 대응하여 형성된 제 2 블랙매트릭스와;

상기 격자형태의 제 1 블랙매트릭스와 중첩하며 액티브 영역에 대응하여 형성된 컬러필터층

을 더욱 포함하는 GIP구조 액정표시장치.

청구항 10.

제 1 항에 있어서,

상기 도통 방지패턴에 의해 상기 도전볼이 게이트 연결패턴과 공통전극과 동시에 접촉하는 것을 방지하는 것을 특징으로 하는 GIP구조 액정표시장치.

청구항 11.

제 1 항에 있어서,

상기 공통전극 하부로 상기 게이트 배선 또는 데이터 배선에 대응하여 형성된 패턴드 스페이서를 더욱 포함하는 GIP구조 액정표시장치.

청구항 12.

제 11 항에 있어서,

상기 패턴드 스페이서는 상기 도통 방지패턴과 동일한 층에 동일물질로 형성된 것이 특징인 GIP구조 액정표시장치.

청구항 13.

제 1 항에 있어서,

상기 제 1 연결배선은 상기 게이트 배선과 동일한 층에 동일물질로 형성된 것이 특징인 GIP구조 액정표시장치.

청구항 14.

제 1 항에 있어서,

상기 제 2 연결배선은 상기 데이터 배선과 동일한 층에 동일물질로 형성된 것이 특징인 GIP구조 액정표시장치.

청구항 15.

제 1 항에 있어서,

상기 도통 방지패턴은 이와 대응된 게이트 연결패턴을 완전히 가리도록 그 평면적이 상기 게이트 연결패턴과 같거나 크게 형성된 것이 특징인 GIP구조 액정표시장치.

청구항 16.

제 1 항에 있어서,

상기 도통 방지패턴은 상기 게이트 연결패턴과 접촉하며 형성되거나 또는 상기 게이트 연결패턴과 제 1 간격 이격하며 형성된 것이 특징인 GIP구조 액정표시장치.

청구항 17.

제 16 항에 있어서,

상기 제 1 간격은 상기 도전볼의 반경보다 작게 형성되는 것이 특징인 GIP구조 액정표시장치.

청구항 18.

화상을 표시하는 액티브 영역과 상기 액티브 영역 상측으로 패드부와, 상기 액티브 영역 일측으로 순차적으로 게이트 회로부와 신호입력부가 정의되며, 상기 신호입력부에 게이트 절연막을 개재하여 서로 교차하는 제 1, 2 연결배선과, 상기 제 1, 2 연결배선과 동시에 접촉함으로써 이들 두 배선을 전기적으로 연결시키는 게이트 연결패턴을 갖는 제 1 기판을 형성하는 단계와;

상기 제 1 기판과 마주하는 제 2 기판의 내측 전면에 공통전극을 형성하는 단계와;

상기 공통전극의 배면에 상기 액티브 영역에 패턴드 스페이서와, 동시에 상기 신호입력부에 형성된 게이트 연결패턴에 대응하여 도통 방지패턴을 형성하는 단계와;

상기 제 1 기판의 신호입력부를 포함하는 액티브 영역의 테두리를 따라 도전볼을 갖는 씰 패턴을 형성하는 단계와;

상기 씰 패턴 내측에 액정총을 형성하는 단계와;

상기 도통 방지패턴과 상기 게이트 연결패턴이 대응하도록 제 1, 2 기판을 합착하는 단계

를 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 19.

제 18 항에 있어서,

상기 제 1 기판을 형성하는 단계는

상기 액티브 영역에 게이트 배선과, 상기 신호입력부에 상기 게이트 배선과 교차하는 방향으로 상기 패드부까지 연장하는 제 1 연결배선을 형성하는 단계와;

상기 게이트 배선과 제 1 연결배선 위로 전면에 게이트 절연막을 형성하는 단계와;

상기 절연막 위로 상기 액티브 영역에 상기 게이트 배선과 교차하는 데이터 배선과, 동시에 상기 신호입력부에 상기 제 1 연결배선과 교차하며, 상기 게이트 회로부를 통해 상기 게이트 배선과 연결되는 제 2 연결배선을 형성하는 단계와;

상기 데이터 배선 및 제 1, 2 연결배선을 덮으며 상기 제 1 연결배선과 상기 제 2 연결배선의 일끝단을 동시에 노출시키는 제 1 콘택홀을 갖는 보호총을 형성하는 단계와;

상기 보호총 위로 상기 제 1 콘택홀을 통해 상기 제 1, 2 연결배선과 동시에 접촉하는 게이트 연결패턴을 형성하는 단계

를 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 20.

제 19 항에 있어서,

상기 액티브 영역에는 상기 게이트 배선과 데이터 배선과 연결되며, 그 하부로부터 게이트 전극과, 게이트 절연막과, 반도체층과, 서로 이격하는 소스 및 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계를 더욱 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 21.

제 20 항에 있어서,

상기 보호총 상부에 상기 박막트랜지스터의 드레인 전극과 연결된 화소전극을 형성하는 단계를 더욱 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 22.

제 21 항에 있어서,

상기 화소전극과 상기 게이트 연결패턴을 동일한 층에 동일물질로 동시에 형성하는 것이 특징인 GIP구조 액정표시장치의 제조 방법.

청구항 23.

제 18 항에 있어서,

상기 제 1 기판과 대향하는 제 2 기판의 내측면에 상기 게이트 회로부 및 신호입력부를 가리는 블랙매트릭스를 형성하는 단계;

상기 블랙매트릭스와 그 끝단 일부가 중첩하며 상기 액티브 영역에 컬러필터층을 형성하는 단계
를 더욱 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 24.

제 23 항에 있어서,

상기 블랙매트릭스를 형성하는 단계는

상기 액티브 영역에 대응하여 상기 게이트 및 데이터 배선을 가리는 격자형태의 제 1 블랙매트릭스를 형성하는 단계를 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 25.

제 24 항에 있어서,

상기 도통 방지패턴을 형성하는 단계는

상기 제 1 블랙매트릭스와 중첩하며 패턴드 스페이서를 형성하는 단계를 포함하는 GIP구조 액정표시장치의 제조 방법.

청구항 26.

제 25 항에 있어서,

상기 도통 방지패턴과 패턴드 스페이서는 동일한 층에 동일물질로 동시에 형성하는 것을 특징인 GIP구조 액정표시장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로서, 더욱 상세하게는 쇼트를 방지하는 GIP(gate in panel) 구조 액정표시장치 및 그 제조 방법에 관한 것이다.

최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시 장치(flat panel display)의 필요성이 대두되었는데, 이 중 액정 표시 장치(liquid crystal display)가 해상도, 컬러표시, 화질 등에서 우수하여 노트북이나 데스크탑 모니터에 활발하게 적용되고 있다.

일반적으로 액정표시장치는 전극이 각각 형성되어 있는 두 기판을 상기 두 전극이 서로 대하도록 배치하고, 상기 두 전극 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 문자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

이러한 액정표시장치는 두 기판 사이에 액정이 주입되어 있는 액정패널과 액정패널 하부에 배치되고 광원으로 이용되는 백라이트, 그리고 액정패널 외곽에 위치하며 액정패널을 구동시키기 위한 구동부로 이루어진다.

통상적으로 상기 구동부는 구동회로기판(printed circuit board : PCB)에 구현되며, 이러한 구동회로기판은 상기 액정패널의 게이트 배선과 연결되는 게이트 구동회로기판과 데이터 배선과 연결되는 데이터 구동회로기판으로 나뉘며, 이들 각각의 구동회로기판은, 액정패널의 일측면에 형성되며 상기 게이트 배선과 연결된 게이트 패드부와, 통상적으로 상기 게이트 패드가 형성된 일측면과 직교하는 상측면에 형성된 데이터 배선과 연결된 데이터 패드부 각각에 테이프 캐리어 패키지 (tape carrier package : TCP) 형태로서 실장되고 있다.

하지만, 종래와 같이 구동회로기판을 게이트 및 데이터용으로 각각 게이트 패드부와 데이터 패드부에 실장하게 되면, 그 부피가 커지고, 그 무게 또한 증가하게 됨으로 게이트 및 데이터 구동회로기판을 하나로 통합하여 액정패널의 일면에만 실장하는 것을 특징으로 GIP구조 액정표시장치가 제안되고 있다.

도 1은 종래의 GIP구조 액정표시장치의 평면도 일부를 도시한 것이며, 도 2는 도 1을 절단선 II-II를 따라 절단한 단면도이다.

도시한 바와 같이, GIP구조 액정표시장치(1)는 하부의 어레이 기판(10)과, 상부의 컬러필터 기판(50)과, 상기 두 기판(10, 50) 사이에 액정층(70)이 구비되어 있다.

이때, 상기 어레이 기판(10)은 크게 화상을 표시하는 액티브 영역(AA)과, 상기 액티브 영역(AA)의 상측으로 패드부(PA)와, 상기 액티브 영역(AA)의 일측에 게이트 회로부(GCA)와, 상기 게이트 회로부(GCA) 일측에 신호입력부(SIA)로 구성되고 있다.

이때, 각 영역에 대해 조금 더 상세히 설명하면, 상기 액티브 영역(AA)에는 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(13) 및 데이터 배선(28)과 이들 두 배선(13, 28)과 각각 연결된 스위칭 소자인 박막트랜지스터(Tr)와 상기 박막트랜지스터(Tr)와 연결된 화소전극(43)이 구비되고 있다. 도 2에 있어서는 각 하나의 화소영역(P)에만 박막트랜지스터(Tr)가 형성된 것으로 도시하고 있으나, 이는 절단면에 따른 차이에 의한 것이며 실제적으로 각 화소영역(P)별로 박막트랜지스터(Tr)가 구비되고 있다.

또한, 상기 액티브 영역(AA) 상측에 위치한 패드부(PA)에는 상기 액티브 영역(AA)에 형성된 데이터 배선(28)과 연결되며 외부의 구동회로기판과 연결하기 위한 데이터 패드(46) 및 상기 신호입력부(SIA)에 형성된 제 1 연결배선(18)과 연결되어 이들 제 1 연결배선(18) 끝단부에 게이트 패드(47)가 형성되어 있으며, 도면에 나타나지 않았지만, 상기 패드부(PA)에 구동회로기판(미도시)이 TCP(Tape carrier package) 형태로 연결되고 있는 것이 특징이다.

또한, 게이트 회로부(GCA)에는 다수의 스위칭 소자 및 커패시터 등의 조합으로 이루어진 다수의 회로블럭(48)이 구성되고 있으며, 이들 중 하나의 회로블럭(48)은 상기 액티브 영역(AA)에 형성된 게이트 배선(13) 및 신호입력부(SIA)에 형성된 다수의 제 2 연결배선(35)과 연결되고 있다.

또한, 신호입력부(SIA)에는 상기 패드부(PA)로 연장하는 다수의 제 1 연결배선(18)과, 상기 제 1 연결배선(18)과 게이트 절연막(21)을 개재하여 서로 교차하며 형성되며 상기 게이트 회로부(GCA) 내의 각 회로블럭(48)과 연결되는 다수의 제 2 연결배선(35)이 형성되어 있다.

또한, 이러한 구성을 갖는 어레이 기판(10)과 대향하는 컬러필터 기판(50)에는 상기 액티브 영역(AA)에 대응하여 각 화소 영역(P)마다 순차 반복하여 적, 녹, 청색 컬러필터 패턴(58a, 58b, 58c)이 구비되고 있으며, 상기 컬러필터 패턴(58a, 58b, 58c) 하부에는 전면에 투명 도전성 물질로써 공통전극(60)이 형성되어 있다. 또한, 상기 각 컬러필터 패턴(58a, 58b, 58c)의 경계 및 컬러필터 기판(50)의 테두리부에는 빛샘방지를 위한 블랙매트릭스(53)가 더욱 구비되어 있음을 알 수 있다.

한편, 상기 어레이 기판(10)의 구성에 대해 더욱 상세히 설명하면, GIP 구조 액정표시장치(1)용 어레이 기판(10)은 일반적인 액정표시장치와 같이 외부의 게이트 구동용 구동회로기판(미도시)과 연결되는 게이트 패드부에 게이트 배선과 연결된 게이트 패드를 형성한 것이 아니라, 상기 종래의 액정표시장치에 있어서의 게이트 패드부 대신에 게이트 회로부(GCA) 및 신호입력부(SIA)를 형성함과 동시에 상기 신호입력부(SIA)에 형성된 제 1 연결배선(18)을 상기 패드부(PA)까지 연장시켜 그 일끝단에 패드(47)를 형성함으로써 상기 패드부(PA)에 부착되는 외부 구동회로기판(미도시)을 통해 신호를 입력받을 수 있도록 한 구조가 됨을 알 수 있다.

이때, 상기 신호입력부(SIA)의 단면구조에 대해 살펴보면, 상기 제 2 연결배선(35)은 상기 데이터 배선(28)이 형성된 게이트 절연막(21) 상에 동일 금속물질로서 형성되고 있으며, 상기 제 1 연결배선(18)은 상기 게이트 배선(13)이 형성된 기판(10) 상에 동일 금속물질로서 형성되고 있으며, 이러한 서로 다른 층에 형성된 상기 제 1, 2 연결배선(18, 35)을 전기적으로 연결시키기 위해 상기 액티브 영역(AA)의 데이터 배선(28) 등을 덮으며 전면에 형성된 보호층(38) 내에 상기 제 1, 2 연결배선(18, 35)을 동시에 노출시키는 제 1 콘택홀(42)이 형성되어 있으며, 상기 제 1 콘택홀(42)을 통해 액티브 영역(AA) 내의 화소전극(43)과 함께 형성된 게이트 연결패턴(44)이 구성됨으로써 이들 두 연결배선(18, 35)을 전기적으로 연결시키는 구조가 되고 있다.

따라서, 상기 신호입력부(SIA)에 있어서는 보호층(38) 상부로 그 하부의 제 1, 2 연결배선(18, 35)과 동시에 접촉하는 다수의 게이트 연결패턴(44)이 형성되어 있음을 알 수 있다.

하지만, 전술한 바와 같이, 상기 보호층(38) 상부에 다수의 게이트 연결패턴(44)이 형성됨으로써 상기 게이트 연결패턴(44)이 형성된 어레이 기판(10)과, 컬러필터층(58) 및 공통전극(60)이 전면에 형성된 컬러필터 기판(50)과 상기 두 기판(10, 50)의 테두리 더욱 정확히는 액티브 영역(AA) 외측 테두리를 따라 도전볼(75)을 포함하는 씰 패턴(80)을 형성하고 이들 두 기판(10, 50)을 합착하여 액정표시장치를 구성되게 되면, 상기 씰 패턴(80) 내의 도전볼(75)과 상기 게이트 연결패턴(44)이 접촉하게 되어 쇼트(short)가 발생하는 문제가 있다.

이때, 도전볼(75)이 섞인 실란트(sealant)를 이용하여 상기 씰 패턴(80)을 형성하는 이유는, 상부 컬러필터 기판(50) 내에 구비된 공통전극(60)에 공통전압 인가를 하기 위함이며, 일반적으로는 은 페이스트(Ag paste)를 이용하여 어레이 기판(10) 테두리부에 형성되며 상기 회부구동회로기판(미도시)으로부터 공통전압을 인가받는 것을 특징으로 하는 공통배선(미도시) 상에 은 도트(Ag dot)를 형성함으로써 상기 어레이 기판(10)과 컬러필터 기판(50)을 도통시켰으나, 최근에 이러한 은 도트(Ag dot) 형성 공정을 생략하기 위해 도전볼(75)이 섞인 실란트(sealant)를 이용하여 씰 패턴(80)을 형성하고, 이러한 씰 패턴(80) 내의 도전볼(75)을 통해 어레이 기판(10) 테두리에 형성된 공통배선(미도시)과 컬러필터 기판(50) 하부의 공통전극(60)을 도통시키고 있기 때문이다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 종래의 문제점을 해결하기 위해 안출된 것으로서, 본 발명의 목적은 상기 씰 패턴 내에 섞인 도전볼에 의해 발생하는 게이트 및 데이터 배선가 쇼트 불량을 방지할 수 있는 GIP 구조 액정표시장치 및 그 제조 방법을 제공하는 것이다.

발명의 구성

상기한 목적을 달성하기 위해 본 발명에 따른 GIP 구조 액정표시장치는 화상을 표시하는 액티브 영역과, 게이트 구동회로를 구비한 게이트 회로부와 신호입력부 및 패드부가 정의된 제 1 기판과; 상기 액티브 영역에 서로 교차하여 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과; 상기 신호입력부에 형성되며 상기 패드부까지 연장하는 제 1 연결배선과; 상기 제 1 연결배선과 상기 게이트 구동회로에 연결되는 제 2 연결배선과; 상기 제 1 콘택홀을 통해 상기 제 1 및 제 2 연결배선과 동시에 접촉하며 형성된 게이트 연결패턴과; 상기 제 1 기판과 마주하는 제 2 기판과; 상기 제 2 기판의 내측 전면에 형성된 공통전극과; 상기 공통전극 하부로 상기 게이트 연결패턴에 대응하여 형성된 도통 방지패턴과; 상기 액티브 영역을 둘러싸며 그 내부에 다수의 도전볼을 가지며 형성된 씰 패턴과; 상기 씰 패턴 내측으로 상기 제 1, 2 기판 사이에 형성된 액정층을 포함한다.

이때, 상기 패드부와 게이트 회로부는 상기 액티브 영역의 상측과 일측에 각각 구성되며, 상기 신호입력부는 상기 게이트 회로부와 인접하여 그 일측에 구성된 것이 특징이다.

또한, 상기 게이트 배선과 데이터 배선은 게이트 절연막을 사이에 두고 그 상하로 서로 교차하도록 구성되며, 상기 제 1 연결배선과 제 2 연결배선은 게이트 절연막을 사이에 두고 그 상하로 서로 교차하도록 구성된 것이 특징이다.

또한, 상기 제 2 연결배선 상부로 전면에 상기 제 1 연결배선과 상기 제 2 연결배선을 동시에 노출시키는 제 1 콘택홀을 갖는 보호층을 포함하며, 이때, 상기 게이트 연결패턴은 상기 보호층 위로 상기 제 1 콘택홀을 통해 상기 제 1, 2 연결배선과 동시에 접촉하는 것이 특징이며, 또한 상기 게이트 및 데이터 배선과 연결되며 각 화소영역에 형성된 박막트랜지스터와; 상기 보호층 상부로 상기 박막트랜지스터의 드레인 전극과 드레인 콘택홀을 통해 연결되며 각 화소영역별로 형성된 화소 전극을 더욱 포함하며, 이때, 상기 화소전극은 상기 게이트 연결패턴과 동일한 층에 동일물질로 형성된 것이 특징이다.

또한, 상기 제 2 기판의 상기 제 1 기판과 마주하는 내측면에 상기 액티브 영역에 대응하여 격자형태로 형성된 제 1 블랙매트릭스 및 상기 게이트 회로부 및 신호입력부에 대응하여 형성된 제 2 블랙매트릭스와; 상기 격자형태의 제 1 블랙매트릭스와 중첩하며 액티브 영역에 대응하여 형성된 컬러필터층을 더욱 포함한다.

또한, 상기 도통 방지패턴에 의해 상기 도전볼이 게이트 연결패턴과 공통전극과 동시에 접촉하는 것을 방지하는 것을 특징으로 한다.

또한, 상기 공통전극 하부로 상기 게이트 배선 또는 데이터 배선에 대응하여 형성된 패턴드 스페이서를 더욱 포함하며, 이때, 상기 패턴드 스페이서는 상기 도통 방지패턴과 동일한 층에 동일물질로 형성된 것이 특징이다.

또한, 상기 제 1 연결배선은 상기 게이트 배선과 동일한 층에 동일물질로 형성되며, 상기 제 2 연결배선은 상기 데이터 배선과 동일한 층에 동일물질로 형성된 것이 특징이다.

또한, 상기 도통 방지패턴은 이와 대응된 게이트 연결패턴을 완전히 가리도록 그 평면적이 상기 게이트 연결패턴과 같거나 크게 형성된 것이 특징이며, 상기 도통 방지패턴은 상기 게이트 연결패턴과 접촉하며 형성되거나 또는 상기 게이트 연결패턴과 제 1 간격 이격하며 형성되며, 이때, 상기 제 1 간격은 상기 도전볼의 반경보다 작게 형성되는 것이 특징이다.

본 발명에 따른 GIP구조 액정표시장치의 제조 방법은 화상을 표시하는 액티브 영역과 상기 액티브 영역 상측으로 패드부와, 상기 액티브 영역 일측으로 순차적으로 게이트 회로부와 신호입력부가 정의되며, 상기 신호입력부에 게이트 절연막을 개재하여 서로 교차하는 제 1, 2 연결배선과, 상기 제 1, 2 연결배선과 동시에 접촉함으로써 이들 두 배선을 전기적으로 연결시키는 게이트 연결패턴을 갖는 제 1 기판을 형성하는 단계와; 상기 제 1 기판과 마주하는 제 2 기판의 내측 전면에 공통전극을 형성하는 단계와; 상기 공통전극의 배면에 상기 액티브 영역에 패턴드 스페이서와, 동시에 상기 신호입력부에 형성된 게이트 연결패턴에 대응하여 도통 방지패턴을 형성하는 단계와; 상기 제 1 기판의 신호입력부를 포함하는 액티브 영역의 테두리를 따라 도전볼을 갖는 셀 패턴을 형성하는 단계와; 상기 셀 패턴 내측에 액정층을 형성하는 단계와; 상기 도통 방지패턴과 상기 게이트 연결패턴이 대응하도록 제 1, 2 기판을 합착하는 단계를 포함한다.

이때, 상기 제 1 기판을 형성하는 단계는 상기 액티브 영역에 게이트 배선과, 상기 신호입력부에 상기 게이트 배선과 교차하는 방향으로 상기 패드부까지 연장하는 제 1 연결배선을 형성하는 단계와; 상기 게이트 배선과 제 1 연결배선 위로 전면에 게이트 절연막을 형성하는 단계와; 상기 절연막 위로 상기 액티브 영역에 상기 게이트 배선과 교차하는 데이터 배선과, 동시에 상기 신호입력부에 상기 제 1 연결배선과 교차하며, 상기 게이트 회로부를 통해 상기 게이트 배선과 연결되는 제 2 연결배선을 형성하는 단계와; 상기 데이터 배선 및 제 1, 2 연결배선을 덮으며 상기 제 1 연결배선과 상기 제 2 연결배선의 일끝단을 동시에 노출시키는 제 1 콘택홀을 갖는 보호층을 형성하는 단계와; 상기 보호층 위로 상기 제 1 콘택홀을 통해 상기 제 1, 2 연결배선과 동시에 접촉하는 게이트 연결패턴을 형성하는 단계를 포함한다. 또한 이때, 상기 액티브 영역에는 상기 게이트 배선과 데이터 배선과 연결되며, 그 하부로부터 게이트 전극과, 게이트 절연막과, 반도체층과, 서로 이격하는 소스 및 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계를 더욱 포함하며, 상기 보호층 상부에 상기 박막트랜지스터의 드레인 전극과 연결된 화소전극을 형성하는 단계를 더욱 포함하며, 상기 화소전극과 상기 게이트 연결패턴을 동일한 층에 동일물질로 동시에 형성하는 것이 특징이다.

또한, 상기 제 1 기판과 대향하는 제 2 기판의 내측면에 상기 게이트 회로부 및 신호입력부를 가리는 블랙매트릭스를 형성하는 단계와; 상기 블랙매트릭스와 그 끝단 일부가 중첩하며 상기 액티브 영역에 컬러필터층을 형성하는 단계를 더욱 포함하며, 상기 블랙매트릭스를 형성하는 단계는 상기 액티브 영역에 대응하여 상기 게이트 및 데이터 배선을 가리는 격자형태

의 제 1 블랙매트릭스를 형성하는 단계를 포함하고, 상기 도통 방지패턴을 형성하는 단계는 상기 제 1 블랙매트릭스와 중첩하며 패턴드 스페이서를 형성하는 단계를 포함하며, 상기 도통 방지패턴과 패턴드 스페이서는 동일한 층에 동일물질로 동시에 형성되는 것이 특징이다.

이하, 도면을 참조하여 본 발명의 실시예에 따른 GIP 구조의 액정표시장치에 대해 설명한다.

도 3은 본 발명에 따른 GIP구조 액정표시장치의 평면도 일부를 도시한 것이며, 도 4는 도 3을 절단선 IV-IV를 따라 절단한 부분에 대한 단면형태를 도시한 것이다.

이때, 본 발명에 따른 GIP구조 액정표시장치의 평면도와 종래의 GIP구조 액정표시장치의 평면도는 신호입력부를 제외한 영역은 그 구조가 동일하므로 동일한 부분에 대해서는 간단히 설명하며, 차이가 있는 신호입력부에 대해서 상세히 설명한다.

도시한 바와 같이, 본 발명에 따른 GIP 구조 액정표시장치(101)는 그 하부에 서로 교차하여 화소영역(P)을 정의하는 게이트 및 데이터 배선(113, 128)과 이들 두 배선(113, 128)과 연결되어 그 하부로부터 순차적으로 게이트 전극(115), 게이트 절연막(121), 반도체층(123), 소스 및 드레인 전극(130, 132)으로 구성된 스위칭 소자인 박막트랜지스터(Tr)와 상기 박막트랜지스터(Tr)의 드레인 전극(132)과 연결된 화소전극(143) 등이 형성된 액티브 영역(AA)과, 상기 액티브 영역(AA) 일측에 순차적으로 상기 액티브 영역(AA)에 형성된 게이트 배선(128)과 연결된 회로블럭(148)을 구비한 게이트 회로부(GCA)와, 상기 회로블럭(148)과 연결된 제 2 연결배선(135)과 상기 제 2 연결배선(135)과 게이트 연결패턴(144)을 통해 전기적으로 연결되며 상기 액티브 영역(AA) 상측에 형성된 패드부(PA)까지 연장하는 제 1 연결배선(118)을 구비한 신호입력부(SIA)로 구성된 어레이 기판(110)이 구비되어 있다.

또한, 전술한 구조를 갖는 어레이 기판(110)과 대향하여, 상기 각 화소영역(P)에 대응하여 순차 반복적으로 형성된 적, 녹, 청색 컬러필터 패턴(158a, 158b, 158c)을 갖는 컬러필터층(158)과, 상기 컬러필터층(158) 하부로 전면에 공통전극(160)을 구비한 컬러필터 기판(150)이 구성되고 있다.

이때, 상기 컬러필터 기판(150)에 있어, 하부의 어레이 기판(110)의 액티브 영역(AA)에 대응해서는 게이트 및 데이터 배선(113, 118)에 대응하는 부분 즉, 각 컬러필터 패턴(158a, 158b, 158c)과 패턴(158a, 158b, 158c) 사이에는 격자형태로 써 제 1 블랙매트릭스(153a)가 형성되어 있으며, 상기 액티브(AA) 영역을 둘러싸며 상기 액티브 영역(AA) 이외의 영역에 대응하는 부분에 대응해서는 제 2 블랙매트릭스(153b)가 형성되어 있다. 이러한 블랙매트릭스(153)는 상기 어레이 기판(110) 하부에 구비되는 백라이트 등의 조광장치(미도시)로부터 조사한 빛이 상부로 통과하지 못하도록 하는 빛샘을 방지하는 수단이 되고 있다.

다음, 이러한 구성을 갖는 두 기판(110, 150) 사이의 이격된 영역에는 액정층(170)이 개재되어 있으며, 상기 액정층(170)이 상기 두 기판(110, 150) 외부로 누출되는 것을 방지하고, 상기 두 기판(110, 150)이 합착된 상태를 유지시키기 위한 씰패턴(180)이 상기 두 기판(110, 150)의 테두리를 따라 형성되어 있다. 이때, 상기 씰 패턴(180) 내부에는 상기 두 기판(110, 150)의 이격간격 즉, 셀캡 정도의 직경을 갖는 도전볼(175)이 포함되고 있는 것이 특징이다.

또한, 상기 컬러필터 기판(150)에 있어서 하부의 어레이 기판(110)의 액티브 영역(AA)에 대응하는 부분에 있어서는, 상기 액정층(170)이 전면에 걸쳐 동일한 두께를 갖도록 유지시키고자 상기 어레이 기판(110)상의 게이트 배선(113) 또는 데이터 배선(128)에 대응하는 위치에 상기 공통전극(160) 하부로 다수의 패턴드 스페이서(163)가 형성되어 있다.

다음, 본 발명의 가장 특징적인 것으로 써 상기 씰 패턴(180)이 형성된 부분을 포함하는 신호입력부(SIA)에 있어서, 우선 하부의 어레이 기판(110) 상에 형성된 구성요소에 대해 설명하면, 어레이 기판(110) 상에 액티브 영역(AA)의 게이트 배선(113) 등과 동일한 층 즉, 기판(110)면에 동일한 금속물질로서 이루어지며, 상기 신호입력부(SIA)로부터 패드부(PA)까지 연장하는 제 1 연결패턴(118)이 형성되어 있으며, 상기 제 1 연결배선(118) 상부로 게이트 절연막(121)이 형성되어 있다.

또한, 상기 게이트 절연막(121) 상부로 상기 액티브 영역(AA)의 데이터 배선(128)과 소스 및 드레인 전극(130, 132)을 이루는 동일한 금속물질로서, 상기 게이트 회로부(GCA)의 회로블럭(148)과 연결되며 상기 게이트 배선(113)이 연장된 방향과 동일한 방향으로 제 2 연결배선(135)이 형성되어 있다.

또한, 상기 제 2 연결배선(135) 상부로 상기 제 2 연결배선(135) 일끝단 즉, 회로블럭(148)과 연결되지 않은 끝단 및 이와 중첩하는 제 1 연결배선(118) 일부를 동시에 노출시키는 제 1 콘택홀(142)을 갖는 보호층(138)이 형성되어 있으며, 상기 보호층(138) 위로 투명도전성 물질로써 상기 제 1 콘택홀(142)을 통해 상기 제 1, 2 연결배선(118, 135)과 동시에 접촉하는 게이트 연결패턴(144)이 다수 형성되어 있다.

이때, 상기 보호층(138)은 상기 제 1 콘택홀(143) 이외에 액티브 영역(AA)에 있어서, 상기 드레인 전극(132)을 노출시키는 드레인 콘택홀(141)이 더욱 구비되며, 상기 보호층(138) 위로 상기 드레인 콘택홀(141)을 통해 상기 드레인 전극(132)과 접촉하는 화소영역(P)별로 형성되어 있음을 알 수 있다.

다음, 상기 신호입력부(SIA)에 대응하는 컬러필터 기판(150)에 있어서는 그 배면에 제 2 블랙매트릭스(153b)가 형성되어 있으며, 상기 제 2 블랙매트릭스(153b) 하부에 공통전극(160)이 형성되어 있으며, 상기 공통전극(160) 하부로 상기 액티브 영역(AA)의 게이트 배선(113) 또는 테이터 배선(128)에 대응하여 형성된 패턴드 스페이서(163)를 형성한 동일물질로써 상기 하부 어레이 기판(110)상의 게이트 연결패턴(144) 각각에 대응하여 도통 방지 패턴(166)이 형성되어 있는 것이 특징이다.

이때, 상기 패턴드 스페이서(163)와 동일한 물질로써 이루어진 도통 방지패턴(166)은 도면에 있어서는 상기 컬러필터 기판(150)과 어레이 기판(110)과 동시에 접촉하는 형태로 도시되고 있지만, 상기 도통 방지패턴(166)은 하부의 게이트 연결패턴(144)과 접촉하며 형성되거나 또는 상기 게이트 연결패턴(144)과는 소정의 이격간격을 가지며 형성되어도 무방하다.

이는 상기 씰 패턴(180) 내부에 포함된 도전볼(175)이 상기 게이트 연결패턴(144)과 공통전극(160)과 동시에 접촉함으로써 발생하는 쇼트(short)를 방지하기 위함이므로, 상기 도전볼(175)의 반경(d/2)보다 작게 이격되도록 즉, 상기 도통 방지패턴(166)의 높이(h1)가 상기 도전볼(175)의 반경보다 크고 두 기판(110, 150)간의 이격간격(g1)보다는 작게 구성되기만 하면, 상기 도통 방지패턴(166)에 의해 상기 도전볼(175)이 상기 게이트 연결패턴(144) 상부에 위치하는 것을 방지하게 되기 때문이다.

전술한 본 발명의 GIP 구조 액정표시장치(101)는 게이트 연결패턴(144)에 대응하여 도통 방지패턴(166)이 컬러필터 기판(150)상에 형성됨으로써 씰 패턴(180) 내부에 구비되어 상기 상하 컬러필터 기판(150)과 어레이 기판(110) 더욱 정확히는 상기 컬러필터 기판(150)에 형성된 공통전극(160)과 상기 어레이 기판(110)의 테부리부에 형성된 공통배선(미도시)을 도통시키기 위한 도전볼(175)이 상기 게이트 연결 패턴(144)상에 위치함으로써 발생하는 쇼트(short) 불량을 효과적으로 방지할 수 있으며, 더욱이, 상기 도통 방지패턴(166)은 컬러필터 기판(110) 제조에 있어, 패턴드 스페이서(163) 형성 시 동시에 형성되는 바, 추가적인 공정을 필요로 하지 않는 것이 특징이다.

이후에는 본 발명에 따른 GIP 구조 액정표시장치의 제조 방법에 대해 설명한다. 이때, 본 발명의 특징적인 부분은 도통 방지패턴을 구비한 컬러필터 기판에 있는 바, 상기 컬러필터 기판의 제조 방법 위주로 설명하며 어레이 기판의 제조 방법에 대해서는 도면없이 간단히 설명한다.

우선, 간단히 본 발명에 따른 GIP 구조 액정표시장치용 어레이 기판의 제조 방법에 대해 간단히 설명한다.

절연기판에 금속물질을 증착하여 금속층을 형성한 후, 이를 패터닝함으로써 화상을 표시하는 액티브 영역에 일방향으로 연장하는 다수의 게이트 배선을 형성하고 동시에 신호입력부에 있어서는 상기 게이트 배선과 교차하는 방향으로 패드부까지 연장하는 제 1 연결배선을 형성한다.

이때, 액티브 영역에 있어서는 상기 게이트 배선에서 분기하는 다수의 게이트 전극을 더욱 형성하며, 동시에 상기 액티브 영역 일측에 형성된 게이트 회로부에 있어서도 상기 금속물질층을 패터닝하여 소정의 일전극을 형성한다. 이때 일례로서 상기 게이트 회로부에 다수의 서로 연결된 박막트랜지스터(이하 게이트 구동용 박막트랜지스터라 칭함)가 구성될 경우, 상기 일전극은 상기 게이트 구동용 박막트랜지스터의 게이트 전극(이하 상기 게이트 구동용 박막트랜지스터의 구성요소의 경우 '제 1'을 앞에 붙여 칭한다.)을 이루게 된다.

다음, 상기 게이트 배선과 제 1 연결배선 및 게이트 전극과 일전극 위로 전면에 게이트 절연막을 형성하고, 연속하여 상기 게이트 절연막 위로 상기 게이트 전극 및 일전극에 대응하여 각각 반도체층 및 제 1 반도체층을 형성한다.

이후, 상기 반도체층 및 노출된 게이트 절연막 위로 전면에 제 2 금속물질을 증착하여 제 2 금속층을 형성하고 이를 패터닝함으로써 상기 액티브 영역에 있어서는 상기 게이트 배선과 교차하여 화소영역을 정의하는 테이터 배선과, 상기 테이터 배

선에서 각 화소영역별로 분기한 소스 전극과, 상기 소스 전극에서 이격하여 드레인 전극을 형성함으로써 각 화소영역에 각각 게이트 전극과 게이트 절연막과 반도체층과 서로 이격하는 소스 및 드레인 전극으로 구성된 박막트랜지스터를 형성하고, 동시에 게이트 회로부에 있어서도 상기 제 1 반도체층 위로 서로 이격하는 제 1 소스 및 드레인 전극을 형성함으로서 상기 구동용 박막트랜지스터를 완성한다.

또한, 신호입력부에 있어서는 상기 제 2 금속층을 패터닝함으로서 상기 제 1 연결배선과 교차하며 상기 게이트 회로부로 연장되는 제 2 연결배선을 형성한다.

이때, 상기 제 2 연결배선은 상기 게이트 회로부로 연결되며 일례로서 형성된 것을 보인 구동용 박막트랜지스터의 제 1 소스 전극 또는 제 2 드레인 전극과 연결되도록 형성될 수 있으며, 상기 게이트 회로부에 형성된 제 1 소스 전극 또는 제 2 드레인 전극은 상기 액티브 영역의 게이트 배선과도 연결되도록 형성할 수 있다. 이는 상기 게이트 회로부를 어떻게 구성하는가에 따라 달라질 수 있음을 자명하다.

다음, 상기 데이터 배선과 제 2 연결배선과 소스 및 드레인 전극 위로 전면에 보호층을 형성하고, 이를 패터닝함으로써 상기 신호입력부에 있어서는 상기 제 1 연결배선과 상기 제 2 연결배선의 끝단을 동시에 노출시키는 형태의 제 1 콘택홀을 형성하고, 동시에 상기 액티브 영역에 있어서는 상기 드레인 전극 일부를 노출시키는 드레인 콘택홀을 형성한다.

이후, 상기 제 1 및 드레인 콘택홀이 형성된 보호층 위로 투명 도전성 물질을 증착하고 이를 패터닝함으로써 상기 제 1 콘택홀을 통해 상기 제 1 연결배선 및 제 2 연결배선과 동시에 접촉하는 게이트 연결패턴과 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하는 화소전극을 각 화소영역별로 형성함으로써 본 발명에 따른 GIP 구조 액정표시장치용 어레이 기판을 완성한다.

다음, 본 발명에 따른 GIP 구조 액정표시장치용 컬러필터 기판의 제조 방법에 대해 설명한다.

도 5a 내지 도 5f는 본 발명에 따른 GIP 구조 액정표시장치용 컬러필터 기판의 제조 단계별 공정 단면도로서 도 3을 절단선 IV-IV를 따라 절단한 부분에 대한 제조 단계별 공정 단면도이다.

도 5a에 도시한 바와 같이, 절연 기판(150)상에 크롬(Cr) 등을 포함하는 금속물질을 전면에 증착하거나, 또는 카본(Carbon)을 포함하는 수지 또는 블랙레진(black resin)을 전면에 도포하여 블랙매트릭스층(미도시)을 형성한 후, 이를 마스크(미도시)를 이용하여 패터닝함으로써 화상을 표시하는 액티브 영역(AA)에 대응해서는 다수의 순차 반복하는 제 1 내지 제 3 개구부(155a, 155b, 155c)를 갖는 격자형태의 제 1 블랙매트릭스(153a)를, 동시에 상기 컬러필터 기판(110)의 테두리부에는 테두리를 따라 제 2 블랙매트릭스(153b)를 형성한다.

이때, 도면에는 나타나지 않았지만, 상기 블랙매트릭스(153a, 153b)는 어레이 기판(미도시)상의 각 화소영역(P)에 형성된 박막트랜지스터에 대응해서도 상기 박막트랜지스터를 가리도록 형성되는 것이 바람직하다.

다음, 도 5b에 도시한 바와 같이, 상기 제 1, 2 블랙매트릭스(153a, 153b)가 형성된 기판(150)에 적, 녹, 청색 중의 한 가지, 예를들면 적색 레지스트(resist)를 스판코팅(spin coating), 바 코팅(bar coatinhg)등의 코팅방법을 통하여 전면에 코팅함으로써 적색 컬러필터층(미도시)을 형성한 후, 이를 빛의 투과영역 및 차단영역을 갖는 마스크(미도시)를 통해 노광하고, 현상함으로써 상기 소정간격을 가지며 서로 이격하는 다수의 제 1 개구부에 적색 컬러필터 패턴(158a)을 형성한다.

일반적으로 액정표시장치는 액티브 영역에 있어, 통상적으로 적, 녹, 청색이 순차 반복적으로 배열되는 패턴 형태를 이루는 바, 상기 적색 컬러필터 패턴은 가로방향으로는 소정간격 이격하여 형성하는 것이 바람직하며, 따라서, 녹색 및 청색 컬러필터 패턴(미도시)이 형성되어야 하는 상기 제 2, 3 개구부(155b, 155c)에 대해서는 상기 적색 컬러필터층(미도시)이 현상되어 제거된다.

다음, 도 5c에 도시한 바와 같이, 녹색 레지스트를 상기 적색 컬러필터 패턴(158a)이 형성된 기판(150)의 전면에 도포하여 녹색 컬러필터층(미도시)을 형성하고, 이를 상기 적색 컬러필터 패턴(158a)을 형성한 방법과 동일하게 진행하여, 상기 적색 컬러필터 패턴(158a)과 이웃한 다수의 제 2 개구부(155b)에 녹색 컬러필터 패턴(158b)을 형성하고, 연속하여 청색 레지스트에 대해서도 동일하게 진행하여, 상기 녹색 컬러필터 패턴(158b)과 이웃한 제 3 개구부(155c)에 청색 컬러필터 패턴(158c)을 형성함으로써 적, 녹, 청색 컬러필터 패턴(158a, 158b, 158c)을 갖는 컬러필터층(158)을 형성한다. 이때, 통상적으로 컬러필터층(158)의 두께(d1)는 $1.5\mu\text{m}$ 내지 $3\mu\text{m}$ 정도가 되도록 형성하는 것이 바람직하다.

이 때, 상기 컬러필터층(158)은 테두리부에 형성된 제 2 블랙매트릭스(153b)와 그 일부가 중첩하며 형성되지만, 상기 제 2 블랙매트릭스(153b) 대부분의 대응해서는 상기 컬러필터층(158)이 형성되지 않는 바, 상기 제 2 블랙매트릭스(153b)가 형성된 부분과 상기 컬러필터층(158)이 형성된 부분에는 상기 컬러필터층(158)의 두께(d1)보다는 작거나 같고, 상기 컬러필터층(158)의 두께(d1)에서 상기 제 2 블랙매트릭스(153b)의 두께(d2) 만큼을 뺀 값(d1-d2)보다는 크거나 같은 값을 갖는 단차(d3 : (d1-d2) ≤ d3 ≤ d1)가 형성된다.

상기 제 2 블랙매트릭스(153b)를 포함하는 블랙매트릭스(153)는 크롬(Cr) 등의 금속물질로 이루어진 경우 그 두께(d2)가 2000 Å 이하로, 블랙레진으로 이루어진 경우 그 두께(d2)가 1 μm 이하로 형성되므로, 수치적으로 제 2 블랙매트릭스(153b)만이 형성된 영역과 상기 컬러필터층(158)이 형성된 영역의 단차는 0.5 μm 내지 3 μm 정도가 됨을 알 수 있다.

다음, 도 5d에 도시한 바와 같이, 상기 적, 녹, 청색 컬러필터 패턴(158a, 158b, 158c)으로 이루어진 컬러필터층(158) 위로 투명 도전성 물질 예를들면, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 증착하여 전면에 공통전극(160)을 형성한다.

이 때, 상기 공통전극(160)은 투명 도전성 물질로써 증착하여 형성되는 바, 상기 컬러필터층(158) 외부로 노출된 제 2 블랙매트릭스(153b) 상부와 상기 컬러필터층(158) 상부에 형성된 공통전극(160)은 0.5 μm 내지 3 μm 정도의 단차를 가지며 형성된다.

다음, 도 5e에 도시한 바와 같이, 상기 공통전극(160) 위로 감광성의 유기물질 예를들면 포토아크릴(photo acryl) 또는 감광성의 벤조사이클로부텐(BCB)을 전면에 두껍게 더욱 정확히는 어레이 기판(미도시)과 합착하여 적정한 셀캡을 유지할 정도의 두께 통상적으로 2 μm 내지 4 μm 정도의 두께로서 도포하여 유기절연물질층(161)을 형성한다. 이 때 상기 유기절연물질층(161)은 비교적 두꺼운 두께로서 도포되어 형성되는 바, 그 하부의 단차에 대해 상기 단차를 극복하며 그 표면이 비교적 평탄하게 형성되지만, 상기 컬러필터층(158)이 형성되지 않은 제 2 블랙매트릭스(153b)에 대응하는 영역에 있어서는 상기 컬러필터층(158)의 두께(d1) 정도의 값만큼의 단차를 형성하지 않지만, 상기 단차진 부분을 채우며 오목한 형태로 형성되게 됨으로써 타 영역 대비 낮게 형성되게 된다.

이는 도포 또는 코팅에 의해 형성되는 유기절연물질층(161)이 하부의 단차를 극복하여 비교적 평탄화된 표면을 갖는다 하더라도 평탄화에는 그 한계가 있으며, 상기 단차진 부분을 채우며 형성되어 어느 정도 그 단차를 극복하게 되지만 그래도 여전히 단차진 부분에 대응하여는 타영역보다 낮게 형성되는 것이다.

다음, 상기 유기절연물질층 위로 투과영역(TA)과 차단영역(BA)을 갖는 마스크(190)를 위치시키고, 조금 더 상세히 설명하면, 상기 감광성의 유기절연물질로 이루어진 유기절연물질층(161)이 빛을 받은 부분이 현상 후 남게되는 네거티브 타입(negative type)인 경우, 도시한 바와 같이, 상기 마스크(190)의 투과영역(TA)이, 상기 컬러필터 기판 완성 후 이와 합착되어 액정패널을 형성하게 될 어레이 기판 상에 형성된 게이트 연결패턴에 대응될 유기절연물질층(도 6e의 161) 상의 소정면적의 영역과, 상기 제 1 블랙매트릭스(153a)에 대응하는 유기절연물질층(161)의 소정면적을 갖는 영역에 위치시키고, 그 외의 영역에 대해서는 차단영역(BA)이 대응되도록 위치시키거나, 또는 상기 감광성의 유기절연물질층이 빛을 받은 부분이 현상 후 제거되는 포지티브 타입(positive type)인 경우, 그 반대의 위치 즉, 상기 마스크(190)의 차단영역(BA)이 컬러필터 기판 완성 후 이와 합착되어 액정패널을 형성하게 될 어레이 기판상에 형성된 게이트 연결패턴에 대응될 유기절연물질층(도 6e의 161)의 소정면적 영역과, 상기 제 1 블랙매트릭스(153a)에 대응하는 유기절연물질층(161)의 소정면적을 갖는 영역에 위치시키고 그 외의 영역에 대해서는 투과영역(TA)이 대응되도록 상기 마스크(190)를 위치시킨 후, 상기 마스크(190)를 통해 상기 유기절연물질층(161)을 노광한다.

다음, 도 5f에 도시한 바와 같이, 상기 노광된 유기절연물질층(도 4e의 161)을 현상함으로써 상기 제 1 블랙매트릭스(153a)와 중첩되는 영역의 공통전극 상부에는 패턴드 스페이서(163)를 형성하고, 상기 단차진 제 2 블랙매트릭스(153b)와 중첩되는 공통전극(160) 상부에는 상기 패턴드 스페이서(163)보다 낮은 높이를 갖는 도통 방지패턴(166)을 형성함으로써 본 발명에 따른 GIP구조 액정표시장치용 컬러필터 기판(150)을 완성한다.

이 때, 상기 도통 방지패턴(166)은 그 평면 모양이 상기 어레이 기판(도 3의 110) 상의 게이트 연결패턴(도 3의 144)과 동일하며 그 모양이 다르더라도 그 평면적이 상기 어레이 기판(도 3의 110)상의 게이트 연결패턴(도 3의 144)의 평면적보다 크고, 최소한 같은 크기를 갖도록 형성되어 GIP 구조 액정표시장치 완성 시, 상기 도통 방지패턴(166)이 상기 게이트 연결패턴(도 3의 144)을 완전히 가리며 구성되도록 형성되는 것이 바람직하다.

다음, 도 4를 참조하면, 전술한 바와 같이 제조된 공통전극(160)과 패턴드스페이서(163) 및 도통 방지 패턴(166)이 형성된 컬러필터 기판(150)과, 박막트랜지스터(Tr) 및 화소전극(143)과 신호입력부(SIA)에 게이트 연결패턴(147)을 갖는 어레이 기판(110)을 상기 화소전극(143)과 공통전극(160)이 마주대하도록 위치시킨 후, 이들 두 기판(110, 150) 사이에 액정을 개재하고, 도전볼(175)을 포함하는 접착제인 실란트(saelant)를 이용하여 상기 두 기판(110, 150)의 테두리를 따라 씌워 패턴(180)을 형성한 후, 이들 두 기판(110, 150)을 합착함으로써 GIP 구조 액정표시장치(101)를 완성하게 되는데, 이 때, 상기 패턴드 스페이서(163)는 상기 어레이 기판(150)과 접촉하도록 구성함으로써 셀캡 유지의 역할을 하게 되며, 상기 패턴드 스페이서(163)와 동일물질로 이루어지며 상기 패턴드 스페이서(163) 보다 낮은 높이를 갖는 도통 방지패턴(166)은 상기 어레이 기판(110)상의 게이트 연결패턴(147)과 대응되어 상기 게이트 연결패턴(144)과 접촉하거나 또는 소정간격 이격하여 형성됨으로써 상기 씌워 패턴(180) 내의 도전볼(175)이 상기 공통전극(160)과 게이트 연결패턴(144)과 접촉하는 것을 방지하는 역할을 하게 된다.

발명의 효과

본 발명에서는 게이트 패드 및 데이터 패드가 기판의 일면에 구비되는 것을 특징으로 하는 GIP 구조 액정표시장치에 있어, 게이트 배선을 패드부로 연결시키는 게이트 연결부에 형성된 다수의 게이트 연결패턴과 컬러필터 기판의 공통전극이 씌워 패턴내 포함된 도전볼에 의해 동시에 접촉함으로써 발생하는 쇼트 불량을 방지함으로써 수율 향상 및 생산성을 향상시키는 효과가 있다.

더욱이, 상기 도통 방지 패턴은 패턴드 스페이서 형성 시 동일 공정에 의해 동시에 형성되는 것을 특징으로 하는 바, GIP 구조 액정표시장치의 제조에 있어 추가되는 공정없이 진행되므로 생산성에 있어서 종래와 동일 수준을 유지할 수 있는 것이 장점이다.

도면의 간단한 설명

도 1은 종래의 GIP구조 액정표시장치의 평면도 일부를 도시 도면.

도 2는 도 1을 절단선 II-II를 따라 절단한 부분에 대한 단면도.

도 3은 본 발명에 따른 GIP구조 액정표시장치의 일부 평면도.

도 4는 도 3을 절단선 IV-IV를 따라 절단한 부분에 대한 단면도.

도 5a 내지 도 5f는 도 3을 절단선 IV-IV를 따라 절단한 부분에 대한 본 발명에 따른 GIP 구조 액정표시장치용 컬러필터 기판의 제조 단계별 공정 단면도.

< 도면의 주요 부호에 대한 설명 >

110 : 어레이 기판 118 : 제 1 연결배선

121 : 게이트 절연막 123 : 반도체층

128 : 데이터 배선 130 : 소스 전극

132 : 드레인 전극 135 : 제 2 연결배선

138 : 보호층 141 : 드레인 콘택홀

142 : 제 1 콘택홀 143 : 화소전극

144 : 게이트 연결패턴 150 : 컬러필터 기판

153a, 153b : 제 1, 2 블랙매트릭스

158a, 158b, 158c : 적, 녹, 청색 컬러필터 패턴

160 : 공통전극 163 : 패턴드 스페이서

166 : 도통 방지패턴

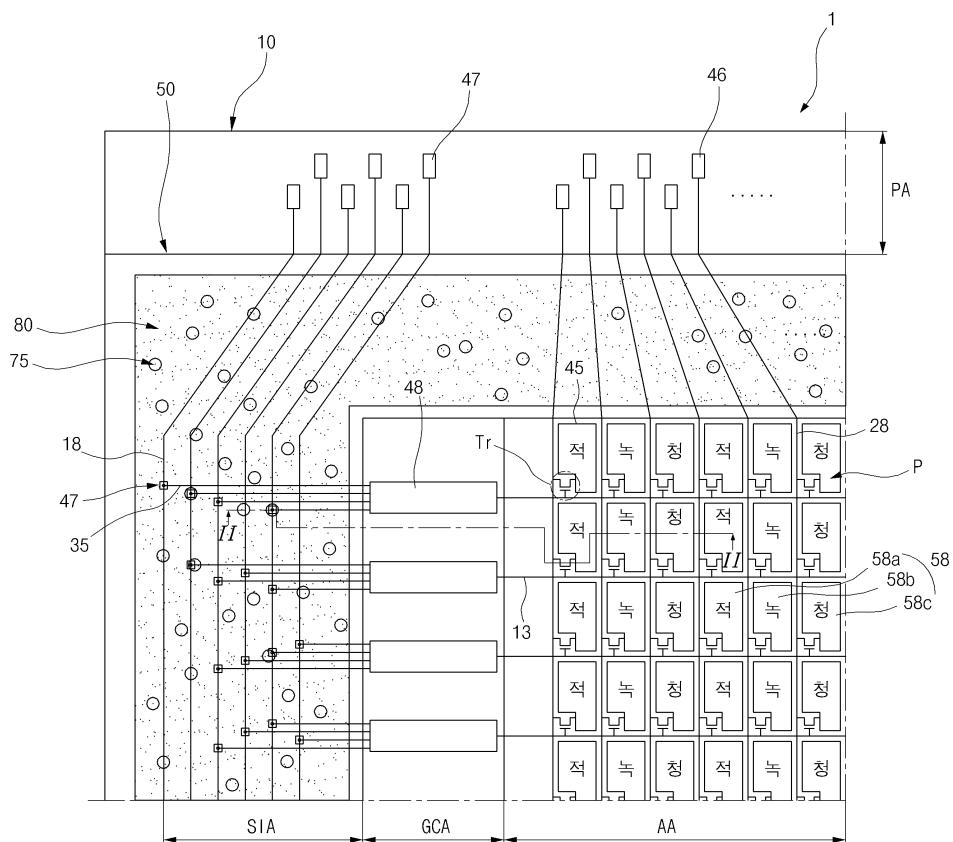
AA : 액티브 영역 GCA : 게이트 회로부

P : 화소영역 SIA : 신호입력부

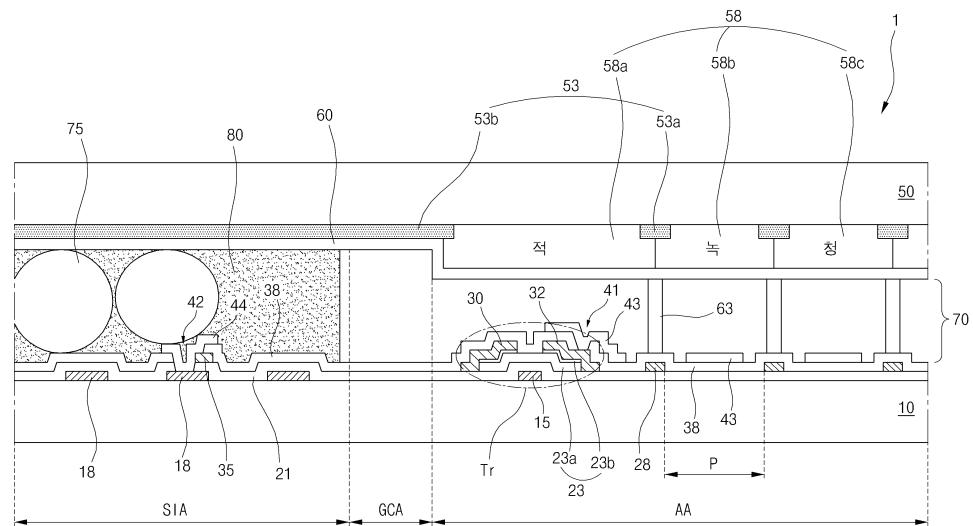
Tr : 박막트랜지스터

도면

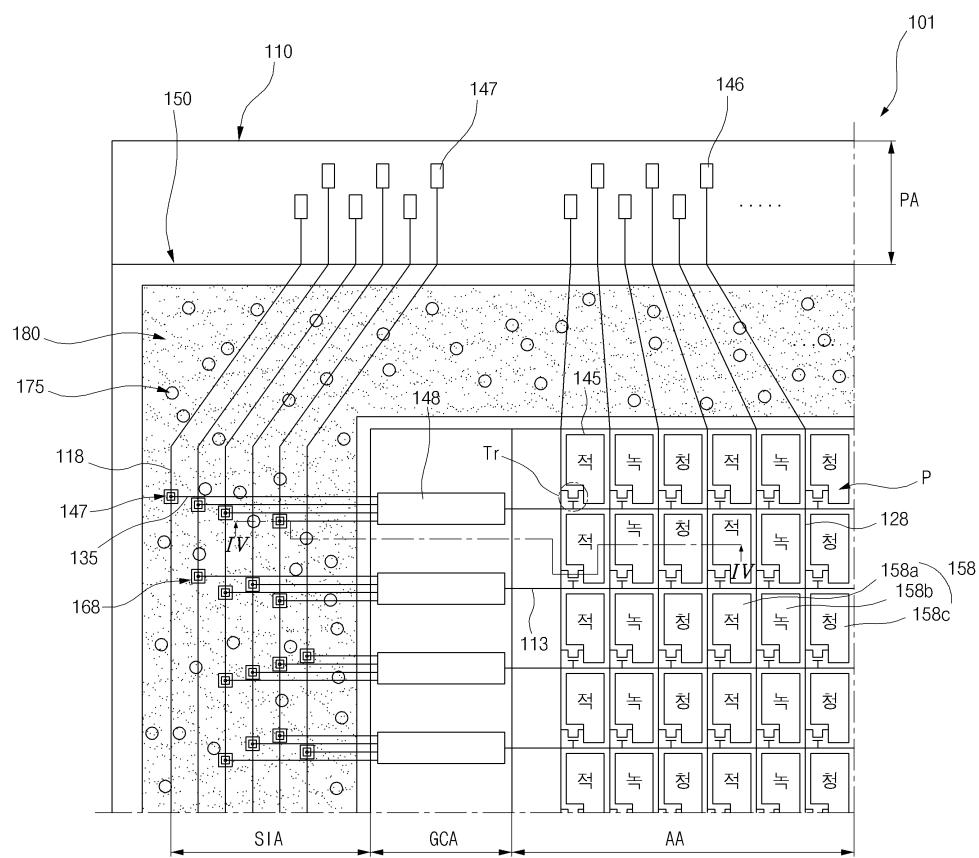
도면1



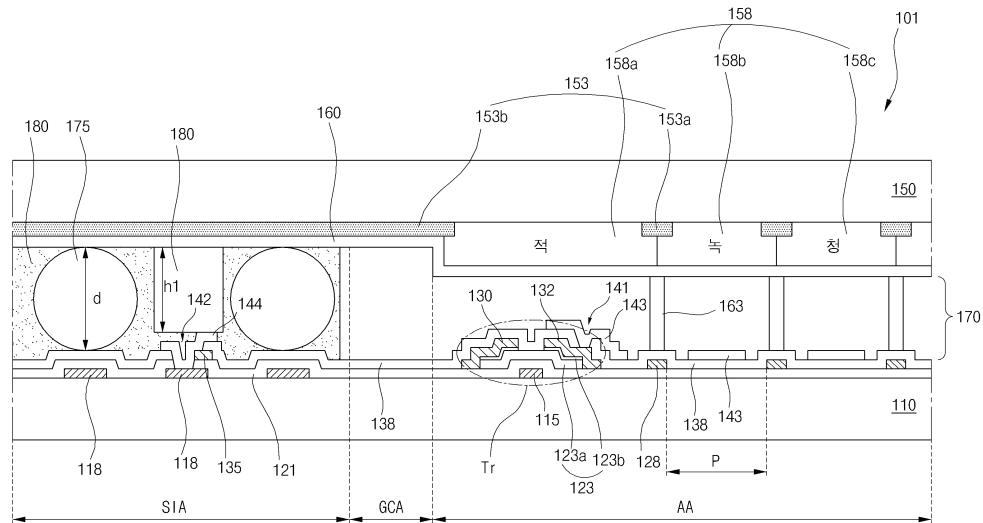
도면2



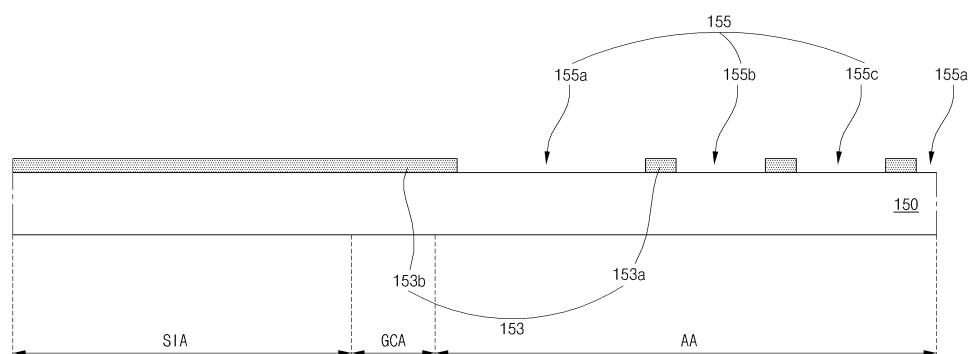
도면3



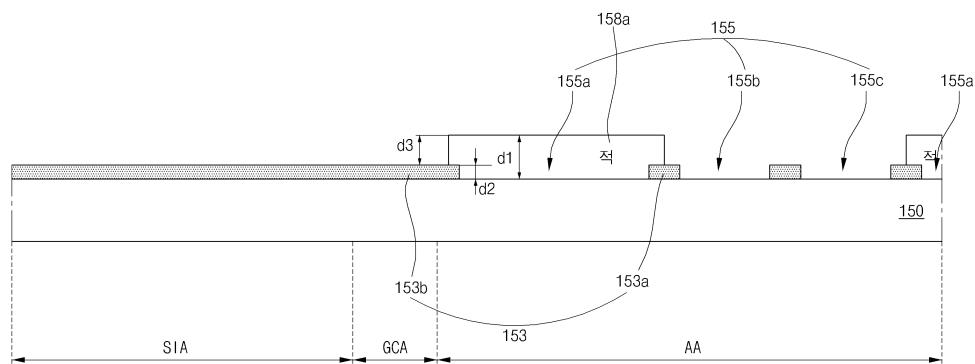
도면4



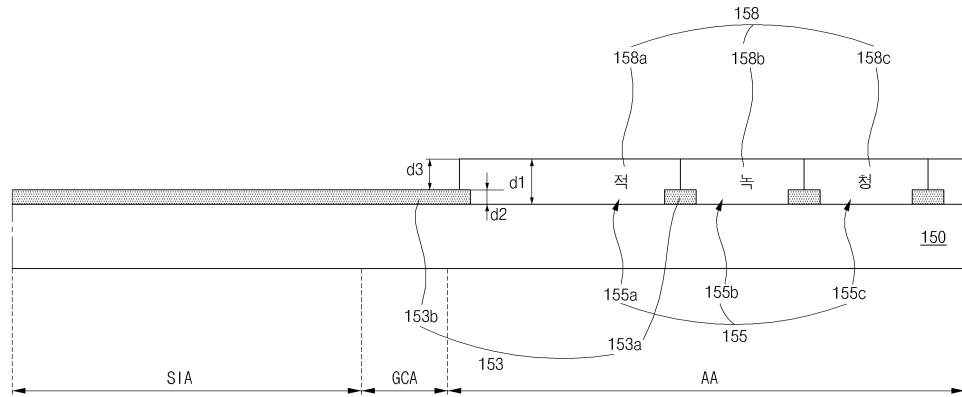
도면5a



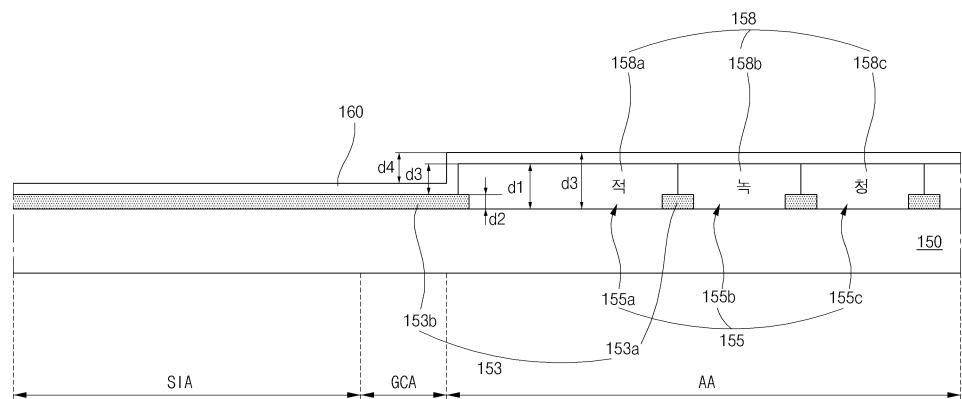
도면5b



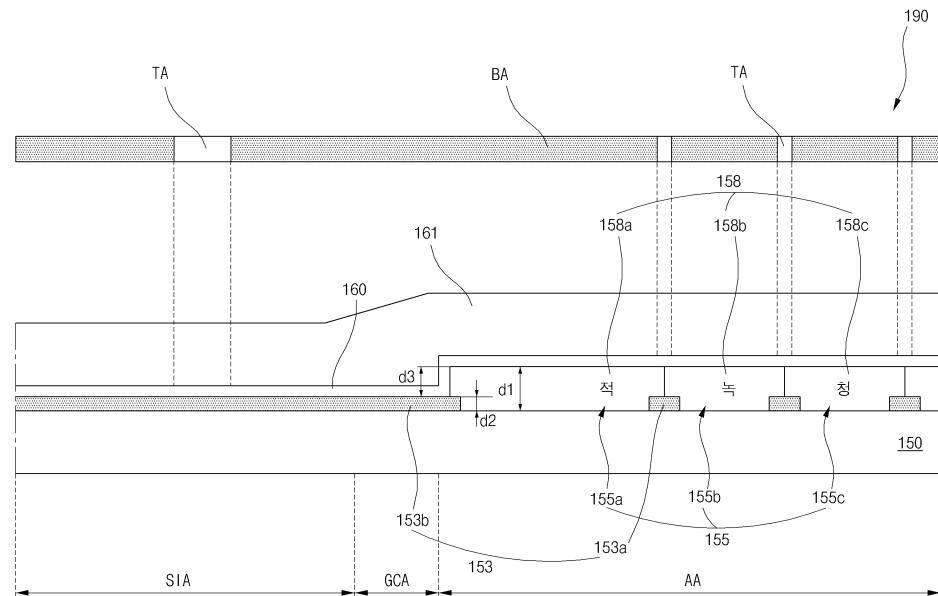
도면5c



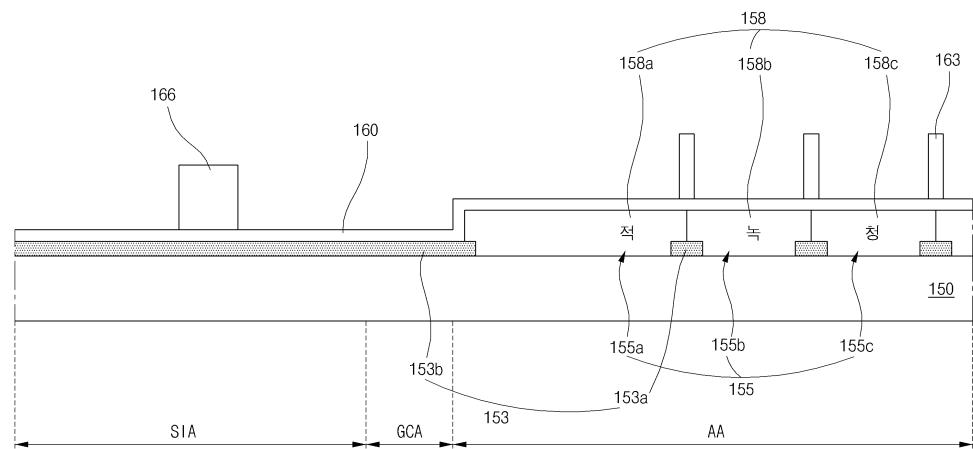
도면5d



도면5e



도면5f



专利名称(译)	栅极板结构液晶显示装置及其制造方法		
公开(公告)号	KR1020070056553A	公开(公告)日	2007-06-04
申请号	KR1020050115385	申请日	2005-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHANG BYUNG HOON 장병훈 KIM MIN JUNG 김민정		
发明人	장병훈 김민정		
IPC分类号	G02F1/1345		
CPC分类号	H01L27/1214 G02F2001/13456 G02F1/1339 G02F1/133345 G02F1/13454 H01L27/124		
其他公开文献	KR101146527B1		
外部链接	Espacenet		

摘要(译)

本发明提供了用于连接电连接到不需要部分的第一和第二连接布线的栅极连接图案，换句话说，通过导电球连接有源区域的栅极布线，因为传导球包含在其形成的密封图案内。为了将阵列面板和滤色器基板安装在基板之间以进行导电，通过导电保护图案的导电球是栅极连接图案，其中滤色器基板的公共电极被导通并且产生的短路故障被阻止包括导电保护图案作为有机绝缘材料，以及同时防止公共电极接触的GIP结构液晶显示装置及其制造方法。GIP结构液晶显示设备，短路故障，门电路部分，传导球，焊盘部分。

