



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(11) 공개번호 10-2007-0046432

(43) 공개일자 2007년05월03일

(21) 출원번호 10-2005-0103150

(22) 출원일자 2005년10월31일

심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자 신정욱  
서울 마포구 성산2동 성산시영아파트 16동 906호

(74) 대리인 김영호

전체 청구항 수 : 총 13 항

(54) 액정표시장치와 그 구동방법

(57) 요약

본 발명은 액정셀들 간에 충전특성이 불균일하게 되는 현상을 예방하도록 한 액정표시장치의 구동장치 및 구동방법에 관한 것이다.

이 액정표시장치는 복수의 게이트라인과 복수의 데이터라인을 가지며, 동일한 데이터라인을 공유하는 액정셀들을 포함하는 화상 표시부와; 상기 게이트라인들에 스캔펄스를 순차적으로 공급하기 위한 게이트 구동부와; 제1 주기의 제1 소스 출력 인에이블 신호와, 상기 제1 주기보다 짧은 제2 주기의 제2 소스 출력 인에이블 신호를 교대로 발생하는 소스 출력 인에이블 신호 생성부와; 상기 제1 및 제2 소스 출력 인에이블 신호에 응답하여 데이터 전압을 상기 데이터라인들에 공급하는 데이터 드라이버를 구비한다.

대표도

도 7

특허청구의 범위

청구항 1.

복수의 게이트라인과 복수의 데이터라인을 가지며, 동일한 데이터라인을 공유하는 액정셀들을 포함하는 화상 표시부와;  
상기 게이트라인들에 스캔펄스를 순차적으로 공급하기 위한 게이트 구동부와;

제1 주기의 제1 소스 출력 인에이블 신호와, 상기 제1 주기보다 짧은 제2 주기의 제2 소스 출력 인에이블 신호를 교대로 발생하는 소스 출력 인에이블 신호 생성부와;

상기 제1 및 제2 소스 출력 인에이블 신호에 응답하여 데이터 전압을 상기 데이터라인들에 공급하는 데이터 드라이버를 구비하는 것을 특징으로 하는 액정표시장치.

## 청구항 2.

제 1 항에 있어서,

상기 액정셀들은,

상기 데이터라인의 좌측에 배치되고 서로 다른 극성의 데이터 전압을 연속적으로 충전하는 기수열의 제1 액정셀과;

상기 데이터라인의 우측에 배치되고 동일한 극성의 데이터 전압을 연속적으로 충전하는 우수열의 제2 액정셀들을 포함하는 것을 특징으로 하는 액정표시장치.

## 청구항 3.

제 2 항에 있어서,

상기 제1 액정셀들은,

기수 게이트라인으로부터의 스캔펄스에 응답하여 상기 데이터라인으로부터의 데이터 전압을 상기 제1 액정셀에 공급하는 제1 박막트랜지스터를 구비하고;

상기 제2 액정셀들은,

우수 게이트라인으로부터의 스캔펄스에 응답하여 상기 데이터라인으로부터의 데이터 전압을 상기 제2 액정셀에 공급하는 제2 박막트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치.

## 청구항 4.

제 3 항에 있어서,

상기 제1 액정셀들은 상기 제1 소스 출력 인에이블 신호에 의해 제1 데이터전압을 선충전 한 후에 상기 제2 소스 출력 인에이블 신호에 의해 표시할 제2 데이터전압을 충전하며,

상기 제2 액정셀들은 상기 제2 소스 출력 인에이블 신호에 의해 상기 제2 데이터전압을 선충전한 후에 상기 제1 소스 출력 인에이블 신호에 의해 표시할 제3 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치.

## 청구항 5.

제 1 항에 있어서,

상기 게이트 드라이버는,

기수 게이트라인들에 제1 스캔펄스를 순차적으로 공급하는 제1 게이트 드라이버와;

우수 게이트라인들에 제2 스캔펄스를 순차적으로 공급하는 제2 게이트 드라이버를 구비하고;

상기 제1 및 제2 스캔펄스 각각은 1 수평기간 동안 발생되며, 상기 제1 스캔펄스의 후반기는 상기 제2 스캔펄스의 전반기와 중첩되는 것을 특징으로 하는 액정표시장치.

#### 청구항 6.

제 5 항에 있어서,

상기 게이트 드라이버는 상기 화상 표시부와 함께 동일 기관 상에 형성되는 것을 특징으로 하는 액정표시장치.

#### 청구항 7.

제 1 항에 있어서,

상기 데이터 드라이버는,

상기 데이터 전압의 극성을 1 수평기간 단위로 반전시키는 것을 특징으로 하는 액정표시장치.

#### 청구항 8.

복수의 게이트라인과 복수의 데이터라인을 가지며, 동일한 데이터라인을 공유하는 액정셀들을 포함하는 화상 표시부를 가지는 액정표시장치의 구동방법에 있어서,

제1 주기의 제1 소스 출력 인에이블 신호와, 상기 제1 주기보다 짧은 제2 주기의 제2 소스 출력 인에이블 신호를 교대로 발생하는 단계와;

상기 게이트라인들에 스캔펄스를 순차적으로 공급하는 단계와;

상기 제1 및 제2 소스 출력 인에이블 신호에 응답하여 데이터 전압을 상기 데이터라인들에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 9.

제 8 항에 있어서,

상기 액정셀들은,

상기 데이터라인의 좌측에 배치되고 서로 다른 극성의 데이터 전압을 연속적으로 충전하는 기수열의 제1 액정셀과;

상기 데이터라인의 우측에 배치되고 동일한 극성의 데이터 전압을 연속적으로 충전하는 우수열의 제2 액정셀들을 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 10.

제 9 항에 있어서,

상기 제1 액정 셀들은,

기수 게이트라인으로부터의 스캔펄스에 응답하여 상기 데이터라인으로부터의 데이터 전압을 상기 제1 액정 셀에 공급하는 제1 박막트랜지스터를 구비하고;

상기 제2 액정 셀들은,

우수 게이트라인으로부터의 스캔펄스에 응답하여 상기 데이터라인으로부터의 데이터 전압을 상기 제2 액정 셀에 공급하는 제2 박막트랜지스터를 구비하는 것을 특징으로 하는 액정표시장치의 구동방법.

### 청구항 11.

제 10 항에 있어서,

상기 제1 액정 셀들은 상기 제1 소스 출력 인에이블 신호에 의해 제1 데이터전압을 선충전 한 후에 상기 제2 소스 출력 인에이블 신호에 의해 표시할 제2 데이터전압을 충전하며,

상기 제2 액정 셀들은 상기 제2 소스 출력 인에이블 신호에 의해 상기 제2 데이터전압을 선충전한 후에 상기 제1 소스 출력 인에이블 신호에 의해 표시할 제3 데이터전압을 충전하는 것을 특징으로 하는 액정표시장치의 구동방법.

### 청구항 12.

제 8 항에 있어서,

상기 게이트라인들에 스캔펄스를 순차적으로 공급하는 단계는,

기수 게이트라인들에 제1 스캔펄스를 순차적으로 공급하는 단계와;

우수 게이트라인들에 제2 스캔펄스를 순차적으로 공급하는 단계를 포함하고;

상기 제1 및 제2 스캔펄스 각각은 1 수평기간 동안 발생되며, 상기 제1 스캔펄스의 후반기는 상기 제2 스캔펄스의 전반기와 중첩되는 것을 특징으로 하는 액정표시장치의 구동방법.

### 청구항 13.

제 8 항에 있어서,

상기 데이터 전압의 극성을 1 수평기간 단위로 반전시키는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 액정셀들 간에 충전특성이 불균일하게 되는 현상을 예방하도록 한 액정표시장치의 구동장치 및 구동방법에 관한 것이다.

통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정표시패널과, 이 액정표시패널을 구동하기 위한 드라이버를 구비한다.

액정표시패널에는 게이트라인들과 데이터라인들이 교차하게 배열되고 그 게이트라인들과 데이터라인들의 교차로 마련되는 화소들 영역에 액정셀들이 위치하게 된다. 이 액정표시패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극과 공통전극이 마련된다. 화소전극은 스위칭 소자인 박막트랜지스터(Thin Film Transistor : 이하, "TFT"라 함)의 소스 및 드레인 단자들을 경유하여 데이터라인들 중 어느 하나에 접속된다. TFT의 게이트단자는 스캔펄스가 공급되는 게이트라인들 중 어느 하나에 접속된다.

드라이버는 게이트라인들에 스캔펄스 또는 게이트펄스를 공급하기 위한 게이트 드라이버와, 디지털 비디오 데이터를 아날로그 데이터 전압으로 변환하여 데이터라인들에 공급하기 위한 데이터 드라이버와, 게이트 드라이버와 데이터 드라이버를 제어하기 위한 타이밍 컨트롤러와, 액정표시장치에서 사용되는 여러가지의 구동전압들을 공급하는 전원공급부를 구비한다. 타이밍 컨트롤러는 게이트 드라이버 및 데이터 드라이버의 구동 타이밍을 제어함과 아울러 데이터 드라이버에 디지털 비디오 데이터를 공급한다. 전원공급부는 직류-직류 변환기를 이용하여 공통전압(VCOM), 게이트 하이전압(VGH), 게이트 로우전압(VGL) 등의 액정표시패널에 공급되는 구동전압들을 발생한다.

이와 같은 액정표시장치는 대화면, 고해상도로 발전하면서 데이터라인들의 수와 게이트라인들의 수가 증가하고 있다. 그런데 데이터라인들과 게이트라인들이 증가하면 데이터 드라이버와 게이트 드라이버 집적회로의 수도 증가하게 되는 문제점이 있다.

데이터 드라이버의 개수를 줄이기 위하여, 최근에는 이웃하는 액정셀들이 하나의 데이터라인을 공유하게 함으로써 데이터라인의 수를 절반으로 줄일 수 있는 액정표시장치가 제안된 바 있다. 도 1은 이러한 액정표시패널을 개략적으로 나타낸 도면이고, 도 2는 도 1에 도시된 액정표시패널의 구동파형을 나타낸 파형도이다.

도 1을 참조하면, 데이터라인 공유 구조의 액정표시패널은 서로 다른 게이트라인(GL1~GLn)으로부터 공급되는 서로 다른 스캔펄스에 의해 독립적으로 선택되며 동일한 데이터라인(DL1~DLm)으로부터의 데이터를 시분할하여 충전하는 액정셀들(10, 20)을 구비한다.

기수열에 배치되는 제1 액정셀들(10)은 기수 게이트라인(GL1, GL3, ..., GLn-1)에 접속되고 데이터라인(DL1~DLm)의 좌측에 접속된 제1 TFT(14)와, 제1 TFT(14)에 접속된 기수열의 제1 화소전극(12)을 포함한다. 제1 TFT(14)의 소스 전극은 데이터라인(DL)의 좌측에 접속되고, 드레인 전극은 제1 화소전극(12)에 접속된다. 그리고 제1 TFT(14)의 게이트 전극은 기수 게이트라인(GL1, GL3, ..., GLn-1)에 접속된다.

우수열에 배치되는 제2 액정셀들(20)은 우수 게이트라인(GL2, GL4, ..., GLn)에 접속되고 데이터라인(DL1~DLm)의 우측에 접속된 제2 TFT(24)와, 제2 TFT(24)에 접속된 우수열의 제2 화소전극(22)을 포함한다. 제2 TFT(24)의 소스 전극은 데이터라인(DL)의 우측에 접속되고, 드레인 전극은 제2 화소전극(22)에 접속된다. 그리고, 제2 TFT(24)의 게이트 전극은 우수 게이트라인(GL2, GL4, ..., GLn)에 접속된다.

기수 게이트라인들(GL1, GL3, ..., GLn-1)에는 제1 게이트 드라이버에 의해 1 수평기간 동안 하이논리의 TFT 온 전압을 유지하는 기수 게이트펄스가 순차적으로 공급된다. 그리고 우수 게이트라인들(GL2, GL4, ..., GLn)에는 제2 게이트 드라이버에 의해 1 수평기간 동안 하이논리의 TFT 온 전압을 유지하는 우수 게이트펄스가 순차적으로 공급된다. 기수 게이트펄스들 사이에서 그리고 우수 게이트펄스들 사이에서는 중첩구간이 없지만, 이웃하는 기수 게이트펄스와 우수 게이트펄스 사이에서는 1/2 수평기간 만큼의 중첩구간이 존재한다.

도 1과 같은 액정표시패널에 라인 인버전 방식으로 데이터전압이 공급되면 도 2와 같이 기수 수평라인과 우수 수평라인 사이에서 액정셀의 충전특성이 달라진다. 라인 인버전 방식의 데이터 드라이버는 수평라인 단위로 데이터의 극성을 반전시켜 액정셀들에 데이터를 공급한다. 도 1 및 도 2에서 'RO', 'GO' 및 'BO'는 기수열의 적, 녹 및 청색의 액정셀이며, 'RE', 'GE' 및 'BE'는 우수열의 적, 녹 및 청색의 액정셀이다. 그리고 'SOE'는 데이터 드라이버의 데이터 출력을 지시하는 소스 출력 인에이블 신호(Source Output Enable)로써, 이 SOE 신호의 폴링에지부터 라이징에지 사이의 기간 동안 데이터 드라이버는 데이터라인들(DL1~DLm)에 데이터전압을 공급한다.

기수 또는 우수 프레임기간 동안 기수 수평라인들에 배치된 액정셀들에는 부극성의 데이터전압이 충전되는 반면에 우수 수평라인들에 배치된 액정셀들에는 정극성의 데이터전압이 충전되는 동작을 가정하여 도 1에 도시된 액정표시패널의 동작을 설명하기로 한다.

도 1 및 도 2를 참조하면, 기수 수평라인들에 포함된 액정셀들에 부극성의 데이터를 충전하기 위하여 제1 및 제2 게이트라인들(G1, G2)에는 1/2 수평기간 동안 중첩되는 제1 및 제2 게이트펄스들이 순차적으로 공급된다. 그러면, 제1 게이트펄스의 전반기 동안 제1 수평라인에 포함된 기수열의 액정셀들(RO, BO, GE)은 이전 프레임기간의 마지막 데이터전압에 의해 정극성 전압을 선충전(Pre-charging)한 후, 제1 게이트펄스의 후반기와 제2 게이트펄스의 전반기에 해당하는 P1 기간 동안 표시될 부극성의 데이터전압(-RO, -BO, -GE)을 충전(Charging)한다. P1 기간 동안 제1 수평라인에 포함된 우수열의 액정셀들(GO, RE, BE)은 부극성의 데이터전압(-RO, -BO, -GE)을 선충전한다. 이렇게 P1 기간 동안 부극성 전압을 선충전한 제1 수평라인에 포함된 우수열의 액정셀들(GO, RE, BE)은 제2 게이트펄스의 후반기에 해당하는 P2 기간 동안 표시될 부극성의 데이터전압(-GO, -RE, -BE)을 충전한다.

이어서, 우수 수평라인들에 포함된 액정셀들에 정극성의 데이터를 충전하기 위하여 제3 및 제4 게이트라인들(G1, G2)에는 1/2 수평기간 동안 중첩되는 제3 및 제4 게이트펄스들이 순차적으로 공급된다. 그러면, 제2 게이트펄스의 후반기와 제3 게이트펄스의 전반기에 해당하는 P2 기간 동안 제2 수평라인에 포함된 기수열의 액정셀들(RO, BO, GE)은 부극성 전압(-GO, -RE, -BE)을 선충전한 후, 제3 게이트펄스의 후반기에 해당하는 P3 기간 동안 정극성의 데이터전압(+RO, +BO, +GE)을 충전한다. P3 기간 동안 제2 수평라인에 포함된 우수열의 액정셀들(GO, RE, BE)은 정극성의 데이터전압(+RO, +BO, +GE)을 선충전한다. 이렇게 P3 기간 동안 정극성 전압을 선충전한 제2 수평라인에 포함된 우수열의 액정셀들(GO, RE, BE)은 제4 게이트펄스의 후반기에 해당하는 P4 기간 동안 표시될 정극성의 데이터전압(+GO, +RE, +BE)을 충전한다.

결과적으로 도 1 및 도 2와 같은 액정표시장치는 기수열의 액정셀들과 우수열의 액정셀들이 동일한 데이터라인을 공유하기 때문에 동일한 데이터라인을 통해 공급되는 데이터전압을 기수열의 액정셀들과 우수열의 액정셀들에 시분할하여 공급하고 액정셀들의 충전속도를 높이기 위하여 이전 수평라인의 데이터전압으로 다음 수평라인의 액정셀들을 선충전시킨다.

한편, 도 1 및 도 2와 같은 액정표시장치에서 기수열의 액정셀들은 기수 게이트펄스들에 의해 정극성 전압(또는 부극성 전압)을 선충전한 후, 표시될 부극성의 데이터전압(또는 정극성의 데이터 전압)을 충전하는 반면에, 우수열의 액정셀들은 우수 게이트펄스들에 의해 부극성 전압(또는 정극성 전압)을 선충전한 후, 표시될 부극성의 데이터전압(또는 정극성의 데이터 전압)을 충전한다. 즉, 기수열의 액정셀들은 선충전전압과 다른 극성의 데이터전압을 충전하는 반면에, 우수열의 액정셀들은 선충전전압과 동일한 극성의 데이터전압을 충전한다. 이 때문에 도 1 및 도 2와 같은 액정표시장치는 동일한 계조의 전압을 기수열의 액정셀들과 우수열의 액정셀들에 공급하더라도 기수열의 액정셀들에 비하여 우수열의 액정셀들에 충전되는 전압이 상대적으로 크기 때문에 세로 방향의 줄무늬가 나타난다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 이웃하는 액정셀들이 동일한 데이터라인을 공유하는 액정표시패널에서 그 액정표시패널에 라인 인버전 방식으로 데이터를 공급할 때 액정셀들 간에 충전특성이 불균일하게 되는 현상을 예방하도록 한 액정표시장치와 그 구동방법에 관한 것이다.

### 발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 복수의 게이트라인과 복수의 데이터라인을 가지며, 동일한 데이터라인을 공유하는 액정셀들을 포함하는 화상 표시부와; 상기 게이트라인들에 스캔펄스를 순차적으로 공급하기 위한 게이트 구동부와; 제1 주기의 제1 소스 출력 인에이블 신호와, 상기 제1 주기보다 짧은 제2 주기의 제2 소스 출력 인에이블 신호를 교대로 발생하는 소스 출력 인에이블 신호 생성부와; 상기 제1 및 제2 소스 출력 인에이블 신호에 응답하여 데이터 전압을 상기 데이터라인들에 공급하는 데이터 드라이버를 구비한다.

상기 액정셀들은 상기 데이터라인의 좌측에 배치되고 서로 다른 극성의 데이터 전압을 연속적으로 충전하는 기수열의 제1 액정셀과; 상기 데이터라인의 우측에 배치되고 동일한 극성의 데이터 전압을 연속적으로 충전하는 우수열의 제2 액정셀들을 포함한다.

상기 제1 액정셀들은 기수 게이트라인으로부터의 스캔펄스에 응답하여 상기 데이터라인으로부터의 데이터 전압을 상기 제1 액정셀에 공급하는 제1 박막트랜지스터를 구비한다.

상기 제2 액정셀들은 우수 게이트라인으로부터의 스캔펄스에 응답하여 상기 데이터라인으로부터의 데이터 전압을 상기 제2 액정셀에 공급하는 제2 박막트랜지스터를 구비한다.

상기 제1 액정셀들은 상기 제1 소스 출력 인에이블 신호에 의해 제1 데이터전압을 선충전 한 후에 상기 제2 소스 출력 인에이블 신호에 의해 표시할 제2 데이터전압을 충전한다.

상기 제2 액정셀들은 상기 제2 소스 출력 인에이블 신호에 의해 상기 제2 데이터전압을 선충전한 후에 상기 제1 소스 출력 인에이블 신호에 의해 표시할 제3 데이터전압을 충전한다.

상기 게이트 드라이버는 기수 게이트라인들에 제1 스캔펄스를 순차적으로 공급하는 제1 게이트 드라이버와; 우수 게이트 라인들에 제2 스캔펄스를 순차적으로 공급하는 제2 게이트 드라이버를 구비한다.

상기 제1 및 제2 스캔펄스 각각은 1 수평기간 동안 발생되며, 상기 제1 스캔펄스의 후반기는 상기 제2 스캔펄스의 전반기와 중첩된다.

상기 게이트 드라이버는 상기 화상 표시부와 함께 동일 기관 상에 형성된다.

상기 데이터 드라이버는 상기 데이터 전압의 극성을 1 수평기간 단위로 반전시킨다.

상기 액정표시장치의 구동방법은 제1 주기의 제1 소스 출력 인에이블 신호와, 상기 제1 주기보다 짧은 제2 주기의 제2 소스 출력 인에이블 신호를 교대로 발생하는 단계와; 상기 게이트라인들에 스캔펄스를 순차적으로 공급하는 단계와; 상기 제1 및 제2 소스 출력 인에이블 신호에 응답하여 데이터 전압을 상기 데이터라인들에 공급하는 단계를 포함한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부 도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 3 내지 도 7을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 3은 본 발명의 실시 예에 따른 액정표시장치의 구동장치를 개략적으로 나타내는 도면이다.

도 3을 참조하면, 본 발명의 실시 예에 따른 액정표시장치는 복수의 게이트라인(GL1 내지 GLn)과 복수의 데이터라인(DL1 내지 DLm)을 가지며, 데이터라인(DL)을 공유하는 다수의 액정셀들(110, 120)을 포함하는 화상 표시부(102)와; 게이트라인들(GL1 내지 GLn)에 스캔펄스를 순차적으로 공급하기 위한 제1 및 제2 게이트 드라이버(106A, 106B)와; 액정셀들(110, 120)에 비디오 데이터를 라인 인버전 형태로 공급하는 데이터 드라이버(104)와; 게이트 드라이버들(106A, 106B)과 데이터 드라이버(104)를 제어하는 타이밍 컨트롤러(108)를 구비한다.

기수열에 배치되는 제1 액정셀들(110)은 기수 게이트라인(GL1, GL3, ..., GLn-1)에 접속되고 데이터라인(DL1~DLm)의 좌측에 접속된 제1 TFT(114)와, 제1 TFT(114)에 접속된 기수열의 제1 화소전극(112)을 포함한다. 제1 TFT(114)의 소스 전극은 데이터라인(DL1~DLm)의 좌측에 접속되고, 드레인 전극은 제1 화소전극(112)에 접속된다. 그리고 제1 TFT(114)의 게이트 전극은 기수 게이트라인(GL1, GL3, ..., GLn-1)에 접속된다.

우수열에 배치되는 제2 액정셀들(120)은 우수 게이트라인(GL2, GL4, ..., GLn)에 접속되고 데이터라인(DL1~DLm)의 우측에 접속된 제2 TFT(124)와, 제2 TFT(124)에 접속된 우수열의 제2 화소전극(122)을 포함한다. 제2 TFT(124)의 소스 전극은 데이터라인(DL1~DLm)의 우측에 접속되고, 드레인 전극은 제2 화소전극(122)에 접속된다. 그리고, 제2 TFT(124)의 게이트 전극은 우수 게이트라인(GL2, GL4, ..., GLn)에 접속된다.

기수 게이트라인들(GL1, GL3, ..., GLn-1)에는 제1 게이트 드라이버(106A)에 의해 1 수평기간 동안 하이논리의 TFT 온 전압을 유지하는 기수 게이트펄스가 순차적으로 공급된다. 그리고 우수 게이트라인들(GL2, GL4, ..., GLn)에는 제2 게이

트 드라이버(106B)에 의해 1 수평구간 동안 하이논리의 TFT 온 전압을 유지하는 우수 게이트펄스가 순차적으로 공급된다. 기수 게이트펄스들 사이에서 그리고 우수 게이트펄스들 사이에서는 중첩구간이 없지만, 이웃하는 기수 게이트펄스와 우수 게이트펄스 사이에서는 1/2 수평구간 만큼의 중첩구간이 존재한다.

타이밍 컨트롤러(108)는 외부로부터 입력되는 디지털 비디오 데이터를 데이터 드라이버(104)에 공급한다. 또한, 타이밍 컨트롤러(108)는 외부 시스템으로부터 데이터 인에이블 신호(Data Enable; DE), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 도트 클럭(Dot Clock; DCLK)을 이용하여 게이트 구동부(106A, 106B)의 구동 타이밍을 제어하기 위한 게이트 스타트 펄스(Gate Start Pulse : GSP), 복수의 게이트 쉬프트 클럭(Gate Shift Clock : GSC) 및 게이트 출력 인에이블 신호(Gate Output Enable : GOE)를 포함하는 게이트 제어신호(GDS1, GDS2)를 생성한다. 여기서, 제1 및 제2 게이트 드라이버(106A, 106B)로부터 발생하는 게이트펄스들이 중첩될 수 있도록 제1 및 제2 게이트 드라이버(106A, 106B)에 공급되는 게이트 스타트펄스(GSP)는 위상차가 존재한다.

그리고 타이밍 컨트롤러(108)는 데이터 인에이블 신호(Data Enable; DE), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 도트 클럭(Dot Clock; DCLK)을 이용하여 데이터 드라이버(104)의 구동 타이밍을 제어하기 위한 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 극성 제어신호(Polarity : POL) 및 소스 출력 인에이블 신호(SOE\_NEW)를 포함하는 데이터 제어신호(DCS)를 발생하고 그 데이터 제어신호(DSC)를 데이터 드라이버(104)에 공급한다. 데이터 드라이버(104)는 극성 제어신호(POL)에 응답하여 수평라인 단위로 데이터전압의 극성을 반전시키고, 소스 출력 인에이블 신호(SOE\_NEW)에 응답하여 기수열 액정셀들의 선충전 시간과 우수열 액정셀들의 선충전시간을 다르게 제어한다.

제1 게이트 드라이버(106A)는 타이밍 컨트롤러(104)로부터 공급되는 제1 게이트 제어신호(GDS1)에 따라 스캔펄스를 생성하여 기수 게이트라인들(GL1, GL3, ... GLn-1)에 순차적으로 공급한다.

제2 게이트 드라이버(106B)는 타이밍 컨트롤러(104)로부터 공급되는 제2 게이트 제어신호(GDS2)에 따라 스캔펄스를 생성하여 우수 게이트라인들(GL2, GL4, ... ,GLn)에 순차적으로 공급한다.

이러한 제1 및 제2 게이트 드라이버(106A, 106B)는 화상 표시부(102)가 형성되는 기판 상에 그 화상 표시부(102)와 함께 형성되거나, 별도의 기판 상에 형성될 수 있다.

데이터 드라이버(104)는 타이밍 컨트롤러(108)로부터의 데이터 제어신호(DCS)에 응답하여 타이밍 컨트롤러(114)로부터 공급되는 디지털 비디오 데이터(Data)를 아날로그 감마보상전압으로 변환하여 아날로그 비디오 전압을 발생하고 그 아날로그 비디오 전압을 극성제어신호(POL)에 따라 라인인버전 방식으로 반전시킨 후, 소스 출력 인에이블신호(SOE\_NEW)에 따라 라인 인버전 방식으로 극성이 반전되는 아날로그 비디오 전압을 데이터라인들(DL1 내지 DLm)에 공급한다.

도 4는 타이밍 컨트롤러(108)의 소스 출력 인에이블 신호 생성부(200)를 나타내며, 도 5는 소스 출력 인에이블 신호 생성부(200)의 입출력 파형을 나타낸다.

도 4 및 도 5를 참조하면, 소스 출력 인에이블 신호 생성부(200)는 제1 소스 출력 인에이블 신호 생성부(210), 제2 소스 출력 인에이블 신호 생성부(220), 및 선택신호 생성부(230)를 구비한다.

제1 소스 출력 인에이블 신호 생성부(210)는 기수열의 제1 액정셀들(110)에 공급될 선충전 전압과 우수열의 제2 액정셀들(120)에 공급될 데이터 전압의 출력시점을 지시하는 제1 소스 출력 인에이블신호들(SOE1)을 발생한다.

제2 소스 출력 인에이블 신호 생성부(220)는 우수열의 제2 액정셀들(120)에 공급될 선충전 전압과 기수열의 제1 액정셀들(110)에 공급될 데이터 전압의 출력시점을 지시하는 제2 소스 출력 인에이블신호들(SOE2)을 발생한다.

제1 및 제2 소스 출력 인에이블신호들(SOE1, SOE2) 각각은 1 수평구간 주기로 발생된다. 제2 소스 출력 인에이블신호(SOE2)는 1/2 수평구간보다 길고 1 수평구간 보다 짧은 시간(D1) 만큼 제1 소스 출력 인에이블(SOE1)으로부터 지연된다. 제1 및 제2 소스 출력 인에이블신호들(SOE1, SOE2)의 타이밍은 Verilog HDL 등 공지의 수단 등으로 자유롭게 조절될 수 있다.

선택신호 생성부(230)는 제2 데이터 인에이블신호(DE\_NEW)를 입력받고 그 제2 데이터 인에이블신호(DE\_NEW)의 라이징에지에서 제2 데이터 인에이블신호(DE\_NEW)를 반전시켜 선택신호(SEL)를 발생한다. 제2 데이터 인에이블신호(DE\_

NEW)는 외부 시스템으로부터 입력되는 데이터 인에이블 신호(DE)의 위상보다 두 배 빠른 위상을 가진다. 선택신호 생성부(230)는 일례로, 도 6과 같이 제2 데이터 인에이블신호(DE\_NEW)가 클럭단자(CLK)에 입력되고 반전된 선택신호(SEL)가 D 단자에 입력되는 D 플립플롭(302)과, 선택신호(SEL)를 반전시키는 인버터(301)를 포함한 회로로 구현될 수 있다.

본 발명에 따른 액정표시장치는 기수 수평라인들에 배치된 액정셀들에 부극성의 데이터전압을 공급하는 반면에 우수 수평라인들에 배치된 액정셀들에는 정극성의 데이터전압이 충전되는 라인 인버전 방식으로 액정표시패널에 데이터를 공급하고 그 데이터의 극성을 프레임 단위로 반전시킨다. 이러한 액정표시장치의 동작에 대하여 도 3 및 도 7을 결부하여 상세히 설명하기로 한다.

도 3 및 도 7을 참조하면, 기수 수평라인들에 포함된 액정셀들에 부극성의 데이터를 충전하기 위하여 제1 및 제2 게이트라인들(G1, G2)에는 1/2 수평기간 동안 중첩되는 제1 및 제2 게이트펄스들이 순차적으로 공급된다. 그러면, 제1 게이트펄스의 전반기 동안 제1 수평라인에 포함된 기수열의 액정셀들(RO, BO, GE)은 이전 프레임기간의 마지막 데이터전압에 의해 정극성 전압을 선충전한 후, 제1 게이트펄스의 후반기와 제2 게이트펄스의 전반기에 해당하는 P1 기간 동안 표시될 부극성의 데이터전압(-RO, -BO, -GE)을 충전한다. 여기서, 데이터 드라이버(104)는 소스 출력 인에이블(SOE\_NEW)에 응답하여 P1 기간이 시작되는 1/2 수평기간보다 늦은 시점부터 부극성의 데이터전압(-RO, -BO, -GE)을 출력한다. P1 기간 내에서 비교적 늦게 발생하는 소스 출력 인에이블(SOE\_NEW)의 폴링 에지부터 제1 수평라인에 포함된 우수열의 액정셀들(GO, RE, BE)은 부극성의 데이터전압(-RO, -BO, -GE)을 선충전한 후, 제2 게이트펄스의 후반기에 해당하는 P2 기간의 시작과 동시에 발생하는 소스 출력 인에이블(SOE\_NEW)의 폴링 에지부터 표시할 부극성의 데이터전압(-GO, -RE, -BE)을 충전한다.

이어서, 우수 수평라인들에 포함된 액정셀들에 정극성의 데이터를 충전하기 위하여 제3 및 제4 게이트라인들(G1, G2)에는 1/2 수평기간 동안 중첩되는 제3 및 제4 게이트펄스들이 순차적으로 공급된다. 그러면, 제2 게이트펄스의 후반기와 제3 게이트펄스의 전반기에 해당하는 P2 기간 동안 제2 수평라인에 포함된 기수열의 액정셀들(RO, BO, GE)은 부극성 전압(-GO, -RE, -BE)을 선충전한 후, 제3 게이트펄스의 후반기에 해당하는 P3 기간 동안 정극성의 데이터전압(+RO, +BO, +GE)을 충전한다. 여기서, 데이터 드라이버(104)는 P3 기간이 시작됨과 동시에 발생하는 소스 출력 인에이블(SOE\_NEW)에 응답하여 P3 기간이 시작됨과 거의 동시에 정극성의 데이터전압(+RO, +BO, +GE)을 출력한다. P3 기간이 시작됨과 거의 동시에 발생하는 소스 출력 인에이블(SOE\_NEW)의 폴링 에지부터 제2 수평라인에 포함된 우수열의 액정셀들(GO, RE, BE)은 정극성의 데이터전압(+RO, +BO, +GE)을 선충전한 후, 제4 게이트펄스의 후반기에 해당하는 P4 기간 동안 표시될 정극성의 데이터전압(+GO, +RE, +BE)을 충전한다.

결과적으로, 본 발명에 따른 액정표시장치와 그 구동방법은 소스 출력 인에이블신호(SOE\_NEW)의 주기를 주기적으로 다르게 제어함으로써 선충전 전압과 데이터 전압의 극성이 동일한 액정셀들의 선충전시간을, 선충전 전압과 데이터전압의 극성이 다른 액정셀들의 선충전시간 보다 짧게 한다.

### 발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치와 그 구동방법은 소스 출력 인에이블신호(SOE\_NEW)의 주기를 주기적으로 다르게 제어함으로써 선충전 전압과 데이터 전압의 극성이 동일한 액정셀들의 충전 특성과, 선충전 전압과 데이터전압의 극성이 다른 액정셀들의 충전특성을 균일하게 한다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

### 도면의 간단한 설명

도 1은 종래기술에 따른 액정표시패널을 개략적으로 나타낸 도면.

도 2는 도 1에 도시된 액정표시패널의 구동과형을 나타낸 파형도.

도 3은 본 발명의 실시 예에 따른 액정표시장치의 구동장치를 개략적으로 나타낸 도면.

도 4는 도 3에 도시된 소스 출력 인에이블 신호 생성부를 개략적으로 나타내는 회로도.

도 5는 도 4에 도시된 소스 출력 인에이블 신호 생성부의 입/출력 파형을 나타내는 파형도.

도 6은 도 4에 도시된 선택신호 생성부의 일예를 나타내는 회로도.

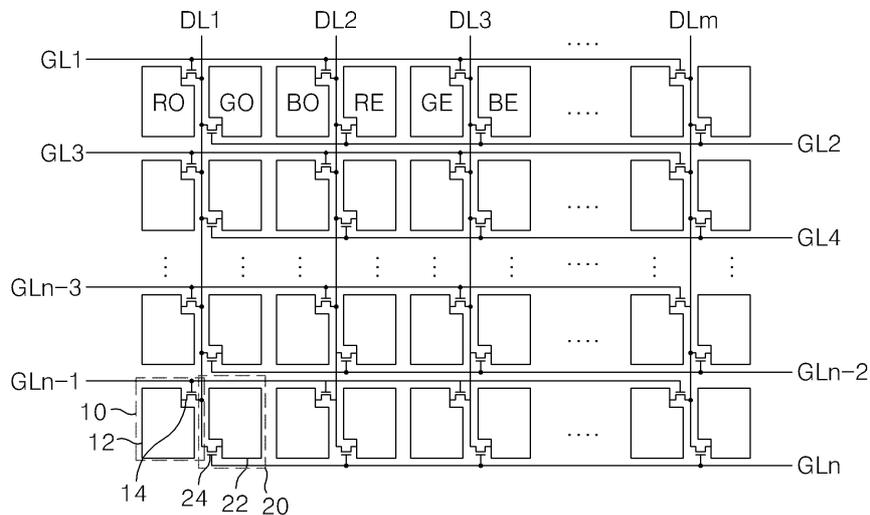
도 7은 본 발명의 실시 예에 따른 액정표시장치의 구동방법을 설명하기 위한 파형도.

<도면의 주요부분에 대한 부호의 설명>

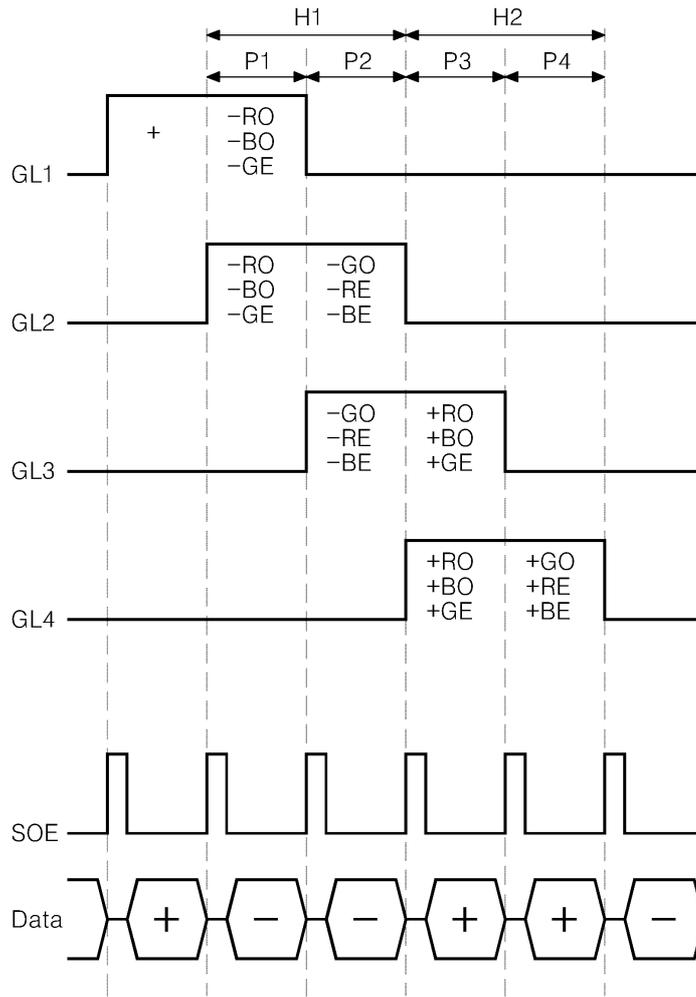
- 10, 110 : 제1 액정셀 12, 112 : 제1 화소전극
- 14, 114 : 제1 TFT 20, 120 : 제2 액정셀
- 22, 122 : 제2 화소전극 24, 124 : 제2 TFT
- 102 : 화상 표시부 104 : 데이터 드라이버
- 106A : 제 1 게이트 드라이버 106B : 제 2 게이트 드라이버
- 108 : 타이밍 컨트롤러
- 200 : 소스 출력 인에이블 신호 생성부
- 210 : 제 1 소스 출력 인에이블 신호 생성부
- 220 : 제 2 소스 출력 인에이블 신호 생성부
- 230 : 선택신호 생성부
- 301 : 인버터
- 302 : D 플립 플롭

도면

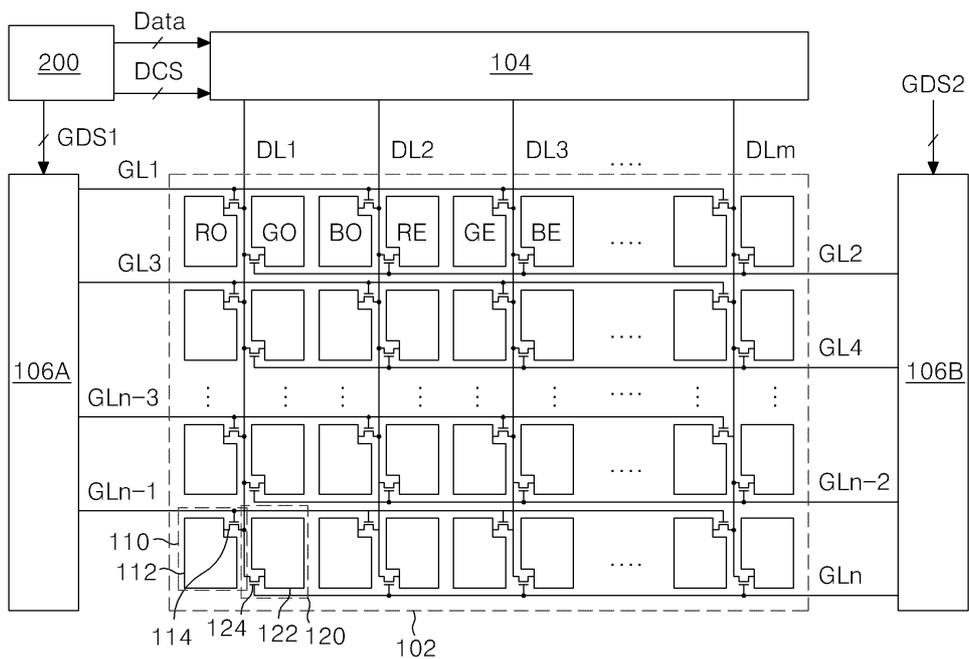
도면1



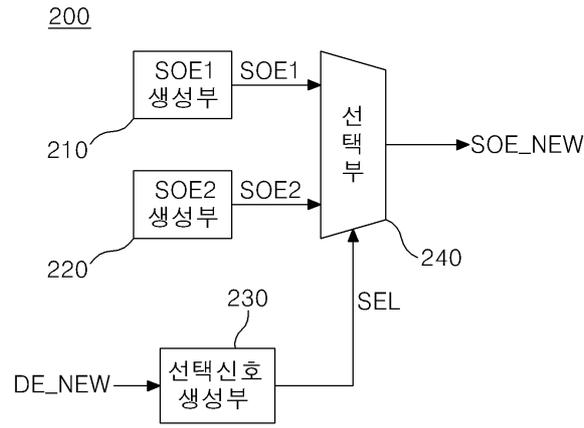
도면2



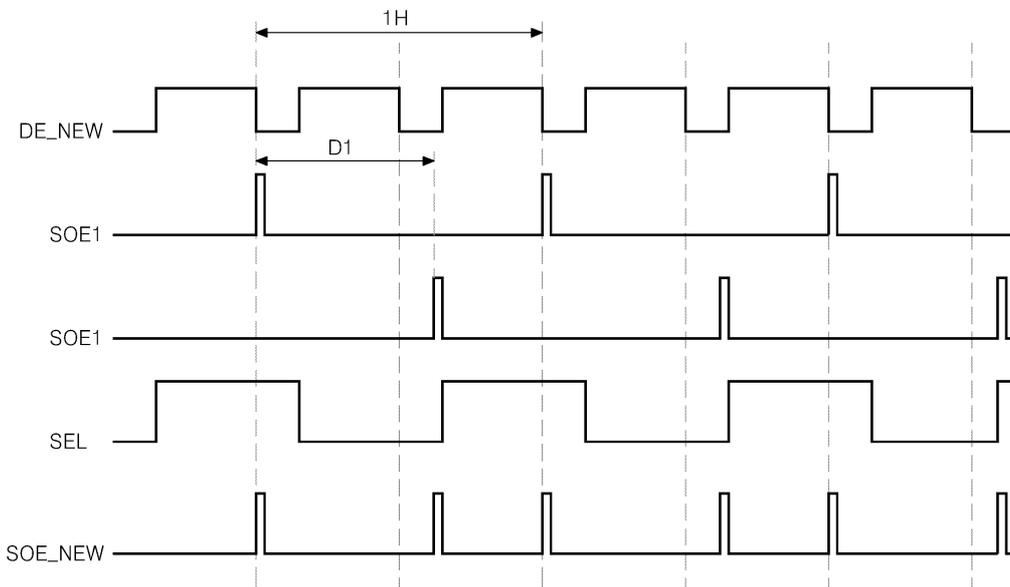
도면3



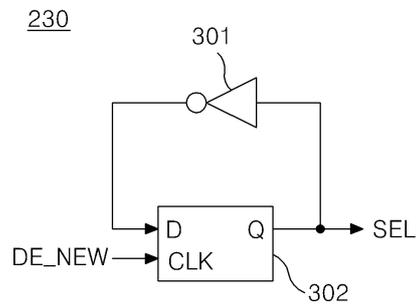
도면4



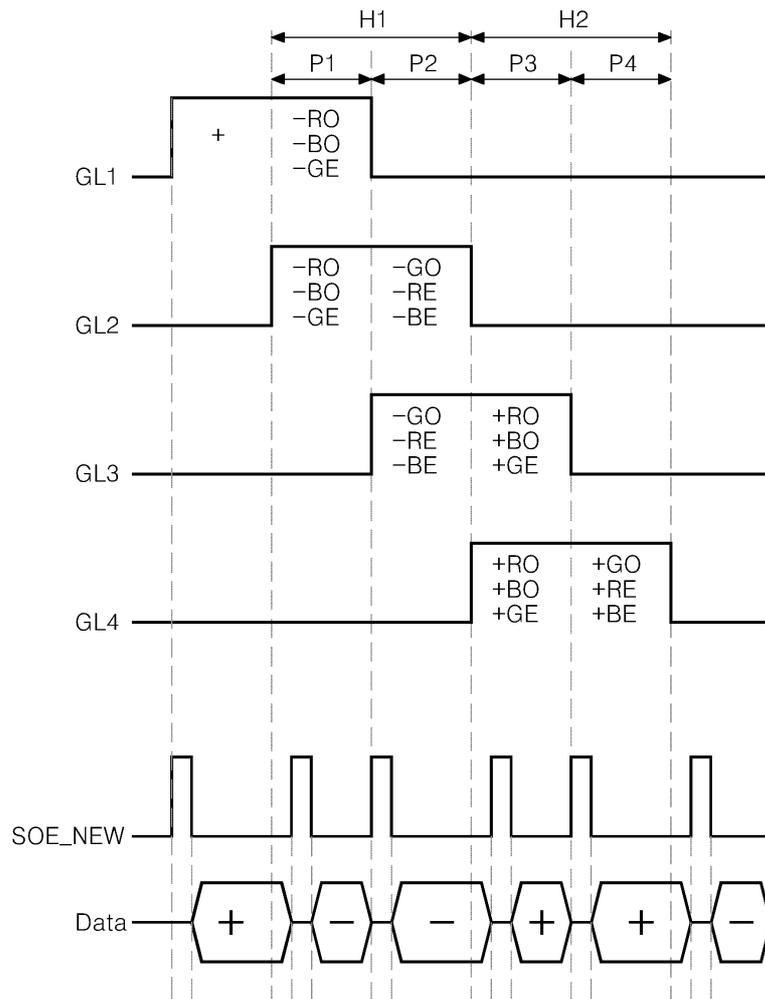
도면5



도면6



도면7



专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">KR1020070046432A</a>	公开(公告)日	2007-05-03
申请号	KR1020050103150	申请日	2005-10-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIN JUNG WOOK 신정욱		
发明人	신정욱		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3685 G09G3/3614 G09G2310/0251 G09G2330/021		
其他公开文献	KR101211219B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

目的：提供一种LCD（液晶显示器）装置及其驱动方法，通过周期性地调整源输出使能信号的周期来恒定地保持液晶单元之间的放电特性。结构：LCD装置包括图像显示单元（102），栅极驱动器，源输出使能信号发生单元（200）和数据驱动器（104）。图像显示单元包括多条栅极线和数据线，以及共享相同数据线的液晶单元。栅极驱动器顺序地将扫描脉冲施加到栅极线。源输出使能信号产生单元交替地产生具有第一周期的第一源输出使能信号和具有比第一周期短的第二周期的第二源输出使能信号。数据驱动器响应第一和第二源输出使能信号将数据电压施加到数据线。©KIPO 2007

