



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G02F 1/1339 (2006.01)

G02F 1/1335 (2006.01)

(11) 공개번호

10-2007-0021367

(43) 공개일자

2007년02월23일

(21) 출원번호 10-2005-0075552

(22) 출원일자 2005년08월18일

심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 이한주  
서울특별시 마포구 염리동 36-180번지  
이용의  
경기 성남시 분당구 수내동 양지마을청구아파트 212동 1203호

(74) 대리인 박영우

전체 청구항 수 : 총 9 항

(54) 표시 기판의 제조 방법과 이를 갖는 액정표시패널 및액정표시장치

(57) 요약

제조 공정을 간단화하기 위한 표시 기판의 제조 방법과 이를 갖는 액정표시패널 및 액정표시장치가 개시된다. 소스 배선과 게이트 배선에 연결된 스위칭 소자와 스위칭 소자에 연결된 화소 전극 및 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함하는 어레이 기판과 대향하는 표시 기판의 제조 방법은 화소 전극에 대응하는 베이스 기판 위에 컬러필터패턴을 형성하는 단계와, 컬러필터패턴 위에 오버 코팅층을 형성하는 단계와, 오버 코팅층 위에 화소 전극에 대향하는 공통 전극층을 형성하는 단계 및 스위칭 소자의 채널부에 대응하여 입사되는 광을 차단하는 차광 스페이서를 형성하는 단계를 포함한다. 이에 따라, 채널부에 입사되는 광을 차단할 수 있다.

대표도

도 3

특허청구의 범위

청구항 1.

소스 배선과 게이트 배선에 연결된 스위칭 소자와 상기 스위칭 소자에 연결된 화소 전극 및 상기 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함하는 어레이 기판과 대향하는 표시 기판의 제조 방법에서,

상기 화소 전극에 대응하는 베이스 기판 위에 컬러필터패턴을 형성하는 단계;

상기 컬러필터패턴 위에 오버 코팅층을 형성하는 단계;

상기 오버 코팅층 위에 상기 화소 전극에 대항하는 공통 전극층을 형성하는 단계; 및

상기 스위칭 소자의 채널부에 대응하여 입사되는 광을 차단하는 차광 스페이서를 형성하는 단계를 포함하는 것을 특징으로 하는 표시 기판의 제조 방법.

## 청구항 2.

제1항에 있어서, 상기 차광 스페이서는 크롬 계열의 물질로 형성된 것을 특징으로 하는 표시 기판의 제조 방법.

## 청구항 3.

제1항에 있어서, 상기 차광 스페이서는 검은색 안료를 포함하는 혼합 물질로 형성된 것을 특징으로 하는 표시 기판의 제조 방법.

## 청구항 4.

소스 배선과 게이트 배선에 연결된 스위칭 소자와, 상기 스위칭 소자에 연결된 화소 전극 및 상기 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함하는 어레이 기판;

상기 어레이 기판과 결합하여 액정층을 수용하고, 상기 화소 전극에 대항하는 공통 전극을 포함하는 대항 기판; 및

상기 어레이 기판과 대항 기판 사이의 상기 스위칭 소자의 채널부 위에 배치되어, 상기 채널부에 입사되는 광을 차단하는 차광 스페이서를 포함하는 것을 특징으로 하는 액정 표시 패널.

## 청구항 5.

제4항에 있어서, 상기 액정층은 등전압에서 수직 배열되어 광을 차단하는 것을 특징으로 하는 액정 표시 패널.

## 청구항 6.

제4항에 있어서, 상기 차광 스페이서는 크롬 계열의 물질인 것을 특징으로 하는 액정 표시 패널.

## 청구항 7.

제4항에 있어서, 상기 차광 스페이서는 검은색 안료를 포함하는 혼합 물질인 것을 특징으로 하는 액정 표시 패널.

## 청구항 8.

소스 배선과 게이트 배선에 연결된 스위칭 소자와 상기 스위칭 소자에 연결된 화소 전극 및 상기 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함하는 어레이 기판과, 상기 어레이 기판과 결합하여 액정층을 수용하고 상기 화소 전극에 대항하는 공통 전극을 포함하는 대항 기판 및 상기 어레이 기판과 대항 기판 사이의 상기 스위칭 소자의 채널부에 배치되어 상기 채널부에 입사되는 광을 차단하는 차광 스페이서를 포함하는 액정표시패널; 및

상기 액정표시패널을 구동시키고, 상기 공통 전극과 실딩 공통 배선에 등전압을 인가하는 구동부를 포함하는 것을 특징으로 하는 액정표시장치.

## 청구항 9.

제8항에 있어서, 상기 구동부는

상기 소스 배선에 데이터 전압을 출력하는 소스 구동부;

상기 게이트 배선에 게이트 신호를 출력하는 게이트 구동부 및

상기 공통 전극과 실딩 공통 배선에 실질적으로 동일한 전압을 출력하는 전압 발생부를 포함하는 것을 특징으로 하는 액정표시장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 기관의 제조 방법과, 이를 갖는 액정표시패널 및 액정표시장치에 관한 것으로, 보다 상세하게는 제조 공정을 단순화하기 위한 표시 기관의 제조 방법과, 이를 갖는 액정표시패널 및 액정표시장치에 관한 것이다.

일반적으로 액정 표시 패널은 어레이 기관, 상기 어레이 기관에 대항하는 대항 기관, 및 상기 어레이 기관과 상기 대항 기관 사이에 개재된 액정층으로 이루어진다. 상기 어레이 기관은 제1 방향으로 연장된 게이트 배선들과, 상기 제1 방향과 교차하는 제2 방향으로 연장된 소스 배선들과, 각각의 게이트 배선과 소스 배선에는 스위칭 소자가 연결된다. 상기 스위칭 소자는 상기 게이트 배선들과 소스 배선들에 의해 정의된 화소 영역에 형성된 화소 전극과 전기적으로 연결된다.

상기 대항 기관은 상기 화소 영역에 대응하여 내부 공간을 정의하는 차광 패턴이 형성되고, 상기 내부 공간에는 컬러필터 패턴이 형성된다. 상기 컬러필터패턴 위에는 상기 화소 전극에 대항하는 공통 전극층이 형성된다.

상기 차광 패턴은 상기 화소 영역을 정의하는 소스 배선들 및 게이트 배선들에 대응하여 형성된다. 상기 차광 패턴은 이웃하는 화소 전극 간의 경계부에서 누설되는 광을 차단시키는 기능을 수행한다.

##### 발명이 이루고자 하는 기술적 과제

이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로 본 발명의 목적은 제조 공정을 간단하게 하기 위한 표시 기관의 제조 방법을 제공하는 것이다.

본 발명의 다른 목적은 상기 표시 기관을 포함하는 액정표시패널을 제공하는 것이다.

본 발명의 또 다른 목적은 상기 표시 기관을 포함하는 액정표시장치를 제공하는 것이다.

#### 발명의 구성

상기한 본 발명의 목적을 실현하기 위한 실시예에 따른 소스 배선과 게이트 배선에 연결된 스위칭 소자와 상기 스위칭 소자에 연결된 화소 전극 및 상기 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함하는 어레이 기관과 대항하는

표시 기관의 제조 방법은 상기 화소 전극에 대응하는 베이스 기관 위에 컬러필터패턴을 형성하는 단계와, 상기 컬러필터패턴 위에 오버 코팅층을 형성하는 단계와, 상기 오버 코팅층 위에 상기 화소 전극에 대항하는 공통 전극층을 형성하는 단계 및 상기 스위칭 소자의 채널부에 대응하여 입사되는 광을 차단하는 차광 스페이서를 형성하는 단계를 포함한다.

상기한 본 발명의 다른 목적을 실현하기 위한 실시예에 따른 액정표시패널은 어레이 기관, 대항 기관 및 차광 스페이서를 포함한다. 상기 어레이 기관은 소스 배선과 게이트 배선에 연결된 스위칭 소자와, 상기 스위칭 소자에 연결된 화소 전극 및 상기 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함한다. 상기 대항 기관은 상기 어레이 기관과 결합하여 액정층을 수용하고, 상기 화소 전극에 대항하는 공통 전극을 포함한다. 상기 차광 스페이서는 상기 어레이 기관과 대항 기관의 사이의 상기 스위칭 소자의 채널부 위에 배치되어, 상기 채널부로 입사되는 광을 차단한다.

상기한 본 발명의 또 다른 목적을 실현하기 위한 실시예에 따른 액정표시장치는 액정표시패널 및 구동부를 포함한다. 상기 액정표시패널은 소스 배선과 게이트 배선에 연결된 스위칭 소자와 상기 스위칭 소자에 연결된 화소 전극 및 상기 소스 배선과 게이트 배선 위에 형성된 실딩 공통 배선을 포함하는 어레이 기관과, 상기 어레이 기관과 결합하여 액정층을 수용하고, 상기 화소 전극에 대항하는 공통 전극을 포함하는 대항 기관 및 상기 어레이 기관과 대항 기관의 사이의 상기 스위칭 소자의 채널부에 배치되어, 상기 채널부로 입사되는 광을 차단하는 차광 스페이서를 포함한다. 상기 구동부는 상기 공통 전극과 상기 실딩 공통 전극에 등전압을 인가한다.

이러한 표시 기관의 제조 방법과, 이를 갖는 액정표시패널 및 액정표시장치에 의하면, 컬러필터패턴이 형성되는 영역을 정의하는 차광 패턴을 형성하지 않으므로써 제조 공정을 간단화할 수 있다.

이하, 첨부한 도면들을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

도 1은 본 발명의 실시예에 따른 액정표시패널의 개략적인 평면도이다.

도 2는 도 1의 어레이 기관에 대한 개략적인 사시도이다.

도 3은 도 1의 I-I'선을 따라 절단한 액정표시패널의 단면도이다.

도 1 내지 도 3을 참조하면, 상기 액정표시패널은 어레이 기관(100), 차광 스페이서(200), 대항 기관(300) 및 액정층(400)을 포함한다.

상기 어레이 기관(100)은 제1 베이스 기관(101)을 포함한다. 상기 제1 베이스 기관(101) 위에는 제1 방향으로 연장된 게이트 배선(GL)들과, 상기 제1 방향과 교차하는 제2 방향으로 연장된 소스 배선(DL)들이 형성되고, 상기 게이트 배선(GL)들과 소스 배선(DL)들에 의해 정의된 화소 영역(P)들을 포함한다.

각 화소 영역(P)에는 스위칭 소자(110), 스토리지 배선부(130), 화소 전극(150), 실딩 공통 배선(160)이 형성된다.

상기 스위칭 소자(110)는 게이트 배선(GL)으로부터 연장된 게이트 전극(111)과 소스 배선(DL)으로부터 연장된 소스 전극(113) 및 상기 화소 전극(150)과 콘택홀(117)을 통해 전기적으로 연결된 드레인 전극(114)을 포함한다.

상기 게이트 전극(111)은 상기 게이트 배선(GL)과 동일한 게이트 금속층으로 형성되고, 상기 소스 및 드레인 전극(113, 114)은 상기 소스 배선(DL)과 동일한 소스 금속층으로 형성된다.

상기 게이트 전극(111) 위에는 게이트 절연층(102)이 형성된다. 상기 게이트 절연층(102)은 질화 실리콘 및 산화 실리콘과 같은 절연 물질로 대략 4500 Å의 두께로 형성한다.

상기 게이트 전극(111) 위에는 채널층(112)이 형성된다. 상기 채널층(112)은 아몰퍼스 실리콘층(112a)과 인 시튜(in-situ)도핑된  $n^+$  아몰퍼스 실리콘층(112b)을 포함한다. 상기 채널층(112) 위에 형성된 상기 소스 및 드레인 전극(113, 114)을 마스크로 상기  $n^+$  아몰퍼스 실리콘층(112b)을 제거하여 채널 영역(CH)을 정의한다.

상기 스토리지 배선부(130)는 상기 게이트 배선(GL)과 동일층으로 형성된 스토리지 공통 배선(132)과 상기 드레인 전극(114)으로부터 연장된 금속 패턴(134)을 포함한다. 상기 스토리지 공통 배선(132)과 상기 금속 패턴(134) 사이에는 상기 게이트 절연층(102)이 형성된다.

한편, 상기 스위칭 소자(110)와 스토리지 배선부(130)가 형성된 제1 베이스 기판(101) 위에는 패시베이션층(103) 및 유기 절연층(104)이 형성된다. 상기 패시베이션층(103)은 질화 실리콘 및 산화 실리콘과 같은 절연 물질로 대략 4000 Å 이하의 두께로 형성되며, 상기 유기 절연층(104)은 대략 2 $\mu$ m 내지 4  $\mu$ m 정도의 두께로 형성된다. 상기 패시베이션층(103) 및 유기 절연층(104)은 일부영역이 제거된 콘택홀(117)을 포함한다.

상기 화소 전극(150)은 상기 화소 영역(P)에 대응하여 형성되며, 상기 콘택홀(117)을 통해 상기 드레인 전극(114)과 전기적으로 연결된다. 상기 화소 전극(150)에는 V-자 형상의 제1 개구 패턴(151)이 형성된다. 상기 화소 전극(150)은 투명한 전도성 물질로서, 인듐-틴-옥사이드(Indium-Tin-Oxide : ITO), 인듐-징크-옥사이드(Indium-Zinc-Oxide : IZO) 또는 인듐-틴-징크-옥사이드(Indium-Tin-Zinc-Oxide)를 포함한다.

상기 실딩 공통 배선(160)은 상기 게이트 배선(GL)에 대응하여 형성된 제1 실딩 배선(161)과 상기 소스 배선(DL)에 대응하여 형성된 제2 실딩 배선(162)을 포함하며, 상기 제1 및 제2 실딩 배선(161, 162)은 전기적으로 연결된다. 상기 실딩 공통 배선(160)은 상기 화소 전극(150)과 동일층으로 형성된다.

즉, 상기 실딩 공통 배선(160)은 상기 소스 배선(DL) 위에 형성되어, 상기 소스 배선(DL)과 커패시턴스를 형성하여 상기 소스 배선(DL)에 인가된 전압을 차폐하여 상기 화소 전극(150)과 상기 소스 배선(DL)의 커플링 현상을 방지한다.

상기 실딩 공통 배선(160)에는 상기 대향 기판(300)에 형성된 공통 전극(330)과 동일한 공통 전압이 인가된다. 이에 따라서, 상기 실딩 공통 배선(160)과 소스 및 게이트 배선들 사이에 개재된 액정 분자를 세워 입사광을 차광시킨다. 이에 의해 상기 대향 기판(300)에 별도의 차광 패턴을 형성할 필요가 없다. 바람직하게 상기 액정층(400)은 VA 모드이고, 노멀리 블랙 모드이다.

상기 차광 스페이서(200)는 상기 스위칭 소자(110)의 채널층(112)을 커버하도록 형성된다. 상기 차광 스페이서(200)는 일반적인 차광 패턴과 동일한 재질, 예컨대, 크롬 계열의 물질로 형성되거나, 또는 광을 차단하는 검은색 안료를 포함하는 혼합 물질로 형성된다.

상기 차광 스페이서(200)는 일반적인 컬럼 스페이서 기능인 상기 액정층(400)의 셀 갭을 유지시키고, 상기 채널층(112)에 입사되는 광을 차단시킨다.

상기 대향 기판(300)은 제2 베이스 기판(301)을 포함한다. 상기 제2 베이스 기판(301) 위에는 컬러필터층(310)과, 오버코팅층(320) 및 공통 전극(330)이 형성된다.

상기 컬러필터층(310)은 상기 화소 영역(P)들에 대응하여 형성된 컬러필터패턴들을 포함한다. 상기 컬러필터패턴들은 레드(R), 그린(G) 및 블루(B)필터패턴을 포함한다.

상기 오버 코팅층(320)은 상기 컬러필터층(310) 위에 형성되어, 상기 컬러필터층(310)을 보호하고, 더불어 상기 제2 베이스 기판(301)을 평탄화시킨다.

상기 공통 전극(330)은 상기 화소 전극(150)에 대향하는 전극으로 상기 실딩 공통 배선(160)과 동일한 레벨의 공통 전압이 인가된다. 도시되지는 않았으나, 상기 공통 전극(330)에는 상기 화소 전극(150)에 V-자 형상의 제1 개구 패턴이 형성되는 경우, 상기 제1 개구 패턴과 어긋나는 제2 개구 패턴이 형성된다.

결과적으로 상기 대향 기판(300)에는 일반적으로 형성되는 차광 패턴이 형성되지 않는다. 상기 차광 패턴은 상기 게이트 배선 및 소스 배선에 대응하여 매트릭스 형태로 형성되어 이웃하는 화소 영역간의 경계부에서 발생하는 빛샘을 차단하는 역할을 한다.

그러나, 본 발명에 따르면, 상기 대향 기판(300)의 공통 전극(330)과 상기 실딩 공통 배선(160)간에 등전위를 형성하여, 상기 공통 전극(330)과 상기 실딩 공통 배선(160) 사이에 개재된 액정층이 수직으로 배열됨에 따라서 광을 차단시킨다. 이에 의해 상기 대향 기판(300)에 별도의 차광 패턴을 형성하지 않는다.

상기 액정층(400)은 상기 어레이 기관(100)과 상기 대향 기관(300) 사이에 개재되어, 상기 화소 전극(150)과 상기 공통 전극(330) 간의 전위차에 의해 액정 분자의 배열각을 변화시켜 영상을 표시한다. 또한, 동일한 레벨의 공통 전압이 인가되는 상기 공통 전극(330)과 상기 실딩 공통 배선(160) 사이에서 수직으로 배열되어 광을 차단시켜 일반적인 차광 패턴의 역할을 수행한다.

도 4a 내지 도 4d는 도 3에 도시된 대향 기관에 대한 제조 방법을 설명하기 위한 제조 공정도들이다.

도 1 내지 도 4a를 참조하면, 상기 대향 기관(300)은 투명한 재질의 제2 베이스 기관(301)을 포함한다.

상기 제2 베이스 기관(301) 위에 레드(R) 안료를 포함하는 네가티브형 R 포토 레지스트(310R)를 도포한다. 상기 네가티브형 R 포토 레지스트(310R) 위에는 레드필터패턴이 형성될 영역에 대응하여 개구된 포토 마스크(510)를 위치시켜 노광 및 현상 공정을 수행한다.

도 4b를 참조하면, 레드필터패턴(310R)이 형성된 제2 베이스 기관(301)위에 그린(G) 안료를 포함하는 네가티브형 G 포토 레지스트(310G)를 도포한다. 상기 네가티브형 G 포토 레지스트(310G) 위에는 그린필터패턴이 형성될 영역에 대응하여 개구된 포토 마스크(520)를 위치시켜 노광 및 현상 공정을 수행한다.

도시되지는 않았지만, 같은 방식으로 상기 그린필터패턴(310G)이 형성된 제2 베이스 기관(301) 위에 블루(B) 안료를 포함하는 네가티브형 B 포토 레지스트(310B)를 이용하여 블루필터패턴을 형성한다.

도 4c를 참조하면, 상기 레드, 그린 및 블루필터패턴을 포함하는 컬러필터층(310R, 310G)이 형성된 제2 베이스 기관(301) 위에 오버 코팅층(320)을 형성한다. 상기 오버 코팅층(320)에 의해 상기 제2 베이스 기관(301)이 평탄해지며 상기 컬러필터층(310R, 310G)을 보호된다.

이어, 상기 오버 코팅층(320)이 형성된 제2 베이스 기관(301) 위에 공통 전극층(330)을 형성한다.

도 3 및 도 4d를 참조하면, 상기 공통 전극층(330)의 형성된 제2 베이스 기관(301) 위에 차광 스페이서(200)를 형성한다. 상기 차광 스페이서(200)는 상기 스위칭 소자(110)의 채널층(112)에 대응하는 위치에 형성하여 상기 채널층(112)에 입사되는 광을 차단시킨다.

상기 차광 스페이서(200)는 크롬 계열의 물질로 형성되거나, 검은색 안료를 포함하는 혼합 물질을 이용하여 포토 식각 공정을 통해 형성된다.

도 5a 내지 도 5b는 본 발명의 다른 실시예에 따른 어레이 기관의 제조 방법을 설명하기 위한 공정도들이다.

도 3 및 도 5a를 참조하면, 상기 어레이 기관(100)은 투명한 재질의 제1 베이스 기관(101)을 포함한다. 상기 제1 베이스 기관(101) 위에는 게이트 금속층으로 게이트 배선(GL), 게이트 전극(111) 및 스토리지 공통 배선(132)이 형성된다.

상기 게이트 금속층 위에는 게이트 절연층(102)이 형성된다.

상기 게이트 절연층(102)이 형성된 제1 베이스 기관(101) 위에 아몰퍼스 실리콘층(112a)과 인 시튜(in-situ)도핑된  $n^+$  아몰퍼스 실리콘층(112b)을 순차적으로 형성한 후, 패터닝하여 스위칭 소자(110)의 채널층(112)을 형성한다.

상기 채널층(112)이 형성된 제1 베이스 기관(101) 위에 소스 금속층으로 소스 배선(DL), 소스 전극(113), 드레인 전극(114) 및 금속 패턴(134)을 형성한다. 이후, 상기 소스 및 드레인 전극(113, 114)을 마스크로 하여 상기  $n^+$  아몰퍼스 실리콘층(112b)의 일부분을 제거하여 스위칭 소자(110)의 채널영역을 정의한다.

도 5b를 참조하면, 상기 소스 금속층이 형성된 제1 베이스 기관(101) 위에 패시베이션층(104) 및 유기 절연층(104)을 순차적으로 형성한다. 이후, 화소 전극층을 상기 유기 절연층(104)이 형성된 제1 베이스 기관(101) 위에 형성한 후, 패터닝하여 상기 화소 전극(150) 및 실딩 공통 배선(160)을 형성한다.

상기 화소 전극(150) 및 실딩 공통 배선(160)이 형성된 제1 베이스 기판(101) 위에 차광 스페이서(200)를 형성한다. 상기 차광 스페이서(200)는 상기 스위칭 소자(110)의 채널층(112)을 커버하도록 상기 채널층(112) 위에 형성된다.

상기 차광 스페이서(200)는 일반적인 차광 패턴과 동일한 재질인 크롬 계열의 물질이거나, 또는 검은색의 안료가 포함된 혼합 물질이다. 또한, 상기 차광 스페이서(200)는 포토 식각 공정을 통해 형성된다. 이에 의해 상기 차광 스페이서(200)는 상기 채널층(112)에 입사되는 광을 차단시킨다.

도 6은 본 발명의 또 다른 실시예에 따른 표시 장치에 대한 블록도이다.

도 6을 참조하면, 상기 표시 장치는 타이밍 제어부(610), 전압 발생부(620), 소스 구동부(630), 게이트 구동부(640) 및 액정표시패널(650)을 포함한다.

상기 타이밍 제어부(610)는 외부 장치로부터 입력된 제어신호(601)에 기초하여 전압 발생부(620), 소스 구동부(630) 및 게이트 구동부(640)를 각각 제어한다.

구체적으로, 상기 타이밍 제어부(610)는 메인클럭신호(MCLK)를 포함하는 제1 제어신호(612)를 상기 전압 발생부(620)에 제공하고, 수평시작신호(STH), 반전신호(RVS) 및 로드신호(TP)를 포함하는 제2 제어신호(613)를 상기 소스 구동부(630)에 제공하며, 수직개시신호(STV), 제1 및 제2 클럭신호(CK, CKB)를 포함하는 제3 제어신호(614)를 상기 게이트 구동부(640)에 제공한다.

상기 타이밍 제어부(610)는 외부로부터 입력되는 원시데이터신호(602)를 제1 데이터신호(611)로 신호처리하여 상기 소스 구동부(630)에 제공한다.

상기 전압 발생부(620)는 외부 전원을 이용하여 제1 및 제2 게이트 전압들(VON, VOFF) 및 제1 내지 제3 공통 전압들(VST, VCOM, VSC)들을 생성한다. 상기 제1 및 제2 게이트 전압들(VON, VOFF)(621)은 상기 게이트 구동부(640)에 제공되고, 상기 제1 내지 제3 공통 전압들은 상기 액정표시패널(650)에 제공된다.

제1 공통 전압(VST)은 스토리지 캐패시터(CST)의 공통 전극에 인가되고, 제2 공통 전압(VCOM)은 대향 기판에 형성된 공통 전극, 즉 액정 캐패시터(CLC)의 공통 전극에 인가되고, 상기 제3 공통 전압(VSC)은 어레이 기판에 형성된 실딩 공통 배선(SCL)에 인가된다.

상기 제2 및 제3 공통 전압(VCOM, VST)은 동일한 레벨의 전압이다. 어레이 기판의 실딩 공통 배선(SCL)과 상기 대향 기판의 공통 전극(VCOM)에 동일한 레벨의 전압을 인가시키면, 상기 실딩 공통 배선(SCL)과 상기 공통 전극(VCOM) 사이에 개재된 액정층은 수직 배열되어 블랙 화면을 표시한다. 따라서, 서로 인접한 화소 영역의 경계부가 블랙 화면으로 표시되어 누설되는 광을 차단시킨다.

상기 소스 구동부(630)는 상기 타이밍 제어부(610)로부터 제공된 제1 데이터신호를 외부로부터 제공된 기준감마전압들(625)을 이용하여 아날로그 형태의 제2 데이터 전압(D1, D2, ..., Dm)으로 변환하여 상기 액정표시패널(650)의 상기 소스 배선(DL)들에 출력한다.

상기 게이트 구동부(640)는 상기 타이밍 제어부(610)로부터 제공되는 제3 제어신호(614) 및 제1 및 제2 게이트 전압(VON, VOFF)을 이용하여 게이트 신호들(G1, G2, ..., Gn)을 생성하여 상기 액정표시패널(650)의 상기 게이트 배선(GL)들에 출력한다.

상기 액정표시패널(650)은 도 3에서 설명된 바와 동일하므로 상세한 설명은 생략한다. 상기 액정표시패널(650)은 복수의 소스 라인(DL)들과 상기 데이터 라인(DL)들과 교차하는 복수의 게이트 배선(GL)들을 가지며, 상기 소스 배선들과 게이트 배선들에 의해 정의된 복수의 화소(P)들이 형성된다. 각 화소(P)는 스위칭 소자(TFT), 액정 캐패시터(CLC), 스토리지 캐패시터(CST) 및 상기 화소(P)를 둘러싸는 실딩 공통 배선(SCL)을 갖는다.

상기 액정표시패널(650)이 구동되는 동안 상기 액정 캐패시터(CLC)의 공통전극(VCOM)과 상기 실딩 공통 배선(SCL)에는 동일한 전위의 제2 및 제3 공통 전압이 인가된다.

이에 의해 상기 실딩 공통 배선(SCL)과 상기 공통 전극(VCOM) 사이에 개재된 액정층이 수직으로 배열되어 블랙 화면을 표시함으로써 서로 인접한 화소들의 경계부에서 누설되는 광을 차단시킨다.

### 발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 이웃한 화소 영역 간의 경계부에 발생하는 빛샘을 방지하기 위해 형성하던 기존의 차광 패턴을 제거함으로써 제조 공정을 간단화할 수 있다.

구체적으로, 어레이 기관의 실딩 공통 배선과 대향 기관의 공통 전극에 동일한 전위의 공통 전압을 인가하여 상기 실딩 공통 배선과 공통 전극간의 액정층을 수직 배열시킴으로써 상기 차광 패턴의 기능을 수행할 수 있다.

또한, 액정층의 셀 갭을 유지하기 위해 어레이 기관과 대향 기관 사이에 개재된 컬립 스페이서에 차광 기능을 부가한 차광 스페이서를 스위칭 소자의 채널층 위에 배치하여 상기 채널층에 광이 입사되는 것을 방지할 수 있다.

이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 액정표시패널의 개략적인 평면도이다.

도 2는 도 1의 어레이 기관에 대한 개략적인 사시도이다.

도 3은 도 1의 I-I'선을 따라 절단한 액정표시패널의 단면도이다.

도 4a 내지 도 4d는 도 3에 도시된 대향 기관에 대한 제조 방법을 설명하기 위한 제조 공정도들이다.

도 5a 내지 도 5b는 본 발명의 다른 실시예에 따른 어레이 기관의 제조 방법을 설명하기 위한 공정도들이다.

도 6은 본 발명의 또 다른 실시예에 따른 표시 장치에 대한 블록도이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 어레이 기관 110 : 스위칭 소자

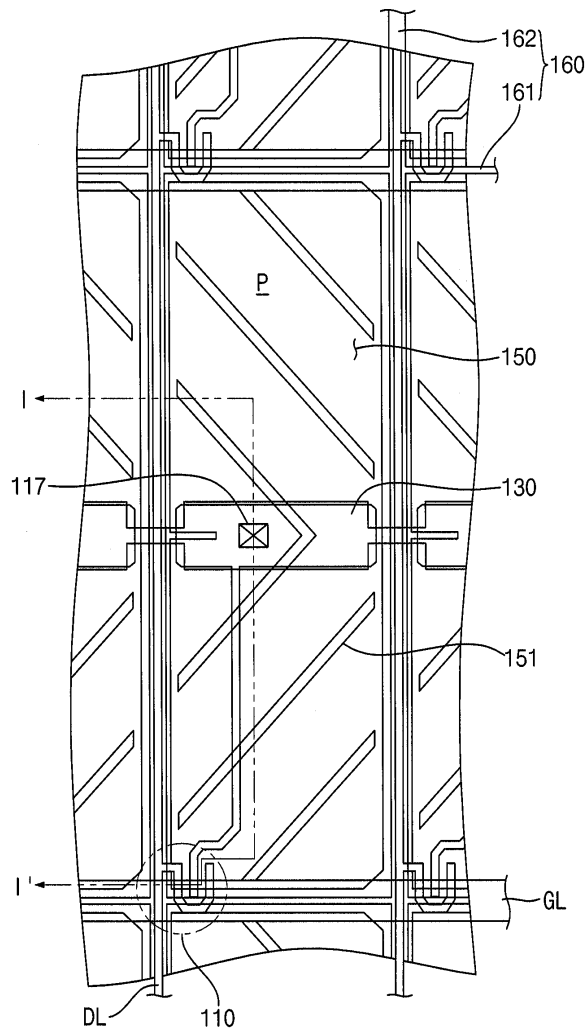
130 : 스토리지 배선부 150 : 화소 전극

160 : 실딩 공통 배선 200 : 차광 스페이서

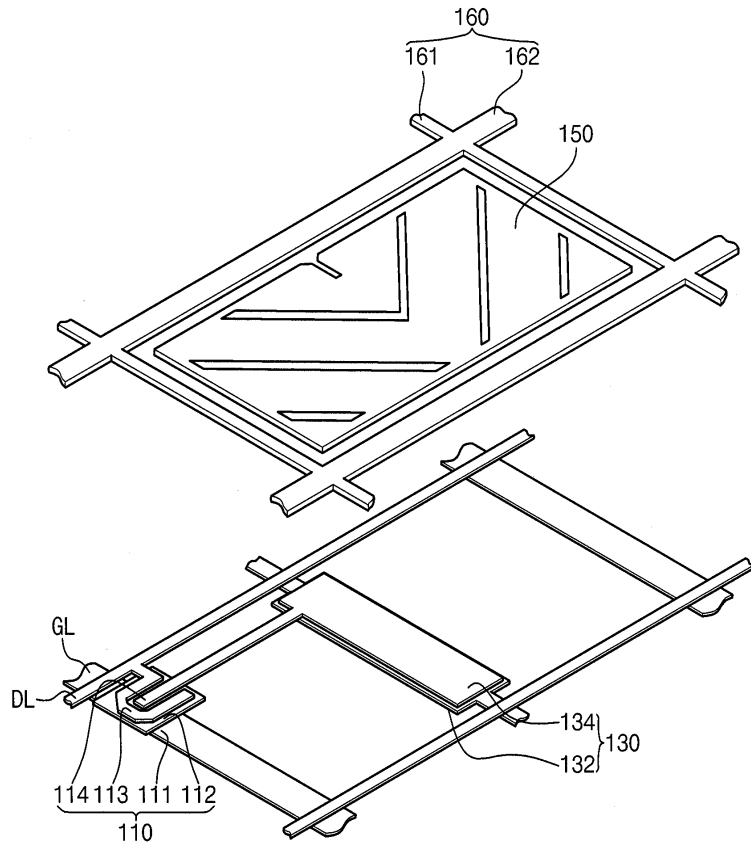
300 : 대향 기관 400 : 액정층

도면

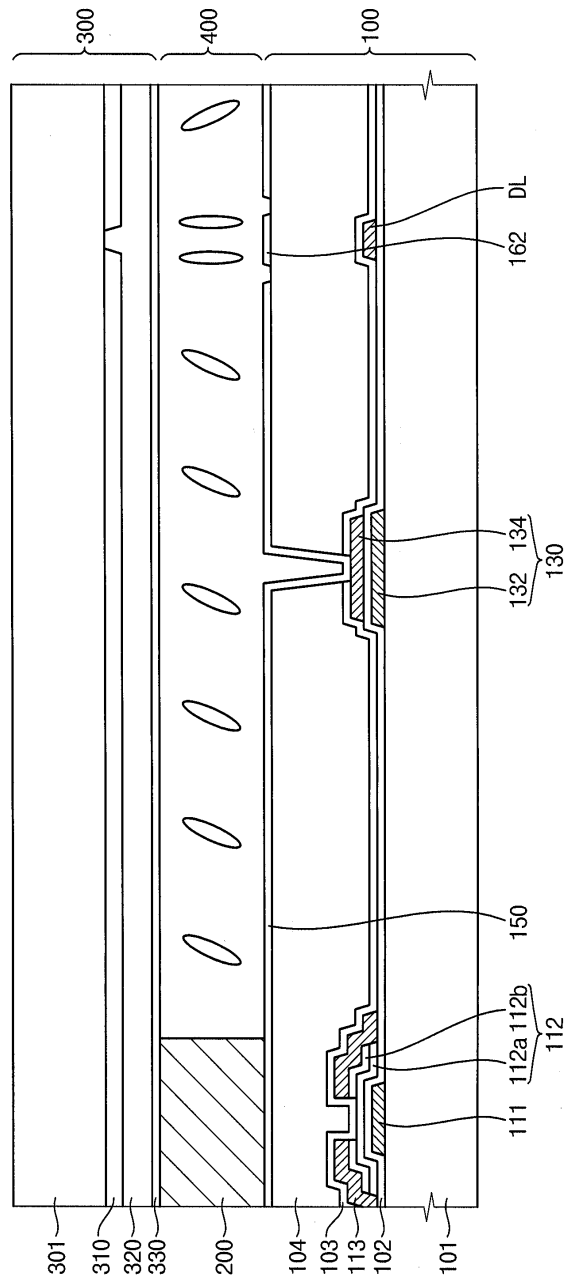
도면1



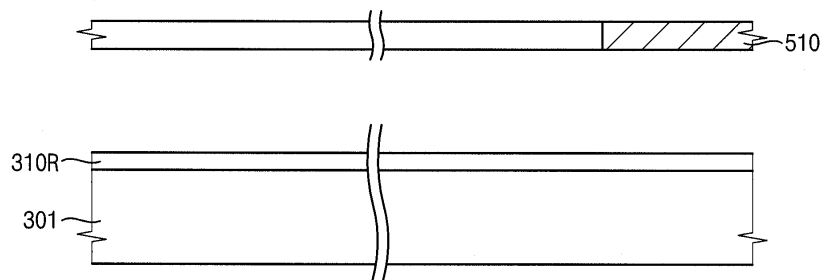
도면2



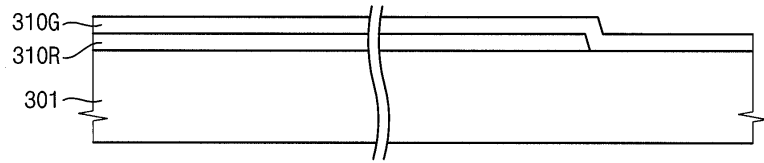
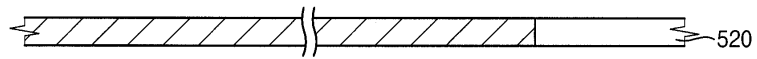
도면3



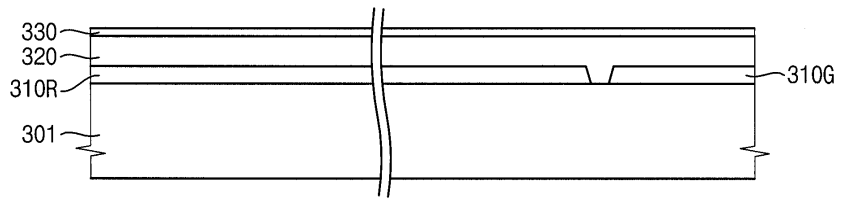
도면4a



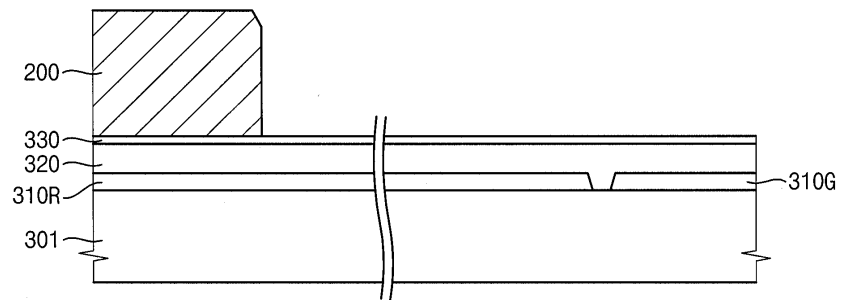
도면4b



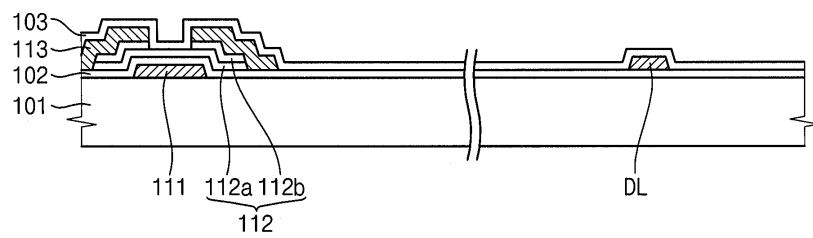
도면4c



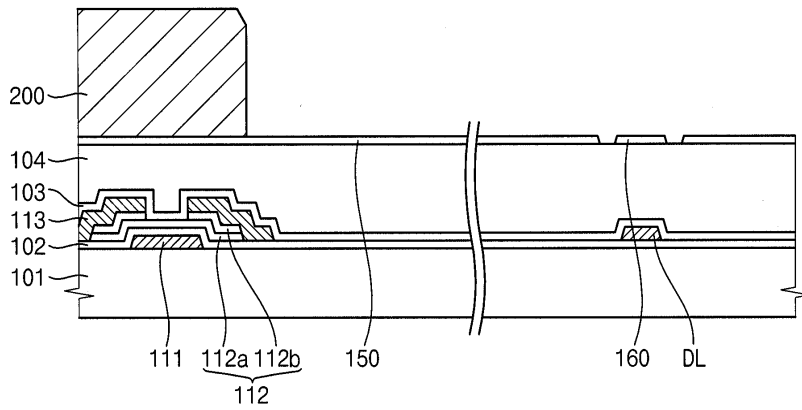
도면4d



도면5a



도면5b



도면6

