



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1339 (2006.01)

(11) 공개번호 10-2006-0131319
(43) 공개일자 2006년12월20일

(21) 출원번호 10-2005-0051654
(22) 출원일자 2005년06월15일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 김민주
서울 영등포구 양평동3가 거성파스텔아파트 106동 1402호
김정현
경기 군포시 산본동 백두아파트 969-1202
이명호
경기 수원시 장안구 조원동 한일타운 112동 203호

(74) 대리인 김영호

전체 청구항 수 : 총 11 항

(54) 액정 표시패널 및 그 제조 방법

(57) 요약

본 발명은 스페이서 이동을 최소화 할 수 있는 액정표시패널 및 그 제조방법에 관한 것이다.

이 액정표시패널은 화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스와; 상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터와; 상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들과; 상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐과; 상기 홀 내에 구속되는 스페이서를 구비하는 것을 특징으로 한다.

대표도

도 4

특허청구의 범위

청구항 1.

화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스와;

상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터와;

상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들과;

상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐과;

상기 홀 내에 구속되는 스페이서를 구비하는 것을 특징으로 하는 액정표시패널.

청구항 2.

제 1 항에 있어서,

상기 블랙매트릭스, 상기 컬러필터들, 상기 홀들 및 상기 적어도 하나 이상의 댐은 제1 기판 상에 형성되는 것을 특징으로 하는 액정표시패널.

청구항 3.

제 2 항에 있어서,

액정층을 사이에 두고 상기 제1 기판과 대면하는 제2 기판을 더 구비하고;

상기 제2 기판 상에는 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 및 상기 화소영역 각각에 형성되는 화소전극들이 형성되는 것을 특징으로 하는 액정표시패널.

청구항 4.

제 3 항에 있어서,

상기 홀들과 상기 댐은 상기 박막트랜지스터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 하는 액정표시패널.

청구항 5.

제 3 항에 있어서,

상기 제2 기판 상에는 상기 화소전극과 중첩되는 공통전극이 더 형성되어 스토리지 커패시터가 형성되며;

상기 홀들과 상기 댐은 상기 스토리지 커패시터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 하는 액정표시패널.

청구항 6.

화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스, 상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터, 상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들, 상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐, 공통전극을 제1 기판 상에 형성하는 단계와;

상기 제1 기판과 대면하는 제2 기판 상에 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 및 상기 화소영역 각각에 화소전극들을 형성하는 단계와;

상기 제1 기판과 상기 제2 기판사이에 액정층을 형성함과 아울러 상기 액정층의 셀갭을 유지하기 위한 스페이서를 상기 홀 내에 주입하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 7.

제 6 항에 있어서,

상기 홀들과 상기 댐은 상기 박막트랜지스터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 8.

제 6 항에 있어서,

상기 스페이서들은 잉크젯 방식으로 상기 홀 내에 주입되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 9.

화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스, 상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터, 상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들, 및 상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐을 제1 기판 상에 형성하는 단계와;

상기 제1 기판과 대면하는 제2 기판 상에 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 상기 화소영역 각각에 수평전계를 인가하기 위한 화소전극 및 공통전극, 및 상기 화소전극과 상기 공통전극이 중첩된 스토리지 커패시터를 형성하는 단계와;

상기 제1 기판과 상기 제2 기판사이에 액정층을 형성함과 아울러 상기 액정층의 셀갭을 유지하기 위한 스페이서를 상기 홀 내에 주입하는 단계를 포함하는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 10.

제 9 항에 있어서,

상기 홀들과 상기 댐은 상기 스토리지 커패시터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 11.

제 9 항에 있어서,

상기 스페이서들은 잉크젯 방식으로 상기 홀 내에 주입되는 것을 특징으로 하는 액정표시패널의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시패널에 관한 것으로, 특히 스페이스 이동을 최소화 할 수 있도록 한 액정표시패널 및 그 제조방법에 관한 것이다.

통상, 액정표시소자(Liquid Crystal Display; LCD)는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상이 표시된다. 이를 위하여, 액정표시소자는 액정셀들이 매트릭스 형태로 배열되어진 액정표시패널과, 이 액정표시패널을 구동하기 위한 구동회로를 구비하게 된다. 액정표시패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 기준전극, 즉 공통전극이 마련되게 된다. 통상, 화소전극은 하부기판 상에 액정셀별로 형성되는 반면 공통전극은 상부기판의 전면에 일체화되어 형성된다. 화소전극들 각각은 스위칭소자로 사용되는 박막트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)에 접속된다. 화소전극은 TFT를 통해 공급되는 데이터신호에 따라 공통전극과 함께 액정셀이 구동된다.

이와 같은 액정 표시소자는 액정을 구동시키는 전계의 방향에 따라 수직방향 전계가 인가되는 트위스티드 네마틱(Twisted Nematic : 이하 "TN"이라 함) 모드와 수평전계가 인가되어 시야각이 넓게 되는 인 플레인 스위치(In Plane Switch : 이하 "IPS"라 함) 모드로 대별될 수 있다.

도 1a를 참조하면, 종래 TN모드의 액정표시패널은 상부기판(31) 상에 순차적으로 형성된 블랙매트릭스(2)와 칼라필터(30), 공통전극(28) 및 상부배향막(24a)으로 구성되는 상판(UP)과, 하부기판(1) 상에 형성된 TFT, 화소전극(22) 및 하부배향막(24b)으로 구성되는 하판(DP)과, 상판(UP)과 하판(DP) 사이에 형성되는 볼스페이스(36)와, 상판(UP) 및 하판(DP)과 볼스페이스(36)에 의해 마련된 내부공간에 주입되는 액정(도시하지 않음)을 구비한다.

상판(UP)에서 블랙매트릭스(2)는 상부기판(11) 상에 매트릭스 형태로 형성되어 상부기판(11)의 표면을 칼라필터(30)들이 형성되어질 다수의 셀영역들로 나눈다. 아울러 인접 셀간의 광간섭을 방지하는 역할을 하게 된다. 이 블랙매트릭스(2)가 형성된 상부기판(11) 상에 적, 녹, 청 삼원색의 칼라필터(30)들이 순차적으로 형성된다. 블랙매트릭스(2) 및 칼라필터(30)가 형성된 상부기판(11) 상에 그라운드 전위가 공급되는 공통전극(28)을 형성한다. 공통전극(28)이 형성된 상부기판(11) 상에 폴리이미드등과 같은 물질을 도포한 후 러빙공정을 수행함으로써 상부배향막(24a)이 형성된다.

하판(DP)에서 액정셀의 구동을 스위칭하는 TFT는 게이트라인(도시하지 않음)에 연결된 게이트전극(6), 데이터라인(도시하지 않음)에 연결된 소스전극(8) 및 접촉홀(20)을 통해 화소전극(22)에 접속된 드레인전극(10)을 구비한다. 또한, TFT는 게이트전극(6)과 소스전극(8) 및 드레인 전극(10)의 절연을 위한 게이트절연막(12)과, 게이트전극(6)에 공급되는 게이트 전압에 의해 소스전극(8)과 드레인전극(10)간에 도통채널을 형성하기 위한 반도체층(14,16)을 더 구비한다. 이러한 TFT는 게이트라인으로부터의 게이트신호에 응답하여 데이터라인으로부터의 데이터신호를 선택적으로 화소전극(22)에 공급한다. 화소전극(22)은 데이터라인과 게이트라인에 의해 분할된 셀영역에 위치하며 광투과율이 높은 투명전도성물질로 이루어진다. 화소전극(22)은 하부기판(1) 전면에 도포되는 보호막(18) 위에 형성되며, 보호막(18)에 형성된 접촉홀(20)을 통해 드레인전극(10)과 전기적으로 접속된다.

도 1b에 도시된 IPS모드의 액정표시패널은 공통전극(28)이 하부기판(1) 상에 형성되어 액정이 수평전계에 의해 수평방향을 기준으로 회전함으로써 시야각이 상대적으로 넓은 장점이 있다. 하부기판(1) 상에 형성된 공통전극(28)은 데이터라인(도시하지 않음)과 게이트라인(도시하지 않음)에 의해 분할된 표시영역에 화소전극(22)과 교번되도록 스트라이프형태로 형성된다. 공통전극(28)은 하부기판(1) 상에 게이트전극(6)과 동일금속으로 동시에 형성된다.

이러한 공통전극(28) 및 화소전극(22)이 형성된 하판(DP)은 볼스페이스(36)를 사이에 두고 블랙매트릭스(20), 칼라필터(30)가 형성된 상판(UP)과 대향되게 형성된다.

이와 같이 도 1a 및 도 1b에 도시된 액정표시패널의 상판(UP)과 하판(DP) 사이에는 볼스페이스(36)가 형성된다. 이 볼스페이스(36)는 상판(UP)과 하판(DP) 사이에 액정(34)을 주입할 수 있는 공간을 마련하는 역할을 하게 된다. 이러한 볼스페이스(36)는 상판(UP)과 하판(DP) 중 적어도 어느 하나의 기판(1,31) 상에 분사되어 형성된다.

이러한 종래의 볼스페이스(36)는 액정셀의 셀갭을 균일하게 유지하기 위해 고르게 산포되어야 한다. 그러나, 볼스페이스(36)는 산포방식의 균일도의 한계에 의해 고르게 산포되기 어려운 문제점이 있다. 볼스페이스(36)가 불균일하게 산포된 경우 셀갭이 불균일해져 화면에 얼룩이 발생하는 현상이 나타나는 문제점이 있다.

또한, 볼스페이스(36)의 사용시 대향적 액정표시패널의 표시영역에 압력을 가하게 되면 표시영역에 물결모양으로 어두워지는 리플현상이 발생한다. 이는 볼스페이스(36)가 상판(UP)과 하판(DP) 사이에서 움직이기 때문이다.

위와 같은 볼스페이스(36)의 문제를 해결하기 위한 한 방법으로 특정 위치에 고정되고 패턴화되는 컬럼(column)스페이스와 이를 패턴닝하는 방법이 개발되었다. 그러나 컬럼 스페이스는 포토리쓰그래피 방법으로 형성되어 스페이스 물질의 95% 이상이 제거되므로 재료의 활용율이 좋지 않고 제조공정이 복잡하다.

이러한 재료의 낭비를 줄이고 공정수를 줄이기 위하여 잉크젯(ink-jet) 분사장치를 이용하여 볼스페이스 형성방법이 개발되었다. 잉크젯 분사 장치를 이용한 볼스페이스 형성방법은 균일도의 한계를 가지는 종래의 볼스페이스 산포방식과 달리 볼스페이스가 형성될 위치를 제어할 수 있는 방식이다. 또한 도 2에 도시된 바와 같이 잉크 젯 방식으로 형성된 볼스페이스(36)가 상판(UP)과 하판(DP) 사이에서 움직이는 것을 제어하기 위해 상판 및 하판 상의 볼스페이스가 형성될 부위에 홈을 형성하여 정점배치 한다. 그러나 잉크젯 방식으로 볼스페이스를 원하는 위치에 홈을 형성하여 정점 배치하였다 하더라도, 도 3에 도시된 바와 같이 스페이스 형성 이후의 공정에서 가해지는 압력이나 진동, 충격등에 의해 스페이스(36)의 이동이 발생하게 된다. 이에 따라, 컬러필터(30)의 화면구현영역에 스페이스(36)가 이동하여 셀 갭의 균일도가 저하되고 콘트라스트비가 저하되어 문제가 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 스페이스 이동을 최소화 할 수 있는 액정표시패널 및 그 제조방법 제공하는데 있다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시패널은 화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스와; 상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터와; 상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들과; 상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐과; 상기 홀 내에 구속되는 스페이스를 구비하는 것을 특징으로 한다.

상기 블랙매트릭스, 상기 컬러필터들, 상기 홀들 및 상기 적어도 하나 이상의 댐은 제1 기판 상에 형성되는 것을 특징으로 한다.

액정층을 사이에 두고 상기 제1 기판과 대면하는 제2 기판을 더 구비하고; 상기 제2 기판 상에는 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 및 상기 화소영역 각각에 형성되는 화소전극들이 형성되는 것을 특징으로 한다.

상기 홀들과 상기 댐은 상기 박막트랜지스터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 한다.

상기 제2 기판 상에는 상기 화소전극과 중첩되는 공통전극이 더 형성되어 스토리지 커패시터가 형성되며; 상기 홀들과 상기 댐은 상기 스토리지 커패시터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 한다.

그리고, 본 발명에 따른 액정표시패널의 제조방법은 화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스, 상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터, 상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들, 상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐, 공통전극을 제1 기판 상에 형성하는 단계와; 상기 제1 기판과 대면하는 제2 기판 상에 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 및 상기 화소영역 각각에 화소전극들을 형성하는 단계와; 상기 제1 기판과 상기 제2 기판 사이에 액정층을 형성함과 아울러 상기 액정층의 셀갭을 유지하기 위한 스페이스를 상기 홀 내에 주입하는 단계를 포함하는 것을 특징으로 한다.

상기 홀들과 상기 댐은 상기 박막트랜지스터가 형성되는 영역과 대면하는 상기 제1 기판 상에 형성되는 것을 특징으로 한다.

상기 스페이스들은 잉크젯 방식으로 상기 홀 내에 주입되는 것을 특징으로 한다.

또한, 본 발명에 따른 또 다른 액정표시패널의 제조방법은 화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스, 상기 기판상에 형성되는 적색, 녹색, 청색 컬러필터, 상기 블랙매트릭스 상에서 서로 인접하는 적어도 두 개 이상의 홀들, 및 상기 인접한 홀들을 구획하기 위한 적어도 하나 이상의 댐을 제1 기판 상에 형성하는 단계와; 상기 제1 기판

과 대면하는 제2 기관 상에 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 상기 화소영역 각각에 수평전계를 인가하기 위한 화소전극 및 공통전극, 및 상기 화소전극과 상기 공통전극이 중첩된 스토리지 커패시터를 형성하는 단계와; 상기 제1 기관과 상기 제2 기관 사이에 액정층을 형성함과 아울러 상기 액정층의 셀갭을 유지하기 위한 스페이서를 상기 홀 내에 주입하는 단계를 포함하는 것을 특징으로 한다.

상기 홀들과 상기 댐은 상기 스토리지 커패시터가 형성되는 영역과 대면하는 상기 제1 기관 상에 형성되는 것을 특징으로 한다.

상기 스페이서들은 잉크젯 방식으로 상기 홀 내에 주입되는 것을 특징으로 한다.

이하, 도 4 내지 도 8을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 4 및 도 5는 본 발명의 실시예에 따른 액정표시패널의 제1 기관의 일부를 보여주는 도면이다.

이를 참조하면, 액정표시패널의 제1 기관은 상부 기관(41)상에 화소영역이 구분되게끔 형성된 블랙매트릭스(42)와, 블랙매트릭스(42)를 포함한 기관(41)상에 형성된 컬러필터(48)와, 상기 컬러필터(48)에서 도시되지 않은 하판의 박막트랜지스터 소자부에 대응될 영역에 형성되는 제1 홀(47a) 및 제2 홀(47b)을 포함하는 이중의 홀(47) 및 컬러필터 댐(48a)과, 이중의 홀(47) 및 컬러필터 댐(48a)을 포함한 상기 기관(41)상에 형성된 공통전극(49) 및 배향막(40)과, 배향막(40)에 형성된 상기 이중의 홀(47) 중 제1 홀(47a)의 대응영역에 형성되는 볼스페이서(46)를 구비한다.

블랙매트릭스(42)는 크롬(Cr) 또는 크롬 합금과 같은 불투명 금속 또는 흑색수지를 재료로 하여 비표시영역에 형성되며 도시되지 않은 하판의 게이트라인 및 데이터라인 영역에 대향하여 형성된다. 블랙매트릭스(42)는 빛샘을 방지함과 아울러 외부광을 흡수하여 콘트라스트를 높이는 역할을 한다.

컬러필터(48)은 도시되지 않은 광원으로부터 광을 특정과장에 해당하는 광만을 투과시킴으로써 적색, 녹색, 청색의 색상을 구현한다. 도 4 및 도 5에서는 일부의 컬러필터(48)만 도시하였지만 적색, 녹색, 청색을 포함하는 삼색의 컬러필터가 도 4 및 도 5에 도시된 것과 같이 매트릭스 형태로 배열된다.

공통전극(49)에는 공통 전압(Vcom)이 공급되며, 공통전극(49)은 도시되지 않은 하판의 화소전극에 공급되는 화소전압과 전압차를 발생시켜 액정을 구동시킨다. 공통전극(49) 상부에는 액정의 배향을 위해 배향막(40)이 형성된다.

이중의 홀(47) 및 컬러필터 댐(48a)은 제1 홀(47a)의 대응영역에 형성되는 볼스페이서(46)가 볼스페이서(46) 형성공정 이후 가해지는 압력이나 진동, 충격등에 의해 표시 영역으로 이동하는 현상을 줄여준다. 이를 상세히 하면 도 5에서와 같이 제1 홀(47a)에 형성된 볼스페이서(46)가 압력이나 진동, 충격등의 영향으로 화살표 X를 따라 이동하였더라도 컬러필터 댐(48a)에 의해 제2 홀(47b)에 구속되게 된다. 따라서 표시영역으로 침범할 가능성이 줄어들게 되어 액정표시패널의 셀갭 균일도와 콘트라스트비를 향상시킬수 있다.

상기 홀(47)은 하나 이상의 컬러필터 댐(48a)으로 두 개 이상 형성되어질수 있다.

도 6a 내지 도 6c는 도 5에 도시된 제1 기관의 제조방법을 단계적으로 도시한 도면이다.

우선 도 6a를 참조하면, 상부기관(41)상에 블랙매트릭스(42)를 형성한다. 블랙매트릭스(42)는 크롬(Cr) 또는 크롬합금과 같은 불투명 금속 또는 흑색수지를 상부기관(41)상에 전면 코팅한 후, 포토리소그래피 방법으로 패터닝함으로써 형성된다.

이후, 도 6b에 도시된 바와 같이 블랙매트릭스(42)가 형성된 기관(41)위에 컬러필터(48)가 형성됨과 동시에 이중의 홀(47) 및 컬러필터 댐(48a)이 형성된다.

도면에서는 제1 기관의 일부만 도시하였으나, 제1 기관의 컬러필터는 전체적으로 적색(R), 녹색(G), 청색(B)을 포함한 삼색으로 되어있으며 적색 컬러필터 영역, 녹색 컬러필터 영역, 청색 컬러필터 영역을 포토리소그래피 방법으로 패터닝하여 이중의 홀(47)을 각각의 영역에 형성한다.

이어서, 도 6c에 도시된 바와 같이 공통전극(49)과 배향막(40)을 형성하고 제1 홀(47a)에 볼스페이서(46)를 형성시킨다. 볼스페이서(46)를 형성하기 위해 제 1 홀(47a) 상에 잉크젯을 정렬한 후, 잉크젯에 담겨진 스페이서 볼을 노즐을 통해 분사시킨다.

잉크젯에 담겨진 스페이서 볼은 용매(solvent)에 섞여서 분사됨으로써 기존의 볼 스페이서보다 탄성과 경도가 우수하고 모양이 일정하게 나온다.

도 4 내지 도 6c에 도시된 제1 기판은 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 및 상기 화소영역 각각에 화소전극들을 포함하는 제2 기판(도시되지 않음)과 대면되게 합착된다.

그 후, 상기 제1 기판과 상기 제2 기판사이에 볼 스페이서(46)에 의해 마련된 공간에 액정을 주입한다.

도 4 내지 도 6c에 도시된 제1 기판을 가지는 액정 표시소자는 액정을 구동시키는 전계의 방향에 따라 수직방향 전계가 인가되는 트위스티드 네마틱(Twisted Nematic : 이하 "TN"이라 함) 모드에 적용된다.

이와 달리 수평전계가 인가되어 시야각이 넓게 되는 인 플레인 스위치(In Plane Switch : 이하 "IPS"라 함) 모드에서는 제1 기판에 공통전극이 형성되지 않는다. IPS 모드의 액정표시패널 구조를 살펴보면, 다수의 데이터라인들, 다수의 게이트라인들, 상기 데이터라인들과 게이트라인들의 교차부에 배치되는 박막트랜지스터들, 상기 화소영역 각각에 수평전계를 인가하기 위한 화소전극 및 공통전극, 및 상기 화소전극과 상기 공통전극이 중첩된 스토리지 커패시터를 포함하는 제 2기판을 구비한다. 그리고 도 7 및 도 8에 도시된 바와 같이 화소영역 사이의 경계부에 형성되어 화소영역을 분리하는 블랙매트릭스(72), 상부 기판(71)상에 형성되는 적색(R), 녹색(G), 청색(B) 컬러필터(78), 상기 블랙매트릭스(72) 상에서 서로 인접하는 이중의 홀(77) 및 상기 이중의 홀(77)을 구획하기 위한 컬러필터 댐(78a, 78b), 제1 홀(77a)에 형성되는 볼 스페이서(76)를 포함하는 제1 기판을 구비한다.

이러한 제1 기판 및 제 2기판은 서로 대향되게 합착된다.

도 7 및 도 8은 본 발명에 따른 IPS모드의 액정표시패널의 제1 기판의 일부를 보여주는 도면으로 이를 참조하면, 액정표시패널은 상부 기판(71)상에 화소영역이 구분되게끔 형성된 블랙매트릭스(72)와, 블랙매트릭스(72)를 포함한 기판(71)상에 형성된 컬러필터(78)와, 상기 컬러필터(78)에서 도시되지 않은 제 1 기판의 스토리지 커패시터에 대응될 영역에 형성되는 이중의 홀(77) 및 컬러필터 댐(78a, 78b)과, 이중의 홀(77) 및 컬러필터 댐(78a, 78b)을 포함한 상기 기판(41)상에 형성된 배향막(70)과, 배향막(70)에 형성된 상기 이중의 홀(77) 중 제1 홀(77a)의 대응영역에 형성되는 볼스페이서(76)를 구비한다.

상기의 블랙매트릭스(72)는 크롬(Cr) 또는 크롬 합금과 같은 불투명 금속 또는 흑색수지를 재료로 하여 비표시영역에 형성되며 도시되지 않은 하판의 게이트라인 및 데이터라인 영역과 스토리지 전극이 형성되는 영역에 대향하여 형성된다. 블랙매트릭스(72)는 빛샘을 방지함과 아울러 외부광을 흡수하여 콘트라스트를 높이는 역할을 한다.

상기 홀(77)은 하나 이상의 컬러필터 댐(78a, 78b)으로 두 개 이상 형성되어질수 있다.

상기 이중의 홀(77) 중 제1 홀(77a)의 대응영역에 형성되는 볼스페이서(76)는 제1 홀(77a)에서 이동을 하더라도 제2 홀(77b)이 형성되어 있어 볼 스페이서(76)가 표시영역으로 이동하는 현상을 최소화할 수 있게 된다.

이러한 상판의 제조방법은 도 6a 내지 도 6c에서 공통전극(49)이 형성되는 단계를 제외하고 도 6a 내지 도 6c에서 설명한 방법과 동일하다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시패널 및 그 제조방법은 컬러필터 기판의 비표시영역에 이중의 홀을 구비하고, 이중의 홀 중앙에 위치하는 홀에 대응되게 볼스페이서를 형성한다. 따라서 본 발명은 볼스페이서의 형성공정 이후 가해지는 압력이나 진동, 충격등에 의해 볼스페이서가 이동하게 되더라도 이동한 볼 스페이서가 중앙의 홀 바깥에 형성되는 다른 홀에 구속하여 표시영역으로 이동하는 현상을 최소화할 수 있게 된다. 결국, 본 발명은 볼스페이서의 원치 않는 이동을 이중 홀로 구속하여 셀갭의 균일도와 콘트라스트비를 향상시킬수 있게 된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1a 및 도 1b는 종래 TN모드와 IPS모드의 액정표시패널을 나타내는 단면도.

도 2는 종래 액정표시패널의 스페이서 배치 중 일례를 보여주는 도면.

도 3은 도 2에 도시된 스페이서가 배치된 이후 공정에서 이동한 현상을 보여주는 도면.

도 4는 본 발명의 실시예에 따른 액정표시패널의 제1 기관의 일부를 보여주는 도면.

도 5는 도 4에 도시된 I-I' 절취선을 따라 절단한 단면을 보여주는 도면.

도 6a 내지 도 6c는 본 발명에 따른 액정표시패널의 제조방법을 단계적으로 보여주는 도면.

도 7은 본 발명의 또 다른 실시예에 따른 액정표시패널의 제1 기관의 일부를 보여주는 도면.

도 8은 도 7에 도시된 II-II' 절취선을 따라 절단한 단면을 보여주는 도면.

<도면의 주요부분에 대한 부호의 설명>

1,31, 41, 71 : 기관 2, 42, 72: 블랙매트릭스

6 : 게이트전극 8 : 소스전극

10 : 드레인전극 12 : 게이트절연막

14 : 활성층 16 : 오믹접촉층

18 : 보호층 22 : 화소전극

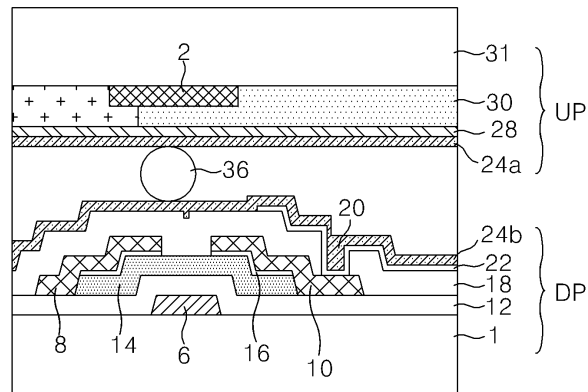
36, 46, 76 : 불 스페이서 28, 49 : 공통전극

30, 48, 78 : 컬러필터 47a, 47b, 47, 77a, 77b, 77 : 홀

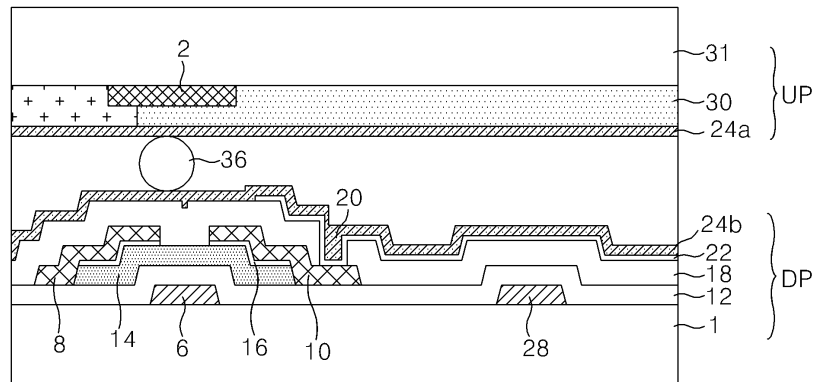
48a, 78a, 78b : 컬러필터 댐

도면

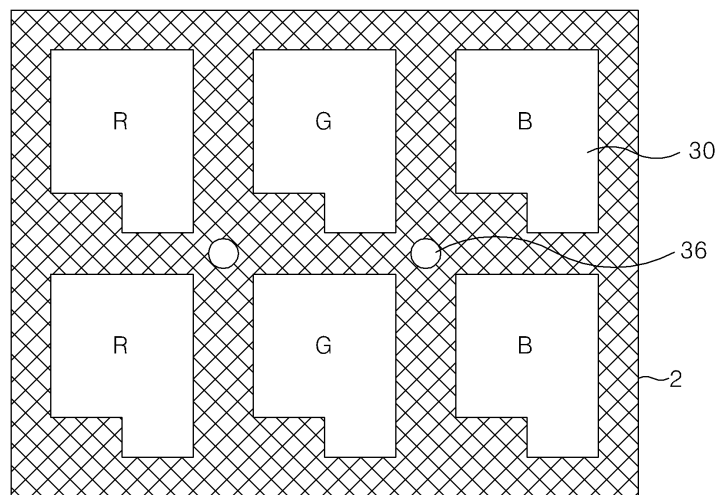
도면1a



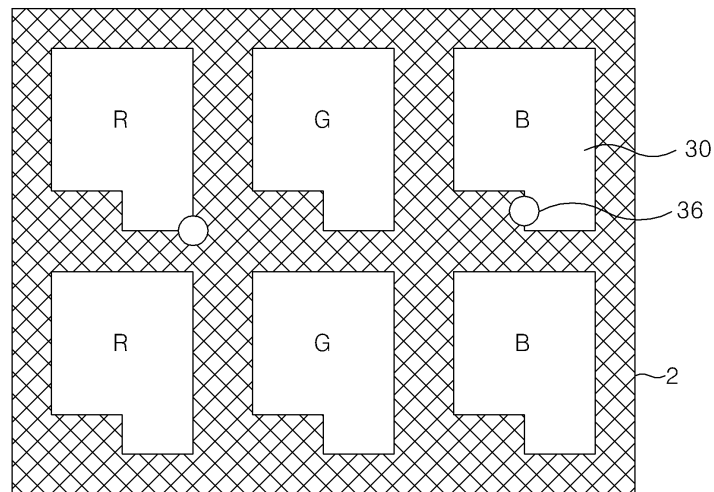
도면1b



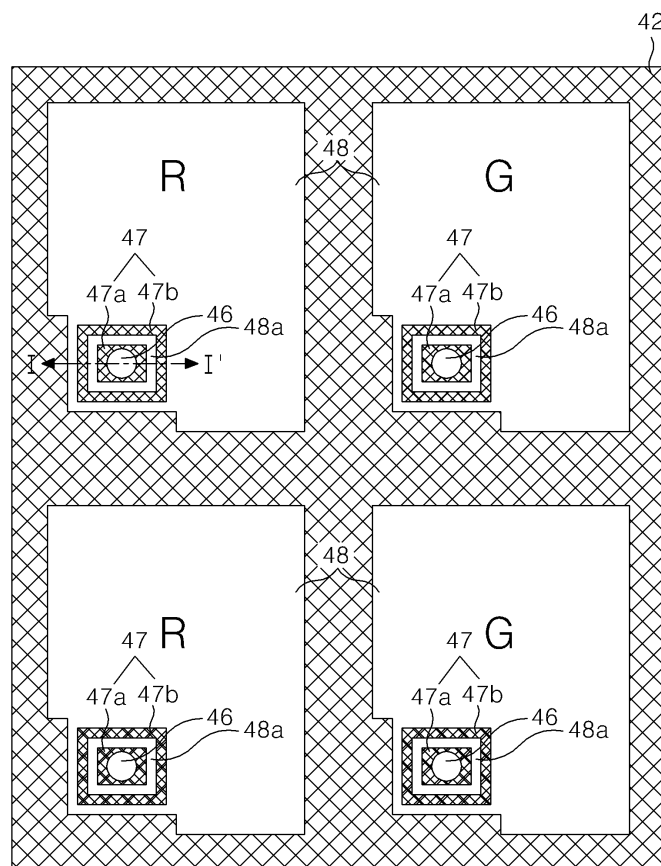
도면2



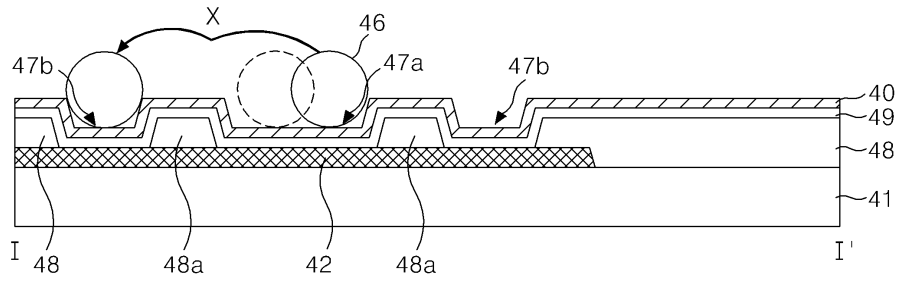
도면3



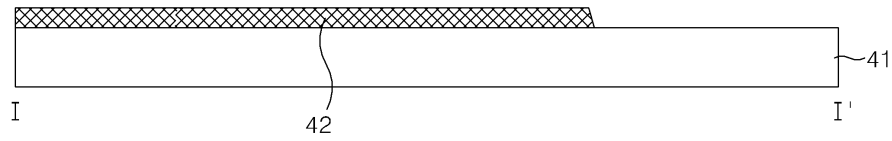
도면4



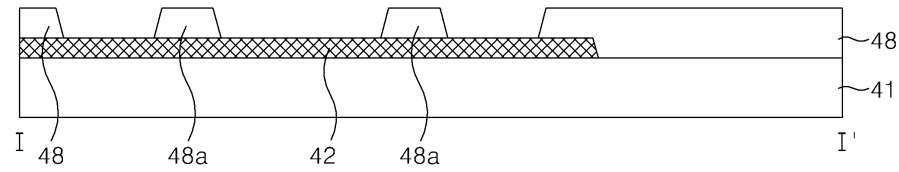
도면5



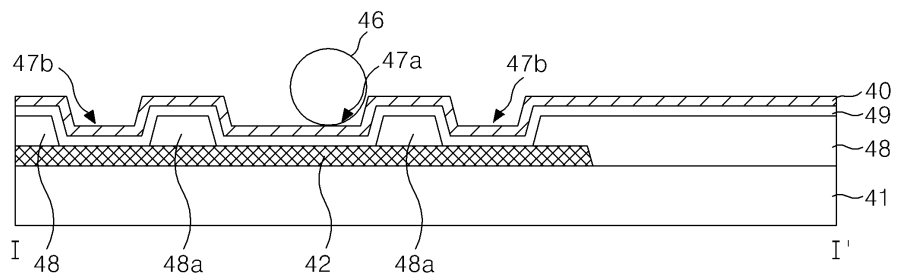
도면6a



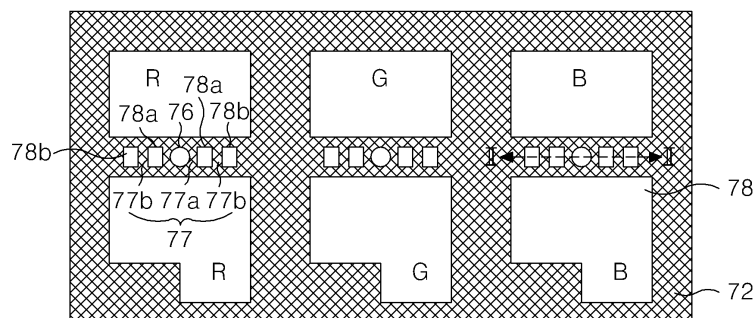
도면6b



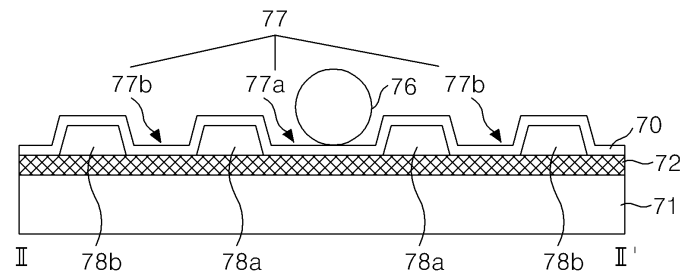
도면6c



도면7



도면8



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	KR1020060131319A	公开(公告)日	2006-12-20
申请号	KR1020050051654	申请日	2005-06-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM MIN JOO 김민주 KIM JEONG HYUN 김정현 LEE MYOUNG HO 이명호		
发明人	김민주 김정현 이명호		
IPC分类号	G02F1/1339		
CPC分类号	G02F1/13394 G02F1/134363 G02F1/136213 G02F1/133512 G02F1/1368		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示板及其制造方法，使隔板移动最小化。该LCD面板包括黑矩阵，该黑矩阵形成在像素区域之间的边界中并且分离像素区域；红色，在基板绿色上形成，和蓝色滤色器；两个或多个孔，在黑矩阵上相邻至少一个挡板，用于如上所述分隔相邻的孔，并且间隔物保持在孔内。

