

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G02F 1/1335(11) 공개번호 10-2005-0038116
(43) 공개일자 2005년04월27일(21) 출원번호 10-2003-0073329
(22) 출원일자 2003년10월21일(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 이상민
서울특별시마포구공덕1동111-40
정진관
경상남도양산시웅상읍심호리499-4

(74) 대리인 정원기

심사청구 : 없음

(54) 액정표시장치용 기관 및 그 제조방법

요약

본 발명에서는, RC 지연이 감소된 COT 액정표시장치 및 그 제조 방법을 제공하기 위하여, 블랙매트릭스와 보호층의 적층 순서를 바꾸어, 보호층이 개재된 상태에서 배선과 블랙매트릭스 간의 기생용량 발생을 방지함으로써, 박막트랜지스터를 포함하는 어레이 소자와 컬러필터 소자를 동일 기관에 형성하기 때문에 합작 마진을 최소화하여 개구율을 향상시킬 수 있고, 데이터 배선과 블랙매트릭스 사이에 별도의 절연체가 개재되지 않기 때문에, 데이터 배선과 블랙매트릭스 사이의 기생 용량에 의한 RC 지연을 방지하여 화질 특성을 개선할 수 있는 장점을 가진다.

대표도

도 4b

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면.

도 2는 도 1의 II-II를 따라 절단한 단면도.

도 3a, 3b는 일반적인 COT 액정표시장치에 대한 도면으로서, 도 3a는 평면도이고, 도 3b는 상기 도 3a의 절단선 "IIIb-IIIb"에 따라 절단된 단면을 도시한 단면도.

도 4a, 4b는 본 발명의 제 1 실시예에 따른 COT 액정표시장치에 대한 도면으로서, 도 4a는 평면도이고, 도 4b는 상기 도 4a의 절단선 "IVb-IVb"에 따라 절단된 단면을 도시한 단면도.

도 5a 내지 5g, 도 6a 내지 6g는 본 발명의 제 2 실시예에 따른 COT 구조 액정표시장치용 기관의 제조 공정을 단계별로 나타낸 도면으로서, 도 5a 내지 5g는 평면도이고, 도 6a 내지 6g는 상기 도 5a 내지 5g의 절단선 "VI-VI"에 따라 절단된 단면을 도시한 단면도.

<도면의 주요부분에 대한 간단한 설명>

150 : 기관 154 : 게이트 전극

158 : 게이트 절연막 160 : 반도체층

164 : 소스 전극 166 : 드레인 전극

168 : 데이터 배선 170a : 적색 컬러필터

170b : 녹색 컬러필터 172 : 드레인 콘택홀

174 : 블랙매트릭스 176 : 오픈부

178 : 보호층 180 : 화소 전극

P : 화소 영역 T : 박막트랜지스터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것이며, 특히 박막트랜지스터가 형성된 기판 상에 컬러필터층을 동시에 형성하는 구조의 COT(Color Filter on Thin Film Transistor)구조 액정표시장치 및 그 제조방법에 관한 것이다.

일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가 되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다.

일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면이다.

도시한 바와 같이, 일반적인 컬러 액정표시장치(11)는 서브 컬러필터(8)와 각 서브 컬러필터(8)사이에 구성된 블랙매트릭스(6)를 포함하는 컬러필터(7)와 상기 컬러필터(8)의 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)이 정의되고 화소영역에는 화소전극(17)과 스위칭소자(T)가 구성되며, 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(22)과, 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.

상기 하부기판(22)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.

이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와 같이 투명한 화소전극(17)이 형성된다.

상기 화소전극(17)은 ITO(indium-tin-oxide)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.

상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C_{ST})가 게이트 배선(13)의 상부에 구성되며, 스토리지 캐패시터(C_{ST})의 제 1 전극으로 게이트 배선(13)의 일부를 사용하고, 제 2 전극으로 소스 및 드레인 전극과 동일층 동일물질로 형성된 아일랜드 형상의 소스/드레인 금속층(30)을 사용한다.

이때, 상기 소스/드레인 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.

전술한 바와 같이 상부 컬러필터 기판(5)과 하부 어레이기판(22)을 합착하여 액정패널을 제작하는 경우에는, 컬러필터 기판(5)과 어레이기판(22)의 합착 오차에 의한 빛샘 불량 등이 발생할 확률이 매우 높다.

이하, 하기 도면을 참조하여 설명한다.

도 2는 도 1의 II-II를 따라 절단한 단면도이다.

앞서 설명한 바와 같이, 어레이기판인 제 1 기판(22)과 컬러필터 기판인 제 2 기판(5)이 이격되어 구성되고, 제 1 및 제 2 기판(22,5)의 사이에는 액정층(14)이 위치한다.

어레이기판(22)의 상부에는 게이트 전극(32)과 액티브층(34)과 소스 전극(36)과 드레인 전극(38)을 포함하는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 상부에는 이를 보호하는 보호막(40)이 구성된다.

화소영역(P)에는 상기 박막트랜지스터(T)의 드레인 전극(38)과 접촉하는 투명 화소전극(17)이 구성되고, 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C_{ST})가 게이트 배선(13)의 상부에 구성된다.

상기 상부 기관(5)에는 상기 게이트 배선(13)과 데이터 배선(15)과 박막트랜지스터(T)에 대응하여 블랙매트릭스(6)가 구성되고, 하부 기관(22)의 화소 영역(P)에 대응하여 컬러필터(8)가 구성된다.

이때, 일반적인 어레이기관의 구성은 수직 크로스토크(cross talk)를 방지하기 위해 데이터 배선(15)과 화소 전극(17)을 일정 간격(IIIa) 이격하여 구성하게 되고, 게이트 배선(13)과 화소 전극 또한 일정간격(IIIb) 이격하여 구성하게 된다.

데이터 배선(15) 및 게이트 배선(13)과 화소 전극(17) 사이의 이격된 공간(A,B)은 빛샘 현상이 발생하는 영역이기 때문에, 상부 컬러필터기관(5)에 구성된 블랙 매트릭스(black matrix)(6)가 이 부분을 가려주는 역할을 하게 된다.

또한, 상기 박막트랜지스터(T)의 상부에 구성된 블랙매트릭스(6)는 외부에서 조사된 빛이 보호막(40)을 지나 액티브층(34)에 영향을 주지 않도록 하기 위해 빛을 차단하는 역할을 하게 된다.

그런데, 상기 상부 기관(5)과 하부 기관(22)을 합착하는 공정 중 합착 오차(misalign)가 발생하는 경우가 있는데, 이를 감안하여 상기 블랙매트릭스(6)를 설계할 때 일정한 값의 마진(margin)을 두고 설계하기 때문에 그 만큼 개구율이 저하된다.

또한, 마진을 넘어서는 합착오차가 발생할 경우, 빛샘 영역(IIIa, IIIb)이 블랙매트릭스(6)에 모두 가려지지 않는 빛샘 불량이 발생하는 경우가 종종 있다.

이러한 경우에는 상기 빛샘이 외부로 나타나기 때문에 화질이 저하되는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 문제점을 해결하기 위하여, 합착 마진을 최소화하여 투과율을 높일 수 있는 구조의 액정표시장치를 제공하는 것을 목적으로 한다.

이를 위하여, 본 발명에서는 박막트랜지스터가 형성된 기관 상에 컬러필터 소자를 함께 형성하는 방식의 COT 액정표시장치를 제공하고자 한다.

이하, 도면을 참조하여 일반적인 COT 액정표시장치의 적층 구조에 대해서 설명한다.

도 3a, 3b는 일반적인 COT 액정표시장치에 대한 도면으로서, 도 3a는 평면도이고, 도 3b는 상기 도 3a의 절단선 "IIIb-IIIb"에 따라 절단된 단면을 도시한 단면도이다.

도시한 바와 같이, 기관(50) 상에 서로 교차되게 게이트 배선(52) 및 데이터 배선(62)이 형성되어 있고, 게이트 배선(52) 및 데이터 배선(62)의 교차지점에는 게이트 전극(54), 반도체층(60), 소스 전극(64), 드레인 전극(66)으로 이루어진 박막트랜지스터(T)가 형성되어 있으며, 게이트 배선(52) 및 데이터 배선(62)의 교차 영역으로 정의되는 화소 영역(P) 단위로 적, 녹, 청 컬러필터(70a, 70b, 70c)가 차례대로 배열되어 있는 구조의 컬러필터층(70)이 형성되어 있고, 컬러필터층(70)을 덮는 영역에는 드레인 전극(66)을 일부 노출시키는 드레인 콘택홀(72)을 가지는 보호층(74)이 형성되어 있고, 보호층(74) 상부에는 컬러필터층(70)의 컬러별 색구분 및 비화소 영역에서 투과되는 빛을 차단하기 위한 블랙매트릭스(76)가 형성되어 있다.

상기 블랙매트릭스(76)는, 상기 화소 영역(P)을 오픈부(78)로 하여 게이트 배선(52) 및 데이터 배선(62) 그리고, 박막트랜지스터(T)를 덮는 영역에 형성된다.

그리고, 상기 블랙매트릭스(76) 상부의 오픈부(78) 영역에는, 상기 드레인 콘택홀(72)을 통해 드레인 전극(66)과 연결되는 화소 전극(80)이 형성되어 있다.

상기 블랙매트릭스(76)를 이루는 물질로는, 제조 공정 및 재료 비용 등을 고려하여 통상적으로 크롬(Cr)과 산화크롬(CrOx)이 혼합된 구조의 비전도체 물질에서 선택된다.

그러나, 상기 블랙매트릭스(76)는 크롬과 같은 금속 물질을 함유하고 있기 때문에, 상기 보호층(74)이 개재된 상태에서 블랙매트릭스(76)와 중첩된 배선 영역 중 특히, 데이터 배선(68) 영역(IIIc)에서는 기생 용량(parasitic capacitance)이 생성되며, 이러한 기생 용량은 데이터 신호전압을 왜곡하는 RC 지연(resistance-capacitance delay)을 유발시켜 화질 저하가 초래된다.

이러한 단점을 해결하기 위하여, 본 발명에서는 RC 지연이 감소된 COT 액정표시장치 및 그 제조 방법을 제공하는 것을 주요 목적으로 하고, 이를 위하여 본 발명에서는 블랙매트릭스와 보호층의 적층 순서를 바꾸어, 보호층이 개재된 상태에서 배선과 블랙매트릭스 간의 기생용량 발생을 방지하고자 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 제 1 특징에서는 서로 교차되게 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선 및 데이터 배선의 교차지점에 형성되며, 게이트 전극, 반도체층, 소스 전극, 드레인 전극으로 이루어진 박막트랜지스터와; 상기 게이트 배선 및 데이터 배선이 교차되는 영역은 화소 영역으로 정의되고, 상기 화소 영역별로 형성된 적, 녹,

청 컬러필터로 이루어진 컬러필터층과; 상기 컬러필터층 상부에서, 상기 화소 영역 상의 컬러필터층을 노출시키는 오픈부를 가지는 블랙매트릭스와; 상기 블랙매트릭스를 덮는 기판 전면에 위치하는 보호층과; 상기 보호층 상부의 오픈부 영역에 위치하며, 상기 드레인 전극과 연결되는 화소 전극을 포함하는 액정표시장치용 기판을 제공한다.

상기 오픈부는, 상기 드레인 전극을 일부 노출시키는 영역을 포함하고, 상기 보호층은, 상기 드레인 전극을 노출시키는 오픈부 영역과 대응된 위치에서, 상기 드레인 전극을 노출시키는 드레인 콘택홀을 가지고, 상기 화소 전극은 상기 드레인 콘택홀을 통해 드레인 전극과 연결되며, 상기 블랙매트릭스를 이루는 물질은, 크롬(Cr) 및 산화크롬(CrOx)이 혼합된 비전도체 물질에서 선택되고, 상기 데이터 배선 형성부는, 상기 데이터 배선, 블랙매트릭스, 보호층이 차례대로 적층된 구조를 가지는 것을 특징으로 한다.

본 발명의 제 2 특징에서는, 기판 상에, 서로 교차되게 배치되는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차지점에 위치하며, 게이트 전극, 반도체층, 소스 전극, 드레인 전극으로 이루어지는 박막트랜지스터를 형성하는 단계와; 상기 게이트 배선 및 데이터 배선의 교차 영역은 화소 영역으로 정의되고, 상기 화소 영역별로 적, 녹, 청 컬러필터를 차례대로 형성하여 컬러필터층을 구성하는 단계와; 상기 컬러필터층 상부에, 상기 화소 영역에 위치하는 컬러필터층을 노출시키는 오픈부를 가지는 블랙매트릭스를 형성하는 단계와; 상기 블랙매트릭스 상부를 덮는 기판 전면에 보호층을 형성하는 단계와; 상기 보호층 상부의 오픈부 영역에 위치하며, 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계를 포함하는 액정표시장치용 기판의 제조 방법을 제공한다.

상기 게이트 배선 및 데이터 배선과, 상기 박막트랜지스터를 형성하는 단계는, 제 1 방향으로 위치하며, 상기 게이트 전극을 가지는 게이트 배선을 형성하는 단계와, 상기 게이트 배선을 덮는 기판 전면에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상부의 게이트 전극을 덮는 위치에 반도체층을 형성하는 단계와, 상기 반도체층 상부에 상기 제 1 방향과 교차되는 제 2 방향으로 위치하며, 상기 소스 전극을 가지는 데이터 배선과, 상기 소스 전극과 이격되는 드레인 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

그리고, 상기 블랙매트릭스를 형성하는 단계에서, 상기 오픈부는 상기 드레인 전극의 일부를 노출시키는 영역을 포함하여 형성하고, 상기 보호층을 형성하는 단계에서는, 상기 드레인 전극을 노출시키는 오픈부 영역과 대응된 위치에서, 상기 드레인 전극을 노출시키는 드레인 콘택홀을 형성하는 단계를 포함하며, 상기 화소 전극은 드레인 콘택홀을 통해 드레인 전극과 연결되고, 상기 데이터 배선 형성부는, 상기 데이터 배선 상부에 블랙매트릭스, 보호층이 차례대로 적층된 구조를 가지는 것을 특징으로 한다.

이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 상세히 설명한다.

-- 제 1 실시예 --

도 4a, 4b는 본 발명의 제 1 실시예에 따른 COT 액정표시장치에 대한 도면으로서, 도 4a는 평면도이고, 도 4b는 상기 도 4a의 절단선 "IVb-IVb"에 따라 절단된 단면을 도시한 단면도이다.

도시한 바와 같이, 기판(150) 상에는 제 1 방향으로 위치하며, 게이트 전극(154)을 가지는 게이트 배선(152)이 형성되어 있고, 게이트 배선(152)을 덮는 기판 전면에는 게이트 절연막(158)이 형성되어 있으며, 게이트 절연막(158) 상부의 게이트 전극(154)을 덮는 영역에는 반도체층(160)이 형성되어 있다.

그리고, 반도체층(160) 상부에는 제 1 방향과 교차되는 제 2 방향으로 위치하며, 반도체층(160)의 일측과 중첩되는 소스 전극(164)을 가지는 데이터 배선(168)이 형성되어 있고, 소스 전극(164)과 일정간격 이격되며 반도체층(160)의 또 다른 일측과 중첩되는 위치에는 드레인 전극(166)이 형성되어 있다. 상기 게이트 전극(154), 반도체층(160), 소스 전극(164), 드레인 전극(166)은 박막트랜지스터(T)를 이룬다.

그리고, 상기 박막트랜지스터(T) 상부에는, 화소 영역(P)별로 적, 녹, 청 컬러필터(170a, 170b, 170c)가 차례대로 배열된 구조의 컬러필터층(170)이 형성되어 있고, 컬러필터층(170) 상부에는 화소 영역(P)을 오픈부(176)로 가지는 블랙매트릭스(174)가 형성되어 있다. 상기 블랙매트릭스(174)를 이루는 물질은 크롬과 산화크롬 물질이 혼합된 비전도체 물질에서 선택될 수 있다.

상기 블랙매트릭스(174)를 덮는 기판 전면에는, 상기 드레인 전극(166)을 일부 노출시키는 드레인 콘택홀(172)을 가지는 보호층(178)이 형성되어 있고, 보호층(178) 상부의 오픈부(176) 영역에는 드레인 콘택홀(172)을 통해 드레인 전극(166)과 연결되는 화소 전극(180)이 각각 형성되어 있다.

이와 같이, 본 실시예에서는 데이터 배선(162)부에 블랙매트릭스(174), 보호층(178)이 차례대로 적층된 구조를 가지므로, 기존의 데이터 배선, 보호층, 블랙매트릭스 적층 구조에서의 기생 용량 발생을 방지할 수 있고, 이에 따라 RC 지연의 방지로 화질을 개선할 수 있다.

이하, 본 발명에 따른 RC 지연 감소 구조 COT 액정표시장치의 제조 공정에 대해서 도면을 참조하여 상세히 설명한다.

-- 제 2 실시예 --

도 5a 내지 5g, 도 6a 내지 6g는 본 발명의 제 2 실시예에 따른 COT 구조 액정표시장치용 기판의 제조 공정을 단계별로 나타낸 도면으로서, 도 5a 내지 5g는 평면도이고, 도 6a 내지 6g는 상기 도 5a 내지 5g의 절단선 "VI-VI"에 따라 절단된 단면을 도시한 단면도이다.

도 5a, 6a는, 기판(250) 상에 제 1 방향으로 위치하며 게이트 전극(254)을 가지는 게이트 배선(252)을 형성하는 단계이고, 도 5b, 6b는, 게이트 배선(252)이 형성된 기판 전면에 게이트 절연막(258)을 형성하는 단계와, 게이트 절연막(258) 상부의 게이트 전극(254)을 덮는 영역에 반도체층(260)을 형성하는 단계이다.

본 실시예에서는, 비정질 실리콘 물질로 이루어진 반도체층(260)을 일예로 제시한 것으로, 상기 반도체층(260)은 순수 비정질 실리콘 물질로 이루어진 액티브층(260a)과, 불순물 비정질 실리콘 물질로 이루어진 오믹콘택층(260b)으로 이루어진다.

다음, 도 5c, 6c는, 상기 반도체층(260) 상부에 제 1 방향과 교차되는 제 2 방향으로 위치하며, 소스 전극(264)을 가지는 데이터 배선(262)과, 소스 전극(264)과 일전간격 이격되는 드레인 전극(266)을 형성하는 단계이다.

상기 게이트 전극(254), 반도체층(260), 소스 전극(264), 드레인 전극(266)은 박막트랜지스터(T)를 이룬다.

도 5d, 6d는, 상기 박막트랜지스터(T) 상부의 화소 영역(P)별로 적, 녹, 청 컬러필터(270a, 270b, 270c)를 차례대로 형성하여, 적, 녹, 청 컬러필터(270a, 270b, 270c)로 이루어진 컬러필터층(270)을 형성하는 단계이다.

다음, 도 5e, 6e는, 상기 컬러필터층(270) 상부에 컬러필터층(270)을 노출시키는 오픈부(276)를 가지는 블랙매트릭스(274)를 형성하는 단계이다.

즉, 상기 블랙매트릭스(274)는 게이트 배선(252) 및 데이터 배선(262) 그리고, 박막트랜지스터(T)를 덮는 영역에 위치한다. 이때, 상기 오픈부(276)는 드레인 전극(266)을 일부 노출시키는 영역을 포함한다.

도 5f, 6f는, 상기 블랙매트릭스(274)를 덮는 기판 전면에 위치하며, 상기 드레인 전극(266)을 일부 노출시키는 드레인 콘택홀(272)을 가지는 보호층(278)을 형성하는 단계이고, 도 5g, 6g는, 상기 보호층(278) 상부에 드레인 콘택홀(272)을 통해 드레인 전극(266)과 연결되는 화소 전극(280)을 형성하는 단계이다.

그러나, 본 발명은 상기 실시예들로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도 내에서 다양하게 변경가능하다.

예를 들어, 본 발명에서는 상기 제 1, 2 실시예에 따른 액정표시장치용 기판과, 공통 전극을 포함하는 대향 기판과, 상기 두 기판 사이에 개재된 액정층을 포함한 액정표시장치를 포함한다.

발명의 효과

이와 같이, 본 발명에 따른 COT 액정표시장치 및 그 제조방법에 따르면 다음과 같은 효과를 가진다.

첫째, 박막트랜지스터를 포함하는 어레이 소자와 컬러필터 소자를 동일 기판에 형성하기 때문에 합착 마진을 최소화하여 개구율을 향상시킬 수 있다.

둘째, 데이터 배선과 블랙매트릭스 사이에 별도의 절연체가 개재되지 않기 때문에, 데이터 배선과 블랙매트릭스 사이의 기생용량에 의한 RC 지연을 방지하여 화질 특성을 개선할 수 있다.

(57) 청구의 범위

청구항 1.

서로 교차되게 형성된 게이트 배선 및 데이터 배선과;

상기 게이트 배선 및 데이터 배선의 교차지점에 형성되며, 게이트 전극, 반도체층, 소스 전극, 드레인 전극으로 이루어진 박막트랜지스터와;

상기 게이트 배선 및 데이터 배선이 교차되는 영역은 화소 영역으로 정의되고, 상기 화소 영역별로 형성된 적, 녹, 청 컬러필터로 이루어진 컬러필터층과;

상기 컬러필터층 상부에서, 상기 화소 영역 상의 컬러필터층을 노출시키는 오픈부를 가지는 블랙매트릭스와;

상기 블랙매트릭스를 덮는 기판 전면에 위치하는 보호층과;

상기 보호층 상부의 오픈부 영역에 위치하며, 상기 드레인 전극과 연결되는 화소 전극

을 포함하는 액정표시장치용 기판.

청구항 2.

제 1 항에 있어서,

상기 오픈부는, 상기 드레인 전극을 일부 노출시키는 영역을 포함하는 액정표시장치용 기판.

청구항 3.

제 1 항 또는 제 2 항 중 어느 하나의 항에 있어서,

상기 보호층은, 상기 드레인 전극을 노출시키는 오픈부 영역과 대응된 위치에서, 상기 드레인 전극을 노출시키는 드레인 콘택홀을 가지고, 상기 화소 전극은 상기 드레인 콘택홀을 통해 드레인 전극과 연결되는 액정표시장치용 기판.

청구항 4.

제 1 항에 있어서,

상기 블랙매트릭스를 이루는 물질은, 크롬(Cr) 및 산화크롬(CrOx)이 혼합된 비전도체 물질에서 선택되는 액정표시장치용 기판.

청구항 5.

제 1 항에 있어서,

상기 데이터 배선 형성부는, 상기 데이터 배선, 블랙매트릭스, 보호층이 차례대로 적층된 구조를 가지는 액정표시장치용 기판.

청구항 6.

기판 상에, 서로 교차되게 배치되는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차지점에 위치하며, 게이트 전극, 반도체층, 소스 전극, 드레인 전극으로 이루어지는 박막트랜지스터를 형성하는 단계와;

상기 게이트 배선 및 데이터 배선의 교차 영역은 화소 영역으로 정의되고, 상기 화소 영역별로 적, 녹, 청 컬러필터를 차례대로 형성하여 컬러필터층을 구성하는 단계와;

상기 컬러필터층 상부에, 상기 화소 영역에 위치하는 컬러필터층을 노출시키는 오픈부를 가지는 블랙매트릭스를 형성하는 단계와;

상기 블랙매트릭스 상부를 덮는 기판 전면에 보호층을 형성하는 단계와;

상기 보호층 상부의 오픈부 영역에 위치하며, 상기 드레인 전극과 연결되는 화소 전극을 형성하는 단계

를 포함하는 액정표시장치용 기판의 제조 방법.

청구항 7.

제 6 항에 있어서,

상기 게이트 배선 및 데이터 배선과, 상기 박막트랜지스터를 형성하는 단계는, 제 1 방향으로 위치하며, 상기 게이트 전극을 가지는 게이트 배선을 형성하는 단계와, 상기 게이트 배선을 덮는 기판 전면에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상부의 게이트 전극을 덮는 위치에 반도체층을 형성하는 단계와, 상기 반도체층 상부에 상기 제 1 방향과 교차되는 제 2 방향으로 위치하며, 상기 소스 전극을 가지는 데이터 배선과, 상기 소스 전극과 이격되는 드레인 전극을 형성하는 단계를 포함하는 액정표시장치용 기판의 제조 방법.

청구항 8.

제 6 항에 있어서,

상기 블랙매트릭스를 형성하는 단계에서, 상기 오픈부는 상기 드레인 전극의 일부를 노출시키는 영역을 포함하여 형성하는 액정표시장치용 기판의 제조 방법.

청구항 9.

제 6 항 또는 제 8 항 중 어느 하나의 항에 있어서,

상기 보호층을 형성하는 단계에서는, 상기 드레인 전극을 노출시키는 오픈부 영역과 대응된 위치에서, 상기 드레인 전극을 노출시키는 드레인 콘택홀을 형성하는 단계를 포함하며, 상기 화소 전극은 드레인 콘택홀을 통해 드레인 전극과 연결되는 액정표시장치용 기판의 제조 방법.

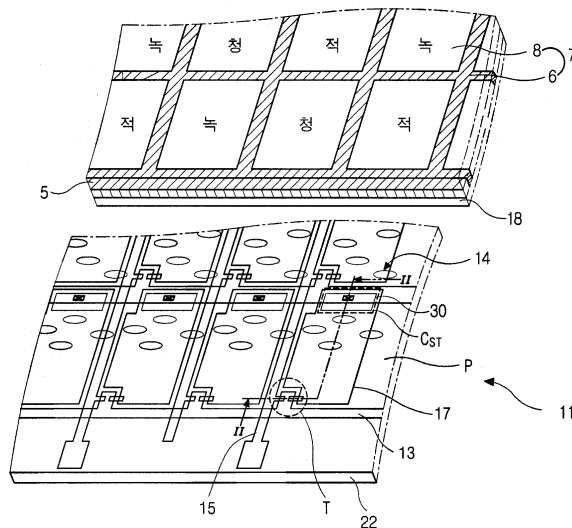
청구항 10.

제 6 항에 있어서,

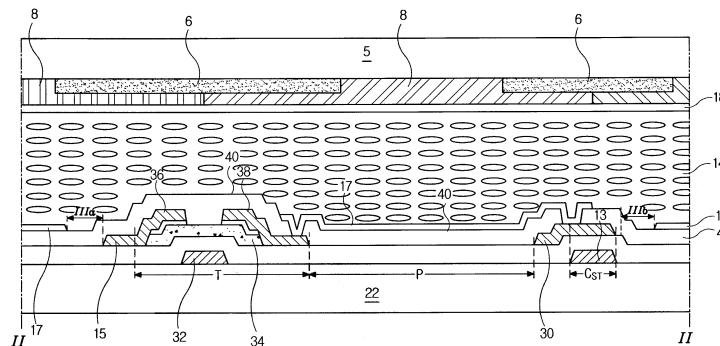
상기 데이터 배선 형성부는, 상기 데이터 배선 상부에 블랙매트릭스, 보호층이 차례대로 적층된 구조를 가지는 액정표시장치용 기판의 제조 방법.

도면

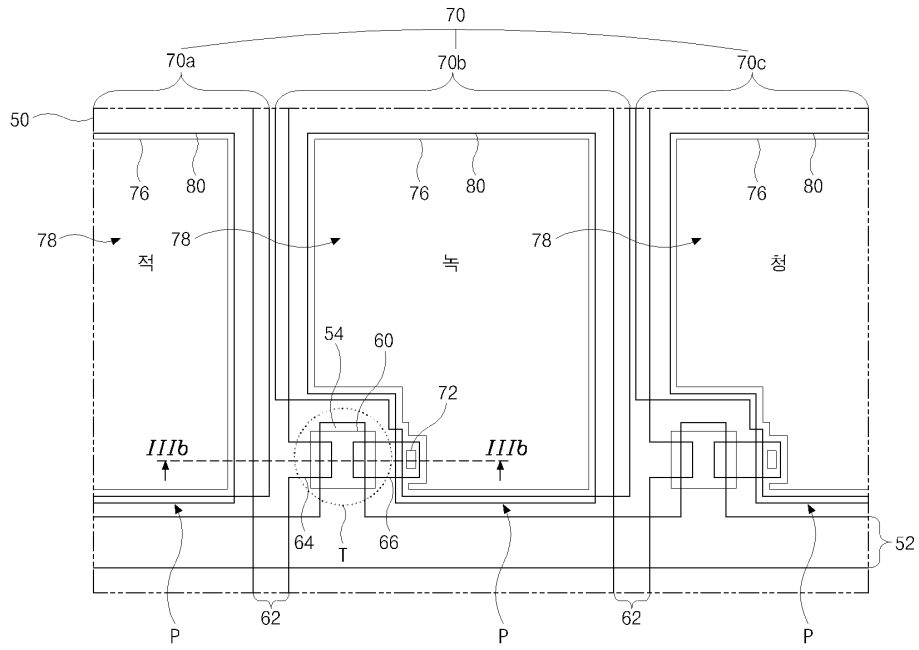
도면1



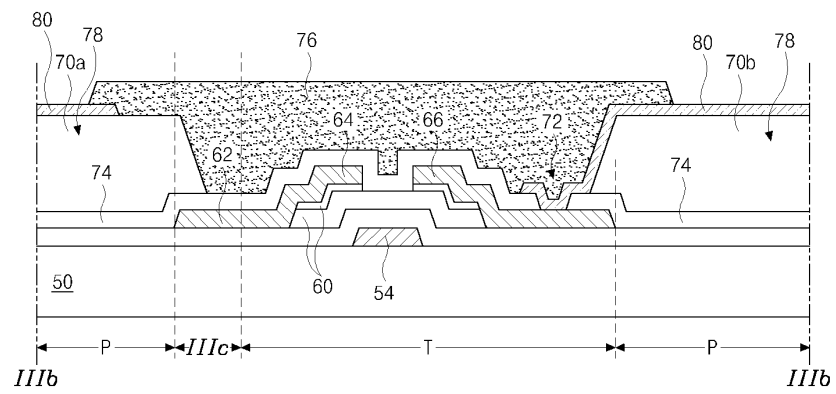
도면2



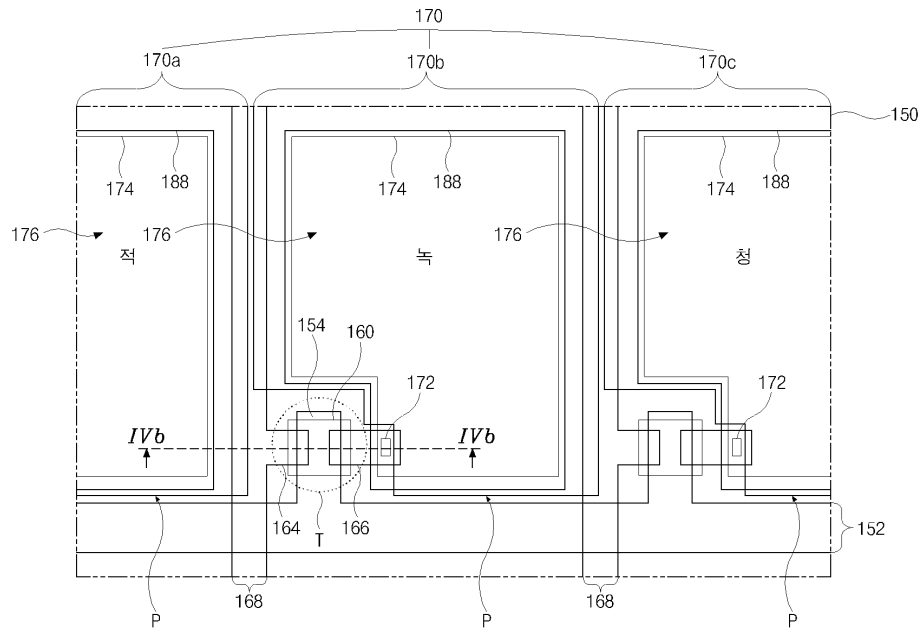
도면3a



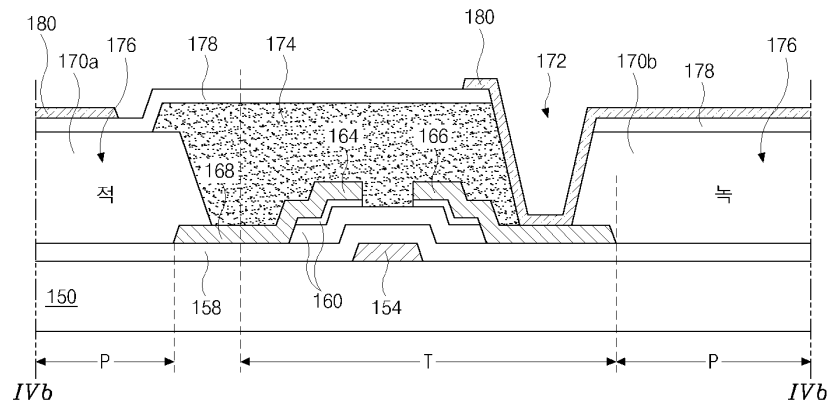
도면3b



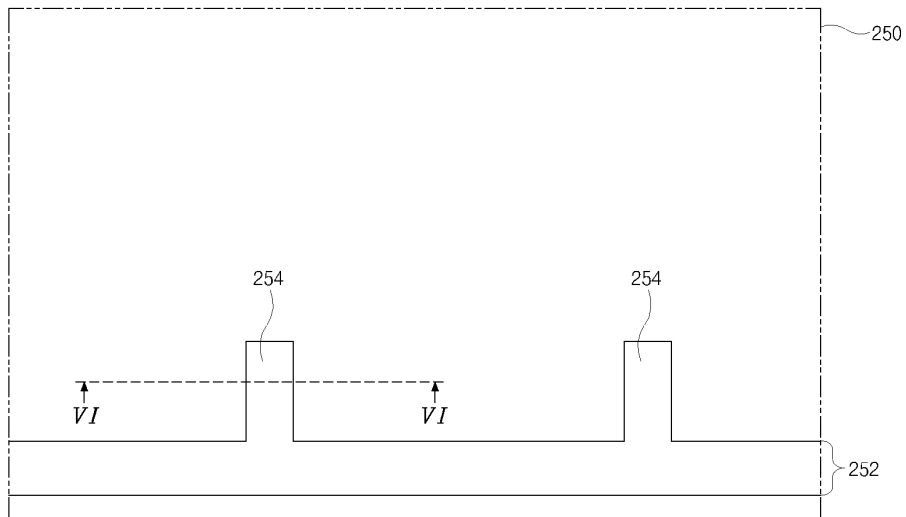
도면4a



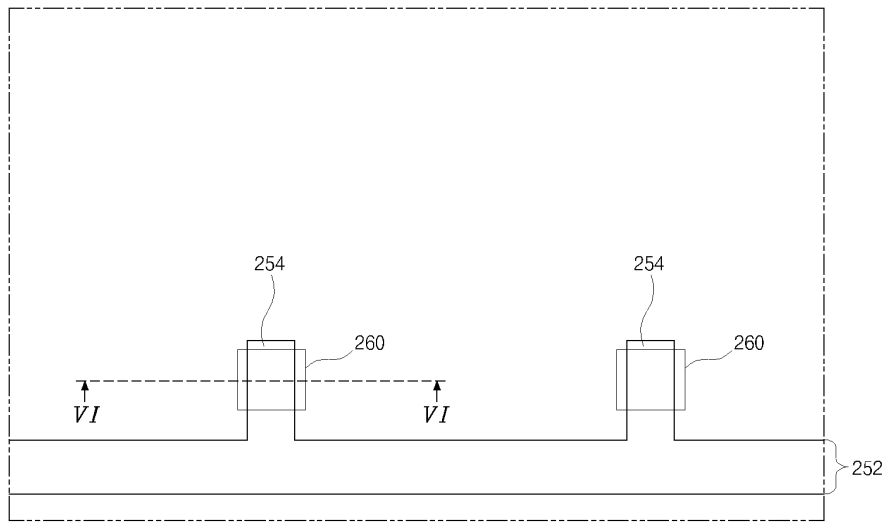
도면4b



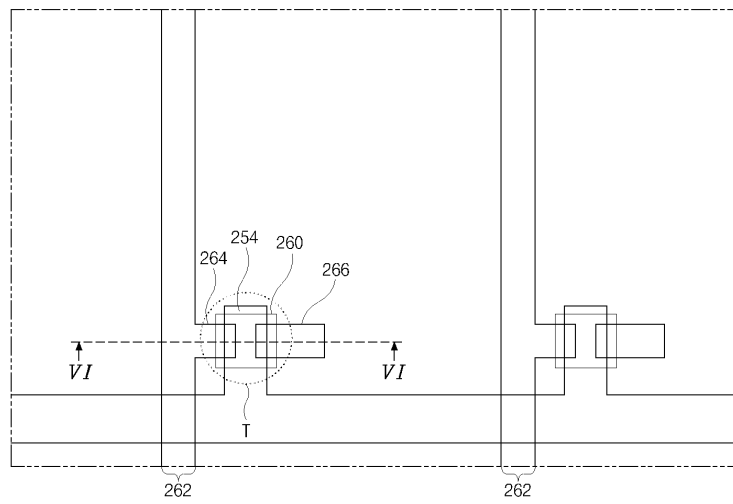
도면5a



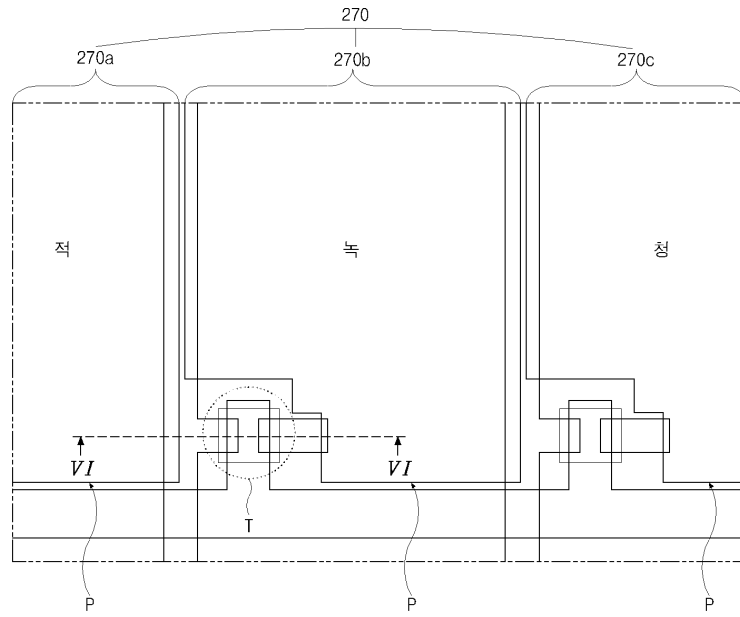
도면5b



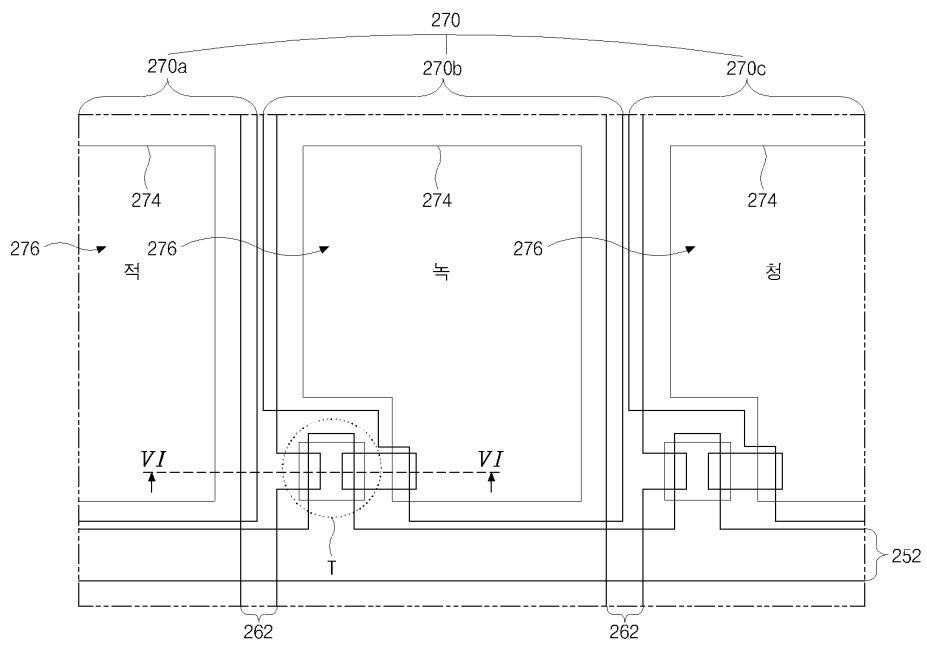
도면5c



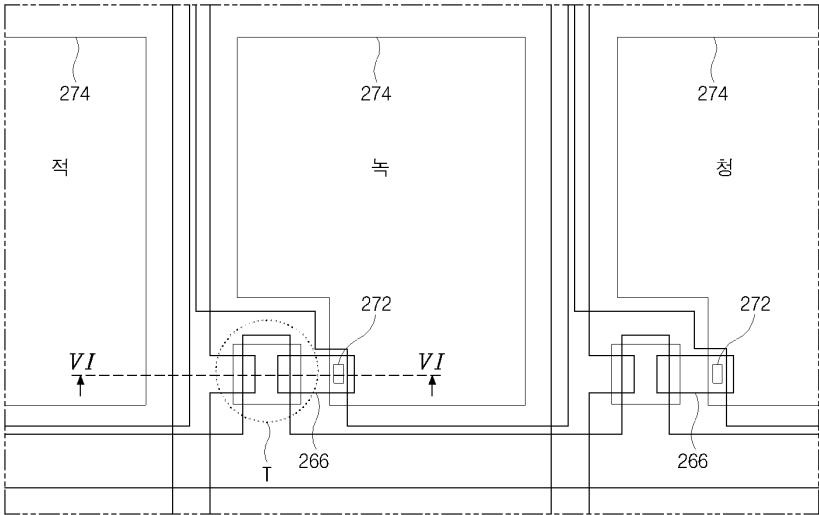
도면5d



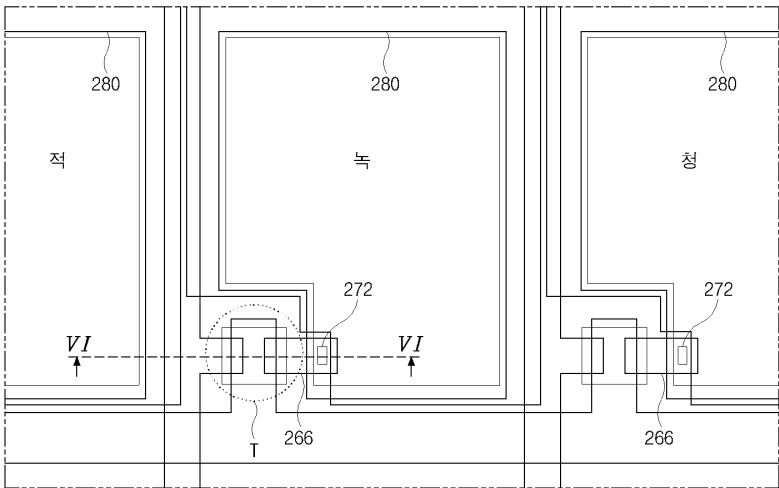
도면5e



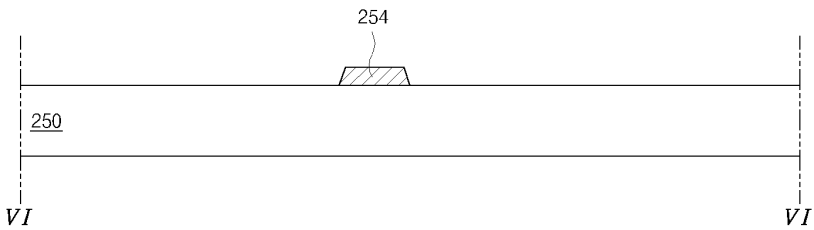
도면5f



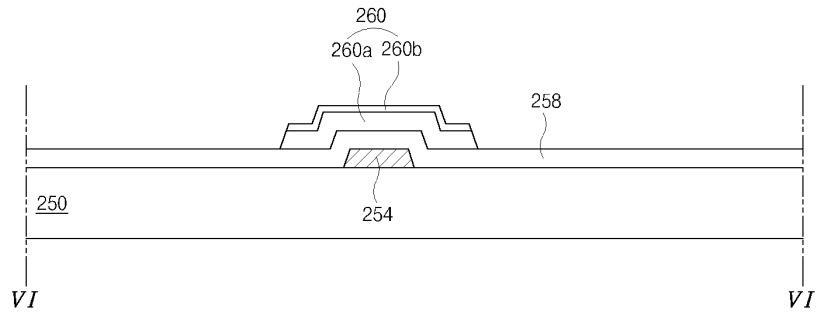
도면5g



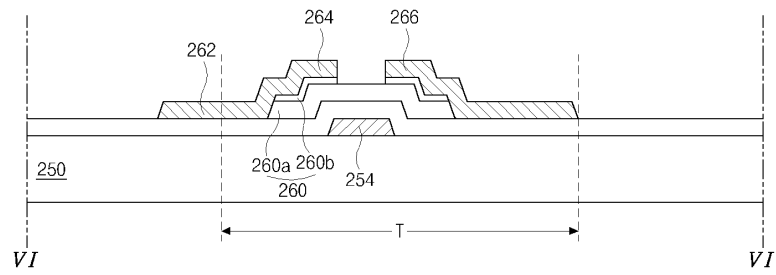
도면6a



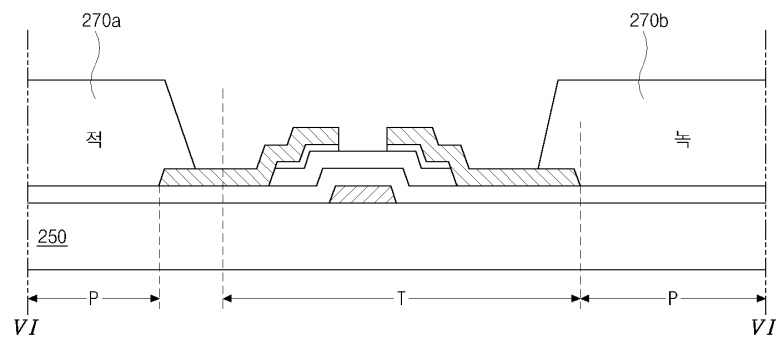
도면6b



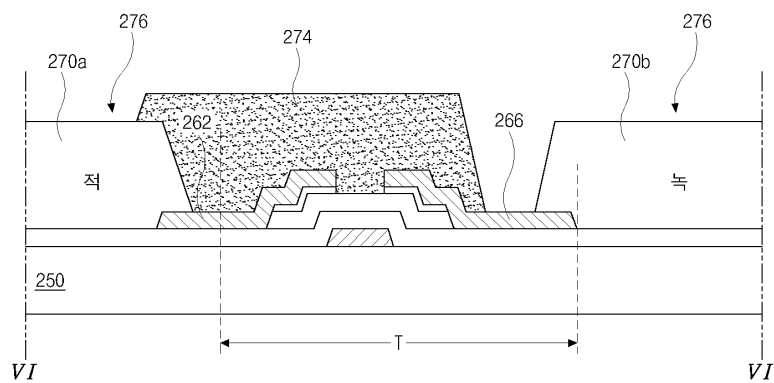
도면6c



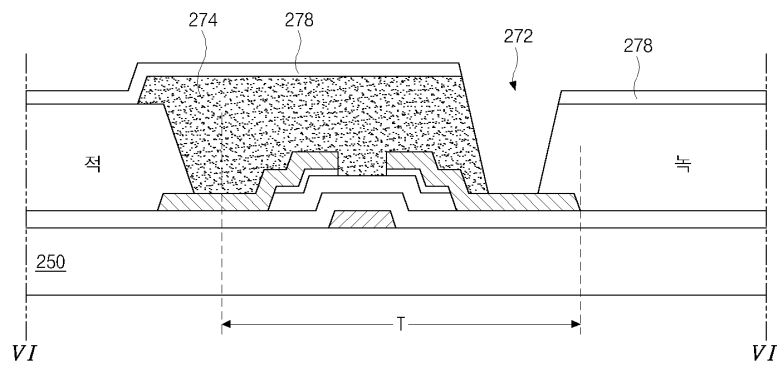
도면6d



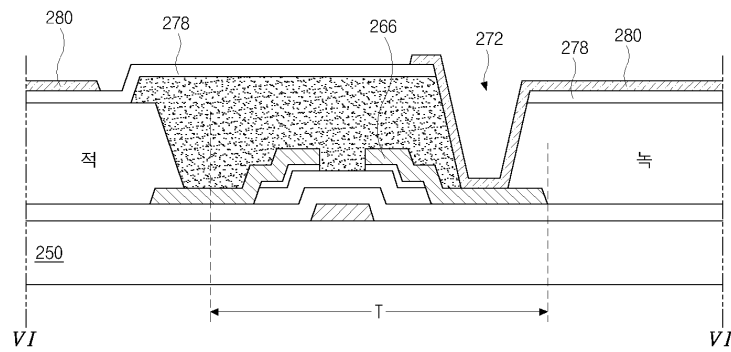
도면6e



도면6f



도면6g



专利名称(译)	用于液晶显示装置的基板及其制造方法		
公开(公告)号	KR1020050038116A	公开(公告)日	2005-04-27
申请号	KR1020030073329	申请日	2003-10-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SANGMIN 이상민 JEONG JINKWAN 정진관		
发明人	이상민 정진관		
IPC分类号	G02F1/1335		
其他公开文献	KR101005552B1		
外部链接	Espacenet		

摘要(译)

为了提供具有减小的RC延迟的COT液晶显示装置及其制造方法，改变黑矩阵和保护层的堆叠顺序，以防止在布线和黑矩阵之间产生寄生电容。由于包括薄膜晶体管和滤色器元件的阵列元件形成在同一基板上，因此可以使聚结裕度最小化以改善孔径比，并且在数据线和黑矩阵之间不插入单独的绝缘体。可以防止由于黑矩阵和黑矩阵之间的寄生电容引起的RC延迟，并且可以改善图像质量特性。 图4b

