(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G02F 1/1339

(11) 공개번호 10-2004-0081947
(43) 공개일자 2004년09월23일

(21) 출원번호 10-2003-0016550
(22) 출원일자 2003년03월17일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김동규
경기도용인시수지읍풍덕천리1167번지523동1305호

김시열
경기도수원시팔달구망포동동수원엘지빌리지110동804호

김상수
서울특별시강남구대치1동삼성아파트107동202호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 표시 장치용 표시판 및 그의 제조 방법과 그 표시판을포함하는 액정 표시 장치

요약

우선, 기판 위에 검은색 안료를 포함하는 유기 절연 물질을 도포하고 노광 및 현상하여 블랙 매트릭스를 형성한 다음, 그 상부에 투명한 도전 물질을 적층하여 공통 전극을 형성한다. 이어, 감광성 유기 절연 물질을 도포하고 사진 공정으로 패터닝하여 블랙 매트릭스 상부에 기판 간격재를 형성하면서 화소 영역에 액정 분자를 분할 배향하기 위해 경사면을 가지는 돌기를 형성한다.

대표도

도 2

색인어

기판간격재, 액정, 돌기, 분할배향, 블랙매트릭스

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 구조를 도시한 배치도이고,

도 2는 도 1에서 II - II' 선을 따라 잘라 도시한 단면도이고,

도 3a 내지 도 3b는 본 발명의 제1 실시예에 따른 액정 표시 장치에서 상부 표시판(대향 표시판)의 제조 방법을 그 공

정 순서에 따라 도시한 단면도이고,

도 4a는 본 발명의 제1 실시예에 따른 액정 표시 장치에서 하부 표시판(박막 트랜지스터 표시판)을 제조하는 첫 번째 단계의 배치도이고,

도 4b는 도 4a에서 IVb-IVb' 선을 따라 잘라 도시한 단면도이며,

도 5a는 본 발명의 실시예에 따라 제조하는 두 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 5b는 도 5a에서 Vb-Vb' 선을 따라 잘라 도시한 단면도이며,

도 6a는 본 발명의 실시예에 따라 제조하는 세 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 6b는 도 6a에서 VIb-VIb' 선을 따라 잘라 도시한 단면도이며,

도 7a는 본 발명의 실시예에 따라 제조하는 네 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 7b는 도 7a에서 VIIb-VIIb' 선을 따라 잘라 도시한 단면도이며,

도 8a는 본 발명의 실시예에 따라 제조하는 다섯 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 8b는 도 8a에서 VIIIb-VIIIb' 선을 따라 잘라 도시한 단면도이고,

도 9는 본 발명의 제2 실시예에 따른 액정 표시 장치의 구조를 도시한 배치도이고,

도 10 및 도 11은 도 9에서 X-X' 선 및 XI-XI'선을 따라 잘라 도시한 박막 트랜지스터 표시판만의 구조를 단면도이고,

도 12a는 본 발명의 제2 실시예에 따른 액정 표시 장치에서 박막 트랜지스터 표시판을 제조하는 첫 단계의 배치도이고,

도 12b 및 12c는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도이며,

도 13a 및 13b는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도로서, 도 12b 및 도 12c 다음 단계에서의 단면도이고,

도 14a는 도 13a 및 13b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 14b 및 14c는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도이며,

도 15a, 16a, 17a와 도 15b, 16b, 17b는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도로서 도 14b 및 14c 다음 단계들을 공정 순서에 따라 도시한 것이고,

도 18a는 도 17a 및 17b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 18b 및 18c는 각각 도 18a에서 XVIIIb-XVIIIb' 선 및 XVIIIc-XVIIIc' 선을 따라 잘라 도시한 단면도이고,

도 19a는 도 18a 내지 18c의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 19b 및 19c는 각각 도 19a에서 XIXb-XIXb' 선 및 XIXc-XIXc' 선을 따라 잘라 도시한 단면도이고,

도 20은 본 발명의 제3 실시예에 따른 액정 표시 장치의 구조를 도시한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치용 표시판 및 그의 제조 방법과 그 표시판을 포함하는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층과 두 표시판의 간격을 균일하게 지지하는 기판 간격재로 이루어진다. 두 전극에 전압을 인가하여 액정층에 전계를 생성하고 전기장의 세기를 변화시켜 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 투과율을 조절하여 화상을 표시한다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 두 표시판에 전극이 각각 형성되어 있고 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터를 가지고 있는 액정 표시 장치이며, 두 기판 중 하나에는 게이트선 및 데이터선과 같은 다수의 배선, 화소 전극 및 화소 전극에 전달되는 데이터 신호를 제어하는 박막 트랜지스터가 형성되어 있으며(이하 박막 트랜지스터 표시판이라 함), 나머지 다른 표시판에는 화소 전극과 마주하는 공통 전극 및 화소에 개구부를 가지는 블랙 매트릭스가 형성되는 것이 일반적이다.

이러한 액정 표시 장치 중에서 수직 배향 방식(vertically aliened mode)은 음의 유전율 이방성을 가지는 액정 분자를 두 표시판의 면에 대하여 수직으로 배향하여 이용한다. 이러한 수직 배향 방식의 액정 표시 장치는 액정 분자에 전압이 인가되지 않은 상태에서 누설되는 빛을 차단할 수 있어 우수한 대비비를 가지고 있으나, 시야각이 좁은 단점을 가지고 있다.

한편, 이러한 액정 표시 장치용 표시판은 마스크를 이용한 사진 식각 공정을 통하여 제조하는 것이 일반적이며, 박막 트랜지스터가 형성되어 있는 표시판은 통상 5장 또는 6장의 마스크를 이용한 사진 식각 공정으로 제조하며, 색 필터가 형성되어 있는 기판은 3장 또는 4장의 마스크를 이용한 사진 식각 공정으로 제조한다.

이러한 액정 표시 장치의 제조 방법은 생산 비용을 줄이기 위해서는 마스크의 수를 적게 하는 것이 바람직하며, 제조 공정은 단순화하는 것이 바람직하다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 제조 공정을 단순화할 수 있는 표시 장치용 표시판 및 그 제조 방법과 이러한 표시판을 포함하는 액정 표시 장치를 제공하는 것이다.

또한, 본 발명이 이루고자 하는 기술적 과제는 시야각을 확보할 수 있는 동시에 제조 공정을 단순화할 수 있는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 달성하게 위해 본 발명에서는, 기판 간격재를 형성할 때, 액정 분자를 분할 배향하기 위해 경사면을 가지는 액정 분할 배향 수단을 함께 형성한다. 이때, 기판 간격재는 블랙 매트릭스의 상부에 배치하여 두 표시판의 간격을 충분히 확보한다.

더욱 상세하게, 본 발명의 실시예에 따른 표시 장치용 표시판에는, 절연 기판 상부에 화소 영역에 개구부를 가지며 유기 절연 물질로 이루어진 블랙 매트릭스가 형성되어 있으며, 그 상부에는 전면적으로 공통 전극이 형성되어 있다. 공통 전극의 상부에는 블랙 매트릭스와 중첩되어 배치되어 있으며, 유기 절연 물질로 이루어진 기판 간격재가 형성되어 있다.

이러한 표시판은 화소 영역에 배치되어 액정 분자를 분할 배향하며, 기판 간격재와 동일한 층으로 형성되어 있는 돌기를 더 포함하며, 기판 간격재의 두께는 적어도 돌기와 실질적으로 동일하거나 두꺼운 것이 바람직하다.

또한, 이러한 표시 장치용 표시판은 화소 영역에 순차적으로 배치되어 있는 적, 녹, 청의 컬러 필터를 더 포함한다.

본 발명의 실시예에 따른 액정 표시 장치는, 서로 교차하여 화소 영역을 정의하는 게이트선 및 데이터선, 공통 전극과 마주하며 화소 영역에 배치되어 있는 화소 전극을 포함하는 박막 트랜지스터 표시판과 표시 장치용 표시판과 박막 트

랜지스터 표시판 사이에 형성되어 있는 액정 물질층을 더 포함한다.

이러한 액정 표시 장치는 표시 장치용 표시판 또는 박막 트랜지스터 표시판 상부에 형성되어 있으며, 화소 영역에 순차적으로 배치되어 있는 적, 녹, 청의 컬러 필터를 더 포함하는 것이 바람직하며, 데이터선과 동일한 층에 형성되어 있으며, 게이트선에 연결되어 있거나 상기 게이트선과 동일한 층에 형성되어 있는 유지 전극과 중첩되어 유지 축전기를 이루는 유지 축전기용 도전체를 더 포함한다.

또한, 화소 영역에 배치되어 액정 물질층의 액정 분자를 분할 배향하며, 기판 간격재와 동일한 층으로 형성되어 있는 돌기를 더 포함할 수 있으며, 박막 트랜지스터 표시판은 데이터선과 실질적으로 동일한 모양으로 패터닝되어 있으며, 비정질 규소로 이루어진 반도체를 더 포함하는 것이 바람직하다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 '위에' 있다고 할 때, 이는 다른 부분 '바로 위에' 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 '바로 위에' 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 표시 장치용 표시판 및 그의 제조 방법과 그 기판을 포함하는 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

먼저, 도 1 내지 도 2를 참고로 하여 본 발명의 제1 실시예에 따른 액정 표시 장치의 구조에 대하여 상세히 설명한다.

도 1은 본 발명의 제1 실시예에 따른 표시판을 포함하는 액정 표시 장치의 구조를 도시한 배치도이고, 도 2는 도 1에서 II-II' 선을 따라 잘라 도시한 단면도이다.

본 발명의 제1 실시예에 따른 액정 표시 장치는 상부 표시판(200)과 하부 표시판(100) 및 이(100, 200) 사이에 형성되어 있는 액정 물질층(300)과 두 표시판(100, 200)은 평행한 간격으로 지지하는 기판 간격재(350)를 포함한다. 이때, 액정 물질층(300)의 액정 분자(310)는 전계가 인가하지 않은 상태에서 배향막(13, 23)의 배향력 또는 액정 물질의 특성에 의해, 두 표시판(100, 200)에 대하여 수직한 배열하는 VA(vertically aligned) 모드이며, 두 표시판(100, 200)의 면에 대하여 평행하며 하부 표시판(100)에서부터 상부 표시판(200)에 이르기까지 나선형으로 비틀려 배열하는 TN(twisted nematic) 모드일수 있다.

하부 표시판(100)에는, 절연 기판(110) 위에 주로 가로 방향으로 뻗어 있는 복수의 게이트선(gate line)(121)이 형성되어 있다. 게이트선(121)은 비저항(resistivity)이 낮은 은(Ag) 또는 은 합금(Ag alloy) 또는 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 단일막으로 이루어질 수도 있고, 이러한 단일막에 더하여 물리적, 전기적 접촉 특성이 좋은 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위의 물질로 이루어진 다른 막을 포함하는 다층막으로 이루어질 수도 있다. 각 게이트선(121)의 일부는 복수의 가지가 뻗어 나와 박막 트랜지스터의 게이트 전극(123)을 이룬다. 이때, 게이트선(121)은 측면은 경사져 있으며, 경사각은 수평면으로부터 20-80° 범위이다.

본 발명의 다른 실시예에 따르면, 액정 축전기의 전하 보존 능력을 향상시키는 유지 축전기의 한 전극을 이루는 복수의 유지 전극(storage electrode)(도시하지 않음)이 기판(110) 위에 형성되어 있다. 유지 전극은 공통 전극 전압(줄여서 “공통 전압”이라고도 함) 따위의 미리 정해진 전압을 외부로부터 인가 받는다. 공통 전압은 또한 다른 표시판(도시하지 않음)의 공통 전극(도시하지 않음)에도 인가된다.

게이트선(121) 및 유지 전극 위에는 질화 규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon) 따위로 이루어진 복수의 선형 반도체(silicon island)(150)가 형성되어 있다. 각 선형 반도체(150)의 복수의 가지가 해당하는 게이트 전극(125) 위로 뻗어 박막 트랜지스터의 채널을 이룬다. 반도체(150)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위로 만들어진 복수 벌의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다. 각 섬형 저항성 접촉 부재(165)는 게이트 전극(125)을 중심으로 선형 저항성 접촉 부재(163)의 반대쪽에 위치하며 이와 분리되어 있다. 반도체(150)와 저항성 접촉 부재(163, 165)의 측면은 테이퍼 구조를 가지며, 경사각은 20-80° 범위이다.

저항성 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171) 과 박막 트랜지스터의 복수 드레인 전극(drain electrode)(175) 및 복수의 유지 축전기용 도전체(177)가 형성되어 있다. 데이터선(171)과 드레인 전극(175)은 비저항이 낮은 Al 또는 Ag 따위로 이루어질 수 있으며, 게이트선(121)과 같이 다른 물질과 접촉 특성이 우수한 도전 물질을 포함할 수 있다. 데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121)과 교차하며 각 데이터선(171)에서 뻗은 복수의 가지는 소스 전극(source electrode)(173)을 이룬다. 한 쌍의 소스 전극(173)과 드레인 전극(175)은 각각 해당 저항성 접촉 부재(163, 165)의 상부에 적어도 일부분 위치하고, 서로 분리되어 있으며 게이트 전극(123)에 대하여 서로 반대쪽에 위치한다.

유지 축전기용 도전체(177)는 게이트선(121)의 돌출부와 중첩되어 있다.

데이터선(171), 드레인 전극(175) 및 유지 축전기용 도전체(177)의 측면은 20-80° 범위의 경사각을 가지는 테이퍼 구조를 가질 수 있다.

반도체(150)와 데이터선(171) 및 드레인 전극(175) 사이에 위치한 저항성 접촉 부재(163, 165)는 이들 사이의 접촉 저항을 낮추어 준다.

데이터선(171), 드레인 전극(173) 및 유지 축전기용 도전체(177)와 이들로부터 가려지지 않은 반도체(150) 및 게이트 절연막(140) 상부에는 적, 녹, 청의 색 필터(R, G, B)가 형성되어 있다. 각 색 필터(R, G, B)는 세로 방향으로 뻗어 있으며, 드레인 전극(173)과 유지 축전기용 도전체(177)의 일부를 드러내는 복수의 개구부(C1, C2)를 가진다. 본 실시예에서, 색 필터(R, G, B)의 경계는 데이터선(171) 위에 위치하며 일치하지만, 본 발명의 다른 실시예에 따르면, 색 필터(R, G, B)가 데이터선(171) 상부에서 서로 중첩되어 누설되는 빛을 차단하는 기능을 가질 수 있다. 색 필터(R, G, B)는 게이트선(121) 및 데이터선(171)의 끝 부분(125, 179)이 위치하는 패드부에는 형성되어 있지 않다.

색 필터(R, G, B)의 아래에는 드러난 반도체(150)의 일부를 덮는 산화 규소 또는 질화 규소 등의 절연 물질로 이루어진 층간 절연막(도시하지 않음)이 형성될 수 있다.

색 필터(R, G, B) 위에는 평탄화 특성이 우수하며 유전율이 낮은 아크릴계의 유기 절연 물질 또는 SiOC 또는 SiOF 등과 같이 화학 기상 증착으로 형성되며 4.0 이하의 낮은 유전율을 가지는 저유전율 절연 물질로 이루어진 보호막(180)이 형성되어 있다. 이러한 보호막(180)은 드레인 전극(175) 및 유지 축전기용 도전체(177)를 드러내는 접촉 구멍(185, 187)을 가지고 있다. 이때, 드레인 전극(175) 및 유지 축전기용 도전체(177)를 드러내는 접촉 구멍(185, 187)은 색 필터(R, G, B)의 개구부(C1, C2) 안쪽에 위치한다. 앞에서 설명한 바와 같이 색 필터(R, G, B)의 하부에 층간 절연막이 추가된 경우에는 층간 절연막과 동일한 평면 모양을 가진다. 보호막(180)은 또한 데이터선(171)의 끝 부분(179)을 드러내는 복수의 접촉 구멍(189)을 가지고 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분(125)을 드러내는 복수의 접촉 구멍(182)을 가지고 있다. 접촉 구멍(182, 189)은 게이트선(121) 및 데이터선(171) 과 그 구동 회로(도시하지 않음)의 전기적 연결을 위한 것이다.

이때, 보호막(180)의 접촉 구멍(187, 182, 185, 189) 및 개구부(C1, C2)의 측벽은 경사가 져 있으며, 그 경사각(taper angle)은 서로 다를 수 있는데, 상부 또는 안쪽에 위치하는 측벽의 경사각이 하부 또는 밖에 위치하는 측벽의 경사각보다 완만한 것이 바람직하며, 특히 이들 경사각은 30-180° 범위인 것이 바람직하다. 본 발명의 다른 실시예에서는 보호막(180)의 접촉 구멍(185, 187)이 색 필터(R, G, B)의 개구부(C1, C2)보다 커서 접촉 구멍(187, 185) 및 개구부(C1, C2)의 측벽이 계단 모양을 가진다. 이러한 구조는 접촉 구멍(187, 182, 185, 189) 상부막의 프로파일을 양호하게 한다.

보호막(180) 위에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 따위의 투명한 도전 물질로 만들어지는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적 · 전기적으로 연결되며, 접촉 구멍(187)을 통하여 유지 축전기용 도전체(177)와도 연결되어 있다. 게이트선(121)의 돌출부와 유지 축전기용 도전체(177)는 유지 축전기를 이룬다.

화소 전극(191)은 박막 트랜지스터로부터 데이터 전압을 받아 다른 표시판(200)의 공통 전극(230)과 함께 전기장을 생성하며, 인가 전압을 변화시키면 두 전계 생성 전극 사이의 액정층의 분자 배열이 변화한다. 전기 회로의 관점에서 화소 전극(191)과 공통 전극은 전하를 저장하는 액정 유전체 축전기를 이룬다.

화소 전극(191)은 게이트선(121) 및 데이터선(171)과 중첩되어 개구율(aperture)을 높이고, 액정 축전기와 병렬로 연결된 복수의 유지 축전기를 이루어 전하 보존 능력을 강화한다.

한편, 보호막(180)의 위에는 복수의 접촉 부재(contact assistant)(192, 199)가 형성되어 있다. 접촉 보조 부재(192, 199)는 각각 접촉 구멍(182, 189)을 통하여 게이트선(121) 및 데이터선(171)의 노출된 끝 부분(125, 179)과 연결되어 있다. 접촉 보조 부재(192, 199)는 게이트선(121) 및 데이터선(171)의 노출된 끝 부분(125, 179)을 보호하고 박막

트랜지스터 표시판과 구동 회로의 접착성을 보완하기 위한 것이며 필수적인 것은 아니다. 접촉 보조 부재(192, 199)는 화소 전극(192)과 동일한 층으로 형성된다.

본 발명의 다른 실시예에 따르면 게이트선(121) 및/또는 데이터선(171)의 끝 부분(125, 179)에 인접하게 게이트선(121) 또는 데이터선(171)과 동일한 층으로 고립된 금속편(metal island)을 형성하고, 그 위의 게이트 절연막(140) 및/또는 하부 절연막(180)에 접촉 구멍을 뚫은 후 접촉 보조 부재(192, 199)와 연결한다.

한편, 하부 표시판(100)과 마주하는 상부 표시판(200)에는, 하부 절연 기판(110)과 마주하는 상부 절연 기판(210)의 상부에는 게이트선(121)과 데이터선(171)으로 둘러싸인 화소 영역에 개구부를 가지며, 검은색의 안료를 포함하는 유기 물질로 이루어져 화소 영역 밖의 둘레에서 누설되는 빛을 차단하는 블랙 매트릭스(220)가 형성되어 있다. 이러한 블랙 매트릭스(220)는 도면으로 나타내지 않았지만, 화소 영역의 집합이며, 화상이 표시되는 표시 영역의 둘레에도 형성되어 표시 영역 둘레에서 누설되는 빛도 차단하며, 박막 트랜지스터의 반도체(150)에 입사하는 외부광을 차단하기 위해 박막 트랜지스터의 상부에도 형성된다.

블랙 매트릭스(220)가 형성되어 있는 하부 절연 기판(210)의 상부에는 화소 전극(191)과 함께 액정 분자를 구동하기 위한 전계를 형성하며 투명한 도전 물질로 이루어진 공통 전극(230)이 형성되어 있다.

이때, 기판 간격재(350)는 블랙 매트릭스(220) 상부의 공통 전극(23)에 위치하며, 화소 영역에는 기판 간격재(350)와 동일한 층으로 액정 물질층(300)의 액정 분자(310)를 분할 배향하기 위한 분할 배향 수단인 돌기(355)가 형성되어 있다. 이때, 액정 물질층(300)의 액정 분자(310)는 음의 유전율 이방성을 가지며, 두 표시판(100, 200)의 상부에 형성되어 있는 배향막(13, 23)의 배향력 또는 액정 물질층(300)의 성질에 의해 두 표시판(100, 200)에 대하여 수직하게 배향되어 있는데, 상부 표시판(200)에 인접한 액정 분자(310)들은 돌기(355)의 경사면에 대하여 수직으로 배향되어 액정 분자(310)들은 서로 다른 방향으로 분할 배향된다. 도 1의 배치도에서는 돌기(355)의 모양이 평면적으로 구체적으로 도시하지 않았지만, 돌기(355)는 다양한 모양을 가질 수 있으며, 다양한 모양에 따라 액정 분자(310)를 다중의 영역으로 분할 배향할 수 있다.

이러한 액정 표시 장치에서 두 표시판(100, 200)의 간격은 기판 간격재(350)와 블랙 매트릭스(220)의 실질적인 두께로 결정된다.

그러면, 본 발명의 한 실시예에 따른 액정 표시 장치용 상부 표시판(200, 대향 표시판) 및 하부 표시판(100, 박막 트랜지스터 표시판)의 제조 방법에 대하여 설명하기로 한다.

우선, 도 3a 내지 도 3c를 참조하여 본 발명의 실시예에 따른 액정 표시 장치의 상부 표시판의 제조 방법에 대하여 구체적으로 설명하기로 한다.

도 3a에서 보는 바와 같이, 본 발명의 실시예에 따른 액정 표시 장치용 상부 표시판(200)의 제조 방법에서는, 우선 상부 절연 기판(210)의 상부에 검은색 안료를 포함하는 감광성 유기 물질을 형성하고 마스크를 이용한 사진 공정으로 노광 및 현상하여 블랙 매트릭스(220)를 형성한다. 이때, 블랙 매트릭스(220)는 1.5-3.0㎛ 범위의 두께를 가지는 것이 바람직하며, 화소 영역에 개구부를 가지며, 표시 영역의 둘레에서 누설되는 빛을 차단한다.

이어, 도 3b에서 보는 바와 같이, 상부 절연 기판(210)의 상부에 ITO 또는 IZO와 같은 투명한 도전 물질을 적층하여 전면적으로 공통 전극(230)을 형성한다.

이어, 도 3c에서 보는 바와 같이, 아크릴계의 감광성 유기 물질을 도포하고 마스크를 이용한 사진 공정으로 노광 및 현상하여 블랙 매트릭스(220)의 상부에 위치하는 기판 간격재(350)와 화소 영역에 액정 분자를 분할 배향하기 위한 돌기(355)를 함께 형성한다. 이때, 두 표시판(100, 200)의 간격(cell gap)을 4.0 ㎛로 설정하고 블랙 매트릭스(220)를 1.5㎛로 형성하였을 경우에는 기판 간격재(350)가 2.5㎛의 두께를 가지도록 형성하며, 돌기(355)는 기판 간격재(350)와 비슷한 두께를 가지게 된다. 이때, 공정 조건이나 돌기(355) 또는 기판 간격재(350)의 폭을 조절하여 돌기(355)보다는 기판 간격재(350)의 두께가 두꺼운 것이 바람직하다.

이어, 도 2에서 보는 바와 같이, 상부 절연 기판(210)의 상부에 상부 배향막(23)을 형성한다.

이러한 본 발명의 실시예에 따른 액정 표시 장치용 표시판의 제조 방법에서는 돌기(355)와 기판 간격재(350)를 함께 형성함으로써 제조 공정을 단순화할 수 있다. 또한, 블랙 매트릭스(220)를 기판 지지재로 이용하기 때문에 기판 간격재(350)를 얇은 두께로 형성할 수 있어, 기판에 전면적으로 기판 간격재(350)의 두께를 균일하게 제어할 수 있다. 또한, 기판 간격재(350)와 돌기(355)를 한번의 노광 및 현상 공정으로 서로 실질적으로 동일한 두께로 형성함으로써 제조 공정을 단순화할 수 있다.

이어, 본 발명의 제1 실시예에 따른 액정 표시 장치에서 박막 트랜지스터 표시판의 제조 방법에서 대하여 도 4a 내지 8b와 앞서의 도 1 및 도 2를 참고로 하여 상세히 설명한다.

도 4a 내지 도 8a는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 방법의 각 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 4b 내지 8b는 각각 도 4a 내지 도 8a에서 박막 트랜지스터 표시판을 IVb-IVb', Vb-Vb', VIb-VIb', VIIb-VIIb', VIIIb-VIIIb'을 따라 잘라 도시한 단면도이다.

먼저, 도 4a 내지 4b에 도시한 바와 같이, 절연 기판(110) 위에 게이트선(121)을 사진 식각 공정으로 형성한다.

다음, 도 5a 및 5b에 도시한 바와 같이, 게이트 절연막(140), 비정질 규소층, 도핑된 비정질 규소층의 삼층막을 연속하여 적층하고, 위의 두 층을 사진 식각하여 게이트 절연막(140) 상부에 복수의 선형 반도체(150)와 복수의 선형 도핑된 비정질 규소(doped amorphous silicon island)(160)를 형성한다.

이어, 도 6a 및 도 6b에서 보는 바와 같이, 복수의 소스 전극(173)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175) 및 복수의 유지 축전기용 도전체(177)를 사진 식각 공정으로 형성한다. 이어, 데이터선(171) 및 드레인 전극(175)으로 가려지지 않은 도핑된 비정질 규소(160) 부분을 제거하여, 도핑된 비정질 규소(160) 각각을 선형 및 섬형 저항성 접촉 부재(163, 165)로 분리하는 한편, 둘 사이의 반도체(150) 부분을 노출시킨다. 이어, 노출된 반도체(150)의 표면을 안정화시키기 위하여 산소 플라스마를 실시하는 것이 바람직하다.

다음, 질화 규소로 이루어진 층간 절연막(도시하지 않음)을 형성한 후, 도 7a 및 7b에 도시한 바와 같이 적, 녹, 청의 안료를 포함하는 감광성 유기 물질을 각각 차례로 도포하고 사진 공정으로 차례로 노광 현상하여 개구부(C1, C2)를 가지는 적, 녹, 청의 색 필터(R, G, B)를 차례로 형성한다.

이어, 도 8a 및 도 8b에서 보는 바와 같이, 보호막(180)을 적층하고 사진 식 각 공정으로 게이트 절연막(140)과 함께 패터닝하여, 접촉 구멍(187, 182, 185, 189)을 테이퍼 구조로 형성한다. 드레인 전극(175)과 유지 축전기용 도전체 패턴(177)을 드러내는 접촉 구멍(185, 187)은 컬러 필터(R, G, B)에 형성되어 있는 개구부(C1, C2)의 안쪽에 위치한다. 이와 같이, 본 실시예에서는 컬러 필터(R, G, B)에 미리 개구부(C1, C2)를 형성한 다음, 보호막(180)을 패터닝하여 접촉 구멍(185, 187)을 형성함으로써 접촉 구멍(185, 187)의 프로파일을 양호하게 할 수 있다.

또한, 접촉 구멍(185, 187)의 크기를 개구부(C1, C2)보다 크게 하여 접촉 구멍(185, 187) 및 개구부(C1, C2)의 측벽을 계단 모양으로 만들어 이후에 형성되는 다른 막의 프로파일을 양호하게 할 수도 있다.

마지막으로, 도 1 및 도 2에 도시한 바와 같이, 1400 Å 내지 1600 Å 두께의 ITO 또는 IZO층을 증착하고 사진 식각하여 복수의 화소 전극(192) 및 복수의 접촉 보조 부재(192, 199)를 형성한 다음, 그 상부에 하부 배향막(13)을 형성한다.

한편, 앞에서는 5매의 마스크를 이용한 사진 식각 공정으로 완성한 박막 트랜지스터 표시판을 포함하는 액정 표시 장치의 구조에 대해서 설명하였으나, 제조 비용을 최소화하기 위해 박막 트랜지스터 표시판은 4매 마스크를 이용하여 완성할 수 있으며, 이에 대하여 도면을 참조하여 구체적으로 설명하기로 한다. 여기서, 대향 기판의 구조는 제1 실시예와 동일하므로 구체적으로 설명하지 않기로 한다.

도 9 내지 도 11을 참고로 하여 본 발명의 제2 실시예에 따른 액정 표시 장치 및 이에 포함되어 있는 박막 트랜지스터 표시판에 대하여 상세히 설명한다.

도 9는 본 발명의 제2 실시예에 따른 액정 표시 장치의 배치도이고, 도 10 및 도 11은 각각 도 9에 도시한 박막 트랜지스터 표시판을 X-X' 선 및 XI-XI' 선을 따라 잘라 도시한 단면도이다. 도 9에서는 본 발명의 실시예에 따른 액정 표시 장치용 대향 기판에 형성되어 있는 블랙 매트릭스와 기판 간격재에 대해서 도시되어 있지만, 도 10 및 도 11에서는 대향 기판의 구조가 제1 실시예와 동일하여 박막 트랜지스터 표시판에 대해서만 도시하였다.

도 9 내지 도 11에서 보는 바와 같이, 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판은 절연 기판(110) 위에 형성되어 있는 복수의 유지 전극선(28)을 포함하며, 복수의 게이트선(121)에는 확장부가 존재하지 않는 것이 그 특징 중 하나이다. 유지 전극선(131)은 게이트선(121)과 동일한 층으로 만들어지고, 게이트선(121)과 거의 평행하며 게이트선(121)으로부터 전기적으로 분리되어 있다. 유지 전극선(131)은 공통 전압 따위의 전압을 인가 받으며, 복수의 화소 전극(191)과 연결된 복수의 드레인 전극(175)과 게이트 절연막(140)을 중심으로 서로 마주 보고 있어 복수의 유지 축전기를 이룬다. 화소 전극(191)과 게이트선(121)의 중첩으로 발생하는 유지 용량이 충분할 경우 유지 전극선(131)은 생략할 수도 있으며, 화소 영역의 개구율을 고려하여 화소 영역의 가장자리에 배치할 수도 있다.

또한, 복수의 선형 및 섬형 반도체(152) 및 복수의 저항성 접촉 부재(163, 165)가 구비되어 있다.

선형 반도체(152)는 박막 트랜지스터의 채널 영역(C)을 제외하면 복수의 데이터선(171) 및 복수의 드레인 전극(175)과 거의 동일한 평면 모양이다. 즉, 채널 영역(C)에서 데이터선(171)과 드레인 전극(175)은 서로 분리되어 있으나, 선형 반도체(152)는 이곳에서 끊어지지 않고 연결되어 박막 트랜지스터의 채널을 이룬다.

게이트선(121), 유지 전극선(131), 반도체(152) 및 저항성 접촉 부재(163, 165)는 테이퍼 구조를 가진다.

접촉 구멍(185)은 개구부(C1)보다 커 접촉 구멍(185) 및 개구부(C1)의 측벽이 경사지므로 테이퍼 구조의 계단 모양을 가질 수 있다.

이때, 도 9에서 보는 바와 같이, 대향 기판에 형성되어 있는 블랙 매트릭스(220)는 데이터선(171)보다 좁은 폭을 가질 수 있으며, 기판 간격재(350)는 박막 트랜지스터의 상부에 위치할 수 있다.

그러면, 본 발명의 실시예에 따른 액정 표시 장치용 기판의 제조 방법에 대하여 도 12a 내지 19c와 앞서의 도 9 내지 도 11을 참고로 하여 상세히 설명한다.

도 12a는 본 발명의 실시예에 따라 제조하는 첫 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 12b 및 12c는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도이며, 도 13a 및 13b는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도로서, 도 12b 및 도 12c 다음 단계에서의 단면도이고, 도 14a는 도 13a 및 13b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 14b 및 14c는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도이며, 도 15a, 16a, 17a와 도 15b, 16b, 17b는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도로서 도 14b 및 14c 다음 단계들을 공정 순서에 따라 도시한 것이고, 도 18a는 도 17a 및 17b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 18b 및 18c는 각각 도 18a에서 XVIIIb-XVIIIb' 선 및 XVIIIc-XVIIIc' 선을 따라 잘라 도시한 단면도이고, 도 19a는 도 18a 내지 18c의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 19b 및 19c는 각각 도 19a에서 XIXb-XIXb' 선 및 XIXc-XIXc' 선을 따라 잘라 도시한 단면도이다.

먼저, 도 12a 내지 12c에 도시한 바와 같이, 금속 따위의 도전체층을 스퍼터링 따위의 방법으로 1,000 Å 내지 3,000 Å의 두께로 증착하고 사진 및 식각 공정으로 패터닝하여 복수의 게이트선(121) 및 복수의 유지 전극선(131)을 형성한다.

다음, 도 13a 및 13b에 도시한 바와 같이, 게이트 절연막(140), 반도체층(150), 중간층(160)을 화학 기상 증착법을 이용하여 각각 1,1600 Å 내지 5,000 Å, 1600 Å 내지 2,000 Å, 11400 Å 내지 600 Å의 두께로 연속 증착한다. 이어 금속 따위의 도전체층(170)을 스퍼터링 등의 방법으로 1,1600 Å 내지 3,000 Å의 두께로 증착한 다음 그 위에 감광막(210)을 1 μm 내지 2 μm의 두께로 도포한다.

그 후, 광마스크를 통하여 감광막(210)에 빛을 조사한 후 현상하여, 도 14b 및 14c에 도시한 바와 같이, 두께가 서로 다른 제1 부분(212)과 제2부분(214)을 포함하는 감광막 패턴(212, 214)을 형성한다. 이때, 박막 트랜지스터의 채널 영역(C)에 위치한 제2 부분(214)은 데이터 영역(A)에 위치한 제1 부분(212)보다 두께가 작게 되도록 하며, 기타 영역(B)의 감광막(210) 부분은 모두 제거하거나 매우 작은 두께를 가지도록 한다. 이 때, 채널 영역(C)에 남아 있는 제2 부분(214)의 두께와 데이터 영역(A)에 남아 있는 제1 부분(212)의 두께의 비는 후에 후술할 식각 단계에서의 식각 조건에 따라 다르게 하되, 제2 부분(214)의 두께를 제1 부분(212)의 두께의 1/2 이하로 하는 것이 바람직하며, 예를 들면, 4,000 Å 이하인 것이 좋다.

이와 같이, 위치에 따라 감광막 패턴의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투명 영역(transparent area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿(slit) 패턴, 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 것이다. 즉, 투명 영역과 차광 영역만을 지닌 통상의 마스크로 리플로우 가능한 감광막 패턴을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성한다.

먼저, 도 15a 및 15b에 도시한 것처럼, 기타 영역(B)의 노출되어 있는 도전체층(170) 부분을 제거하여 그 하부의 도핑된 비정질 규소층(160)을 노출시킨다. 알루미늄 또는 알루미늄 합금을 포함하는 도전체층(170)에 대해서는 건식 식각 또는 습식 식각 방법을 모두 사용할 수 있다. 크롬에 대해서는 CeNHO3 따위를 식각제로 하는 습식 식각이 바람직하다. 건식 식각의 경우 감광막 패턴(212, 214)도 함께 식각되어 두께가 줄어들 수 있다. 도면 부호 178은 도전체층(170) 중 남아 있 는 부분을 가리키며 앞으로는 각각 “도전체”라 한다.

이어, 도 16a 및 16b에 도시한 바와 같이, 기타 영역(B)의 노출된 도핑된 비정질 규소층(160) 부분 및 그 하부의 반도

체층(150) 부분을 건식 식각으로 제거하여 아래의 도전체(178)를 노출시킨다. 감광막 패턴의 제2 부분(214)은 노출된 도핑된 비정질 규소층(160) 부분 및 반도체층(150) 부분과 동시에, 또는 따로 제거한다. 채널 영역(C)에 남아 있는 제2부분(214) 찌꺼기는 애싱(ashing)으로 제거한다. 도면 부호 152는 반도체층(150)의 남아 있는 부분을 가리키며, 도면 부호 168은 도핑된 비정질 규소층(160)의 남아 있는 부분을 나타낸다.

다음, 도 17a 및 17b에 도시한 바와 같이 채널 영역(C)의 노출된 도전체(178) 부분 및 그 하부의 도핑된 비정질 규소(168) 부분을 제거한다. 이때, 도 17b에 도시한 것처럼 채널 영역(C)의 반도체(152)의 상부 일부가 제거되어 두께가 작아질 수도 있으며 감광막 패턴의 제1 부분(212)도 이때 어느 정도의 두께로 식각된다.

이렇게 하면, 채널 영역(C)의 도전체(178) 각각이 데이터선(171)과 복수의 드레인 전극(175)으로 분리되면서 완성되고, 채널 영역(C)의 도핑된 비정질 규소(168) 각각이 하나의 선형 저항성 접촉 부재(163)와 복수의 섬형 저항성 접촉 부재(165)로 나뉘어 완성된다.

데이터 영역(A)에 남아 있는 감광막 패턴의 제1 부분(212)은 채널 영역(C)의 노출된 도전체(178) 부분을 제거한 후 또는 그 밑의 도핑된 비정질 규소(168)를 제거한 후에 제거한다.

이와 같이 하여 데이터선(171)과 드레인 전극(175)을 완성한 후, 도 18a 내지 18c에 도시한 바와 같이 적, 녹, 청의 안료를 포함하는 감광성 물질을 도포하고 노광 및 현상 공정을 통한 사진 공정으로 패터닝하여 적, 녹, 청의 색 필터(R, G, B)를 차례로 형성한다.

이때, 박막 트랜지스터의 채널부(C) 상부에 적 또는 녹의 색 필터로 이루어진 광차단층을 형성할 수 있으며, 이는 박막 트랜지스터의 채널부(C)로 입사하는 단파장의 가시 광선을 보다 완전히 차단하거나 흡수하기 위함이다.

이어, 기판(110)의 상부에 적, 녹, 청의 색 필터(R, G, B)를 덮는 보호막(180)을 화학 기상 증착으로 적층하고 사진 식각 공정으로 게이트 절연막(140)과 함께 패터닝하여 게이트선(121) 및 데이터선(171)의 끝 부분(125, 179) 및 드레인 전극(175)을 각각 드러내는 접촉 구멍(182, 189, 185)을 형성한다.

마지막으로, 도 9 내지 도 11에 도시한 바와 같이, 1400 Å 내지 1600 Å 두께의 화소 전극(191) 및 접촉 보조 부재(192, 199)를 형성한 다음, 하부 배향막(13)을 형성한다.

이러한 본 발명의 제2 실시예에서는 제1 실시예에 따른 효과뿐만 아니라 데이터선(171, 173, 175, 179)과 그 하부의 접촉층 패턴(163, 165) 및 반도체 패턴(152)을 하나의 마스크를 이용하여 형성하고 이 과정에서 소스 전극(173)과 드레인 전극(175)이 분리하여 제조 공정을 단순화할 수 있다.

한편, 본 발명의 제1 및 제2 실시예에서는 박막 트랜지스터 표시판에 적, 녹, 청의 컬러 필터가 형성되어 있지만, 박막 트랜지스터 표시판과 마주하는 대향 표시판에 컬러 필터가 형성될 수도 있으며, 도 1 및 도 2에서와 같이 본 발명의 제1 실시예에서는 액정 분자를 분할 배향 하기 위해 돌기를 형성하였지만, 비틀린 네마틱(twisted nematic) 등의 다른 방식의 액정 표시 장치용 표시판에 적용하는 경우에는 돌기를 형성하지 않을 수도 있다. 이에 대하여 도면을 참조하여 구체적으로 설명하기로 한다.

도 20은 본 발명의 제3 실시예에 따른 액정 표시 장치의 구조를 도시한 단면도이다.

도 20에서 보는 바와 같이, 대부분의 구조는 도 2와 동일하다.

하지만, 제1 실시예와 다르게, 상부 절연 기판(210)의 상부에 적(R), 녹(G), 청(B)의 컬러 필터가 형성되어 있으며, 화소 영역에는 액정 분자를 분할 배향하기 위한 돌기가 형성되어 있지 않다.

이러한 본 발명의 실시예에 따른 표시판 및 그 제조 방법과 그 기판을 포함하는 액정 표시 장치는 이외에도 여러 가지 변형된 형태 및 방법으로 제조할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이와 같은 본 발명에 따르면 기판 간격재를 블랙 매트릭스의 상부에 배치하 여 기판 간격재를 얇은 두께로 형성함으로써 제조 공정을 단순화할 수 있다. 더욱이, 수직 배향 방식에서 한번의 사진 공정으로 액정 분자를 배향하기 위한 돌기와 함께 형성하여 제조 공정을 단순화할 수 있다.

(57) 청구의 범위

청구항 1.
절연 기판 상부에 화소 영역에 개구부를 가지며 형성되어 있으며, 유기 절연 물질로 이루어진 블랙 매트릭스,

상기 절연 기판 상부에 전면적으로 형성되어 있는 공통 전극,

상기 블랙 매트릭스와 중첩되어 배치되어 있으며, 유기 절연 물질로 이루어진 기판 간격재

를 포함하는 표시 장치용 표시판

청구항 2.
제1항에서,

상기 화소 영역에 배치되어 액정 분자를 분할 배향하며, 상기 기판 간격재와 동일한 층으로 형성되어 있는 돌기를 더 포함하는 표시 장치용 표시판,

청구항 3.
제2항에서,

상기 기판 간격재의 두께는 적어도 상기 돌기와 실질적으로 동일하거나 두꺼운 표시 장치용 표시판

청구항 4.
제1항에서,

상기 화소 영역에 순차적으로 배치되어 있는 적, 녹, 청의 컬러 필터를 더 포함하는 표시 장치용 표시판.

청구항 5.
제1항의 상기 표시 장치용 표시판,

서로 교차하여 상기 화소 영역을 정의하는 게이트선 및 데이터선, 상기 공통 전극과 마주하며 상기 화소 영역에 배치되어 있는 화소 전극을 포함하는 박막 트랜지스터 표시판,

상기 표시 장치용 표시판과 상기 박막 트랜지스터 표시판 사이에 형성되어 있는 액정 물질층

을 포함하는 액정 표시 장치.

청구항 6.
제5항에서,

상기 표시 장치용 표시판 또는 상기 박막 트랜지스터 표시판 상부에 형성되어 있으며, 상기 화소 영역에 순차적으로 배치되어 있는 적, 녹, 청의 컬러 필터를 더 포함하는 액정 표시 장치.

청구항 7.
제5항에서,

상기 데이터선과 동일한 층에 형성되어 있으며, 상기 게이트선에 연결되어 있거나 상기 게이트선과 동일한 층에 형성되어 있는 유지 전극과 중첩되어 유지 축전기를 이루는 유지 축전기용 도전체를 더 포함하는 액정 표시 장치.

청구항 8.
제5항에서,

상기 화소 영역에 배치되어 상기 액정 물질층의 액정 분자를 분할 배향하며, 상기 기판 간격재와 동일한 층으로 형성되어 있는 돌기를 더 포함하는 액정 표시 장치.

청구항 9.
제8항에서,

상기 기판 간격재의 두께는 적어도 상기 돌기와 실질적으로 동일하거나 두꺼운 액정 표시 장치.

청구항 10.
제5항에서,

상기 표시 장치용 표시판과 상기 박막 트랜지스터 표시판의 실질적인 간격은 상기 블랙 매트릭스와 상기 기판 간격재 두께와 동일한 액정 표시 장치.

청구항 11.
제5항에서,

상기 박막 트랜지스터 표시판은 상기 데이터선과 실질적으로 동일한 모양으로 패터닝되어 있으며, 비정질 규소로 이루어진 반도체를 더 포함하는 액정 표시 장치.

청구항 12.
절연 기판 상부에 1㎛ 이상의 두께로 검은색 안료를 포함하는 유기 절연 물질로 이루어진 블랙 매트릭스를 형성하는 단계,

상기 블랙 매트릭스 상부에 유기 절연 물질을 도포하고 노광 현상하여 기판 간격재를 형성하는 단계

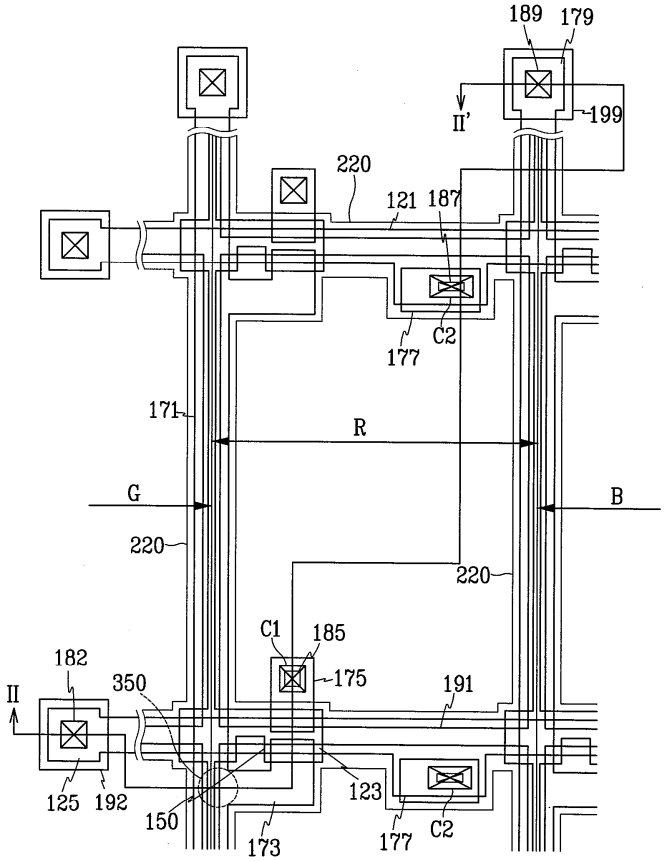
를 포함하는 표시 장치용 표시판의 제조 방법.

청구항 13.
제12항에서,

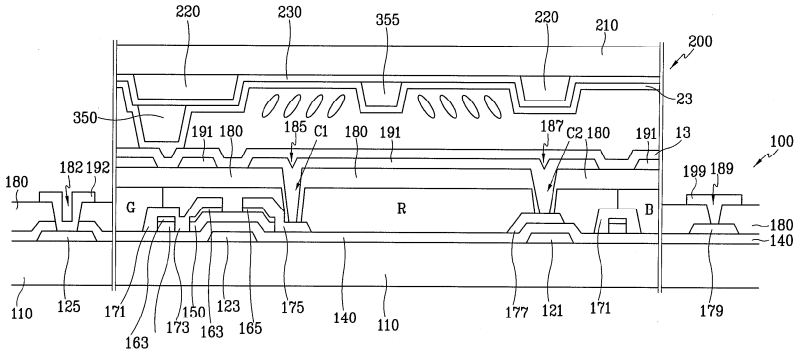
상기 기판 간격재와 함께 돌기를 형성하는 단계를 더 포함하는 표시 장치용 표시판의 제조 방법.

도면

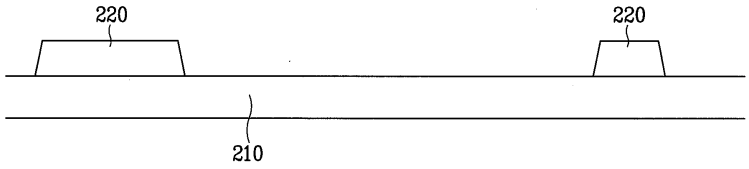
도면1



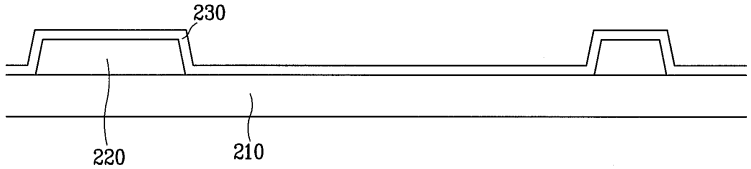
도면2



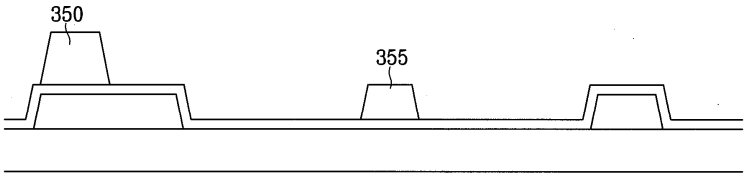
도면3a



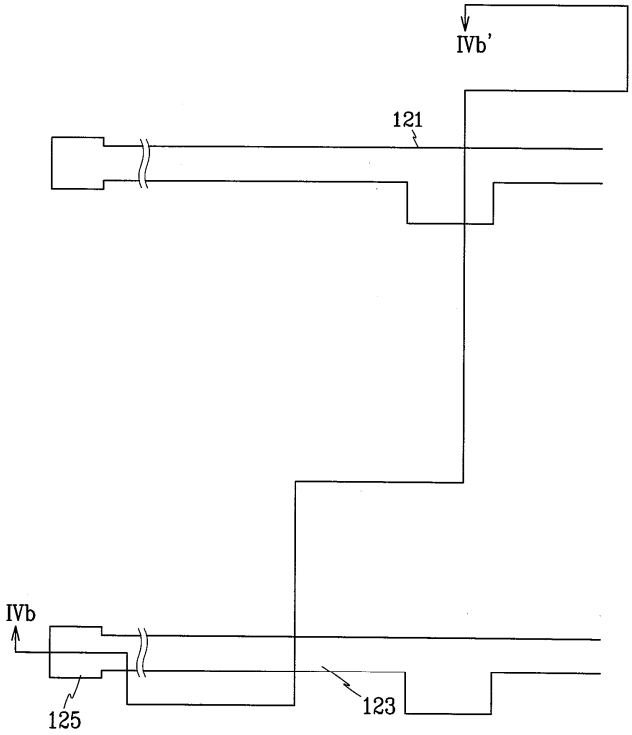
도면3b



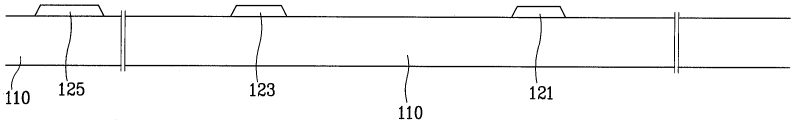
도면3c



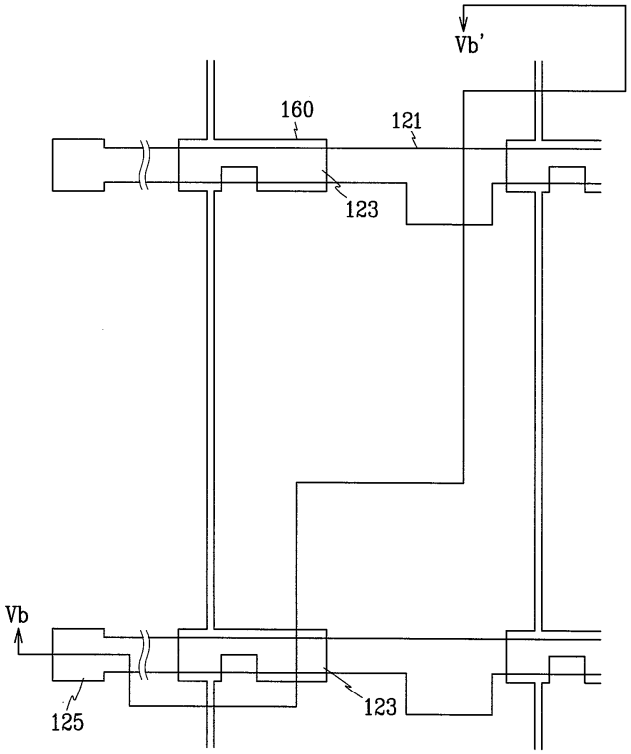
도면4a



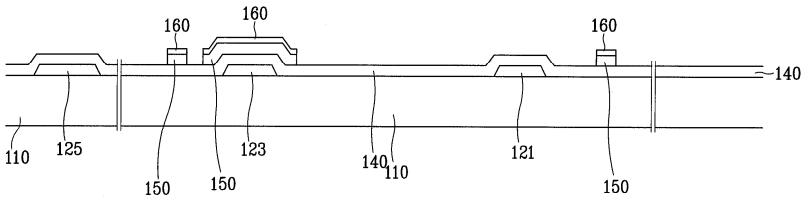
도면4b



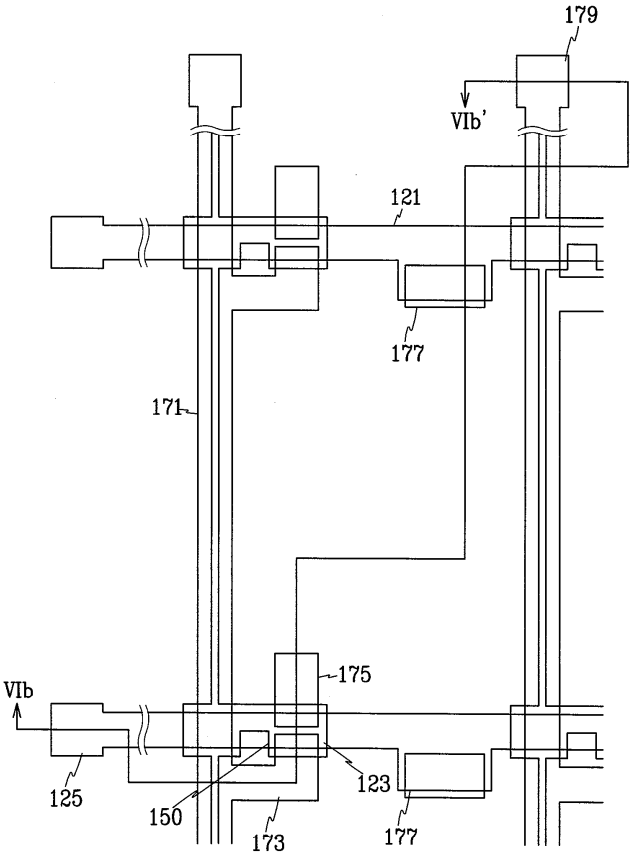
도면5a


Vb'
160
121
123
Vb
125
123

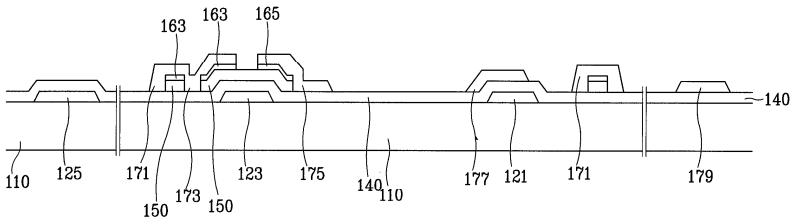
도면5b


160
160
160
140
110
125
150
150
123
140
110
121
150

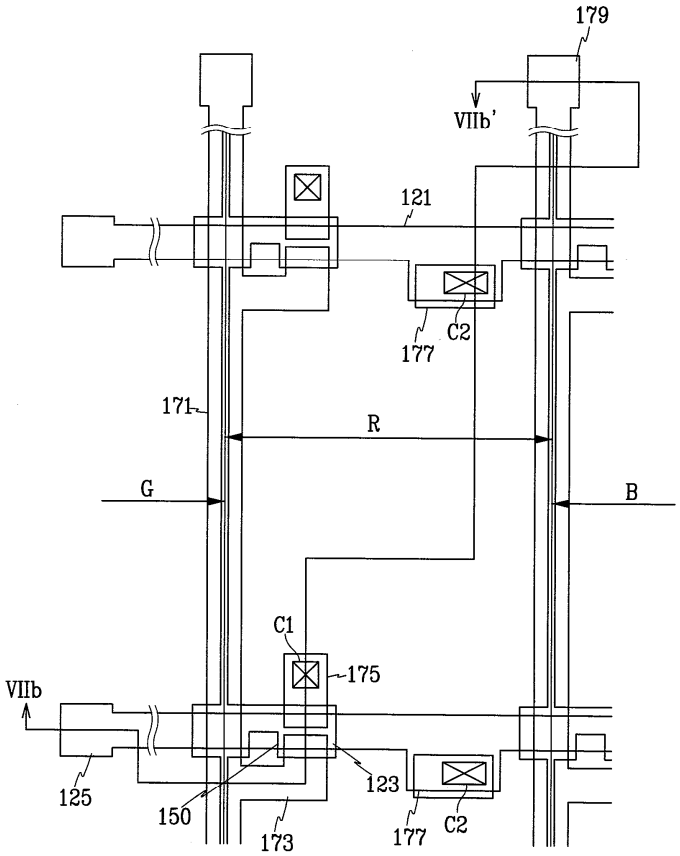
도면6a


179
VIb'
121
177
171
175
VIb
125
150
173
123
177

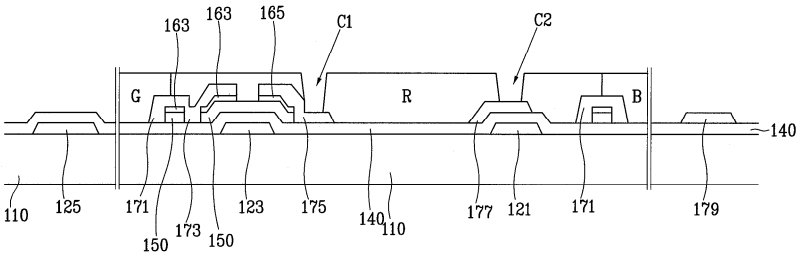
도면6b


163
163
165
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

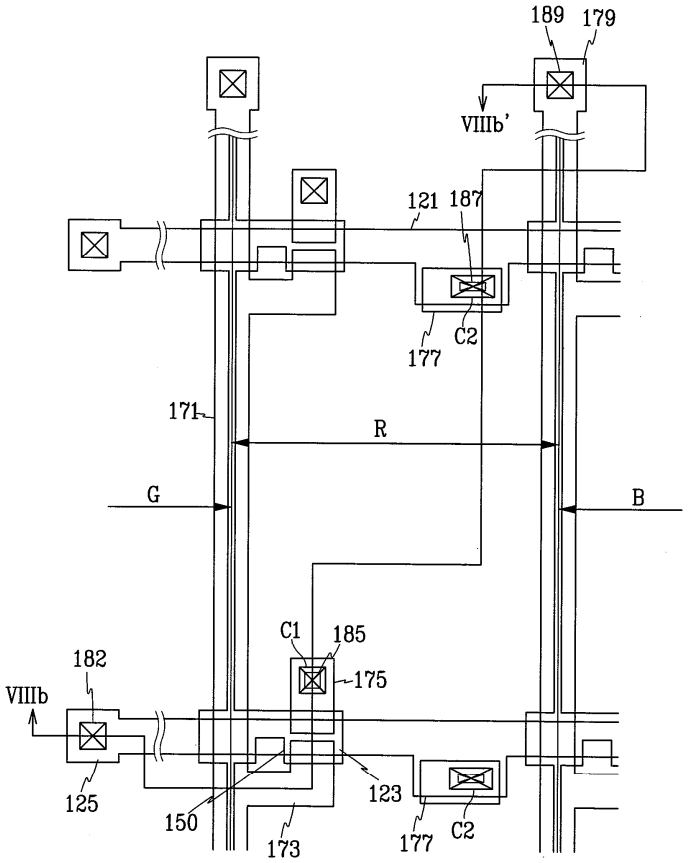
도면7a


179
VIIb'
121
C2
177
171
R
G
B
C1
175
VIIb
125
150
123
177
C2
173

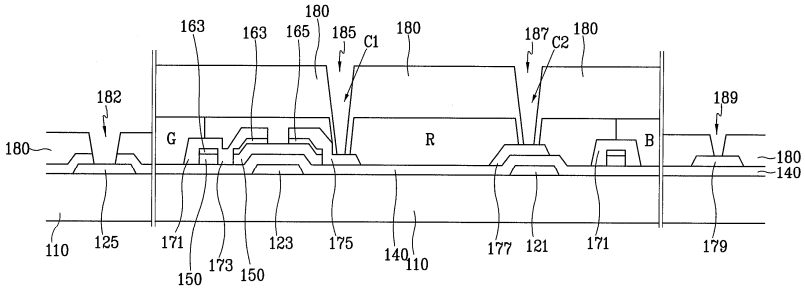
도면7b


163
163
165
C1
C2
G
R
B
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

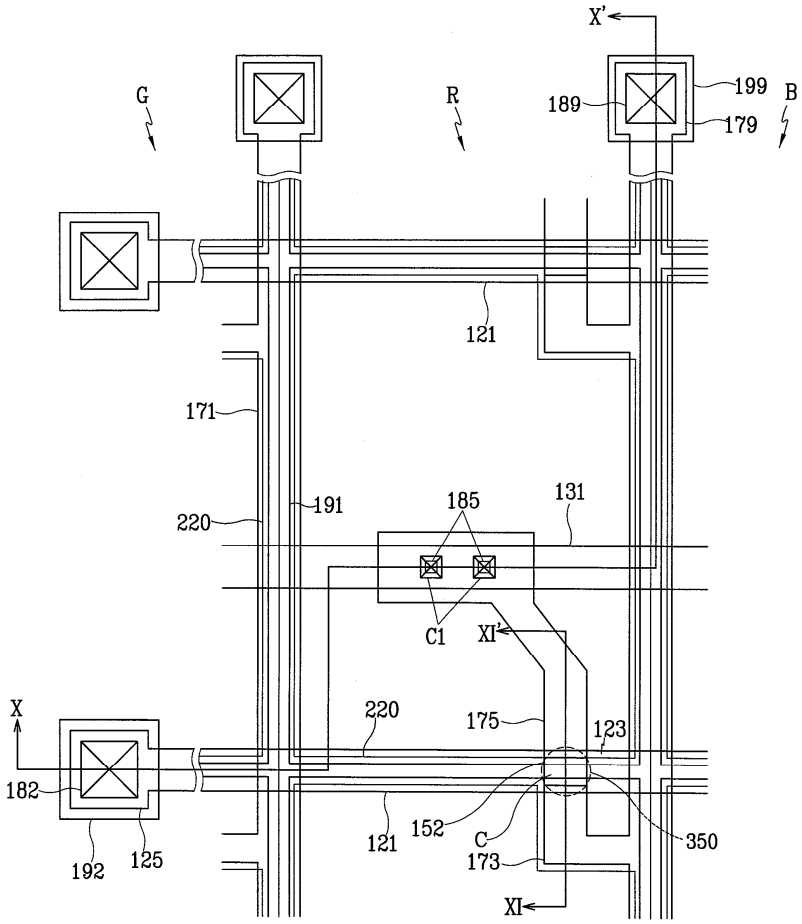
도면8a


189
179
VIIIb'
121
187
C2
177
171
R
G
B
C1
185
182
175
VIIIb
125
150
123
173
177
C2

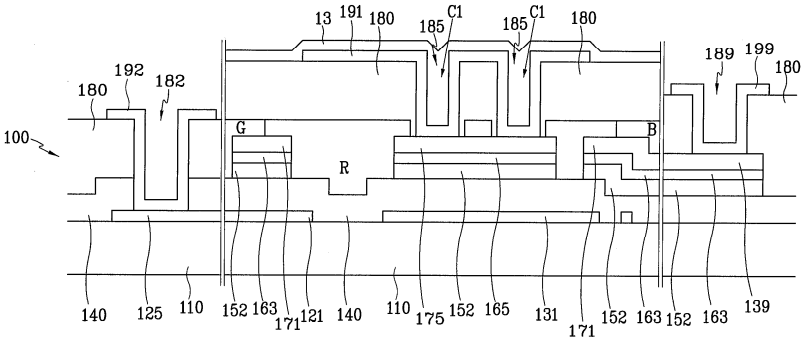
도면8b


180
163
163
165
185
C1
180
187
C2
180
182
189
G
R
B
180
180
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

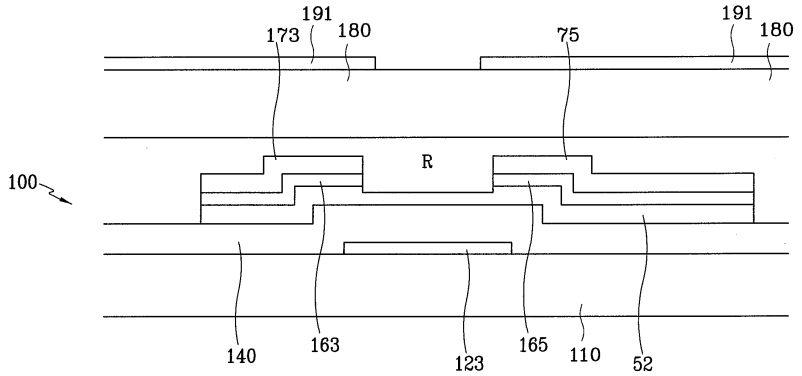
도면9



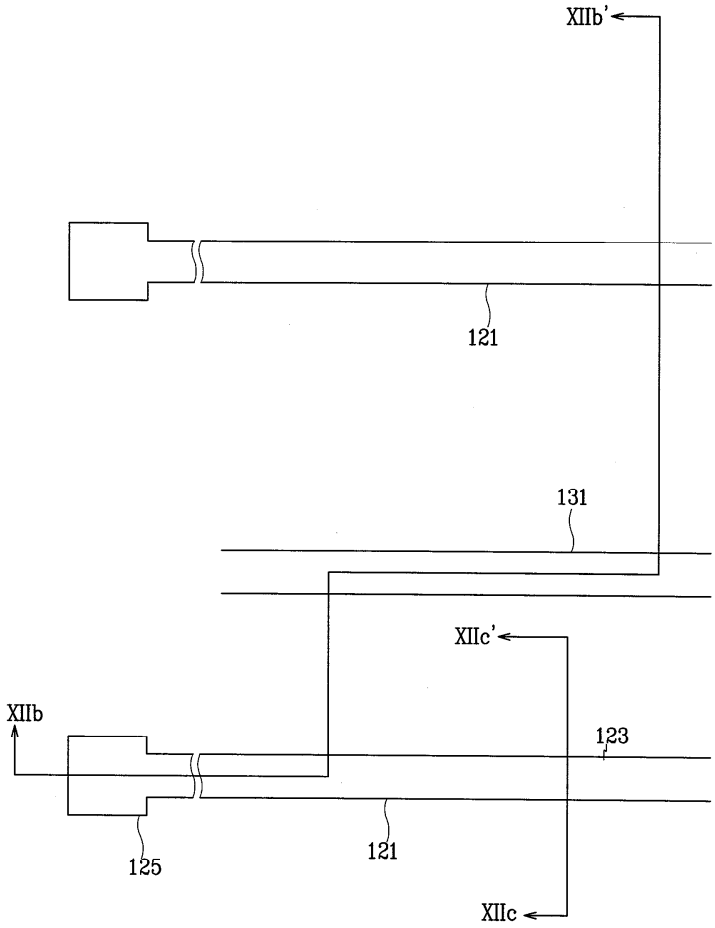
도면10



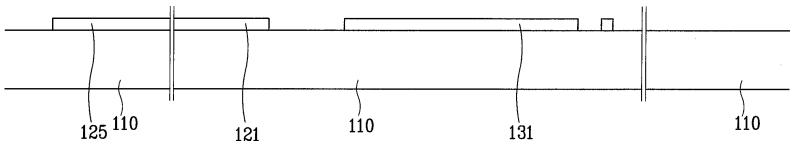
도면11



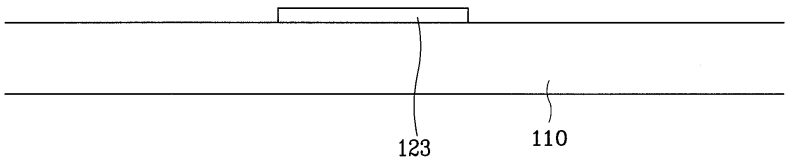
도면12a



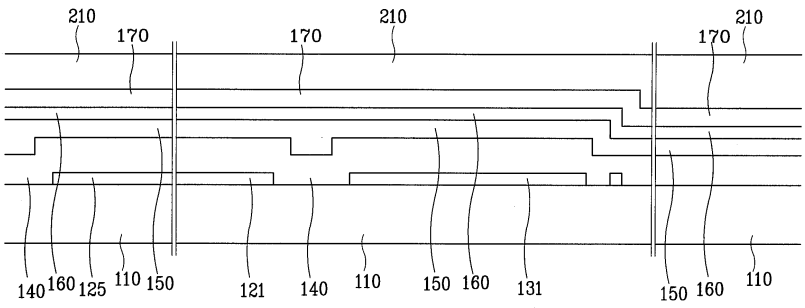
도면12b



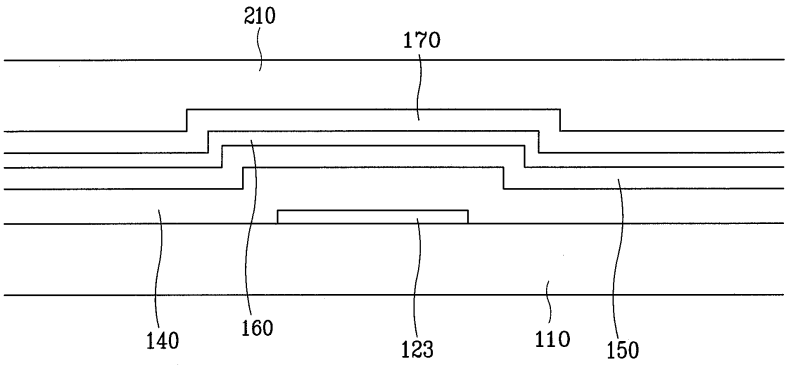
도면12c



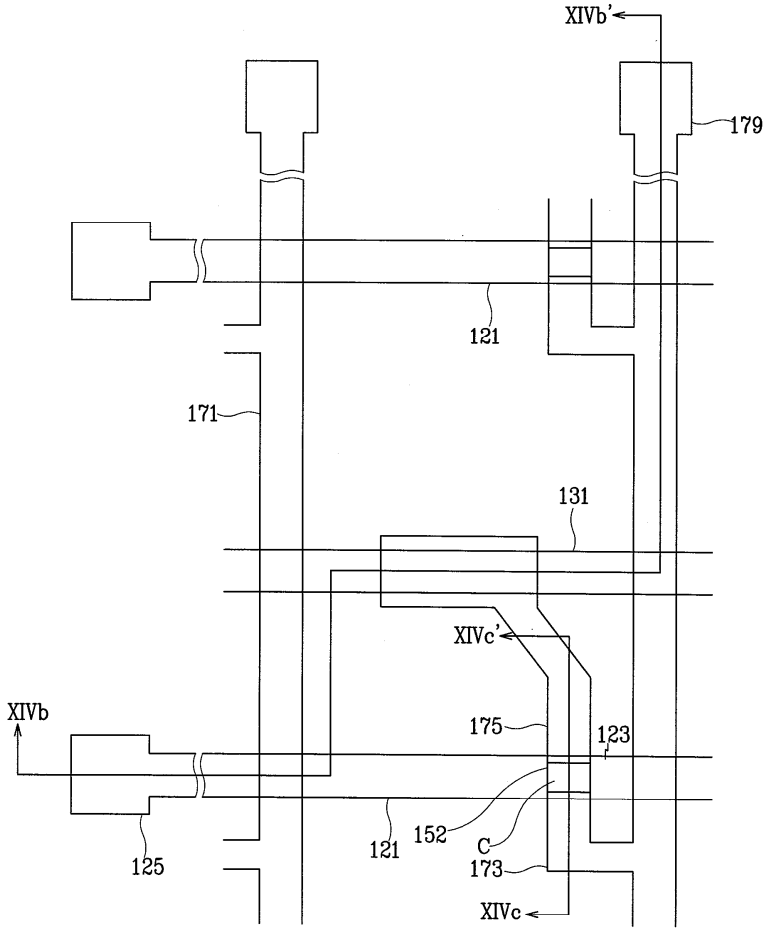
도면13a



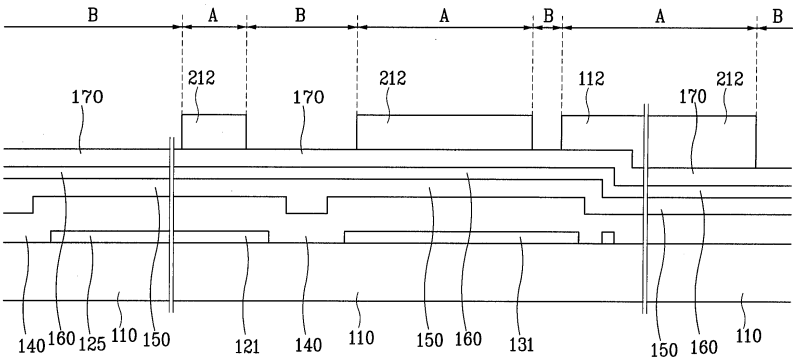
도면13b



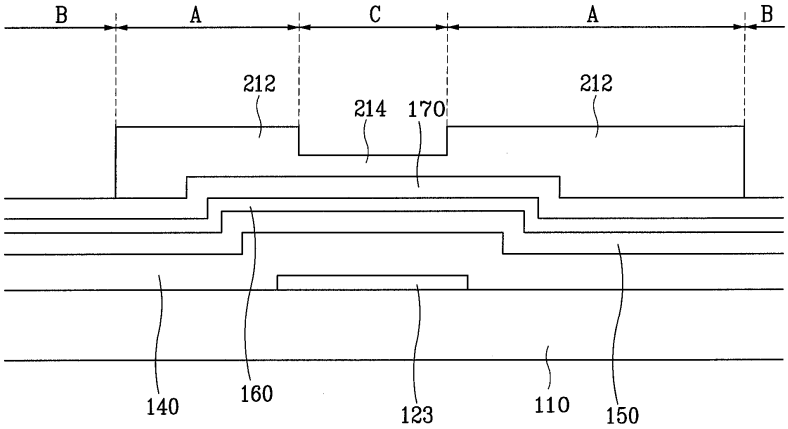
도면14a



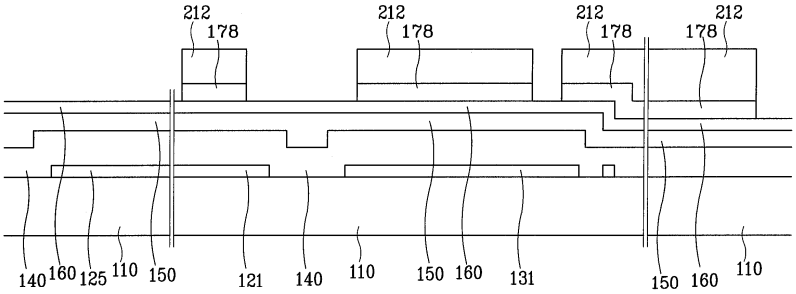
도면14b



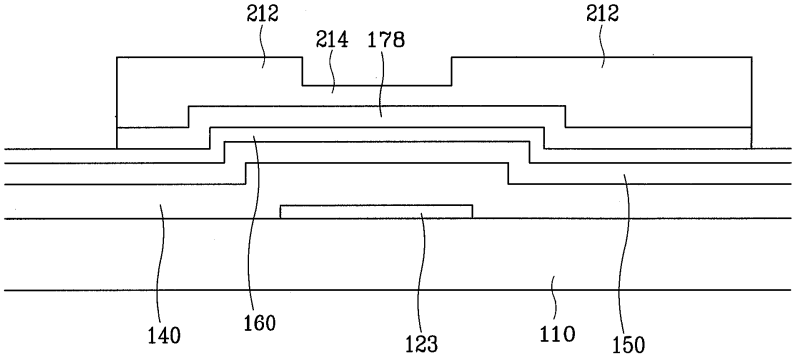
도면14c



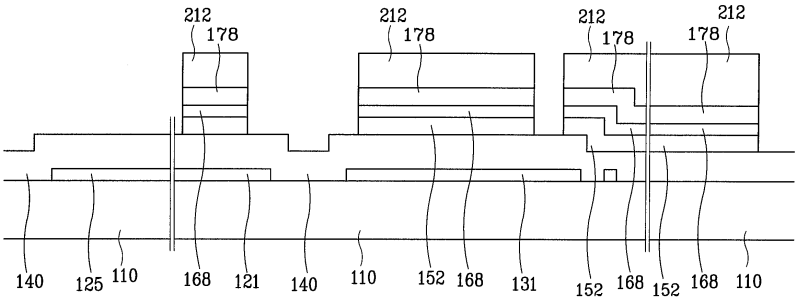
도면15a



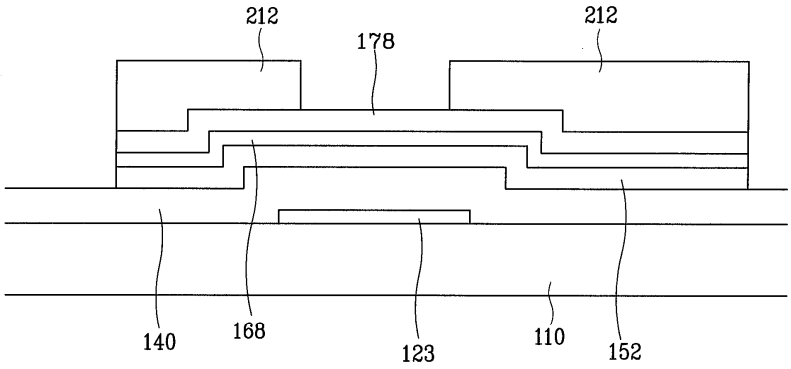
도면15b



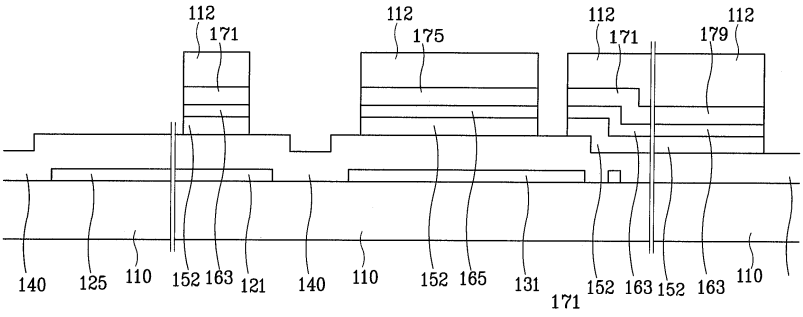
도면16a



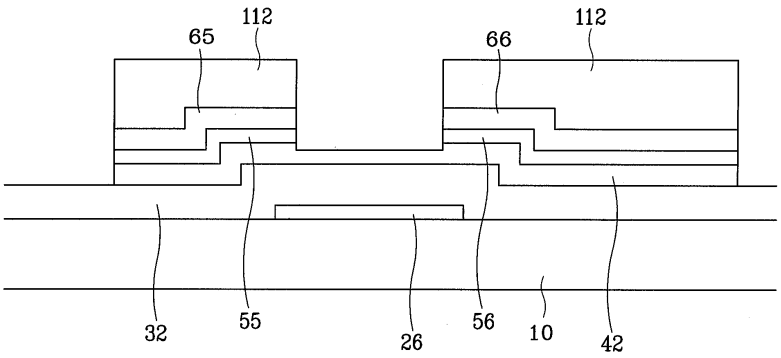
도면16b



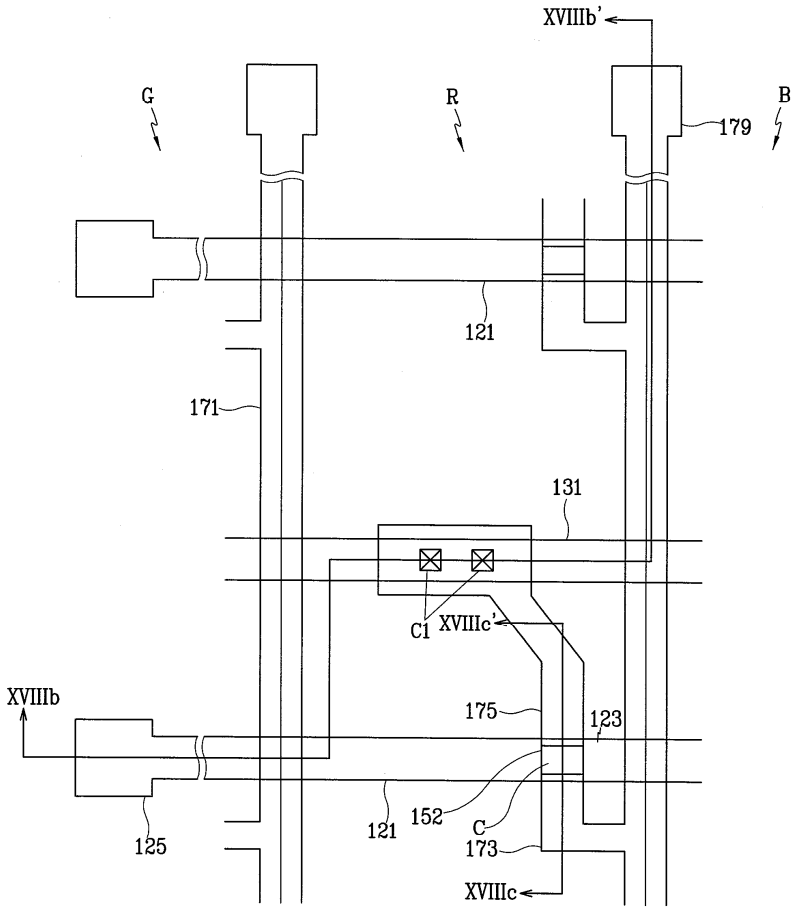
도면17a



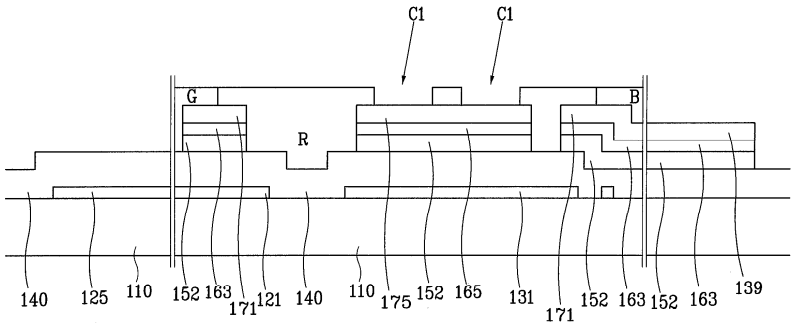
도면17b



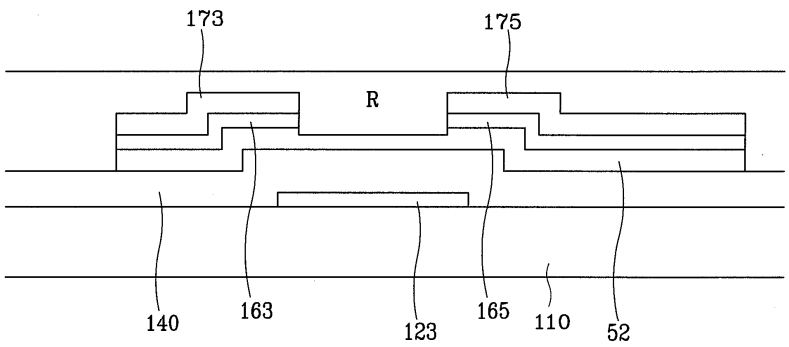
도면18a



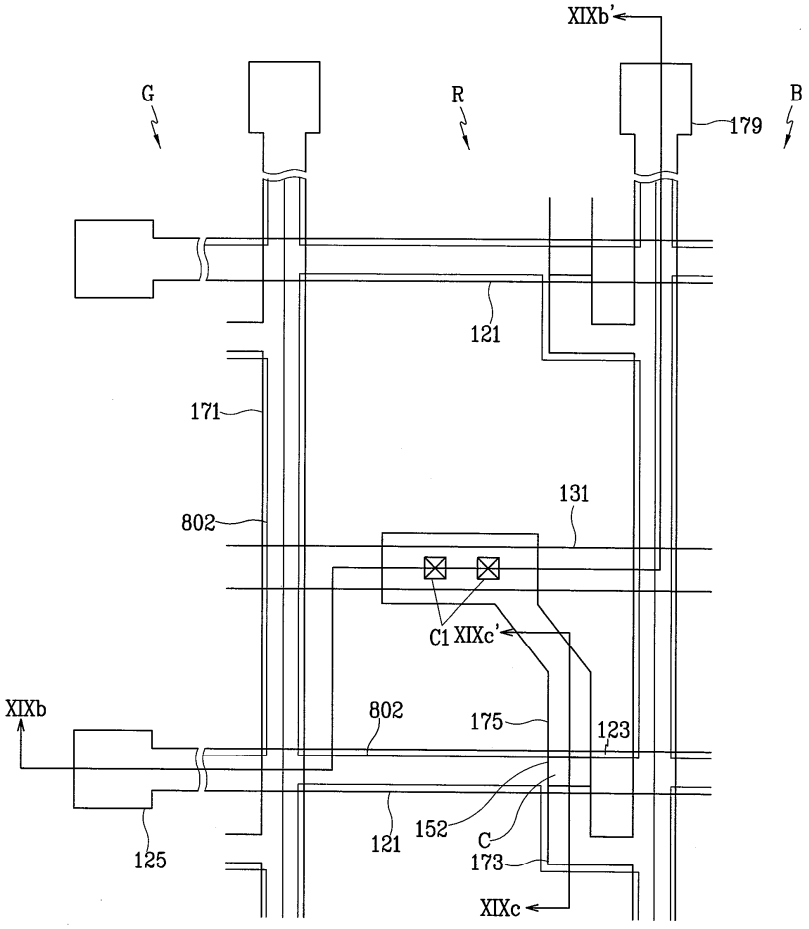
도면18b



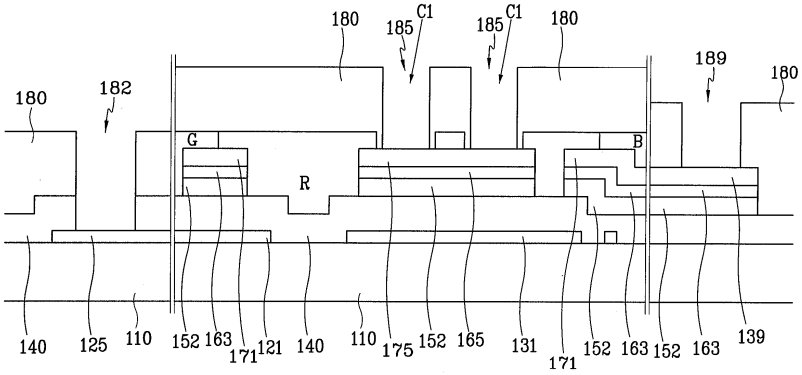
도면18c



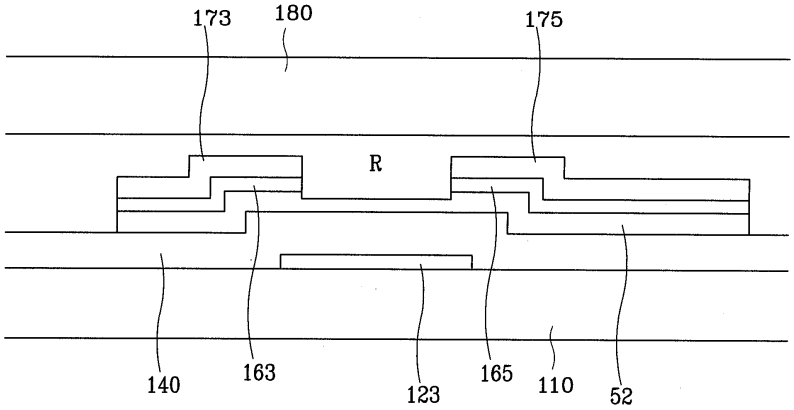
도면19a



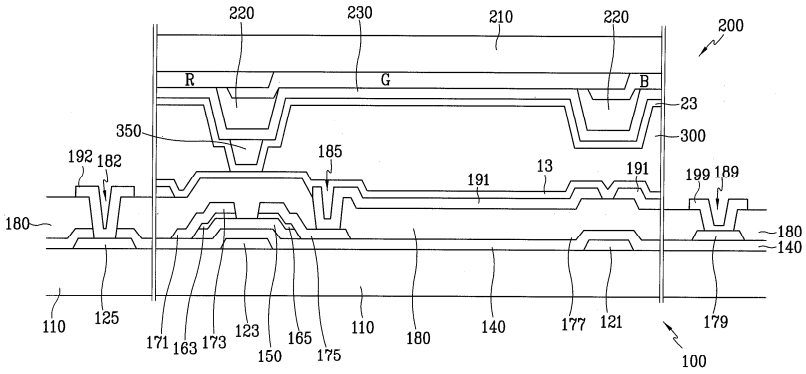
도면19b



도면19c



도면20


220
230
210
220
200
R
G
B
23
300
350
192
182
185
191
13
191
199
189
180
180
140
110
125
171
163
173
123
150
165
175
110
180
140
177
121
179
100

专利名称(译)	用于显示装置的显示装置，制造该显示装置的方法和液晶显示装置		
公开(公告)号	KR1020040081947A	公开(公告)日	2004-09-23
申请号	KR1020030016550	申请日	2003-03-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM DONGGYU 김동규 KIM SHIYUL 김시열 KIM SANGSOO 김상수		
发明人	김동규 김시열 김상수		
IPC分类号	G02F1/1339 G02F1/1362 G02F1/1368 G09F9/30 G02F1/1335 G09F9/35		
CPC分类号	G02F1/13394 G02F1/133512 G02F2001/136222		
其他公开文献	KR100945579B1		
外部链接	Espacenet		

摘要(译)

首先，在将包括黑色涂料的有机绝缘材料涂覆在基板上并使其曝光并显影并形成黑色矩阵之后，层叠上部公平的导电材料并形成公共电极。随后，形成具有倾斜表面的突起，同时在光刻中涂覆和图案化光敏有机绝缘体并在黑色矩阵的上部形成基板间隔材料，液晶分子在像素区域中分隔。基板间隔材料，液晶，突起，分割方向，黑色矩阵。