

**(19)대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(51) 。 Int. Cl.<sup>7</sup>  
G02F 1/1343

(11) 공개번호 10-2004-0061997  
(43) 공개일자 2004년07월07일

(21) 출원번호 10-2002-0088307  
(22) 출원일자 2002년12월31일

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자 강동호  
경상북도구미시옥계동동화APT103-209

(74) 대리인 허용록

심사청구 : 있음

**(54) 횡전계 방식의 액정표시장치 어레이 기판 제조방법**

**요약**

본 발명에 의한 횡전계 방식의 액정표시장치 어레이 기판 제조방법은, 상기 쇼트의 경계면을 데이터 라인의 중심에 설정하여 노광함으로써 기판 상에 게이트 라인 및 게이트 전극을 형성하는 단계와, 상기 게이트 라인 및 게이트 전극을 포함한 전면에 게이트 절연막을 형성하는 단계와, 상기 쇼트 경계면을 서브 픽셀의 중심에 설정하여 노광함으로써, 상기 게이트 절연막 상에 액티브층을 형성하고, 상기 액티브층 위에 상기 데이터 라인, 소스/드레인 전극을 형성하는 단계와, 상기 데이터 라인, 소스/드레인 전극을 포함한 전면에 보호막을 형성하는 단계와, 상기 쇼트의 경계면을 상기 데이터 라인의 중심에 설정하여 노광함으로써 상기 보호막 상에 공통라인 및 상기 공통라인에서 인출되는 공통전극과 상기 공통전극 사이에 위치한 화소전극을 형성하는 단계가 포함되는 것을 특징으로 한다.

**대표도**

도 3

**명세서**

**도면의 간단한 설명**

도 1a 내지 도 1b는 횡전계 방식 액정표시장치용 어레이 기판의 일부를 도시한 평면도 및 특정부분(A-A')에 대한 단면도.

도 2a 내지 도 2b는 쇼트 경계면에 의한 스티치 불량을 도시한 도면.

도 3은 본 발명에 의한 횡전계 방식의 액정표시장치 어레이 기판의 일부를 도시한 평면도.

도 4a 내지 도 4c는 본 발명에 의한 횡전계 방식의 액정표시장치 어레이 기판의 제조공정을 도시한 공정 단면도.

<도면의 주요 부분에 대한 부호의 설명>

13 : 게이트 라인 15, 15' : 데이터 라인

31 : 게이트 전극 33 : 소스 전극

35 : 드레인 전극 37a, 37a' : 화소전극

54, 54' : 공통라인 54a, 54a' : 공통전극

40, 40' : 쇼트의 경계면 42 : 콘택홀

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 대면적 어레이 기판의 제조공정에 있어 층별로 노광마스크 쇼트의 경계를 다르게 하여 노광하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법에 관한 것이다.

일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

이에 따라, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 편광된 빛이 임의로 변조되어 화상정보를 표현할 수 있다. 이러한 상기 액정은 전기적인 특성 분류에 따라 유전율 이방성이 양(+)인 포지티브 액정과 음(-)인 네거티브 액정으로 구분될 수 있으며, 유전율 이방성이 양인 액정분자는 전기장이 인가되는 방향으로 액정분자의 장축이 평행하게 배열하고, 유전율 이방성이 음인 액정분자는 전기장이 인가되는 방향과 액정분자의 장축이 수직하게 배열한다.

현재 주로 사용되고 있는 액정표시소자 중 하나로 트위스트 네마틱(TN : twisted nematic) 방식의 액정표시소자를 들 수 있다. 상기 트위스트 네마틱 방식은 두 기판에 각각 전극을 설치하고 액정 방향자가 90° 트위스트 되도록 배열한 다음 전극에 전압을 가하여 액정 방향자를 구동하는 방식이다.

그러나, 상기 TN방식(twisted nematic mode) 액정표시소자는 시야각이 좁다는 큰 단점이 있다.

그래서, 최근에 상기 협소한 시야각 문제를 해결하기 위하여 여러 가지 새로운 방식을 채용한 액정표시소자에 대한 연구가 활발하게 진행되고 있는데, 상기 방식으로 횡전계 방식(IPS : In - Plane - Switching mode) 또는 OCB방식(Optically Compensated Birefringence mode) 등이 있다.

이 가운데 상기 횡전계 방식 액정표시소자는 액정 분자를 기판에 대해서 수평을 유지한 상태로 회전시키기 위하여 2개의 전극을 동일한 기판 상에 형성하고, 상기 2개의 전극 사이에 전압을 인가하여 기판에 대해서 수평방향으로 전계를 발생시킨다. 즉, 액정 분자의 장축이 기판에 대하여 일어서지 않게 된다.

이 때문에, 시각방향에 대한 액정의 복굴절의 변화가 작아 종래의 TN방식 액정표시소자에 비해 시야각 특성이 월등하게 우수하다.

도 1a 내지 도 1b는 횡전계 방식 액정표시장치용 어레이 기판의 일부를 도시한 평면도 및 특정부분(A-A')에 대한 단면도이다.

도 1a를 참조하면, 상기 어레이 기판은 가로방향으로 다수의 게이트 라인(13)과 공통 라인(54)이 평행을 이루며 형성되어 있고, 세로방향으로 다수의 데이터 라인(15)이 상기 게이트 라인(13) 및 공통 라인(54)과 수직을 이루며 형성되어 있다.

이와 같이 상기 게이트 라인(13)과 공통 라인(54) 및 데이터 라인(15, 15')에 의해 둘러싸인 부분으로써 상기 어레이 기판 내의 서브 픽셀(10)이 정의된다.

또한, 상기 게이트 라인(13)의 일 측에는 게이트 전극(31)이 형성되어 있으며, 상기 게이트 전극(31) 부근의 상기 데이터 라인(15)에는 소스 전극(33)이 상기 게이트 전극(31)과 소정 면적 겹쳐져 형성되어 있고, 상기 소스전극(33)과 갭(gap)을 두고 대응되는 위치에 드레인 전극(35)이 형성되어 상기 서브 픽셀(10) 내에 박막트랜지스터 영역(T)을 형성한다.

또한, 상기 공통 라인(54)은 상기 공통 라인(54)에서 분기된 다수개의 공통전극(54a)이 형성되어 있으며, 상기 드레인 전극(35)에는 인출배선(37)이 연결되어 있고, 상기 인출배선(37)에서 분기된 다수개의 화소전극(37a)이 형성되어 있다.

여기서, 상기 공통전극(54a)과 상기 화소전극(37a)은 서로 엇갈리게 구성되어 있으며, 상기 엇갈리게 구성된 다수의 공통전극(54a) 및 화소전극(37a)에 의해 상기 서브 픽셀(10)의 화상표시 영역이 형성되는 것이다.

또한, 상기 공통 라인(54)과 상기 공통 라인(54)과 일부 중첩되도록 형성된 상기 다수의 화소전극(37a)이 연결되는 부분에 의해 스토리지 캐패시터(50)가 형성된다.

이와 같은 상기 서브 픽셀(10) 내에 구성된 공통전극(54a)은 공통 라인(54)에서 입력받은 공통전압이 항상 인가되는 상태이며, 또한 상기 화소전극(37a)에는 상기 게이트 전극(31)에 인가된 게이트 전압의 레벨에 따라, 상기 데이터 라인(15)을 통해 다양한 레벨의 화상신호가 인가된다.

따라서, 각각 서로 인접한 상기 화소전극(37a) 및 공통전극(54a)에 인가된 전압에 의해 횡전계가 분포하게 되고, 이러한 전계의 세기에 따라 액정의 배열정도가 달라짐으로써 화상을 표시하게 되는 것이다.

이와 같이 구성되는 상기 어레이 기판은 각각 증착 공정, 포토리소그래피(photolithography : 이하 '포토') 공정 및 식각 공정 등에 의해 형성된다.

여기서, 상기 포토 공정은 포토레지스트(photo resist : 이하 'PR')가 빛을 받으면 화학반응을 일으켜서 성질이 변화하는 원리를 이용하여, 얻고자 하는 패턴(pattern)의 마스크(mask)를 사용하여 빛을 선택적으로 PR에 조사함으로써 마스크의 패턴과 동일한 패턴을 형성시키는 공정을 말하며, 이러한 포토 공정은 일반 사진의 필름(film)에 해당하는 포토레지스트를 도포하는 PR 도포 공정, 마스크를 이용하여 선택적으로 빛을 조사하는 노광 공정, 다음에 현상액을 이용하여 빛을 받은 부분의 PR을 제거하여 패턴을 형성시키는 현상 공정으로 구성된다.

또한, 도 1b는 도 1a의 특정부분(A-A')에 대한 단면도로서 이를 참조하면, 먼저 기판 상에 금속을 증착하여 다수의 게이트 라인(13)과, 상기 게이트 라인(13)에서 분기되어 박막트랜지스터 위치에 형성된 게이트 전극(31)을 패터닝한다.

다음으로 상기 게이트 전극(31)을 포함한 전면에 게이트 절연막(32)을 형성하고, 상기 게이트 절연막(32) 상부에 상기 게이트 라인(13)과 매트릭스 구조를 이루도록 데이터 라인(도 1의 15, 15')을 형성한다.

또한, 상기 데이터 라인 형성시, 박막트랜지스터의 소스/ 드레인 전극(33, 35)을 동시에 형성하며, 상기 소스/ 드레인 전극(33, 35) 아래에는 액티브층(38)을 이루는 반도체층이 형성되어 있다. 또한, 상기 드레인 전극(35)과 전기적으로 연결되며 상기 데이터 라인에 평행하도록 다수의 화소전극(37a)을 형성한다.

마지막으로 상기 다수의 화소전극(37a) 상에 상기 게이트 라인(도 1의 13)에 평행하도록 공통 라인(도 1의 54) 및 다수의 공통전극(54a)을 형성하며, 상기 다수의 공통전극(54a)은 상기 공통라인에서 분기되고, 상기 화소전극(37a)과 동일 평면상에 형성하거나 또는 보호막(36)을 사이에 두고 서로 다른 평면상에 형성한다.

이와 같은 공정이 진행됨에 있어서는 일정한 패턴이 형성된 다수의 노광 마스크가 사용되는데, 일반적으로 상기 어레이 기판의 화면 사이즈는 상기 포토 공정에서 사용되는 노광 마스크보다 크다.

이에 따라 노광 시에는 어레이 기판의 화면을 여러 쇼트(shot)로 분할하여 반복하여 노광하게 되며, 이러한 방식은 최근 들어 대면적의 액정표시장치가 양산됨에 따라 더욱 일반화되고 있는 실정이다.

그러나, 이 경우 노광 장비의 정밀도에 한계가 있어서 상기 쇼트간의 오 정렬(miss align)이 발생하는 스티치(stitch) 불량에 의해 액정표시장치의 화질을 떨어뜨리는 문제점이 발생되고 있다.

특히 각 층을 형성하는 다수의 노광 마스크에 있어서 각각의 마스크 패턴은 각 층마다 상이하나, 이 때 상기 쇼트의 경계면은 상기 공정을 진행함에 있어서 고정되어 있으므로, 상기 쇼트간의 오 정렬(miss align)이 발생하는 경우 결국 각 층 중 어느 한 층에 대해서는 상기 스티치 얼룩 불량이 발생되는 것이다.

도 2a 내지 도 2b는 쇼트 경계면에 의한 스티치 불량률 도면이다.

도 2a는 상기 쇼트 경계면(40)이 데이터 라인(15)의 중심에 설정된 것으로, 이 경우 상기 쇼트 경계면(40) 상에서 상기 쇼트간 오 정렬(miss align)이 발생하면 게이트 라인(13), 공통라인(54)은 그 형성에 있어서 크게 영향 받지 않게 되나, 반면에 액티브층(38), 소스/ 드레인 전극(33, 35) 등 박막트랜지스터(T) 영역은 그 내부의 기생용량(Cgd, Cgs)이 변화되는 등 스티치 얼룩이 발생된다.

또한, 도 2b는 상기 쇼트 경계면(40')이 상기 서브 픽셀의 중심에 설정된 것으로, 이 경우에는 액티브층(38), 소스/ 드레인 전극(33, 35) 등 박막트랜지스터(T) 영역은 그 형성에 있어 크게 영향 받지 않으나, 반면에 하나의 서브 픽셀을 형성하는 공통전극(54a), 화소전극(37a)간의 거리가 차이가 발생하는 등의 문제가 생겨 스티치 얼룩이 나타나게 된다.

결국, 이와 같이 상기 쇼트의 경계면(40, 40')을 각각의 마스크 공정에 있어 고정한 경우에는 상기 쇼트간의 오 정렬(miss align)이 발생하면 결국 최소한 각 층 중 어느 한 층에 대해서는 상기 스티치 얼룩 불량률이 발생하는 단점이 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 대면적 어레이 기판의 제조공정에 있어 층별로 노광마스크 쇼트의 경계를 다르게 함으로써 쇼트 경계면 상의 오 정렬에 따른 스티치 얼룩을 보상할 수 있는 횡전계 방식의 액정표시장치 어레이 기판 제조방법을 제공함에 그 목적이 있다.

### 발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명에 의한 횡전계 방식의 액정표시장치 어레이 기판 제조방법은, 어레이 기판의 화면을 다수의 쇼트로 분할하고, 상기 쇼트를 통해 반복 노광하여 어레이 기판의 각 층을 형성하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법에 있어서,

상기 쇼트의 경계면을 데이터 라인의 중심에 설정하여 노광함으로써 기판 상에 게이트 라인 및 게이트 전극을 형성하는 단계와; 상기 게이트 라인 및 게이트 전극을 포함한 전면에 게이트 절연막을 형성하는 단계와; 상기 쇼트 경계면을 서브 픽셀의 중심에 설정하여 노광함으로써, 상기 게이트 절연막 상에 액티브층을 형성하고, 상기 액티브층 위에 상기 데이터 라인, 소스/ 드레인 전극을 형성하는 단계와; 상기 데이터 라인, 소스/ 드레인 전극을 포함한 전면에 보호막을 형성하는 단계와; 상기 쇼트의 경계면을 상기 데이터 라인의 중심에 설정하여 노광함으로써 상기 보호막 상에 공통라인 및 상기 공통라인에서 인출되는 공통전극과 상기 공통전극 사이에 위치한 화소전극을 형성하는 단계가 포함되는 것을 특징으로 한다.

여기서, 상기 서브 픽셀은 어레이 기판 상에 매트릭스 형태로 구성되어 있으며, 상기 어레이 기판 상에 형성된 다수의 게이트 라인, 공통 라인, 데이터 라인에 의해 둘러싸여 정의됨을 특징으로 한다.

또한, 상기 서브 픽셀은 상기 게이트 전극, 액티브층, 소스/ 드레인 전극으로 이루어진 박막트랜지스터와, 상기 공통라인에서 분기된 다수의 공통전극과, 상기 박막트랜지스터의 드레인 전극과 전기적으로 연결된 다수의 화소전극으로 구성되며, 상기 다수의 공통전극과 상기 화소전극은 서로 엇갈리게 구성되어 있음을 특징으로 한다.

또한, 상기 쇼트의 경계면을 형성하는 데이터 라인 및 서브 픽셀의 중심은 동일한 서브 픽셀에 포함되는 것을 특징으로 한다.

또한, 상기 목적을 달성하기 위하여 본 발명의 다른 실시예에 의한 액정표시장치 어레이 기판 제조방법은, 어레이 기판의 화면을 다수의 쇼트로 분할하고, 상기 쇼트를 통해 반복 노광하여 어레이 기판의 각 층을 형성하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법에 있어서, 상기 다수의 쇼트가 연결되는 쇼트의 경계면이 각 층을 형성하는 공정마다 다르게 위치함을 특징으로 한다.

또한, 상기 쇼트의 경계면이 데이터 라인의 중심을 통과하거나, 상기 데이터 라인을 포함하는 서브 픽셀의 중심을 통과하는 위치에 형성되며, 상기 액정표시장치는 횡전계 방식의 액정표시장치임을 특징으로 한다.

이와 같은 본 발명에 의하면, 대면적의 액정표시장치 어레이 기판을 생산함에 있어 새로운 공정 추가 없이 스텝 노광에 의해 발생하는 스티치 얼룩 불량률을 제거하여 액정표시장치의 얼룩 관련 화질 불량률을 최소화하는 장점이 있다.

일반적인 액정표시장치의 어레이 기판 제조 공정이 진행됨에 있어서 매트릭스 형태의 다수의 서브 픽셀을 구성하기 위해서는 일정한 패턴이 형성된 다수의 노광 마스크가 사용되는데, 최근 들어 대면적의 액정표시장치가 양산됨에 따라 상기 어레이 기판의 화면 사이즈는 상기 포토 공정에서 사용되는 노광 마스크보다 크게 되었다.

이에 따라 노광 시에는 어레이 기판의 화면을 여러 쇼트(shot)로 분할하여 반복하여 노광하게 되는데, 이 경우 노광 장비의 정밀도에 한계가 있어서 상기 쇼트간의 오 정렬(miss align)이 발생하는 스티치(stitch) 불량에 의해 액정표시장치의 화질을 떨어뜨리는 문제점이 발생되고 있다.

특히 종래의 경우 각 층을 형성하는 다수의 노광 마스크에 있어서 각각의 마스크 패턴은 각 층마다 상이하나, 이 때 상기 쇼트의 경계면은 상기 공정을 진행함에 있어서 고정되어 있으므로, 상기 쇼트간의 오 정렬(miss align)이 발생하면 결국 각 층 중 어느 한 층에 대해서는 상기 스티치 얼룩 불량이 발생되었다.

이를 극복하기 위해 본 발명에 의한 어레이 기판 제조방법은 층별로 노광마스크 쇼트의 경계를 다르게 함으로써 쇼트 경계면 상의 오 정렬에 따른 스티치 얼룩을 보상할 수 있도록 하였다.

이하 첨부된 도면을 참조하여 본 발명에 의한 실시예를 상세히 설명하도록 한다.

도 3은 본 발명에 의한 횡전계 방식의 액정표시장치 어레이 기판의 일부를 도시한 평면도이다. 단, 도 1a와 동일한 구성요소에 대해서는 동일한 도면부호를 사용한다.

도 3을 참조하면, 이는 도 1a에 도시된 종래의 횡전계 방식의 액정표시장치의 어레이 기판의 일부와 그 구성이 다소 유사하나, 화소전극(37a')이 공통라인(54'), 및 공통전극(54a')과 동일한 레이어(layer)에서 형성된다는 점에서 그 특징이 있다. 이에 따라 상기 화소전극(37a')이 종래의 경우와 같이 드레인 전극(35)과 연결된 금속에서 다수 인출되어 형성되는 것이 아니며, 상기 드레인 전극(35)의 상부 레이어에서 형성되어 상기 드레인 전극(35)과 상기 화소전극(37a') 사이에 개재된 보호막층(36)에 콘택홀(42)을 형성하여 이를 통해 전기적으로 연결되도록 구성된다.

이러한 본 발명에 의한 횡전계 방식의 어레이 기판은 어레이 기판의 화면을 다수의 쇼트로 분할하고, 상기 쇼트를 통해 반복 노광하여 어레이 기판의 각 층을 형성함에 있어 상기 다수의 쇼트가 연결되는 쇼트의 경계면(40, 40')이 각 층을 형성하는 공정마다 다르게 위치함을 특징으로 하며, 이를 통해 도 2a 내지 도 2b에 도시된 바와 같은 쇼트 경계면에 의한 스티치 불량을 극복할 수 있는 것이다.

이하 본 발명에 의한 횡전계 방식의 어레이 기판의 제조공정을 통해 이를 좀 더 상세히 설명하도록 한다.

도 4a 내지 도 4c는 본 발명에 의한 횡전계 방식의 액정표시장치 어레이 기판의 제조공정을 도시한 공정 단면도이다.

단, 이는 도 3의 특정부분(B-B')에 대한 단면을 도시한 것으로, 종래의 횡전계 방식의 어레이 기판 즉, 도 1b와 대응되는 영역이다. 따라서, 도 1b와 동일한 구성요소에 대해서는 동일한 도면부호를 사용한다.

도 4a를 참조하면, 먼저 기판 상에 금속을 증착하고, 다수의 게이트 라인과, 상기 게이트 라인에서 분기되어 박막트랜지스터 위치에 형성된 게이트 전극(31)을 상기 금속을 패터닝함으로써 형성한다.

이 때, 상기 다수의 게이트 라인 및 게이트 전극(31)을 기판 상에 형성하기 위해서는 일련의 증착 공정, 포토리소그래피(photolithography : 이하 '포토') 공정 및 식각 공정 등을 거쳐야 한다.

즉, 기판 상에 금속을 증착하고, 상기 금속 상에 PR을 도포하며, 얻고자 하는 패턴(pattern) 즉, 상기 게이트 라인 및 게이트 금속(31)의 형태가 패터닝된 노광 마스크(mask)를 사용하여 빛을 선택적으로 PR에 조사함으로써 상기 노광 마스크의 패턴과 동일한 패턴을 형성시키고, 이를 식각하여 최종적으로 상기 게이트 라인 및 게이트 금속을 형성한다.

또한, 상기 포토 공정에 필요한 상기 노광 마스크는 앞서 설명한 바와 같이 상기 어레이 기판의 화면 사이즈보다 작아 노광 시에는 어레이 기판의 화면을 여러 쇼트(shot)로 분할하여 반복하여 노광해야 하는데, 도 4a에 도시한 본 발명의 어레이 기판 제조방법에 있어서는 상기 쇼트의 경계면(40)을 이후 형성될 데이터 라인(15)의 중심에 설정하여 노광함으로써 기판 상에 상기 다수의 게이트 라인 및 게이트 전극(31)을 형성하는 것이다.

다음 도 4b를 참조하면, 상기 게이트 라인 및 게이트 전극(31)이 패터닝되어 형성된 기판 전면 상에 게이트 절연막(32)을 형성하고, 상기 게이트 절연막(32) 상에 액티브층(38)을 형성하며, 상기 액티브층(38) 위에 상기 데이터 라인(15, 15'), 소스/드레인 전극(33, 35)을 형성한다.

이 때도 도 4a의 경우와 마찬가지로 상기 액티브층(38)과 다수의 데이터 라인(15, 15') 및 소스/드레인 전극(33, 35)을 형성하기 위해서는 일련의 증착 공정, 포토리소그래피(photolithography : 이하 '포토') 공정 및 식각 공정 등을 거쳐야 하며, 또한 어레이 기판의 화면을 여러 쇼트(shot)로 분할하여 반복하여 노광해야 하는데, 이 경우에는 상기 쇼트의 경계면(40')을 상기 서브 픽셀의 중심에 설정하여 노광함으로써 상기 액티브층(38)과 다수의 데이터 라인(15, 15') 및 소스/드레인 전극(33, 35)을 형성한다.

이 때, 종래의 횡전계 방식의 어레이 기판은 상기 데이터 라인(15, 15') 및 소스/드레인 전극(33, 35)이 형성될 때 화소전극(도 1b의 37a)도 같이 형성되나, 본 발명의 경우는 상기 화소전극(37a')이 상기 데이터 라인(15, 15') 및 소스/드레인 전극(33, 35)이 형성된 후 다른 레이어(layer)에 형성된다.

이는 상기 쇼트의 경계면(40')을 서브 픽셀의 중심에 설정할 경우 액티브층(38), 소스/드레인 전극(33, 35) 등 박막 트랜지스터(T) 영역은 그 형성에 있어 크게 영향 받지 않으나, 반면에 상기 화소전극(도 1b의 37a)은 공통전극(도 1b의 54a) 간의 거리에 차이가 발생하는 등 문제가 생기기 때문이다.

다음으로는 도 4c에 도시된 바와 같이 상기 데이터 라인(15, 15'), 소스/드레인 전극(33, 35)을 포함한 전면 보호막(36)을 형성하고, 상기 보호막(36) 상에 공통라인 및 공통전극(54a)과 화소전극(37a')을 형성한다.

이 때도 도 4a, 도 4b의 경우와 마찬가지로 상기 공통라인 및 공통전극(54a)화소전극(37a')을 형성하기 위해서는 일련의 증착 공정, 포토리소그래피(photolithography : 이하 '포토') 공정 및 식각 공정 등을 거쳐야 하며, 또한 어레이 기판의 화면을 여러 쇼트(shot)로 분할하여 반복하여 노광해야 하는데, 이 경우에는 상기 쇼트의 경계면(40)을 다시 도 4a에서와 같이 상기 데이터 라인(15)의 중심에 설정하여 노광함으로써 상기 공통전극 및 공통라인(54a), 화소전극(37a')을 형성하게 된다.

또한, 이 때 상기 화소전극(37a')은 도 4b 공정에서 형성된 박막트랜지스터의 드레인 전극(35)과 전기적으로 연결되도록 형성된다. 이를 위해 상기 보호막(36)의 소정 영역에 콘택홀(미도시)이 형성되고 상기 콘택홀(미도시)을 통해 상기 화소전극(37a') 및 상기 드레인 전극(35)은 전기적으로 접속된다.

이와 같이 상기와 같은 공정에 따라 상기 어레이 기판 내의 다수의 서브 픽셀을 형성함에 있어 총별로 노광마스크 쇼트의 경계(40, 40')를 다르게 함으로써 쇼트 경계면(40, 40') 상의 오 정렬에 따른 스티치 얼룩을 보상할 수 있도록 하였다.

즉, 상기 쇼트 경계면(40)을 데이터 라인(15)의 중심에 설정하는 경우에 상기 쇼트 경계면(40) 상에서 상기 쇼트간 오 정렬(miss align)이 발생하면, 게이트 라인(13), 공통라인 및 공통전극(54a), 화소전극(37a')은 그 형성에 있어서 크게 영향 받지 않게 되나, 반면에 액티브층(38), 소스/드레인 전극(33, 35) 등 박막트랜지스터 영역은 그 내부의 기생용량(Cgd, Cgs)이 변화되는 등 스티치 얼룩이 발생되므로, 게이트 라인(13) 및 공통전극(54a), 화소전극(37a') 등이 형성되는 층, 즉, 도 4a 및 도 4c 공정 시에 이를 적용한다.

또한, 상기 쇼트 경계면(40')을 상기 서브 픽셀의 중심에 설정하는 경우에 상기 쇼트 경계면(40') 상에서 상기 쇼트간 오 정렬(miss align)이 발생하면, 액티브층(38), 소스/드레인 전극(33, 35) 등 박막트랜지스터 영역은 그 형성에 있어 크게 영향 받지 않으나, 반면에 하나의 서브 픽셀을 형성하는 공통전극(54a), 화소전극(37a')간의 거리가 차이가 발생하는 등 스티치 얼룩이 나타나게 되므로, 상기 액티브층(38), 데이터 라인(15) 등이 형성되는 층, 즉, 도 4b 공정 시에 이를 적용하는 것이다. 상기와 같이 대면적 어레이 기판의 제조공정에 있어 총별로 노광마스크 쇼트의 경계(40, 40')를 다르게 함으로써 쇼트 경계면(40, 40') 상의 오 정렬에 따른 스티치 얼룩을 보상하는 것은, 횡전계 방식의 액정표시장치 어레이 기판에만 적용되는데 국한 되지 않고, 종래의 트위스트 네마틱 방식 등의 액정표시장치 어레이 기판 제조방법에도 적용될 수 있다.

## 발명의 효과

상기와 같은 본 발명에 의한 횡전계 방식의 액정표시장치 제조방법에 의하면, 대면적의 액정표시장치 어레이 기판을 생산함에 있어 새로운 공정 추가 없이 스텝 노광에 의해 발생하는 스티치 얼룩 불량을 제거하여 액정표시장치의 얼룩 관련 화질 불량을 최소화하는 장점이 있다.

## (57) 청구의 범위

### 청구항 1.

어레이 기판의 화면을 다수의 쇼트로 분할하고, 상기 쇼트를 통해 반복 노광하여 어레이 기판의 각 층을 형성하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법에 있어서,

상기 쇼트의 경계면을 데이터 라인의 중심에 설정하여 노광함으로써 기판 상에 게이트 라인 및 게이트 전극을 형성하는 단계와,

상기 게이트 라인 및 게이트 전극을 포함한 전면에 게이트 절연막을 형성하는 단계와,

상기 쇼트 경계면을 서브 픽셀의 중심에 설정하여 노광함으로써, 상기 게이트 절연막 상에 액티브층을 형성하고, 상기 액티브층 위에 상기 데이터 라인, 소스/드레인 전극을 형성하는 단계와,

상기 데이터 라인, 소스/드레인 전극을 포함한 전면에 보호막을 형성하는 단계와, 상기 쇼트의 경계면을 상기 데이터 라인의 중심에 설정하여 노광함으로써 상기 보호막 상에 공통라인 및 상기 공통라인에서 인출되는 공통전극과 상기 공통전극 사이에 위치한 화소전극을 형성하는 단계가 포함되는 것을 특징으로 하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법.

## 청구항 2.

제 1항에 있어서,

상기 서브 픽셀은 어레이 기판 상에 매트릭스 형태로 구성되어 있으며, 상기 어레이 기판 상에 형성된 다수의 게이트 라인, 공통 라인, 데이터 라인에 의해 둘러싸여 정의됨을 특징으로 하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법.

## 청구항 3.

제 1항 또는 제 2항에 있어서,

상기 서브 픽셀은 상기 게이트 전극, 액티브층, 소스/드레인 전극으로 이루어진 박막트랜지스터와, 상기 공통 라인에서 분기된 다수의 공통전극과, 상기 박막트랜지스터의 드레인 전극과 전기적으로 연결된 다수의 화소전극으로 구성되며, 상기 다수의 공통전극과 상기 화소전극은 서로 엇갈리게 구성되어 있음을 특징으로 하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법.

## 청구항 4.

제 1항에 있어서,

상기 쇼트의 경계면을 형성하는 데이터 라인 및 서브 픽셀의 중심은 동일한 서브 픽셀에 포함되는 것을 특징으로 하는 횡전계 방식의 액정표시장치 어레이 기판 제조방법.

## 청구항 5.

어레이 기판의 화면을 다수의 쇼트로 분할하고, 상기 쇼트를 통해 반복 노광하여 어레이 기판의 각 층을 형성하는 액정표시장치 어레이 기판 제조방법에 있어서,

상기 다수의 쇼트가 연결되는 쇼트의 경계면이 각 층을 형성하는 공정마다 다르게 위치함을 특징으로 하는 액정표시장치 어레이 기판 제조방법.

## 청구항 6.

제 5항에 있어서,

상기 쇼트의 경계면이 데이터 라인의 중심을 통과하거나, 상기 데이터 라인을 포함하는 서브 픽셀의 중심을 통과하는 위치에 형성됨을 특징으로 하는 액정표시장치 어레이 기판 제조방법.

## 청구항 7.

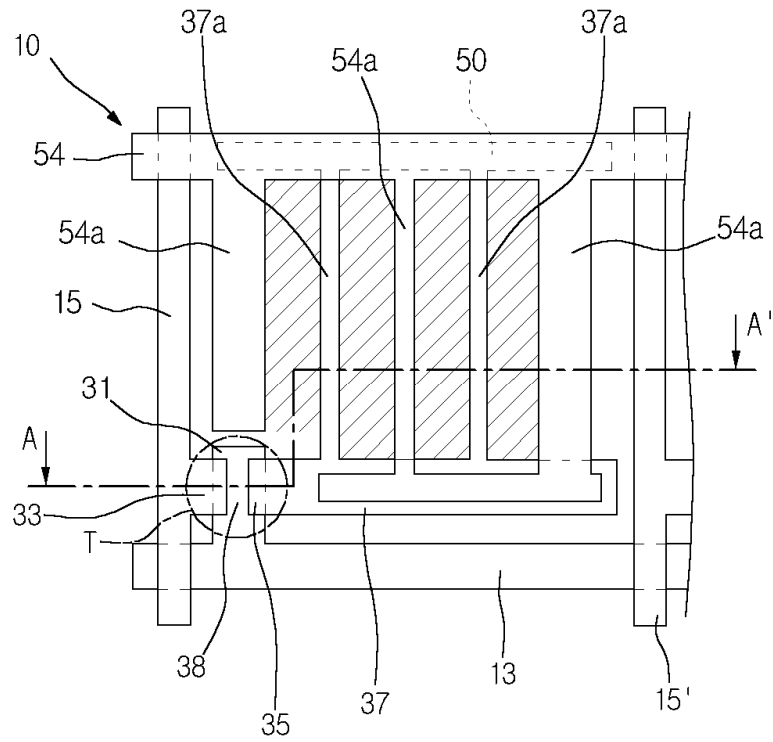
제 5항에 있어서,

상기 액정표시장치는 횡전계 방식의 액정표시장치임을 특징으로 하는 액정표시장치의 어레이 기판 제조방법.

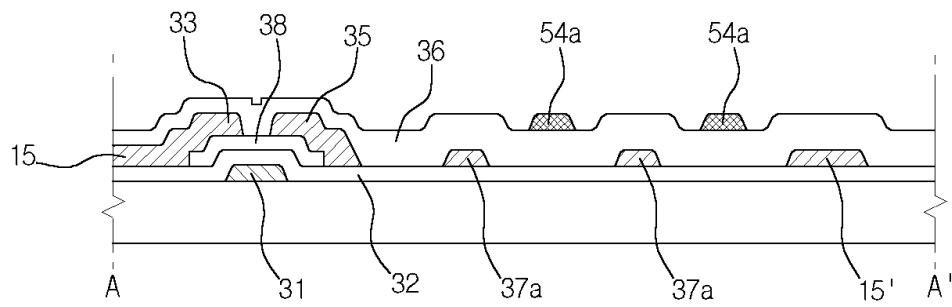
도면



도면1a

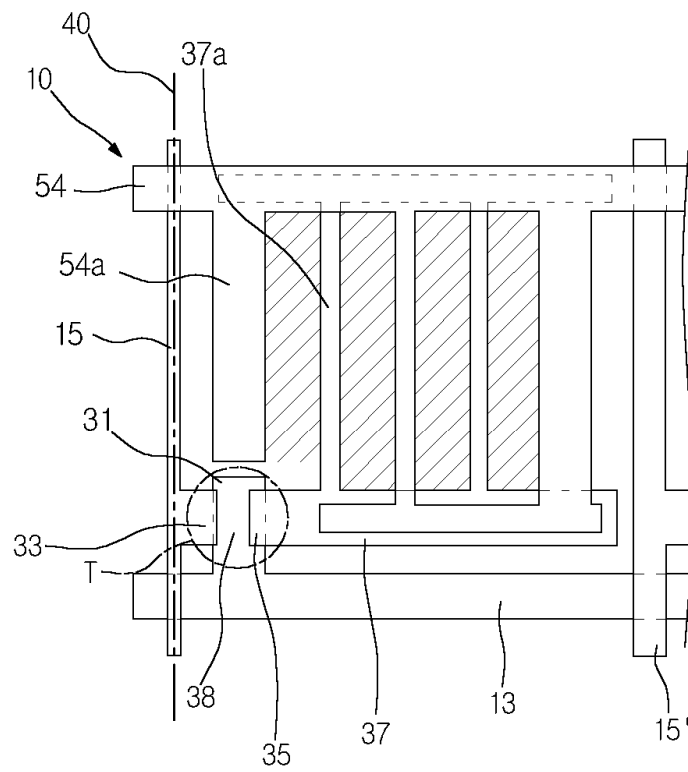


도면1b

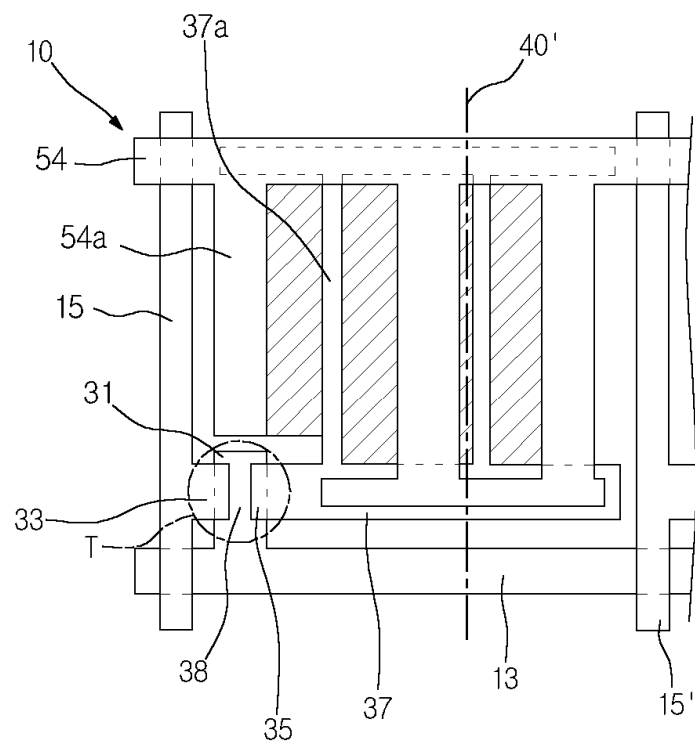




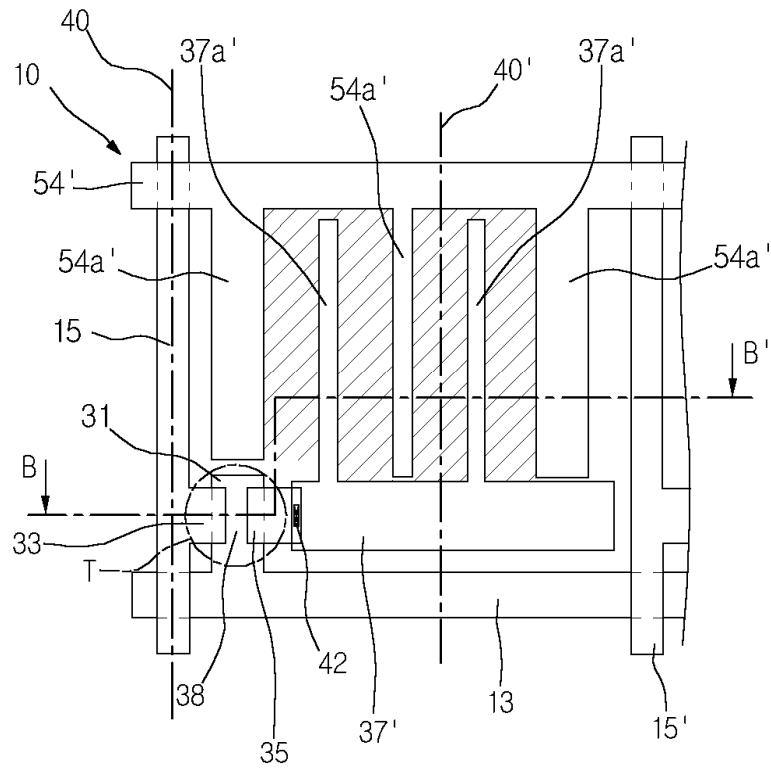
도면2a



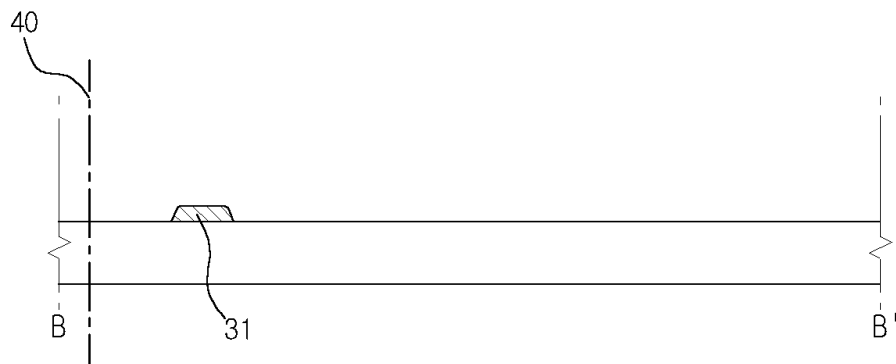
도면2b



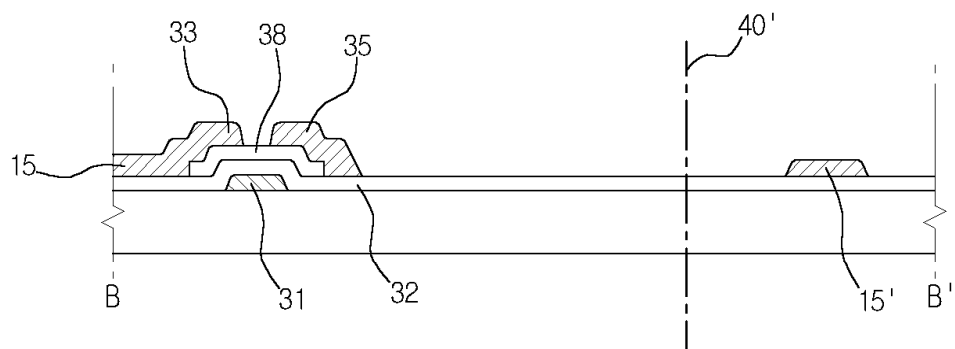
도면3



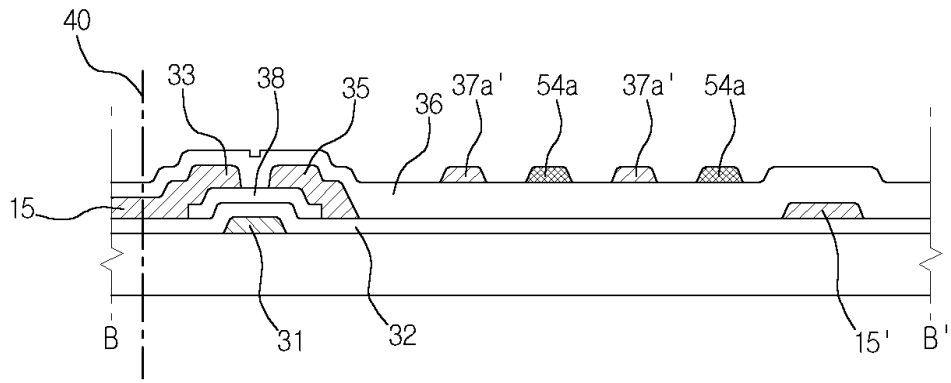
도면4a



도면4b



도면4c



|                |                                  |         |            |
|----------------|----------------------------------|---------|------------|
| 专利名称(译)        | 横向电场型液晶显示装置阵列基板的制造方法             |         |            |
| 公开(公告)号        | <a href="#">KR1020040061997A</a> | 公开(公告)日 | 2004-07-07 |
| 申请号            | KR1020020088307                  | 申请日     | 2002-12-31 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                         |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                        |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                        |         |            |
| [标]发明人         | GANG DONGHO<br>강동호               |         |            |
| 发明人            | 강동호                              |         |            |
| IPC分类号         | G02F1/1343                       |         |            |
| 其他公开文献         | KR100498545B1                    |         |            |
| 外部链接           | <a href="#">Espacenet</a>        |         |            |

#### 摘要(译)

在用于制造阵列基板的ips模式液晶显示方法中，数据线中心短的边界面包括在保护膜上形成公共线的步骤和从公共线和像素引出的公共电极。电极位于公共电极之间，它通过曝光掩模曝光，曝光掩模对应于设置它的短路。

