

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/1343

(11) 공개번호
(43) 공개일자

10-2004-0061594
2004년07월07일

(21) 출원번호 10-2002-0087872
(22) 출원일자 2002년12월31일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이준호
대구광역시북구동천동915번지칠곡3차화성타운105동702호

이민직
대구광역시동구신천1·2동신천주공아파트107동803호

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 횡전계 방식의 액정표시장치

요약

마지막 도트인 블루 라인에서의 빛샘 현상을 방지하기 위해 알맞은 횡전계 방식의 액정표시장치를 제공하기 위한 것으로, 이와 같은 목적을 달성하기 위한 횡전계 방식의 액정표시장치는 화소전극과 공통전극이 동일 평면상에 형성되며, 액티브영역과 더미영역 및 패드영역이 정의된 횡전계 방식의 액정표시장치에 있어서, 교차 배치되어 화소영역을 정의하는 복수개(n개)의 게이트 라인 및 데이터 라인; 상기 더미영역에 상기 데이터라인과 평행하게 배열되며, 상기 패드영역에서 n-1번째 데이터라인과 쇼트된 더미 데이터라인을 포함하여 구성됨을 특징으로 한다.

대표도

도 8

색인어

더미 데이터라인, 쇼팅바, 제1공통전극, 제2공통전극

명세서

도면의 간단한 설명

도 1은 일반적인 TN 액정표시장치의 일부를 나타낸 분해 사시도

도 2는 일반적인 횡전계 방식(IPS)의 액정표시장치를 나타낸 개략적인 단면도

도 3a 내지 도 3b는 IPS 모드에서 전압 온(on)/오프(off)시 액정의 배향방향 모습을 나타내는 도면

도 4는 종래 기술에 따른 횡전계 방식(IPS)의 액정표시장치의 평면도

도 5a는 도 4의 'A'영역의 종래 기술에 따른 IPS의 액정표시장치의 확대 평면도

도 5b는 도 5a의 I - I'라인에 따른 종래의 IPS의 액정표시장치의 구조 단면도

도 6은 본 발명의 실시예에 따른 IPS의 액정표시장치의 평면도

도 7a는 도 6의 'B'영역의 본 발명의 실시예에 따른 IPS의 액정표시장치의 확대 평면도

도 7b는 도 7a의 II - II'라인에 따른 본 발명의 실시예에 따른 IPS의 액정표시장치의 구조 단면도

도 8은 더미 데이터라인과 n-1번째 데이터라인이 쇼트된 구조단면도

도면의 주요 부분에 대한 부호의 설명

70 : 씨일재 71 : 액정주입구

80 : 상부기판 81 : 블랙매트릭스

82 : 칼라필터층 83 : 오버코트층

90 : 하부기판 91 : 게이트라인

91a : 게이트전극 91b : 공통배선

91c : 공통전극 91d : 더미 공통전극

92 : 게이트절연막 93 : 액티브층

94a : 데이터라인 94b : 더미 데이터라인

94c : 소오스전극 95 : 보호막

96 : 화소전극 96a : 드레인전극

96b : 스토리지전극 96c : 쇼팅바

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display)에 관한 것으로, 특히 저온에서 발생하는 마지막 도트(블루) 빛샘 현상을 개선하기 위해 적당한 횡전계 방식(In-Plane Switching : 이하, IPS라고 한다)의 액정표시장치에 관한 것이다.

정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 증증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도

이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같이 액정표시장치가 여러 분야에서 화면 표시장치로서의 역할을 하기 위해 여러 가지 기술적인 발전이 이루어졌음에도 불구하고 화면 표시장치로서 화상의 품질을 높이는 작업은 상기 장점과 배치되는 면이 많이 있다.

따라서, 액정표시장치가 일반적인 화면 표시장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고 품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.

이와 같은 액정표시장치는, 화상을 표시하는 액정 패널과 상기 액정 패널에 구동신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정 패널은 공간을 갖고 합착된 제 1, 제 2 유리 기판과, 상기 제 1, 제 2 유리 기판 사이에 주입된 액정층으로 구성된다.

여기서, 상기 제 1 유리 기판(TFT 어레이 기판)에는, 일정 간격을 갖고 일 방향으로 배열되는 복수개의 게이트 라인과, 상기 각 게이트 라인과 수직한 방향으로 일정한 간격으로 배열되는 복수개의 데이터 라인과, 상기 각 게이트 라인과 데이터 라인이 교차되어 정의된 각 화소영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과 상기 게이트 라인의 신호에 의해 스위칭되어 상기 데이터 라인의 신호를 상기 각 화소 전극에 전달하는 복수개의 박막 트랜지스터가 형성되어 있다.

그리고 제 2 유리 기판(컬러필터 기판)에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층과, 컬러 색상을 표현하기 위한 R,G,B 컬러 필터층과 화상을 구현하기 위한 공통 전극이 형성되어 있다. 물론, 횡전계 방식의 액정표시장치에서는 공통전극이 제 1 유리 기판에 형성되어 있다.

이와 같은 상기 제 1, 제 2 유리 기판은 스페이서(spacer)에 의해 일정 공간을 갖고 액정 주입구를 갖는 씨일재에 의해 합착되고 상기 두 기판 사이에 액정이 주입된다.

이때, 액정 주입 방법은 상기 실재에 의해 합착된 두 기판 사이를 진공 상태로 유지하여 액정 용기에 상기 액정 주입구가 잠기도록 하면 삼투압 현상에 의해 액정이 두 기판 사이에 주입된다. 이와 같이 액정이 주입되면 상기 액정 주입구를 밀봉재로 밀봉하게 된다.

한편, 상기와 같이 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다.

상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 편광된 빛이 임의로 변조되어 화상정보를 표현할 수 있다.

이러한 액정은 전기적인 특정분류에 따라 유전율 이방성이 양(+)인 포지티브 액정과 음(-)인 네거티브 액정으로 구분될 수 있으며, 유전율 이방성이 양인 액정분자는 전기장이 인가되는 방향으로 액정분자의 장축이 평행하게 배열하고, 유전율 이방성이 음인 액정분자는 전기장이 인가되는 방향과 액정분자의 장축이 수직하게 배열한다.

도 1은 일반적인 TN 액정표시장치의 일부를 나타낸 분해 사시도이다.

도 1에 도시한 바와 같이, 일정 공간을 갖고 합착된 하부기판(1) 및 상부기판(2)과, 상기 하부기판(1)과 상부기판(2) 사이에 주입된 액정층(3)으로 구성되어 있다.

보다 구체적으로 설명하면, 상기 하부기판(1)은 화소영역(P)을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 라인(4)이 배열되고, 상기 게이트 라인(4)에 수직한 방향으로 일정한 간격을 갖고 복수개의 데이터 라인(5)이 배열되며, 상기 게이트 라인(4)과 데이터 라인(5)이 교차하는 각 화소영역(P)에는 화소전극(6)이 형성되고, 상기 각 게이트 라인(4)과 데이터 라인(5)이 교차하는 부분에 박막 트랜지스터(T)가 형성되어 있다.

그리고 상기 상부기판(2)은 상기 화소영역(P)을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층(7)과, 컬러 색상을 표현하기 위한 R,G,B 컬러 필터층(8)과, 화상을 구현하기 위한 공통전극(9)이 형성되어 있다.

여기서, 상기 박막 트랜지스터(T)는 상기 게이트 라인(4)으로부터 돌출된 게이트 전극과, 전면에 형성된 게이트 절연막(도면에는 도시되지 않음)과 상기 게이트 전극 상층의 게이트 절연막위에 형성된 액티브층과, 상기 데이터 라인(5)으로부터 돌출된 소오스 전극과, 상기 소오스 전극에 대향되도록 드레인 전극을 구비하여 구성된다.

상기 화소전극(6)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성 금속을 사용한다.

전술한 바와 같이 구성되는 액정표시장치는 상기 화소전극(6)상에 위치한 액정층(3)이 상기 박막 트랜지스터(T)로부터 인가된 신호에 의해 배향되고, 상기 액정층(3)의 배향 정도에 따라 액정층(3)을 투과하는 빛의 양을 조절하는 방식으로 화상을 표현할 수 있다.

전술한 바와 같은 액정패널은 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하며, 상부기판(2)의 공통전극(9)이 접지역할을 하게 되어 정전기로 인한 액정 셀의 파괴를 방지할 수 있다.

그러나, 상-하로 걸리는 전기장에 의한 액정 구동은 시야각 특성이 우수하지 못한 단점을 갖고 있다.

따라서, 상기의 단점을 극복하기 위해 새로운 기술 즉, IPS의 액정표시장치가 제안되고 있다.

도 2는 일반적인 IPS의 액정표시장치를 나타낸 개략적인 단면도이다.

도 2에 도시한 바와 같이, 하부기판(11)상에 화소전극(12)과 공통전극(13)이 동일 평면상에 형성되어 있다.

그리고 상기 하부기판(11)과 일정 공간을 갖고 합착된 상부기판(15) 사이에 형성된 액정층(14)은 상기 하부기판(11)상의 상기 화소전극(12)과 공통전극(13) 사이의 횡전계에 의해 작동한다.

도 3a 내지 도 3b는 IPS 모드에서 전압 온(on)/오프(off)시 액정의 배향방향 모습을 나타내는 도면이다.

즉, 도 3a는 화소전극(12) 또는 공통전극(13)에 횡전계가 인가되지 않은 오프(off)상태로써, 액정층(14)의 배향방향의 변화가 일어나지 않음을 알 수 있다. 예를 들어 화소전극(12)과 공통전극(13)의 수평 방향에서 기본적으로 45° 틀어져있다.

도 3b는 상기 화소전극(12)과 공통전극(13)에 횡전계가 인가된 온(on) 상태로써, 액정층(14)의 액정배향이 일어나고, 도 3a의 오프 상태와 비교해서 45° 정도로 뒤틀림 각을 가지고, 화소전극(12)과 공통전극(13)의 수평방향과 액정의 비틀림 방향이 일치함을 알 수 있다.

상술한 바와 같이 IPS의 액정표시장치는 동일 평면상에 화소전극(12)과 공통전극(13)이 모두 존재한다.

상기 횡전계 방식의 장점으로는 광시야각이 가능하다는 것이다.

즉, 액정표시장치를 정면에서 보았을 때, 상/하/좌/우 방향으로 약 70° 방향 에서 가시 할 수 있다.

그리고, 일반적으로 사용되는 액정표시장치에 비해 제작 공정이 간단하고, 시야각에 따른 색의 이동이 적은 장점이 있다.

그러나, 공통전극(13)과 화소전극(12)이 동일 기판상에 존재하기 때문에 빛에 의한 투과율 및 개구율이 저하되는 단점이 있다.

또한, 구동전압에 의한 응답시간을 개선해야 하고, 셀 갭(cell gap)의 정렬오차 마진(misalign margin)이 작기 때문에 상기 셀 갭을 균일하게 해야 하는 단점이 있다.

즉, 횡전계 방식의 액정표시장치는 상기와 같은 장점과 단점이 있으므로 사용자의 사용 용도에 따라 선택해서 사용할 수 있다.

이하, 첨부된 도면을 참고하여 종래의 IPS의 액정표시장치에 대하여 설명하기로 한다.

도 4는 종래 기술에 따른 횡전계 방식(IPS)의 액정표시장치의 평면도이고, 도 5a는 도 4의 'A'영역의 종래 기술에 따른 IPS의 액정표시장치의 확대 평면도이며, 도 5b는 도 5a의 I-I'라인에 따른 종래의 IPS의 액정표시장치의 구조 단면도이다.

종래의 IPS의 액정표시장치는 도 4와 도 5a 및 도 5b에 도시한 바와 같이, 투명한 하부기판(60)상에 화소영역을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 라인(61)이 배열되고, 상기 게이트 라인(61)에 수직인 방향으로 일정한 간격을 갖고 복수개의 데이터 라인(64)이 배열된다.

이때 데이터라인(64)은 한 화소영역의 길이에서 지그재그 형상을 한다.

그리고 상기 게이트 라인(61)과 데이터 라인(64)이 교차되어 정의된 각 화소영역에는 박막 트랜지스터(T)가 형성된다.

여기서 박막 트랜지스터(T)는 상기 게이트 라인(61)으로부터 돌출되어 형성되는 게이트 전극(61a)과, 전면에 형성된 게이트 절연막(62)과, 상기 게이트 전극(61a) 상측의 게이트 절연막(62)위에 형성되는 액티브층(63)과, 상기 데이터 라인(64)으로부터 돌출되어 형성되는 소오스 전극(64a)과 상기 소오스 전극(64a)과 일정한 간격을 갖고 형성되며 화소전극(66b)과 일체형으로 형성된 드레인 전극(66a)으로 구성된다.

또한 상기 게이트라인(61)과 동일층상에 공통배선,공통전극(61b, 61c)이 형성되는데, 이때 공통배선(61b)은 게이트 라인(61)과 평행하게 화소영역을 가로지르도록 형성되어 있고, 공통전극(61c)은 지그재그 형상을 하는 데이터라인(64)과 평행하게 지그재그형으로 한 화소영역에 복수개가 형성되어 있다.

이때 공통전극(61c)은 도 5a에서와 같이 공통배선(61b)을 기준으로 상하 대칭적으로 배열된다.

그리고 상기 데이터라인(64)을 포함한 하부기판(60) 전면에 보호막(65)이 형성되어 있다.

그리고 상기 게이트 라인(61)과 데이터 라인(64)이 교차하여 정의되는 화소영역에는 상기 공통전극(61c)과 평행하며 일정 간격을 갖도록 공통전극(61c)들 사이에 지그재그 형태로 화소전극(66b)이 배열되어 있다.

이때 화소전극(66b)도 상기 공통배선(61b)을 기준으로 상하 대칭적으로 배열된다.

그리고 상기 화소전극(66b)은 콘택홀을 통해 박막트랜지스터의 드레인전극과 연결되어 있다.

이때, 상기 공통전극(61c)과 화소전극(66b) 사이에 위치한 액정은 상기 공통전극(61c)과 화소전극(66b) 사이에 분포하는 횡전계에 의해 동일한 방향으로 배열되어 하나의 도메인을 이루며, 횡전계 방식에서는 단일 화소영역에 다수의 멀티도메인을 구성할 수 있으므로 보다 넓은 시야각을 가지는 액정표시장치의 제작이 가능하다.

공통전극(61c)과 화소전극(66b)이 지그재그(zigzag) 형태로 형성되므로 한 화소에 위치하는 액정이 모두 해당하는 한 방향으로 배향되지 않고 다양한 방향으로 배향될 수 있도록 하여, 한 화소에서 배향되는 액정의 배향 방향을 다양하게 할 수 있는 멀티 도메인을 유도할 수 있다.

상기에서 도면에는 도시되어 있지 않지만, 공통배선(61b)은 화소영역을 가로지르도록 형성되지 않고, 게이트라인(61)과 인접하게 화소영역의 외곽에 배치될 수도 있고, 이때 공통전극(61c)과 화소전극(66b)은 공통배선(61b)을 중심으로 대칭으로 형성되지 않고, 서로 평행하게 한 화소영역에서 지그재그 형상으로 여러번 꺾여 형성될 수 있다.

한편, 상기와 같은 구성을 갖는 종래 횡전계 방식의 액정표시장치는 도 4와 도 5b에 도시된 바와 같이 액정 주입구(56)를 통해서 이온 불순물들이 액티브라인 내부에 유입되어 축적될 때, 금속과 투명도전성 물질(ITO) 즉, 공통배선(61c)과 화소전극(66b)간에 워크 펌션(Work Function)의 차이로 +/- 프p임간에 DC가 상대적으로 크게 발생하게 된다.

DC 작용 수준은 동일 금속이나 동일 ITO를 적용하는 구조 대비 DC 레벨의 증가로 인해 이온 트랩 확률 및 수준이 증가한다.

특히, 마지막 도트(Dot)의 마지막 윈도우 즉, 블루 도트(Blue Dot)는 데이터라인이 위치해 있는 우측 윈도우 영역대비 실제 개구영역에서 트랩되는 이온들의 개수가 많기 때문에 내부 DC가 더 크게 걸리게 된다.

이와 같이 트랩된 이온들에 의해 블루라인 빛샘 현상이 발생하게 되고, 이와 같은 현상은 이온들의 이동 속도가 느려지는(충방전 특성이 나쁜) 저온에서 더 심하게 발생한다.

좀더 자세하게 설명하면, 상기와 같이 마지막 도트영역은 액정패널 전체의 다른 영역과 다른 실효전압(Veff)을 가지게 된다. 또한, 데이터 라인과 화소전극간에 작용하는 커플링(Coupling) 만큼 차이가 발생해서 액정패널내 다른 화소전극과 실효전압(Veff)이 달라지게 되어 휘도차가 발생한다.

특히, 횡전계 방식의 액정표시장치의 경우 화소영역내의 각 전극간(①,②,③,④)에 서로 다르게 이온들이 충전되어 실효전압(Veff)이 각 윈도우(window) 별로 차이가 날 수 있다.

이러한 충전 레벨의 차이로 인해, 특히 마지막 4번째 윈도우('④')의 경우 패널의 다른 부위와 다르게 공통전극 우측에 아무런 신호 배선이 없기 때문에 충전 되는 형태가 달라지게 된다.

결과적으로 액정패널의 다른 영역과 차이가 나며, 마지막 도트영역내에서도 마지막 윈도우는 또 다른 전기적 특성을 가지게 된다.

이 영역은 액정 주입구가 인접해 있기 때문에 불순물이 많이 존재하고, 결과적으로 커플링될 이온의 개수가 많기 때문에 특히 마지막 4번째 윈도우(④)에 이온들이 많이 트랩되어 DC가 발생된다.

이러한 이유로 인해서 마지막 4번째 윈도우에서 축적된 DC의 영향으로 낮은 휘도영역에서 빛이 세는 현상이 나타나게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제를 해결하기 위하여 안출한 것으로, 본 발명의 목적은 마지막 도트인 블루 라인에서의 빛샘 현상을 방지하기에 알맞은 횡전계 방식의 액정표시장치를 제공하는데 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 횡전계 방식의 액정표시장치는 액티브영역과 더미영역 및 패드영역이 정의된 액정패널과; 교차 배치되어 화소영역을 정의하는 복수개(n개)의 게이트 라인 및 데이터 라인; 상기 화소영역 상에 형성된 화소전극 및 공통전극; 상기 더미영역에 상기 데이터라인과 평행하게 배열되며, 상기 패드영역에서 n-1번째 데이터라인과 쇼트된 더미 데이터라인을 포함하여 구성됨을 특징으로 한다.

상기 액티브영역에는 상기 게이트라인과 데이터라인의 교차 부위에 형성된 박막 트랜지스터와; 상기 게이트라인과 동일층상에 형성되며, 상기 게이트라인과 평행하게 배열된 공통배선과; 상기 공통배선과 연결되며 상기 화소영역내에 일정 간격으로 형성된 복수개의 공통전극과; 상기 박막 트랜지스터에 연결되면서 상기 복수개의 공통전극 사이에 일정 간격을 갖고 상기 데이터라인과 동일한 방향으로 형성된 화소전극을 포함하여 구성됨을 특징으로 한다.

상기 패드영역에는 하부기판 상에 형성된 게이트절연막과, 상기 게이트절연막상에 일정 간격을 갖고 형성된 복수개(n개)의 데이터라인과 상기 더미 데이터라인, 상기 데이터라인과 상기 더미 데이터라인을 포함한 상기 하부기판 상부에 형성된 보호막과, 상기 n-1번째 데이터라인과 상기 더미 데이터라인 상부에 각각 형성된 콘택홀과, 상기 콘택홀 및 상기 n-1번째 데이터라인과 상기 더미 데이터라인 사이의 상기 보호막 상에 형성된 쇼팅바를 포함한다.

상기 더미영역에는 상기 액티브영역의 구성요소와 동일하게 구성된 더미 박막트랜지스터와, 더미 공통배선, 더미 공통전극과 더미 화소전극이 구비되어 있다.

상기 화소전극 및 공통전극은 지그재그 형태로 형성된다.

상기 데이터라인은 지그재그 형태로 형성된다.

상기 화소전극은 전단 게이트라인의 상부까지 연장 형성됨을 특징으로 한다.

이하, 첨부 도면을 참조하여 본 발명의 바람직한 실시예에 따른 횡전계 방식의 액정표시장치에 대하여 설명하면 다음과 같다.

도 6은 본 발명의 실시예에 따른 IPS의 액정표시장치의 평면도이고, 도 7a는 도 6의 'B'영역의 본 발명의 실시예에 따른 IPS의 액정표시장치의 확대 평면도이며, 도 7b는 도 7a의 II-II'라인에 따른 본 발명의 실시예에 따른 IPS의 액정표시장치의 구조 단면도이다.

그리고 도 8은 더미 데이터라인과 n-1번째 데이터라인이 쇼트된 구조단면도이다.

본 발명은 마지막 도트영역의 우측의 더미영역에 더미 데이터라인을 구성하고, 마지막 데이터라인과 더미 데이터라인에 서로 반대 극성을 갖는 신호를 인가시키기 위해서 패드영역에서 더미 데이터라인과 n-1번째 데이터라인을 쇼트시켜 구성하는 것에 특징이 있는 것이다.

상기 더미영역에는 액티브영역의 화소영역과 동일한 구성요소가 구비되어 있다.

이하, 본 발명의 일실시예에 따른 횡전계 방식의 액정표시장치는 도 6과 도 7a 및 도 7b에 도시한 바와 같이, 투명한 하부기판(90)상에 화소영역을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 라인(91)이 배열되고, 상기 게이트 라인(91)에 수직한 방향으로 일정한 간격을 갖고 복수개(n개)의 데이터 라인(94a)이 배열된다.

이때 데이터라인(94a)은 한 화소영역의 길이방향으로 적어도 한번 꺾이는 지그재그 형상을 한다. 도 8a에는 한번 꺾인예를 도시했으나, 그 이상 여러번 꺾일 수도 있다. 또한 데이터라인(94a)이 지그재그 형상을 하지 않을 수도 있다.

또한 도 6에 도시한 바와 같이 액정 주입구(71)에 인접한 마지막 데이터라인(94a) 외에 마지막 도트(Dot)(블루 도트(Blue Dot))의 마지막 윈도우 부 분에는 더미 데이터라인(94b)을 더 배치한다.

즉, 액정 주입구(71)에 인접한 액티브라인 외부의 더미영역에 더미 데이터라인(94b)을 배치한다.

이때 더미 데이터라인(94b)도 액티브라인에 형성된 데이터라인(94a)과 같이 지그재그 형상을 이룰수도 있고, 지그재그 형상을 하지 않을 수도 있다.

그리고 상기 게이트 라인(91)과 데이터 라인(94a)이 교차되어 화소영역을 정의하게 되고, 각 교차영역에 박막 트랜지스터(T)가 형성된다.

여기서 상기 박막 트랜지스터(T)는 상기 게이트 라인(91)으로부터 돌출되어 형성되는 게이트 전극(91a)과, 전면에 형성된 게이트 절연막(92)과, 상기 게이트 전극(91a) 상측의 게이트 절연막(92)위에 형성되는 액티브층(93)과, 상기 데이터 라인(94a)으로부터 돌출되어 형성되는 소오스 전극(94c)과, 상기 소오스 전극(94c)과 일정한 간격을 갖고 형성되며 차후에 형성될 화소전극(96)과 일체형으로 형성된 드레인 전극(96a)으로 구성된다.

또한 상기 게이트라인(91)과 동일층에 공통배선,공통전극(91b, 91c)이 형성되는데, 이때 공통배선(91b)은 게이트라인(91)과 평행하게 화소영역을 가로지르도록 형성되고, 공통전극(91c)은 데이터라인(94a)과 평행하게 지그재그 형태로 한 화소영역에 복수개가 형성되어 있다.

이때 공통전극(91c)은 공통배선(91b)을 기준으로 상하 대칭적으로 배열되며, 서로 연결되어 있다.

상기 공통배선(91b)은 게이트라인(91)에 오버랩되어 형성되어 스토리지 용량 을 형성할 수도 있다.

그리고 상기 데이터라인(94a)을 포함한 하부기판(90) 전면에 보호막(95)이 형성되어 있다.

그리고 상기 게이트 라인(91)과 데이터 라인(94a)이 교차하여 정의되는 화소영역에는 상기 공통전극(91c)과 평행하게 지그재그 형태를 갖고, 일정 간격으로 공통전극(91c)들 사이에 화소전극(96)이 배열되어 있다.

또한 상기 화소전극(96)은 콘택홀을 통해 박막트랜지스터(T)의 드레인전극과 연결된다.

그리고 화소전극(96)은 전단 게이트 라인 상부까지 연장되어 스토리지 전극을 이룬다.

이때 스토리지 구조는 스토리지 온 게이트(Storage On Gate)와 스토리지 온 커먼(Storage On Common)을 둘다 적용한 하이브리드 스토리지(Hybrid Storage) 구조(미도시)로 구성할 수도 있다.

한편, 상기 구성을 갖는 횡전계 방식의 액정표시장치는 도 6과 도 7b에 도시된 바와 같이 더미 데이터라인(94b)을 구성함으로써 다음과 같은 효과가 발생한다.

즉, 액정 주입구(71)를 통해서 이온 불순물들이 액티브라인 내부의 액티브영역에 유입되어 축적되는데, 이때 더미 데이터라인(94b)에 DC 전압을 인가하면, 더미 데이터라인(94b)과 최외각 공통전극(91c) 및 더미 공통전극(91d)의 사이에는 포지티브 포텐셜(Positive Potential) 우물이 형성되어 '-'이온 불순물이 축적된다.

그리고 어느정도 '-' 이온 불순물들이 포텐셜 우물에 갇히게 되면, '-'이온 들간에 반발력이 생겨서 액티브영역 외부의 '-'이온 불순물들은 액티브영역내부로 유입될 확률이 감소하게 된다.

또한 실제 구동시에도 '-'이온들은 더미 데이터라인(94b)에 형성된 포텐셜 영역으로 끌려가게 되어 실제 개구된 영역에 트랩되는 이온의 개수를 줄여주게 되어 블루라인 빛샘을 개선할 수 있다.

이때, 화소전극(96)과 공통전극(91c)은 그 거리가 대략 $10\mu\text{m}$ 이상인데, 더미 데이터라인(94b)과 최외각 공통전극(91c) 및 더미 데이터라인(94b)과 더미 공통전극(91d)은 그 거리가 대략 $2\sim 3\mu\text{m}$ 이므로, 더미 데이터라인(94b)과 최외각 공통전극(91c)(또는 더미 공통전극(91d)) 즉, 비개구영역에 전계가 더 강하게 걸리기 때문에 개구영역 대비 더 많은 수의 H^+ 이온 불순물들이 포텐셜 우물에 트랩되게 되어 종래에 비해 상대적으로 빛샘 수준이 양호하다.

상기와 같이 더미 데이터라인(94b)을 액티브라인 외부의 액정주입구(71)에 인접한 영역에 형성함으로써, 액정주입구를 통해서 들어온 H^+ 이온 불순물들이 액티브영역 내로 이동하지 못하도록 할 수 있다.

또한, 마지막 도트영역의 데이터 라인을 n번째 데이터라인이라고 정의할 경우, 도 6과 도 7a, 도 8에 도시한 바와 같이 더미 데이터라인(94a)과 n-1번째 데이터라인(94a(n-1))을 패드영역('C')에서 쇼트시켜서, 동시에 동일극성의 신호를 인가한다.

구성을 좀 더 자세하게 설명하면, 패드영역의 하부기판(90) 상부에 게이트절연막(92)이 형성되어 있고, 상기 게이트절연막(92)상에 일정간격을 갖는 n-1번째 데이터라인(94a(n-1))과 더미 데이터라인(94b)이 형성되어 있고, 상기 n-1번째 데이터라인(94a(n-1))과 더미 데이터라인(94b)을 포함한 상부에 보호막(95)이 형성되어 있고, n-1번째 데이터라인(94a(n-1))과 더미 데이터라인(94b) 상부에 각각 콘택홀이 형성되어 있으며, 상기 콘택홀을 통해 n-1번째 데이터라인(94a(n-1))과 더미 데이터라인(94b)이 쇼팅되도록 상기 보호막(95)상에 쇼팅바(96c)가 형성되어 있다.

이때 쇼팅바(96c)는 화소전극(96) 형성물질과 동일한 투명도전막으로 형성되거나, 금속막으로 형성되어 있다.

상기와 같이 n-1번째 데이터라인(94a(n-1))과 더미 데이터라인(94b)을 쇼트시키면, 더미 데이터라인(94b)에는 n번째 데이터라인(94a(n))과 반대 극성의 신호가 인가되기 때문에 액정패널 전체적으로 동일한 극성 분포를 가지게 된다. (도트 인버전으로 구동하는 경우: + - + - + - +)

또한, 마지막 도트영역 우측에 더미 데이터라인(94b)을 배치시키고 반대 극성의 신호를 인가시키면, 그 주변영역에서 동일한 커플링 영향 및 동일한 이온 차아징 특성을 갖게 되어 마지막 도트영역에 잔류 DC가 발생하는 것을 방지할 수 있다.

만약 더미 데이터라인(94b)을 n번째 데이터라인(94a(n))과 쇼트시킨다면, 극성이 n번째 데이터라인(94a(n))과 동일하기 때문에 액정패널을 전체적으로 봤을 때 마지막 라인만 눈에 띄게 다르게 인식된다.

그리고 상술한 바와 같이 도 7a, 7b에 도시한 바와 같이 더미영역에도 액티브영역과 동일한 구성들 즉, 더미 박막트랜지스터, 더미 제 1, 제 2 공통전극, 더미 화소전극을 동일하게 배치하므로써, 더미 데이터라인(94b)과 더미 공통전극(91d)간에 강하게 작용하는 전계의 영향으로 이온들의 이동 역시 큰 장벽을 만나게 되어, 액티브영역내로 이동하는 것이 어렵게 된다.

결과적으로 더미 데이터라인(94b)에 별도의 회로 추가/수정 없이 n번째 데이터라인(94a(n))과 반대 극성의 신호를 인가해 주므로써, 액정패널 전체에 균일한 커플링 특성과 이온의 차폐창 역할을 동시에 수행하여, 특정 영역에 이온이 많이 트랩되어 잔류 DC로 작용하는 것을 방지할 수 있게 된다.

추가로, 상기 공통배선(91b)은 도면에는 도시되지 않았지만 화소영역을 가로지르도록 형성되지 않고, 게이트라인(91)과 인접하게 화소영역의 외곽에 배치될 수도 있다.

이때 공통전극(91c)과 화소전극(96)은 공통배선(91b)을 중심으로 대칭으로 형성되는 것이 아니고, 서로 평행하게 한 화소영역에서 지그재그 형상으로 한번 이상 꺾여 형성된다.

상기 게이트 라인(91)과 공통배선, 공통전극(91b, 91c)은 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 또는 텅스텐(W)의 금속으로 형성되고, 상기 게이트 절연막(92)은 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO_2)으로 형성된다.

상기 보호막(95)은 상기 액티브층(93)을 외부의 습기나 이물질로부터 보호하기 위한 목적으로 형성하는 것으로, 아크릴, 폴리 이미드, BCB(Benzo Cyclo Butene), 산화막, 질화막 중에서 어느 하나로 형성된다.

그리고 도면에는 도시되지 않았지만, 상기 화소전극(96) 및 공통배선, 공통전극(91b, 91c)을 포함한 하부기판(90)의 전면에 폴리이미드(polyimide)나 광배향성 물질로 이루어진 배향막이 더 형성된다.

여기서 폴리이미드로 이루어진 배향막은 기계적인 러빙에 의해 배향방향이 결정되며, PVCN계 물질(polyvinylcinnamate based material)이나 폴리실록산계물질(polysiloxane based material)로 이루어진 광반응성 물질은 자외선과 같은 광의 조사에 의해 배향방향이 결정된다.

이때, 배향방향은 광의 조사방향이나 조사되는 광의 성질, 즉 편광방향 등에 의해 결정된다.

그리고 상부기판(80)에는 블랙매트릭스(81)와 칼라필터층(82)과 오버코트층(83)이 구성되어 있고, 도 6에 도시된 바와 같이 상기 하부기판(90)과 상부기판(80)을 합착하기 위한 씨일재(70)가 하부기판(90) 또는 상부기판(80)에 형성되어 있다.

상기 오버코트층(83)은 형성하지 않을 수도 있다.

상기 공통전극(91c)과 화소전극(96) 사이에 위치한 액정은 상기 공통전극(91c)과 화소전극(96) 사이에 분포하는 횡전계에 의해 동일한 방향으로 배열되어 하나의 도메인을 이루며, 상기과 같은 구성에 의해서 횡전계 방식에서는 단일 화소영역에 다수의 멀티도메인을 구성할 수 있으므로 보다 넓은 시야각을 가지는 액정표시장치의 제작이 가능하다.

즉, 상기에서 공통전극(91c)과 화소전극(96)이 지그재그(zigzag) 형태로 형성되므로 한 화소에 위치하는 액정이 모두 해당하는 한 방향으로 배향되지 않고 다양한 방향으로 배향될 수 있도록 하여, 한 화소에서 배향되는 액정의 배향방향을 다양하게 할 수 있는 멀티 도메인을 유도할 수 있다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같은 본 발명의 횡전계 방식의 액정표시장치는 다음과 같은 효과가 있다.

더미 데이터라인을 구비하고, n-1번째 데이터라인과 더미 데이터라인을 쇼트시켜서 n번째 데이터라인과 더미 데이터라인에 반대 극성의 신호를 인가시키면, 마지막 도트(Dot)인 블루 라인에서의 빛샘 현상을 효과적으로 개선할 수 있다.

이에 따라서, IPS의 액정표시장치의 품질을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

액티브영역과 더미영역 및 패드영역이 정의된 액정패널과;

교차 배치되어 화소영역을 정의하는 복수개(n개)의 게이트 라인 및 데이터 라인;

상기 화소영역 상에 형성된 화소전극 및 공통전극;

상기 더미영역에 상기 데이터라인과 평행하게 배열되며, 상기 패드영역에서 n-1번째 데이터라인과 쇼트된 더미 데이터라인을 포함하여 구성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 액티브영역에는 상기 게이트라인과 데이터라인의 교차 부위에 형성된 박막 트랜지스터와;

상기 게이트라인과 동일층상에 형성되며, 상기 게이트라인과 평행하게 배열된 공통배선과;

상기 공통배선과 연결되며 상기 화소영역내에 일정 간격으로 형성된 복수개의 공통전극과;

상기 박막 트랜지스터에 연결되면서 상기 복수개의 공통전극 사이에 일정 간격을 갖고 상기 데이터라인과 동일한 방향으로 형성된 화소전극을 포함하여 구성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 패드영역에는 하부기판 상에 형성된 게이트절연막과,

상기 게이트절연막상에 일정 간격을 갖고 형성된 복수개(n개)의 데이터라인과 상기 더미 데이터라인,

상기 데이터라인과 상기 더미 데이터라인을 포함한 상기 하부기판 상부에 형성된 보호막과,

상기 n-1번째 데이터라인과 상기 더미 데이터라인 상부에 각각 형성된 콘택홀과,

상기 콘택홀 및 상기 n-1번째 데이터라인과 상기 더미 데이터라인 사이의 상기 보호막 상에 형성된 쇼팅바를 포함하여 구성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 4.

제 1 항 또는 제 2 항에 있어서,

상기 더미영역에는 상기 액티브영역의 구성요소와 동일하게 구성된 더미 박막트랜지스터와, 더미 공통배선, 더미 공통전극과 더미 화소전극이 구비되어 있음을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 5.

제 2 항에 있어서,

상기 화소전극 및 공통전극은 지그재그 형태로 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 6.

제 2 항에 있어서,

상기 데이터라인은 지그재그 형태로 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

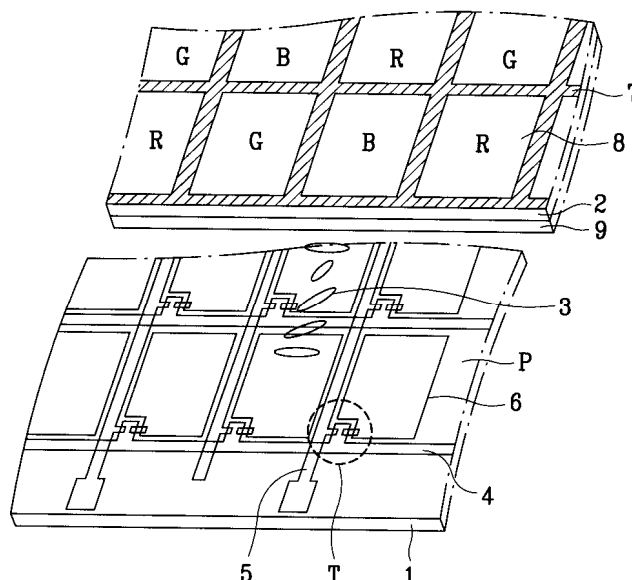
청구항 7.

제 2 항에 있어서,

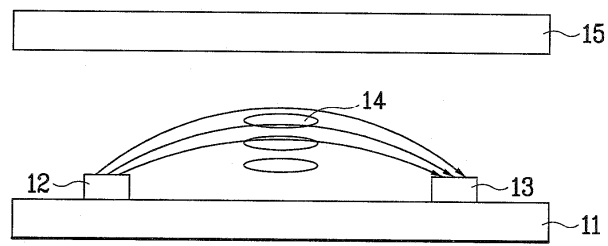
상기 화소전극은 전단 게이트라인의 상부까지 연장 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

도면

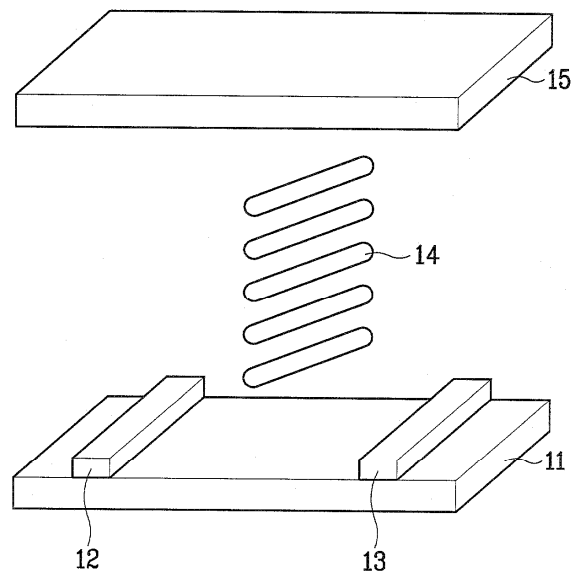
도면1



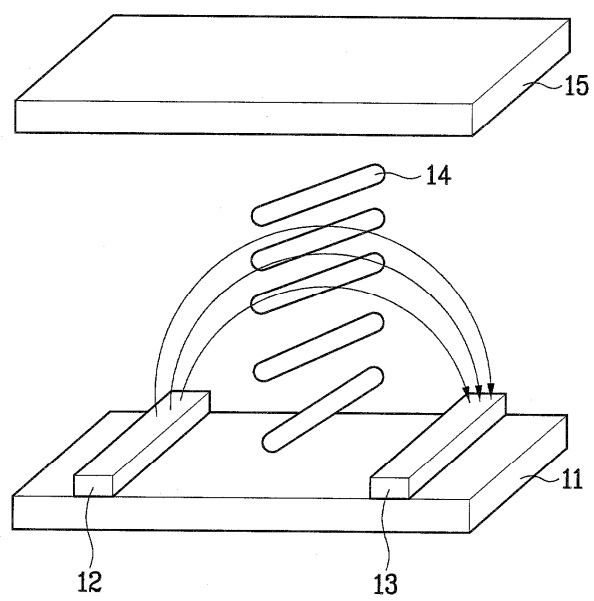
도면2



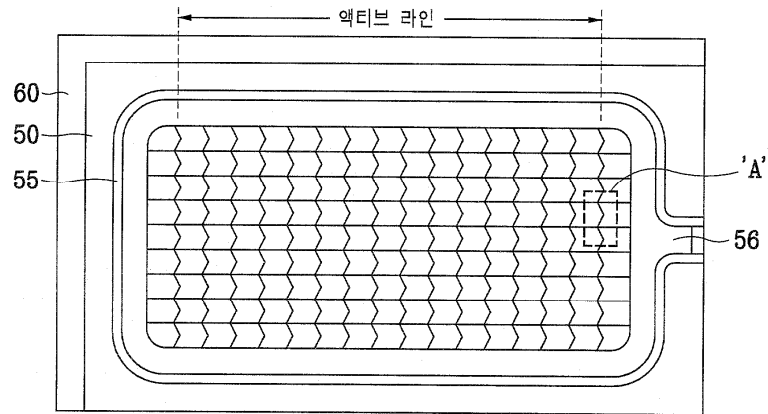
도면3a



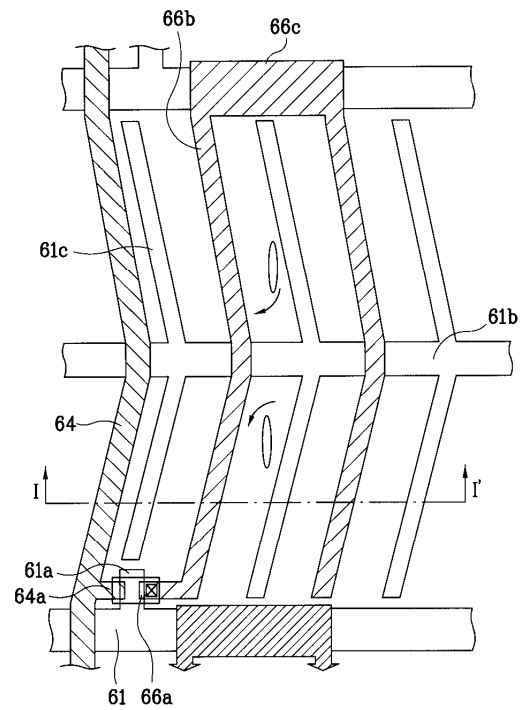
도면3b



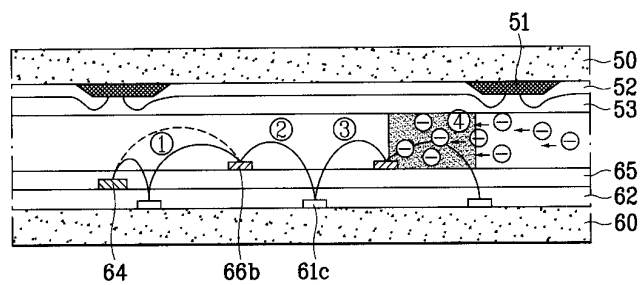
도면4



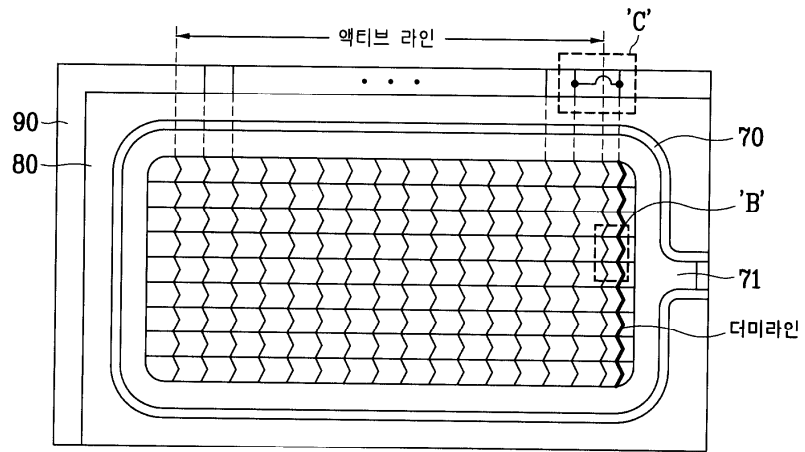
도면5a



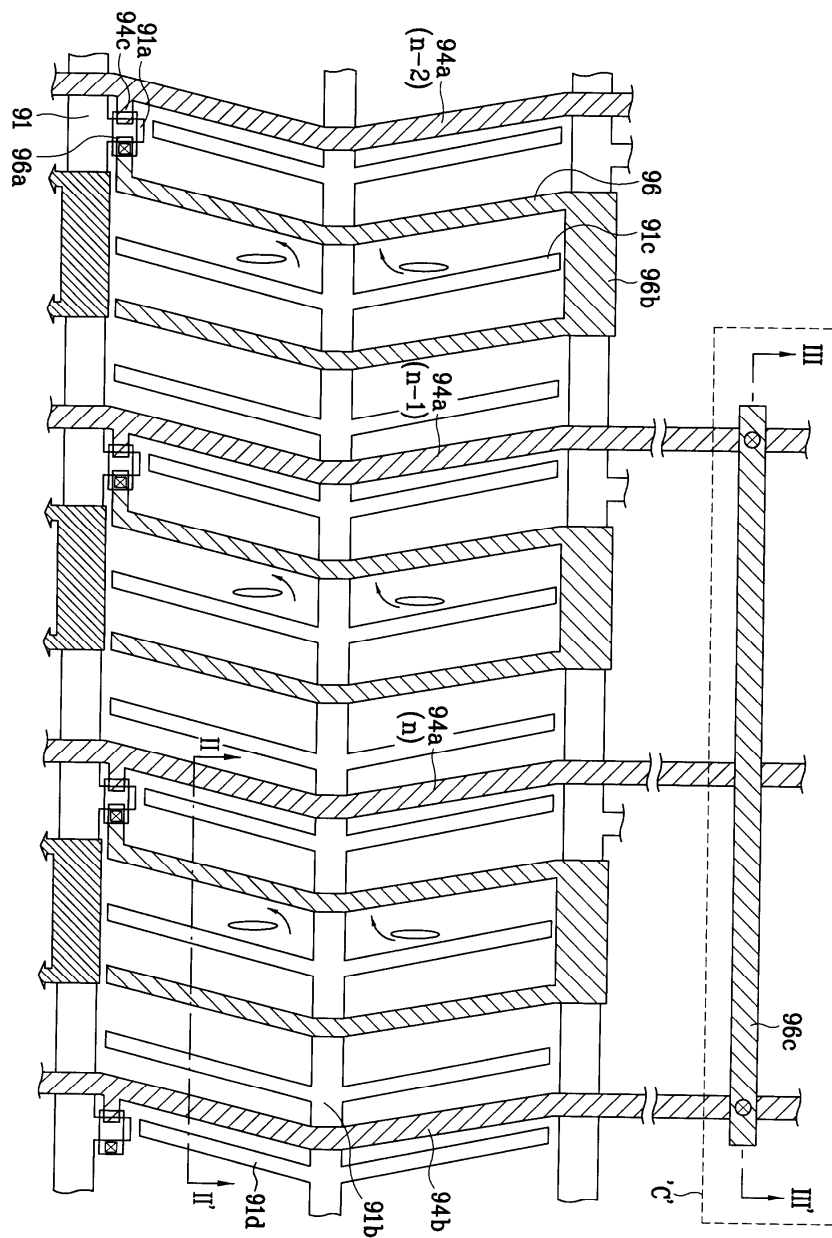
도면5b



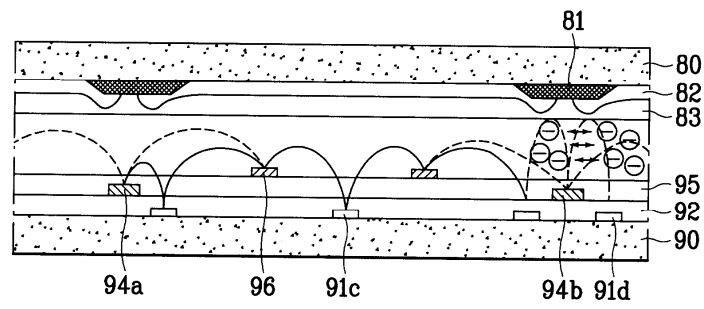
도면6



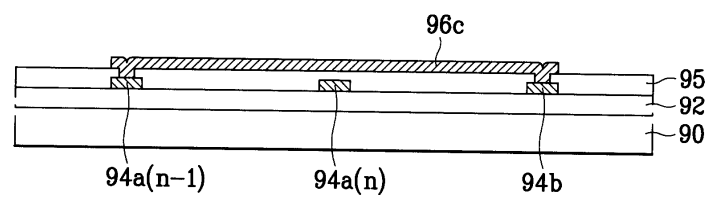
도면7a



도면7b



도면8



专利名称(译)	横向电场系统的液晶显示装置		
公开(公告)号	KR1020040061594A	公开(公告)日	2004-07-07
申请号	KR1020020087872	申请日	2002-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JOUNHO 이준호 LEE MINJIC 이민직		
发明人	이준호 이민직		
IPC分类号	G02F1/1343		
代理人(译)	金勇 新昌		
其他公开文献	KR100720451B1		
外部链接	Espacenet		

摘要(译)

用途：提供面内切换模式LCD（液晶显示器），以防止蓝线漏光。

