



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년04월10일
(11) 등록번호 10-1383706
(24) 등록일자 2014년04월03일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/133 (2006.01)
G09G 3/36 (2006.01) G02F 1/136 (2006.01)
(21) 출원번호 10-2007-0078924
(22) 출원일자 2007년08월07일
심사청구일자 2012년08월07일
(65) 공개번호 10-2009-0014742
(43) 공개일자 2009년02월11일
(56) 선행기술조사문헌
US20060192739 A1
US7301595 B2

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
이준우
경기도 안양시 동안구 안양관교로 42, 인덕원 삼
성아파트 112동 204호 (관양동)
김희섭
경기 화성시 영통로61번길 10, 110동 304호 (반월
동, 신영통현대1차아파트)
(뒷면에 계속)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 20 항

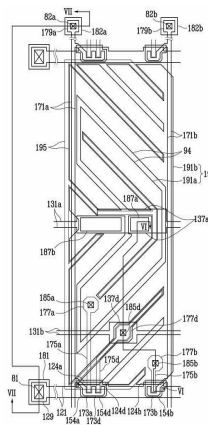
심사관 : 이준석

(54) 발명의 명칭 액정 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것이다. 본 발명의 한 실시예에 따른 액정 표시 장치는 제 1 및 제2 박막 트랜지스터, 제1 절개부 및 경사 방향 결정 부재를 가지며, 상기 제1 박막 트랜지스터와 연결되어 있는 화소 전극, 상기 제2 박막 트랜지스터와 연결되어 있는 방향 제어 전극, 상기 화소 전극 및 상기 방향 제어 전극과 중첩하며, 일정한 전압 값을 갖는 제1 유지 전극 신호가 인가되는 제1 유지 전극, 그리고 상기 방향 제어 전극과 중첩하며, 주기적으로 변동하는 전압 값을 갖는 제2 유지 전극 신호가 인가되는 제2 유지 전극을 포함한다.

대표도 - 도3



(72) 발명자

정미혜

경기도 수원시 장안구 천천로74번길 92, 대림진흥
아파트 824동 1402호 (정자동)

이승훈

경기도 용인시 기흥구 공세로 226, 청구 아파트
102동 1104호 (공세동)

루지안강

경기도 수원시 영통구 영통로290번길 26, 벽적골8
단지아파트 833동 404호 (영통동)

특허청구의 범위

청구항 1

제1 및 제2 박막 트랜지스터,

제1 절개부 및 경사 방향 결정 부재를 가지며, 상기 제1 박막 트랜지스터와 연결되어 있는 화소 전극,

상기 제2 박막 트랜지스터와 연결되어 있는 방향 제어 전극,

상기 화소 전극 및 상기 방향 제어 전극과 중첩하며, 일정한 전압 값을 갖는 제1 유지 전극 신호가 인가되는 제1 유지 전극, 그리고

상기 방향 제어 전극과 중첩하며, 주기적으로 변동하는 전압 값을 갖는 제2 유지 전극 신호가 인가되는 복수의 제2 유지 전극

을 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 방향 제어 전극의 전압은 소정 전압에 대하여 상기 화소 전극의 전압보다 큰 액정 표시 장치.

청구항 3

제1항에서,

상기 화소 전극과 상기 방향 제어 전극은 서로 떨어져 있는 액정 표시 장치.

청구항 4

제1항에서,

상기 화소 전극과 상기 방향 제어 전극은 동일한 재질로 동일한 층에 형성되어 있는 액정 표시 장치.

청구항 5

제1항에서,

상기 화소 전극 및 상기 방향 제어 전극과 마주 보며 연속면을 갖는 공통 전극을 더 포함하는 액정 표시 장치.

청구항 6

제1항에서,

상기 제1 및 제2 박막 트랜지스터와 연결되어 있는 복수의 데이터선, 그리고

상기 제1 및 제2 박막 트랜지스터와 연결되어 있는 복수의 게이트선

을 포함하는 액정 표시 장치.

청구항 7

제6항에서,

상기 경사 방향 결정 부재는 상기 데이터선 또는 상기 게이트선과 빗각을 이루며 뻗어 있는 제1 사선부를 포함하는 액정 표시 장치.

청구항 8

제7항에서,

상기 빗각은 45 ° 인 액정 표시 장치.

청구항 9

제7항에서,

상기 제1 절개부는 상기 제1 사선부와 평행한 제2 사선부를 포함하는 액정 표시 장치.

청구항 10

제6항에서,

상기 데이터선과 상기 화소 전극 사이에 형성되어 있는 유기막을 더 포함하는 액정 표시 장치.

청구항 11

제1항에서,

상기 방향 제어 전극의 적어도 일부는 상기 제1 절개부의 형태를 따라 형성되어 있는 액정 표시 장치.

청구항 12

제11항에서,

상기 방향 제어 전극의 적어도 일부는 상기 제1 절개부를 통하여 노출되는 액정 표시 장치.

청구항 13

제1항에서,

상기 경사 방향 결정 부재는 제2 절개부를 포함하는 액정 표시 장치.

청구항 14

제1항에서,

상기 화소 전극은 서로 분리되어 있는 제1 부화소 전극 및 제2 부화소 전극을 포함하는 액정 표시 장치.

청구항 15

제14항에서,

상기 제1 부화소 전극의 전압과 상기 제2 부화소 전극의 전압은 서로 다른 액정 표시 장치.

청구항 16

제15항에서,

상기 제2 부화소 전극과 연결되어 있는 제3 박막 트랜지스터를 더 포함하고,

상기 제1 부화소 전극은 상기 제1 박막 트랜지스터와 연결되어 있는

액정 표시 장치.

청구항 17

제16항에서,

상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터와 연결되어 있는 제1 데이터선,

상기 제3 박막 트랜지스터와 연결되어 있는 제2 데이터선, 그리고

상기 제1, 제2 및 제3 박막 트랜지스터와 연결되어 있는 게이트선

을 더 포함하는

액정 표시 장치.

청구항 18

제17항에서,

상기 제1 및 제3 박막 트랜지스터는 각각 게이트 전극, 소스 전극 및 드레인 전극을 포함하고, 상기 제1 및 제3 박막 트랜지스터 각각의 게이트 전극 및 소스 전극은 서로 연결되어 있는 액정 표시 장치.

청구항 19

제1 액정 축전기 및 제2 액정 축전기를 포함하는 액정 표시 장치의 구동 방법으로서,

상기 제1 및 제2 액정 축전기를 충전하는 단계,

상기 제1 액정 축전기의 충전 전압을 유지하는 단계, 그리고

상기 제1 액정 축전기가 유지되는 동안, 상기 제2 액정 축전기 양단의 전압이 상기 제1 액정 축전기 양단의 전압보다 크도록 상기 제2 액정 축전기의 충전 전압을 주기적으로 변화하는 단계

를 포함하는 액정 표시 장치의 구동 방법.

청구항 20

제19항에서,

상기 액정 표시 장치는 상기 제1 액정 축전기보다 충전 용량이 더 작은 제3 액정 축전기를 더 포함하고,

상기 제3 액정 축전기를 유지하는 단계, 그리고

상기 제3 액정 축전기가 유지되는 동안, 상기 제2 액정 축전기 양단의 전압이 상기 제3 액정 축전기 양단의 전압보다 크도록 상기 제2 액정 축전기의 충전 전압을 주기적으로 변화하는 단계

를 더 포함하는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0004] 수직 배향 방식 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부 또는 돌기는 액정 분자가 기울어지는 방향을 결정해 주므로 이들을 다양하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

발명의 내용

해결 하고자하는 과제

[0005] 그러나 화소 전극과 공통 전극에 모두 절개부를 형성하는 방법은, 공통 전극을 패터닝하기 위하여 별도의 마스크를 필요로 하고, 색필터의 안료가 공통 전극의 절개부를 통하여 빠져 나와 액정층을 오염시키는 것을 막기 위하여 색필터 위에 덮개막을 형성하여야 한다. 또한 돌기를 형성하는 방법 역시 돌기를 형성하기 위한 별도의

공정을 두거나 기존의 공정을 변형하여야 하므로 액정 표시 장치의 제조 방법을 복잡하게 한다. 게다가 돌기나 절개부가 있는 수직 배향 방식의 액정 표시 장치는 돌기나 절개부 주변의 액정 분자들은 강하게 제어하지만 그로부터 멀리 떨어진 액정 분자들에 대해서는 그 영향력이 약하기 때문에 표시 장치의 응답 속도가 떨어진다.

[0006] 본 발명이 이루고자 하는 기술적 과제는 공통 전극에 절개부 또는 돌기를 형성하지 않고도 광시야각이 확보된 수직 배향 방식 액정 표시 장치를 제공하는 것이다.

과제 해결수단

[0007] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 및 제2 박막 트랜지스터, 제1 절개부 및 경사 방향 결정 부재를 가지며, 상기 제1 박막 트랜지스터와 연결되어 있는 화소 전극, 상기 제2 박막 트랜지스터와 연결되어 있는 방향 제어 전극, 상기 화소 전극 및 상기 방향 제어 전극과 중첩하며, 일정한 전압 값을 갖는 제1 유지 전극 신호가 인가되는 제1 유지 전극, 그리고 상기 방향 제어 전극과 중첩하며, 주기적으로 변동하는 전압 값을 갖는 제2 유지 전극 신호가 인가되는 제2 유지 전극을 포함한다.

[0008] 상기 방향 제어 전극의 전압은 소정 전압에 대하여 상기 화소 전극의 전압보다 클 수 있다.

[0009] 상기 화소 전극과 상기 방향 제어 전극은 서로 떨어져 있을 수 있다.

[0010] 상기 화소 전극과 상기 방향 제어 전극은 동일한 재질로 동일한 층에 형성되어 있을 수 있다.

[0011] 상기 화소 전극 및 상기 방향 제어 전극과 마주 보며 연속면을 갖는 공통 전극을 더 포함할 수 있다.

[0012] 상기 제1 및 제2 박막 트랜지스터와 연결되어 있는 데이터선, 그리고 상기 제1 및 제2 박막 트랜지스터와 연결되어 있는 게이트선을 포함할 수 있다.

[0013] 상기 경사 방향 결정 부재는 상기 데이터선 또는 상기 게이트선과 빗각을 이루며 뻗어 있는 제1 사선부를 포함할 수 있다.

[0014] 상기 빗각은 45 ° 일 수 있다.

[0015] 상기 제1 절개부는 상기 제1 사선부와 평행한 제2 사선부를 포함할 수 있다.

[0016] 상기 데이터선과 상기 화소 전극 사이에 형성되어 있는 유기막을 더 포함할 수 있다.

[0017] 상기 방향 제어 전극의 적어도 일부는 상기 제1 절개부의 형태를 따라 형성되어 있을 수 있다.

[0018] 상기 방향 제어 전극의 적어도 일부는 상기 제1 절개부를 통하여 노출될 수 있다.

[0019] 상기 경사 방향 결정 부재는 제2 절개부를 포함할 수 있다.

[0020] 상기 화소 전극은 서로 분리되어 있는 제1 부화소 전극 및 제2 부화소 전극을 포함할 수 있다.

[0021] 상기 제1 부화소 전극의 전압과 상기 제2 부화소 전극의 전압은 서로 다를 수 있다.

[0022] 상기 제2 부화소 전극과 연결되어 있는 제3 박막 트랜지스터를 더 포함하고, 상기 제1 부화소 전극은 상기 제1 박막 트랜지스터와 연결되어 있을 수 있다.

[0023] 상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터와 연결되어 있는 제1 데이터선, 상기 제3 박막 트랜지스터와 연결되어 있는 제2 데이터선, 그리고 상기 제1, 제2 및 제3 박막 트랜지스터와 연결되어 있는 게이트선을 더 포함할 수 있다.

[0024] 상기 제1 및 제2 박막 트랜지스터는 각각 게이트 전극, 소스 전극 및 드레인 전극을 포함하고, 상기 제1 및 제2 박막 트랜지스터 각각의 게이트 전극 및 소스 전극은 서로 연결되어 있을 수 있다.

[0025] 본 발명의 다른 실시예에 따른 액정 표시 장치의 구동 방법은 제1 액정 축전기 및 제2 액정 축전기를 포함하는 액정 표시 장치의 구동 방법으로서, 상기 제1 및 제2 액정 축전기를 충전하는 단계, 상기 제1 액정 축전기의 충전 전압을 유지하는 단계, 그리고 상기 제1 액정 축전기가 유지되는 동안, 상기 제2 액정 축전기 양단의 전압이 상기 제1 액정 축전기 양단의 전압보다 크도록 상기 제2 액정 축전기의 충전 전압을 주기적으로 변화하는 단계를 포함한다.

[0026] 상기 액정 표시 장치는 상기 제1 액정 축전기보다 충전 용량이 더 작은 제3 액정 축전기를 더 포함하고, 상기 제3 액정 축전기를 유지하는 단계, 그리고 상기 제3 액정 축전기가 유지되는 동안, 상기 제2 액정 축전기 양단

의 전압이 상기 제3 액정 축전기 양단의 전압보다 크도록 상기 제2 액정 축전기의 충전 전압을 주기적으로 변화하는 단계를 더 포함할 수 있다.

효 과

[0027] 이와 같이, 본 발명은 공통 전압에 대한 방향 제어 전극 전압을 화소 전극 전압보다 크게 유지하여, 수직 배향 방식의 액정 표시 장치에서 공통 전극에 절개부 또는 돌기를 형성하지 않고도 광시야각이 확보될 수 있다.

발명의 실시를 위한 구체적인 내용

[0028] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0029] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0030] 이제 본 발명의 실시예에 따른 액정 표시 장치 및 그의 구동 방법에 대하여 도면을 참고하여 상세하게 설명한다.

[0031] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

[0032] 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400), 데이터 구동부(data driver)(500), 유지 전극 구동부(700), 계조 전압 생성부(gray voltage generator)(800) 및 신호 제어부(signal controller)(600)를 포함한다.

[0033] 도 1을 참고하면, 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(signal line)(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.

[0034] 도 2를 참고하면, 신호선(G, Da, Db, Sa, Sb)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트 선(G), 데이터 전압을 전달하는 복수 쌍의 제1 및 제2 데이터선(Da, Db) 및 유지 전극 신호를 전달하는 복수 쌍의 제1 및 제2 유지 전극선(Sa, Sb)을 포함한다. 게이트선(G)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(Da, Db)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

[0035] 각 화소(PX), 예를 들면 게이트선(G)과 데이터선(Da, Db)에 연결된 화소(PX)는 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qd), 제1 내지 제3 액정 축전기(Clca, Clcb, Clcd) 및 제1 내지 제3 유지 축전기(storage capacitor)(Csta, Cstb Cstd), 그리고 방향 제어 축전기(Csts)를 포함한다.

[0036] 제1 내지 제3 스위칭 소자(Qa, Qb, Qc)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자이다.

[0037] 제1 스위칭 소자(Qa)의 제어 단자는 게이트선(G)과 연결되어 있고, 입력 단자는 제1 데이터선(Da)과 연결되어 있으며, 출력 단자는 제1 액정 축전기(Clca) 및 제1 유지 축전기(Csta)와 연결되어 있다. 제2 스위칭 소자(Qb)의 제어 단자는 게이트선(G)과 연결되어 있고, 입력 단자는 제2 데이터선(Db)과 연결되어 있으며, 출력 단자는 제2 액정 축전기(Clcb) 및 제2 유지 축전기(Cstb)와 연결되어 있다. 제3 스위칭 소자(Qd)의 제어 단자는 게이트선(G)과 연결되어 있고, 입력 단자는 제1 데이터선(Da)과 연결되어 있으며, 출력 단자는 제3 액정 축전기(Clcd), 제3 유지 축전기(Cstd) 및 방향 제어 축전기(Csts)와 연결되어 있다.

[0038] 제1 및 제2 액정 축전기(Clca, Clcb)는 각각 하부 표시판(100)의 부화소 전극(191a, 191b)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며, 제3 액정 축전기(Clcd)는 하부 표시판(100)의 방향 제어 전극(195)(direction control electrode)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 한다. 두 전극(191, 195, 270) 사이의 액정층(3)은 유전체로서 기능한다.

[0039] 한 쌍의 부화소 전극(191a, 191b)은 서로 분리되어 있으며 하나의 화소 전극(191)을 이룬다. 방향 제어 전극

(195)는 한 쌍의 부화소 전극(191a, 191b)과 분리되어 있다. 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다.

- [0040] 액정층(3)은 음의 유전율 이방성을 가질 수 있으며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0041] 제1 내지 제3 유지 축전기(Csta, Cstb, Cstd)는 각각 제1 내지 제3 액정 축전기(Clca, Clcb, Clcd)의 보조적인 역할을 한다. 제1/제2 유지 축전기(Csta/Cstb)는 하부 표시판(100)의 제1 유지 전극선(Sa)과 제1 부화소 전극/제2 부화소 전극/방향 제어 전극(191a/191b/195)이 절연체를 사이에 두고 중첩되어 이루어진다. 제1 유지 전극선(Sa)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 제1 내지 제3 유지 축전기(Csta, Cstb, Cstd)는 화소 전극(191) 또는 방향 제어 전극(195)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- [0042] 방향 제어 축전기(Csts)는 하부 표시판(100)의 제2 유지 전극선(191b)과 방향 제어 전극(195)이 절연체를 사이에 두고 중첩되어 이루어진다. 제2 유지 전극선(Sb)에는 주기적으로 변화하는 유지 전극 신호(Vst)가 인가된다.
- [0043] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 둘 수도 있다.
- [0044] 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.
- [0045] 그러면 이러한 액정 표시판 조립체(300)에 대하여 도 3 내지 도 7을 참고하여 상세하게 설명한다.
- [0046] 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 4는 도 3에 도시한 액정 표시판 조립체 중 화소 전극을 도시하는 배치도이며, 도 5는 도 3에 도시한 액정 표시판 조립체 중 방향 제어 전극을 도시하는 배치도이며, 도 6 및 도 7은 각각 도 3에 도시한 액정 표시판 조립체를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도이다.
- [0047] 도 3 내지 도 7을 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체는 하부 표시판(100), 상부 표시판(200), 액정층(3) 및 편광자(12, 22)를 포함한다.
- [0048] 먼저 하부 표시판(100)에 대하여 상세하게 설명한다.
- [0049] 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121) 및 복수 쌍의 제1 및 제2 유지 전극선(storage electrode line)(131a, 131b)이 형성되어 있다.
- [0050] 게이트선(121)은 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 복수의 제1, 제2 및 제3 게이트 전극(gate electrode)(124a, 124b, 124d) 및 다른 층 또는 게이트 구동부(400)와의 접속을 위한 넓은 끝 부분(129)을 포함한다. 제1 및 제3 게이트 전극(124a, 124d)은 서로 연결되어 있다.
- [0051] 제1 및 제2 유지 전극선(131a, 131b)은 게이트선(121)과 거의 나란하게 뻗으며, 아래위로 확장된 제1 및 제2 유지 전극(137a, 137d)을 포함한다. 그러나 유지 전극선(131a, 131b)의 모양 및 배치는 여러 가지로 변형될 수 있다.
- [0052] 게이트선(121) 및 유지 전극선(131a, 131b) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0053] 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 제1, 제2 및 제3 선행 반도체(154a, 154b, 154d)가 형성되어 있다. 제1 및 제3 선행 반도체(154a, 154d)는 서로 연결되어 있다.
- [0054] 제1, 제2 및 제3 선행 반도체(154a, 154b, 154d) 위에는 제1 선행 저항성 접촉 부재(ohmic contact)(도시하지 않음), 제2 선행 저항성 접촉 부재(163b, 165b) 및 제3 선행 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재(165a, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규

소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.

- [0055] 저항성 접촉 부재(163b, 165b) 및 게이트 절연막(140) 위에는 복수 쌍의 제1 및 제2 데이터선(data line)(171a, 171b) 및 복수의 제1, 제2 및 제3 드레인 전극(drain electrode)(175a, 175b, 175d)이 형성되어 있다.
- [0056] 데이터선(171a, 171b)은 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171a, 171b)은 제1/제2/제3 게이트 전극(124a, 124b, 124d)을 향하여 뻗은 복수의 제1/제2/제3 소스 전극(source electrode)(173a, 173b, 173d)을 포함한다. 데이터선(171a, 171b)은 또한 다른 층 또는 데이터 구동부(400)와의 접속을 위하여 면적이 넓은 끝 부분(179a, 179b)을 포함한다.
- [0057] 제1, 제2 및 제3 드레인 전극(175a, 175b, 175d)은 서로 분리되어 있고 데이터선(171a, 171b)과도 분리되어 있다.
- [0058] 제1 및 제3 소스 전극(173a, 173d)는 서로 연결되어 있다.
- [0059] 제1 소스 전극(173a) 및 제1 드레인 전극(175a)은 제1 섬형 반도체(154a) 위에 위치하며, 제1 드레인 전극(175a)은 제1 소스 전극(173a)로 둘러싸여 있는 막대형 끝 부분과 그 반대쪽에 위치한 넓은 끝 부분(177a)을 포함한다.
- [0060] 제2 소스 전극(173b) 및 제2 드레인 전극(175b)은 제2 섬형 반도체(154b) 위에 위치하며, 제2 드레인 전극(175b)은 제2 소스 전극(173b)로 둘러싸여 있는 막대형 끝 부분과 그 반대쪽에 위치한 넓은 끝 부분(177b)을 포함한다.
- [0061] 제3 소스 전극(173d) 및 제3 드레인 전극(175d)은 제3 섬형 반도체(154d) 위에 위치한다. 제3 드레인 전극(175d)은 두 개의 선형부와 그 사이에 연결된 확장부(177d)를 포함한다. 선형부의 한쪽 끝은 제3 소스 전극(173d)로 둘러싸여 있다.
- [0062] 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제1 드레인 전극(175a)은 제1 섬형 반도체(154a)와 함께 하나의 제1 박막 트랜지스터(thin film transistor, TFT)(Qa)를 이루며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 제1 섬형 반도체(154a)에 형성된다. 또한 제2 게이트 전극(124b), 제2 소스 전극(173b) 및 제2 드레인 전극(175b)은 제2 섬형 반도체(154b)와 함께 하나의 제2 박막 트랜지스터(thin film transistor, TFT)(Qb)를 이루며, 박막 트랜지스터의 채널(channel)은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 제2 섬형 반도체(154b)에 형성된다. 또한 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제3 드레인 전극(175d)은 제1 섬형 반도체(154a)와 함께 하나의 제3 박막 트랜지스터(thin film transistor, TFT)(Qd)를 이루며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제3 드레인 전극(175d) 사이의 제1 섬형 반도체(154a)에 형성된다.
- [0063] 저항성 접촉 부재(163b, 165b)는 그 아래의 반도체(154a, 154b)와 그 위의 데이터선(171a, 171b) 및 드레인 전극(175a, 175b, 175d) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154a, 154b)에는 소스 전극(173a, 173b)과 드레인 전극(175a, 175b, 175d) 사이를 비롯하여 데이터선(171a, 171b) 및 드레인 전극(175a, 175b, 175d)으로 가리지 않고 노출된 부분이 있다.
- [0064] 데이터선(171a, 171b), 드레인 전극(175a, 175b, 175d) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 무기 절연물 또는 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.
- [0065] 보호막(180)에는 데이터선(171a, 171b)의 끝 부분(179a, 179b)을 드러내는 복수의 접촉 구멍(contact hole)(182a, 182b)이 형성되어 있다. 또한 보호막에는, 제1 내지 제3 드레인 전극(175a, 175b, 175d)을 각각 드러내는 복수의 접촉 구멍(185a, 185b, 185d)이 형성되어 있다. 또한 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다. 또한 보호막(180)에는 제1 유지 전극(137a)과 각각 중첩하는 제1 및 제2 개구부(187a, 187b)가 형성되어 있다.
- [0066] 보호막(180) 위에는 제1 및 제2 부화소 전극(subpixel electrode)(191a, 191b)을 포함하는 복수의 화소 전극(pixel electrode)(191), 방향 제어 전극(195) 및 복수의 접촉 보조 부재(contact assistant)(81, 82a, 82b)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사

성 금속으로 만들어질 수 있다.

- [0067] 제1 부화소 전극/제2 부화소 전극/방향 제어 전극(191a/191b/195)은 접촉 구멍(185a/185b/185d)을 통하여 제1/제2/제3 드레인 전극(175a/175b/175d)과 물리적, 전기적으로 연결되어 제1/제2/제3 드레인 전극(175a/175b/175d)으로부터 데이터 전압을 인가 받는다.
- [0068] 한 쌍의 부화소 전극(191a, 191b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(191a, 191b)의 크기 및 모양에 따라 달라질 수 있다. 제1 및 제2 부화소 전극(191a, 191b)의 면적은 서로 다를 수 있다. 한 예로 제1 부화소 전극(191a)은 제2 부화소 전극(191b)에 비하여 높은 전압을 인가 받으며, 제2 부화소 전극(191b)보다 면적이 작을 수 있다.
- [0069] 각 부화소 전극(191a, 191b) 및 방향 제어 전극(195)과 공통 전극(270)으로 이루어진 제1/제2/제3 액정 축전기(C1ca/C1cb/C1cd)는 박막 트랜지스터(Qa/Qb/Qd)가 턴 오프된 후에도 인가된 전압을 유지한다. 전압 유지 능력을 강화하기 위하여 제1, 제2 및 제3 액정 축전기(C1ca/C1cb/C1cd)와 병렬로 연결된 제1/제2/제3 유지 축전기(Csta/Cstb/Cstd)는 제1 부화소 전극/제2 부화소 전극/방향 제어 전극(191a/191b/195)과 제1 유지 전극(137a)의 중첩 등으로 만들어진다. 이 때 보호막(180)에는 제1 및 제2 개구부(187a, 187b)가 형성되어 있으므로 화소 전극(191)과 제1 유지 전극(137a) 사이에는 게이트 절연막(140)만이 존재한다. 따라서, 화소 전극(191)과 제1 유지 전극(137a) 사이의 거리가 짧아지므로 유지 축전기(Csta, Cstb)의 용량이 증가하여 전압 유지 능력이 향상된다.
- [0070] 방향 제어 축전기(Csts)는 방향 제어 전극(195) 및 이와 전기적으로 연결된 제3 드레인 전극(175d)이 제2 유지 전극(137d)과 중첩하여 만들어진다.
- [0071] 도 4를 참고하면, 각 화소 전극(191)은 게이트선(121) 또는 데이터선(171)과 거의 평행한 네 개의 주 변을 가지며 오른쪽 모퉁이가 모따기되어 있는(chamfered) 대략 사각형 모양이다. 화소 전극(191)의 모판 빗변은 게이트선(121)에 대하여 약 45°의 각도를 이룬다.
- [0072] 하나의 화소 전극(191)을 이루는 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)은 간극(gap)(91)을 사이에 두고 서로 맞물려 있으며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)의 중앙에 삽입되어 있다. 간극(91)은 상부 간극 및 하부 간극을 포함하며, 상부 및 하부 간극은 대략 화소 전극(191)의 왼쪽 변에서부터 오른쪽 변으로 비스듬하게 뻗어 있다. 하부 및 상부 간극은 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직이다.
- [0073] 제1 부화소 전극(191a)에는 중앙 절개부(92) 및 가로 절개부(97a)가 형성되어 있으며, 제1 부화소 전극(191a)은 중앙 절개부(92)에 의하여 복수의 영역(partition)으로 분할된다. 중앙 절개부(92)는 세로부 및 이와 연결된 한 쌍의 사선부를 포함한다. 세로부는 제1 유지 전극선(137a)에 수직하게 뻗으며, 한 쌍의 사선부는 세로부에서 화소 전극(191)의 오른쪽 변을 향하여 나란하게 뻗어 있다. 한 쌍의 사선부는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직으로 뻗어 있다. 가로 절개부(97a)는 중앙 절개부(92)와 연결되어 있다.
- [0074] 제2 부화소 전극(191b)에는 상부 절개부(93b, 94b, 95b, 96b), 하부 절개부(93a, 94a, 95a, 96) 및 가로 절개부(97b)가 형성되어 있으며, 제2 부화소 전극(191b)은 상부 및 하부 절개부(93~96b)에 의하여 복수의 영역으로 분할된다. 절개부(93~96b)는 제1 유지 전극선(131a)에 대하여 거의 반전 대칭을 이룬다. 상부 및 하부 절개부(93~96b)는 대략 화소 전극(191)의 윗변, 아래변 또는 왼쪽변과 연결되어 있으며 왼쪽 변에서부터 오른쪽쪽으로 뻗어 있으며 제1 유지 전극선(131a)에 대하여 상반부 및 하반부에 각각 위치하고 있다. 상부 및 하부 절개부(93~96b) 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직으로 뻗어 있다. 가로 절개부(97b)는 상부 절개부(96b)와 연결되어 있다.
- [0075] 제1 부화소 전극(191a)의 가로 절개부(97a)와 제2 부화소 전극(191b)의 가로 절개부(97b)는 서로 연결되어 있다.
- [0076] 도 5를 참고하면, 방향 제어 전극(195)은 제1, 제2 및 제3 가로부(57, 58a, 58b), 세로부(59), 하부 사선부(53a, 55a, 56a), 상부 사선부(53b, 55b, 56b) 및 중앙부(52)를 포함한다.
- [0077] 제1, 제2 및 제3 가로부(57, 58a, 58b)는 게이트선(121)에 평행하며, 세로부(59)는 데이터선(171a, 171b)에 평행하다. 상부 사선부(93b, 95b, 96b)는 화소 전극(191)의 상부 절개부의 일부(93b, 95b, 96b)와, 하부 사선부(53a, 55a, 56a)는 화소 전극(191)의 하부 절개부의 일부(93a, 95a, 96a)와, 중앙부(52)는 화소 전극(191)의 중앙 절개부(95)와, 제1 가로부(57)는 화소 전극(191)의 가로 절개부(97a, 97b)와 실질적으로 동일한 형태이다. 방향 제어 전극(195)과 화소 전극(191)을 포개었을 때 방향 제어 전극(195)의 세로부(59), 제2 및 제3 가로부

(58a, 58b)는 화소 전극(191)의 바깥에 위치하며, 상부 사선부(93b, 95b, 96b), 하부 사선부(53a, 55a, 56a) 및 중앙부(52)는 각각 화소 전극(191)의 상부 절개부의 일부(93b, 95b, 96b), 하부 절개부의 일부(93a, 95a, 96a) 및 중앙 절개부(95) 안에 삽입된다.

[0078] 절개부(93~97b)는 돌기나 함몰부로 대체할 수 있다.

[0079] 접촉 보조 부재(81, 82a, 82b)는 각각 접촉 구멍(181, 182a, 182b)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171a, 171b)의 끝 부분(179a, 179b)과 연결된다. 접촉 보조 부재(81, 82a, 82b)는 게이트선(121)의 끝 부분(129) 및 데이터선(171a, 171b)의 끝 부분(179a, 179b)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

[0080] 다음으로 상부 표시판(200)에 대하여 설명한다.

[0081] 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 화소 전극(191)과 마주하는 복수의 개구 영역을 정의하는 한편, 화소 전극(191) 사이의 빛샘을 막아 준다.

[0082] 기관(210) 위에는 또한 복수의 색필터(color filter)(230)가 형성되어 있으며, 차광 부재(220)로 둘러싸인 개구 영역 내에 거의 다 들어가도록 배치되어 있다. 색필터(230)는 화소 전극(190)을 따라 세로 방향으로 길게 뻗어 띠(stripe)를 이룰 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

[0083] 색필터(230) 및 차광 부재(220) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)에 절개부가 필요 없으므로, 공통 전극(270)은 연속면을 갖는다. 또한 공통 전극(270)에는 돌기도 필요 없다. 공통 전극(270)은 ITO나 IZO 등 투명한 도전 도전체로 만들어지는 것이 바람직하다.

[0084] 표시판(100, 200)의 안쪽 면 위에는 액정층(3)을 배향하기 위한 배향막(alignment layer)(11, 21)이 도포되어 있으며, 표시판(100, 200)의 바깥쪽 면에 편광자(polarizer)(12, 22)가 부착되어 있다.

[0085] 액정 표시 장치는 편광자(12, 22), 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.

[0086] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자(12, 22)를 통과하지 못하고 차단된다.

[0087] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. 기준 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.

[0088] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선(G)에 인가한다.

[0089] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(Da, Db)과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압(Vd)으로서 데이터선(Da, Db)에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.

[0090] 유지 전극 구동부(700)는 제2 유지 전극선(Sb)와 연결되어 있으며, 주기 신호인 유지 전극 신호(Vst)를 제2 유지 전극선(Sb)에 인가한다.

[0091] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

[0092] 이러한 구동 장치(400, 500, 600, 700, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 700, 800)가 신호선(G, Da, Db) 및 박막 트랜지스터 스위칭 소자(Qa, Qb, Qd) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 700, 800)는 단일 칩으로 집적될 수

있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

- [0093] 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.
- [0094] 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- [0095] 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보내고, 유지 전극 제어 신호(CONT3)를 유지 전극 구동부(700)로 내보낸다.
- [0096] 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.
- [0097] 데이터 제어 신호(CONT2)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(Da, Db)에 아날로그 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.
- [0098] 유지 전극 구동부(700)는 신호 제어부(600)로부터의 유지 전극 제어 신호(CONT3)에 따라 유지 전극 신호(Vst)를 제2 유지 전극선(Sa)에 각각 인가한다. 유지 전극 신호(Vst)는 공통 전압(Vcom)에 대하여 주기적으로 반전한다.
- [0099] 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(Da, Db)에 인가한다.
- [0100] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(G)에 인가하여 이 게이트선(G)에 연결된 제1 내지 제3 스위칭 소자(Qa, Qb, Qd)를 턴 온시킨다. 그러면, 데이터선(Da, Db)에 인가된 데이터 전압이 턴 온된 제1 내지 제3 스위칭 소자(Qa, Qb, Qd)를 통하여 해당 화소(PX)에 인가된다.
- [0101] 화소(PX)에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 제1 및 제2 액정 축전기(C1ca, C1cb)의 충전 전압, 즉 화소 전압으로서 나타난다. 또한, 방향 제어 전극(195)에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 제3 액정 축전기(C1cd)의 충전 전압으로 나타난다.
- [0102] 제1 내지 제3 스위칭 소자(Qa, Qb, Qd)가 턴 오프되면, 화소 전극(191) 및 방향 제어 전극(195)이 고립(floating) 상태가 된다. 그런데, 화소 전극(191) 및 방향 제어 전극(195)이 제2 유지 전극선(131b)과 축전기(Csts)를 이루고 있으므로, 제2 유지 전극선(131b)의 전압 변화에 따라 방향 제어 전극(195)의 전압도 변화하며, 두 전극(191, 195)의 전압이 서로 달라진다. 제2 유지 전극 신호(Vst)의 위상 및 극성을 적절하게 조절하면 공통 전압(Vcom)에 대한 방향 제어 전극(195)의 평균 전압이 공통 전압(Vcom)에 대한 화소 전극(191)의 평균 전압보다 높게 할 수 있다.
- [0103] 공통 전극(270)과 화소 전극(191) 및 방향 제어 전극(195) 사이에 전압차가 생기면 표시판(100, 200)의 표면에 거의 수직인 주 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 주 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(270)을 통틀어 전기장 생성 전극이라 한다.
- [0104] 화소 전극(191)의 간극(91) 및 절개부(92-96a)와 변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는

수평 성분을 만들어낸다. 주 전기장의 수평 성분은 절개부(92-96a)의 변과 화소 전극(191)의 변에 거의 수직이며, 화소 전극(191) 전압의 극성에 따라 화소 전극(191) 내부 또는 외부로 향한다. 예를 들어, 화소 전극(191) 전압이 공통 전압(Vcom)보다 크면 수평 성분은 화소 전극(191)의 외부로 향한다.

[0105] 한편, 방향 제어 전극(195)과 화소 전극(191) 사이에도 전압차가 있으므로 이에 따른 부 전기장이 생성되며 부 전기장은 주 전기장의 수평 성분과 실질적으로 나란한 수평 성분을 가진다. 앞서 설명한 것처럼 공통 전압(Vcom)에 대한 방향 제어 전극(195)의 전압이 화소 전극(191)의 전압보다 높으므로 부 전기장의 수평 성분은 주 전기장의 수평 성분과 반대 방향이며 그 세기 또한 주 전기장의 수평 성분보다 강하다. 그러므로 방향 제어 전극(195)이 있는 절개부(92, 93a, 93b, 95a, 95b, 96a, 96b)에서의 전기장의 순 수평 성분은 그에 인접한 간극(91), 나머지 절개부(94a, 94b) 또는 화소 전극(191)의 변에서의 수평 성분과 동일한 방향이 된다.

[0106] 앞서 설명한 것처럼, 절개부(92-96b)는 화소 전극(191)을 복수의 영역으로 나누며, 각 영역은 서로 평행한 두 개의 주 변(major edge)을 가진다. 각 영역 위의 액정 분자들은 대부분 주 변에 수직이면서 앞서 설명한 바와 같은 방향의 전기장 수평 성분에 의한 힘을 받으므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

[0107] 한편, 하나의 입력 영상 데이터는 한 쌍의 출력 영상 데이터로 변환되고 이들은 한 쌍의 부화소 전극(191a, 191b)을 각각 포함하는 부화소에 서로 다른 투과율을 부여한다. 따라서 두 부화소는 서로 다른 감마 곡선을 나타내며 한 화소(PX)의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다. 또한 앞서 설명한 바와 같이 상대적으로 낮은 데이터 전압을 인가 받는 제2 부화소 전극(191b)의 면적을 제1 부화소 전극(191a)의 면적보다 크게 함으로써 측면에서의 합성 감마 곡선의 왜곡을 작게 할 수 있다.

[0108] 액정 분자들은 화소 전극 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판 조립체(300)에 부착된 편광자에 의하여 빛의 투과율 변화로 나타난다.

[0109] 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선(G)에 대하여 차례로 게이트 온 전압(Von)을 인가하여 모든 화소(PX)에 데이터 신호를 인가하여 한 프레임(frame)의 영상을 표시한다.

[0110] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이 때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 행 단위로 바뀐다("행 반전").

[0111] 그러면 도 8을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 방법에 대하여 더욱 상세하게 설명한다.

[0112] 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치 중 i 번째 행 화소의 구동 신호를 도시하는 파형도이다.

[0113] 도 8을 참고하면, 제1 및 제2 데이터선(Da, Db)에 각각 인가되는 제1 및 제2 데이터 전압(Vda, Vdb)과 유지 전극 신호(Vst)는 1H 주기로 공통 전압(Vcom)에 대하여 극성 반전한다. 유지 전극 신호(Vst)의 극성은 제1 및 제2 데이터 전압(Vda, Vdb)의 극성과 반대이다. 게이트선(G)에 인가되는 게이트 신호(Vg)가 게이트 온 전압(Von)인 동안 제1 및 제2 데이터선(Da, Db)에 인가되는 제1 및 제2 데이터 전압(Vda, Vdb)의 극성은 정극성(+)이다. 방향 제어 전극 전압(Vdce), 제1 부화소 전극 전압(Vpa) 및 제2 부화소 전극 전압(Vpb)은 부극성(-)에서 정극성(+)으로 바뀐다. 이 때 방향 제어 전극(195) 및 제1 부화소 전극(191a)은 동일한 전압(Vda)으로 충전되며, 제2 부화소 전극(191b)은 이들보다 작은 전압(Vdb)으로 충전된다. 그 동안 유지 전극 신호(Vst)는 부극성(-)이다.

[0114] 게이트 신호(Vg)가 게이트 오프 전압(Voff)이 되면, 방향 제어 전극 전압(Vdce), 제1 및 제2 부화소 전극 전압(Vpa, Vpb)은 킥백 전압(Vkb)만큼 떨어진다. 그 후에 방향 제어 전극 전압(Vdce)은 유지 전극 전압(Vst)의 변화에 따라 주기적으로 변화한다. 이 때 방향 제어 전극 전압(Vdce)은 유지 전극 신호(Vst)의 상승에 따라 일정 값($\Delta Vdce$)만큼 올라갔다가 다시 원래 전압으로 돌아오는 주기적인 값을 가지고, 제1 및 제2 부화소 전극 전압(Vpa, Vpb) 각각은 킥백 전압(Vkb)만큼 떨어진 후 그 값을 유지한다.

- [0115] 그러면 공통 전극(Vcom)에 대한 방향 제어 전극 전압($\overline{V}_{dce}$)은 방향 제어 전극 전압(Vdce)의 초기값에서 킥백 전압(Vkb)을 빼고 방향 제어 전극 전압(Vdce)의 변화량($\Delta Vdce$)의 평균값을 더한 값이 된다. 제1 및 제2 부화소 전극 전압(Vpa)은 초기값에서 킥백 전압(Vkb)을 뺀 값이 유지 된다. 따라서 방향 제어 전극 전압($\overline{V}_{dce}$)은 공통 전극(Vcom)을 기준으로 제1 부화소 전극 전압($\overline{V}_{pa}$) 및 제2 부화소 전극 전압($\overline{V}_{pb}$)보다 먼 상태를 유지하게 된다.
- [0116] 이제 도 9를 참고하여 본 발명의 다른 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- [0117] 도 9는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.
- [0118] 도 9를 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 액정층(3)을 포함한다.
- [0119] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(G, D, Sa, Sb)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소를 포함한다.
- [0120] 신호선(G, Da, Db, Sa, Sb)은 복수의 게이트선(G), 복수의 데이터선(D) 및 유지 전극 신호를 전달하는 복수 쌍의 제1 및 제2 유지 전극선(Sa, Sb)을 포함한다. 화소는 두 개의 스위칭 소자(Q, Qd), 두 개의 액정 축전기(Clc, Clcd), 두 개의 유지 축전기(Cst, Cstd), 그리고 방향 제어 축전기(Csts)를 포함한다.
- [0121] 도 9의 액정 표시판 조립체는 도 2의 액정 표시판 조립체와 달리 화소 전극(191)이 하나이며, 이에 따라 화소 전극(191)과 공통 전극(270)을 두 단자로 하는 액정 축전기(Clc)도 하나이고, 화소 전극(191)과 제1 유지 전극선(Sa)을 두 단자로 하는 유지 축전기(Cst)도 하나이다.
- [0122] 그 외의 도 9와 도 2에서 동일한 도면 부호를 붙인 구성 요소는 동일한 기능을 하며, 그 설명을 생략한다.
- [0123] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

- [0124] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도.
- [0125] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.
- [0126] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도.
- [0127] 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 화소 전극을 도시하는 배치도.
- [0128] 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 방향 제어 전극을 도시하는 배치도.
- [0129] 도 6 및 도 7은 각각 도 3에 도시한 액정 표시 장치를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도.
- [0130] 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 신호를 도시하는 파형도.
- [0131] 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.

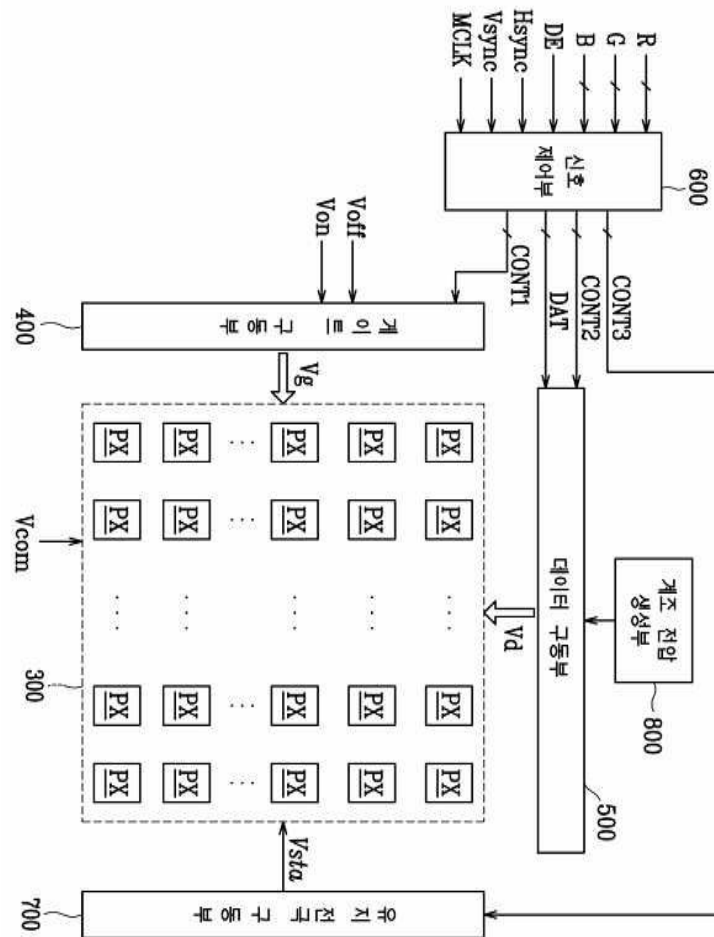
<도면 부호의 설명>

- | | |
|--|-------------------|
| [0133] 11, 21: 배향막 | 12, 22: 편광판 |
| [0134] 81, 82a, 82b: 보조 부재 | 91: 간극 |
| [0135] 92a, 92b, 93a, 93b, 95, 96a, 96b, 97a, 97b: 절개부 | |
| [0136] 100: 하부 표시판 | 110, 210: 기판 |
| [0137] 121: 게이트선 | 124: 게이트 전극 |
| [0138] 131a, 131b: 유지 전극선 | 137a, 137d: 유지 전극 |

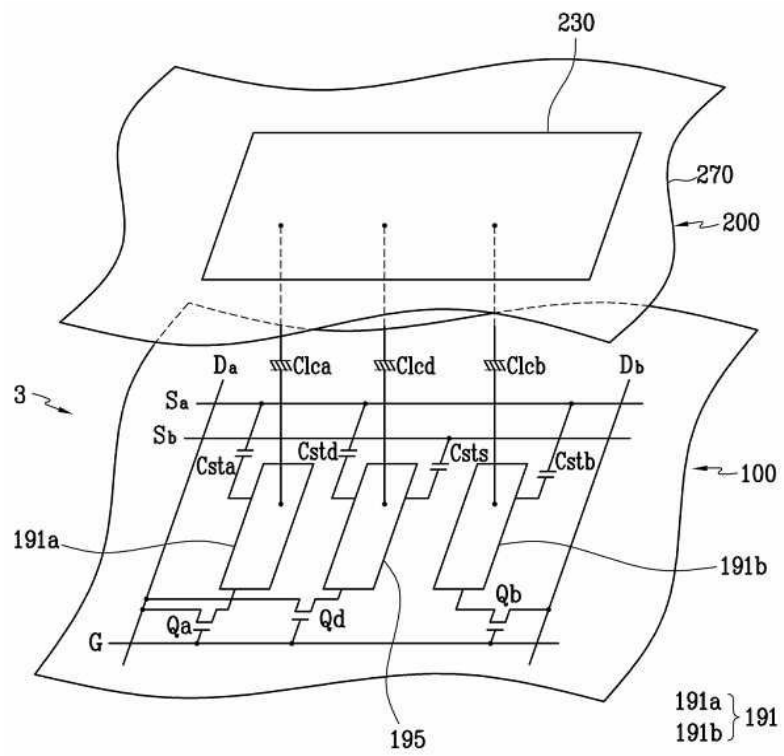
[0139]	140: 게이트 절연막	154: 반도체
[0140]	163, 165: 저항성 접촉 부재	171a, 171b: 데이터선
[0141]	173: 소스 전극	175a, 175b: 드레인 전극
[0142]	180: 보호막	
[0143]	181, 182a, 182b, 185a, 185b, 185d: 접촉 구멍	
[0144]	191: 화소 전극	195: 방향 제어 전극
[0145]	200: 상부 표시판	220: 차광 부재
[0146]	230: 색필터	270: 공통 전극

도면

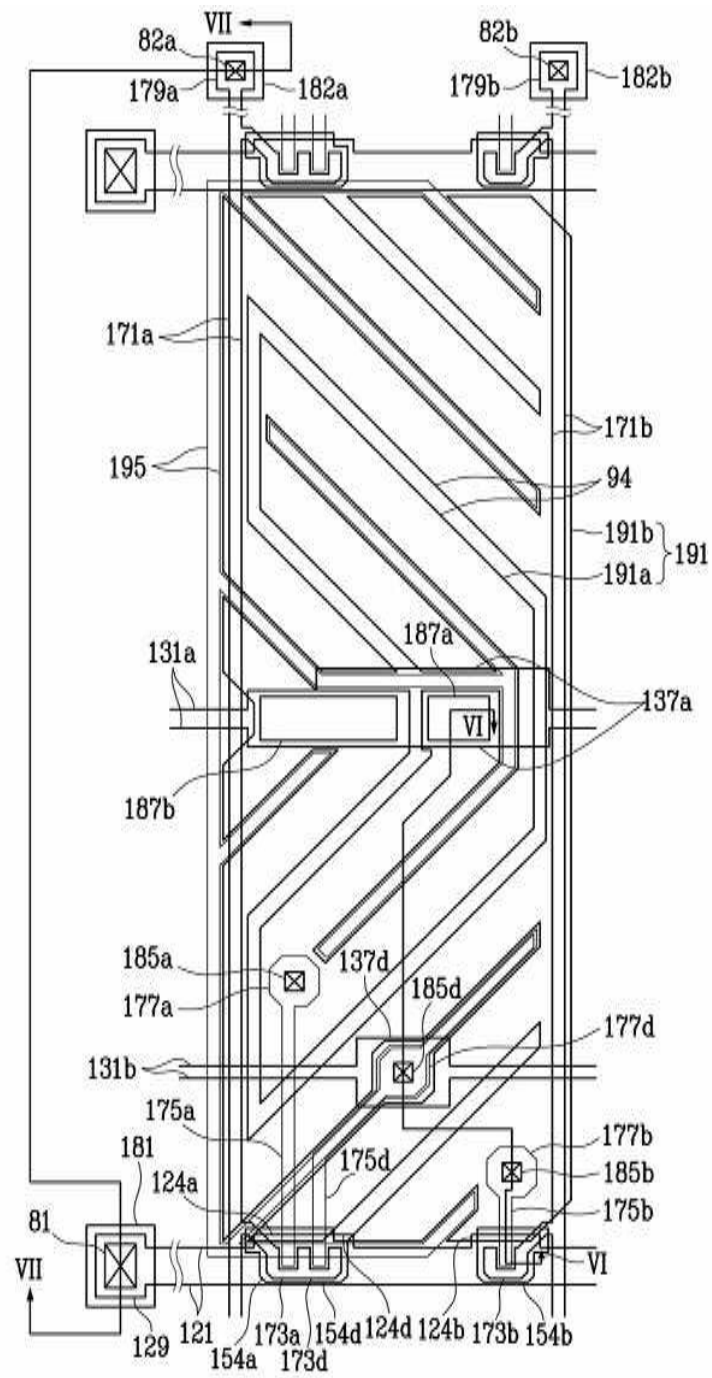
도면1



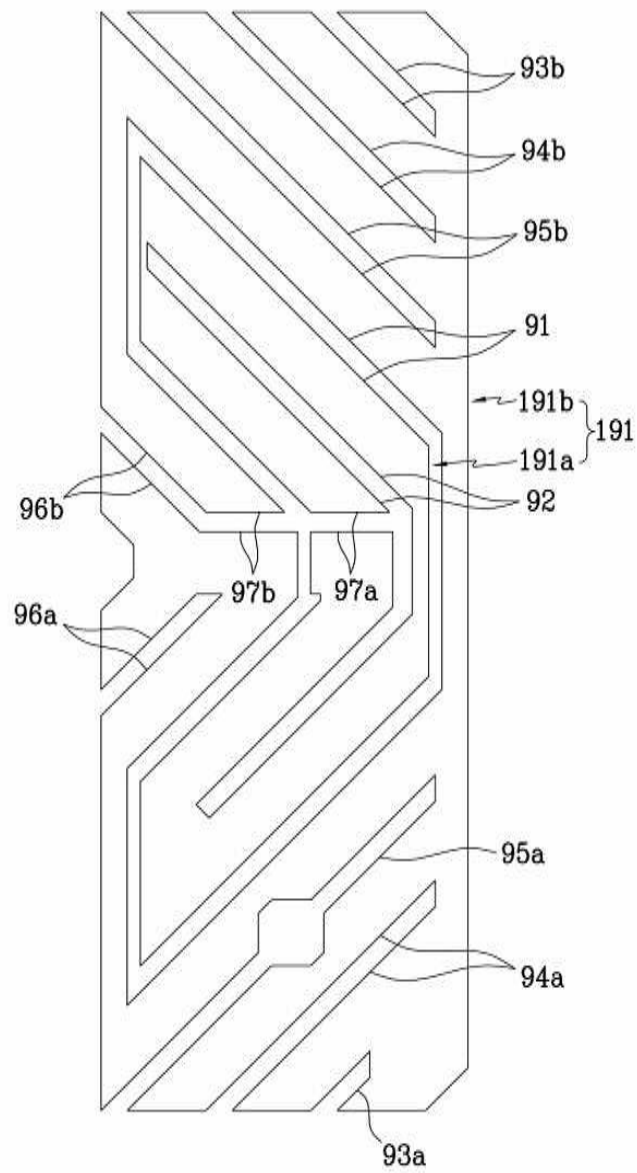
도면2



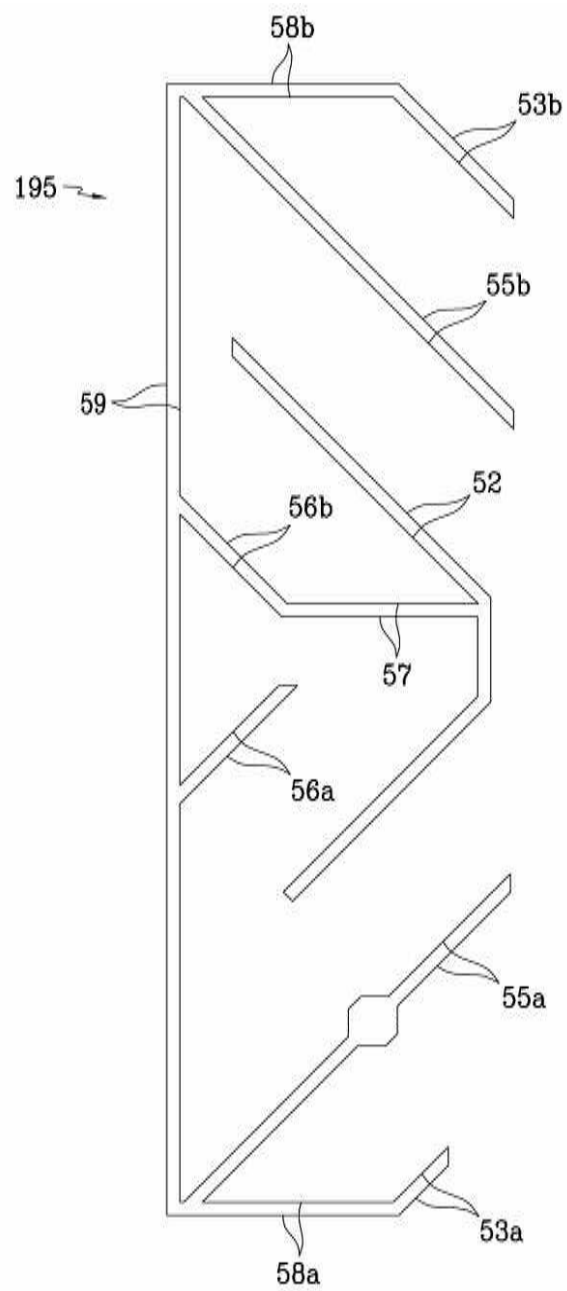
도면3



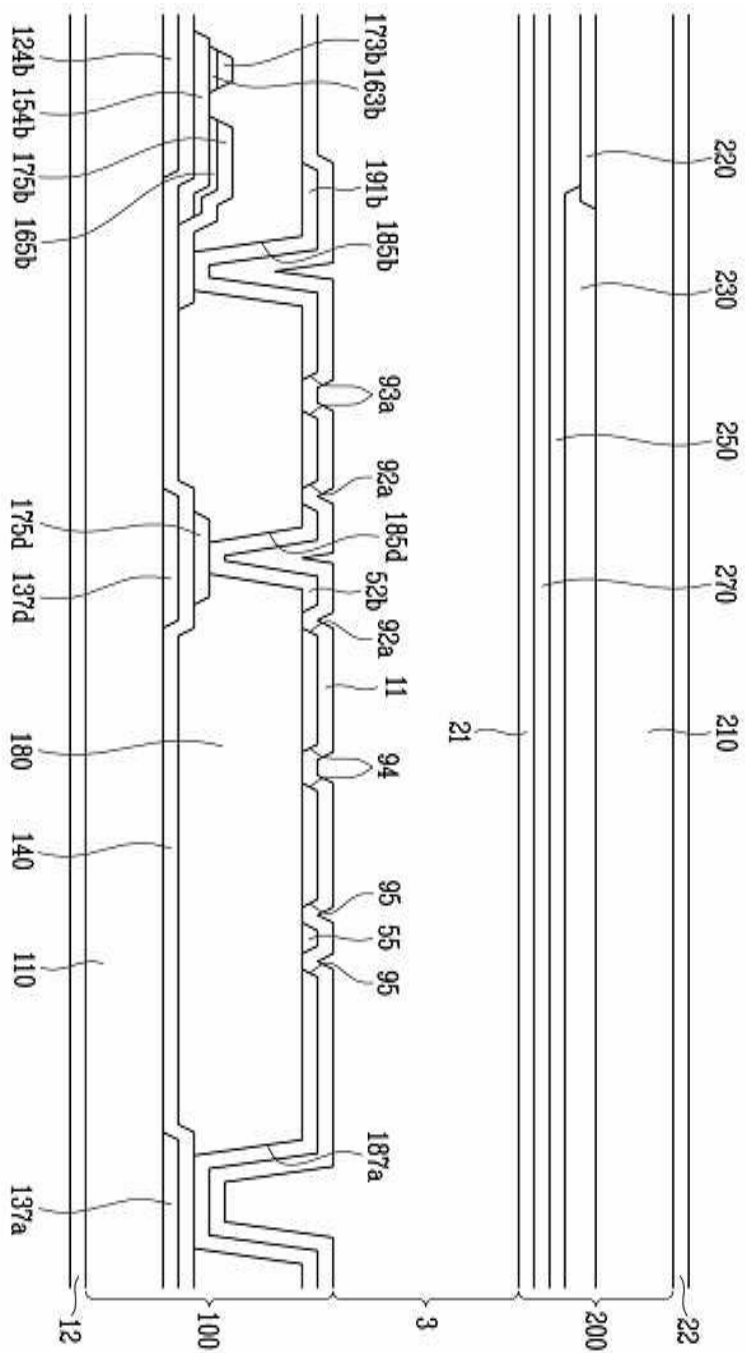
도면4



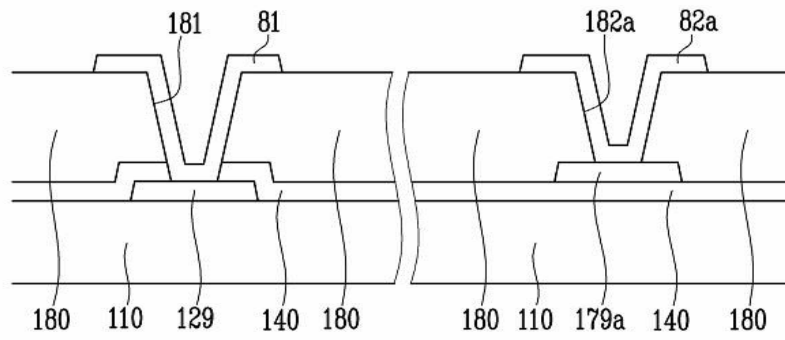
도면5



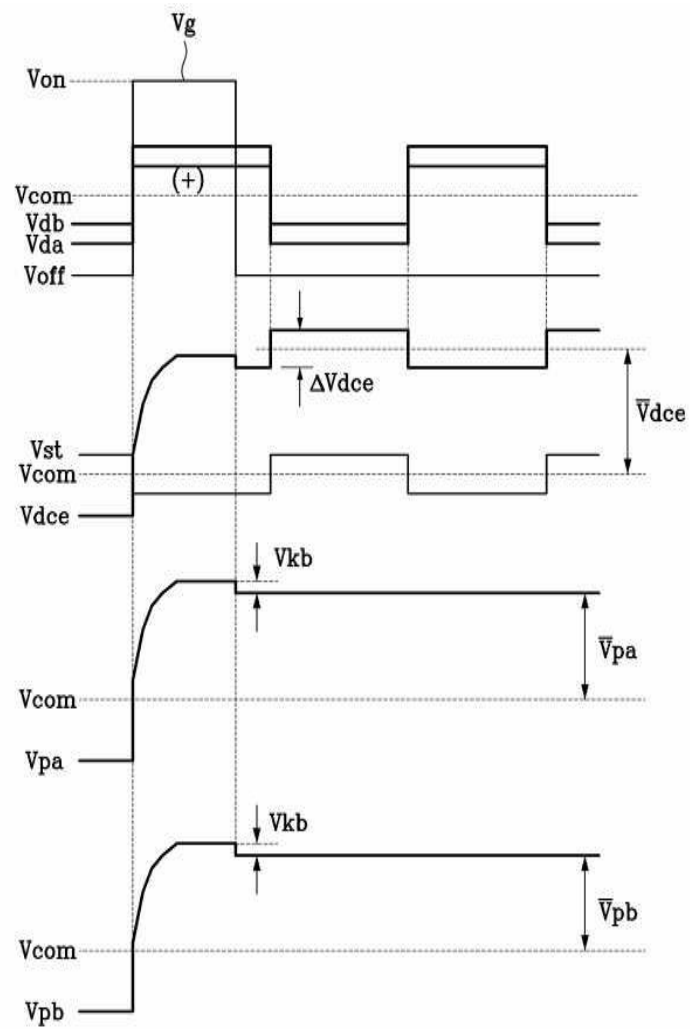
도면6



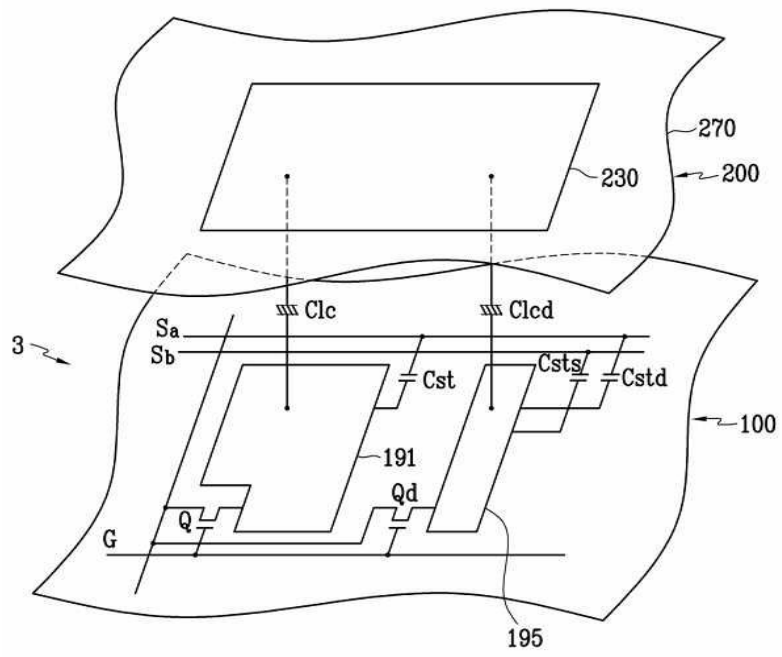
도면7



도면8



도면9



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101383706B1	公开(公告)日	2014-04-10
申请号	KR1020070078924	申请日	2007-08-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE JUN WOO 이준우 KIM HEE SEOP 김희섭 JUNG MEE HYE 정미혜 LEE SEUNG HOON 이승훈 LU JIANGANG 루지안강		
发明人	이준우 김희섭 정미혜 이승훈 루지안강		
IPC分类号	G02F1/1343 G02F1/133 G09G3/36 G02F1/136		
CPC分类号	G02F1/13624 G02F1/133707 G02F1/136213 G09G3/3648 G09G2300/0443 G09G2300/0447 G09G2300/0876 G09G2320/028		
其他公开文献	KR1020090014742A		
外部链接	Espacenet		

摘要(译)

液晶显示器及其驱动方法本发明涉及液晶显示器及其驱动方法。根据本发明实施例的液晶显示器包括连接到第一薄膜晶体管的像素电极，具有第一薄膜晶体管的第二薄膜晶体管，第二薄膜晶体管，连接的方向控制电极，所述像素电极和所述方向控制电极和重叠并固定于被施加具有电压值的第一维持电极信号中的第一维持电极，和电压值，和重叠的方向控制电极，其中，所述周期性变化以及第一和第二维持其中第二维持电极与信号电极施加。

