



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년02월10일
(11) 등록번호 10-1358828
(24) 등록일자 2014년01월28일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2007-0046984

(22) 출원일자 2007년05월15일

심사청구일자 2012년05월15일

(65) 공개번호 10-2007-0115613

(43) 공개일자 2007년12월06일

(30) 우선권주장

1020060048630 2006년05월30일 대한민국(KR)

(56) 선행기술조사문헌

KR1020050076402 A

KR1020060008426 A

KR1020060047183 A

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

이성영

경기도 안양시 만안구 안양로468번길 25-19, 2층
(석수동)

김동규

경기도 용인시 수지구 진산로66번길 10, 삼성5차
아파트 523동 1305호 (풍덕천동)

나혜석

서울특별시 강북구 한천로144길 49-12 (수유동)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 30 항

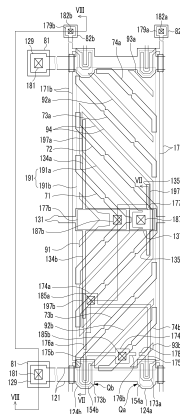
심사관 : 이준석

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것이다. 본 발명에 따른 액정 표시 장치는 제1 및 제2 부화소 전극을 포함하는 복수의 화소 전극, 상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터, 상기 제1 박막 트랜지스터와 연결되어 있는 제1 데이터선, 상기 제2 박막 트랜지스터와 연결되어 있는 제2 데이터선, 상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며, 상기 제1 및 제2 데이터선과 교차하는 게이트선, 그리고 상기 제1 부화소 전극의 적어도 일부와 중첩하는 차단 부재를 포함한다.

대표도 - 도6



특허청구의 범위

청구항 1

제1 및 제2 부화소 전극을 포함하는 복수의 화소 전극,
 상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터,
 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터,
 상기 제1 박막 트랜지스터와 연결되어 있는 제1 데이터선,
 상기 제2 박막 트랜지스터와 연결되어 있는 제2 데이터선,
 상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며, 상기 제1 및 제2 데이터선과 교차하는 게이트선, 그리고
 상기 제1 부화소 전극의 적어도 일부와 중첩하는 차단 부재
 를 포함하는 액정 표시 장치.

청구항 2

제1항에서,
 상기 차단 부재는 상기 게이트선과 동일한 재질로 이루어지는 액정 표시 장치.

청구항 3

제2항에서,
 상기 화소 전극과 중첩하는 유지 전극선을 더 포함하고,
 상기 차단 부재는 상기 유지 전극선에서 뺀어 있는 액정 표시 장치.

청구항 4

제3항에서,
 상기 차단 부재는, 상기 유지 전극선을 기준으로 동일한 방향으로 뺀어 있으며 서로 마주하는 제1 및 제2 차단 부재를 포함하고,
 상기 제1 차단 부재의 길이와 상기 제2 차단 부재의 길이가 서로 다른 액정 표시 장치.

청구항 5

제1항에서,
 상기 제1 부화소 전극의 전압은 상기 제2 부화소 전극의 전압보다 높은 액정 표시 장치.

청구항 6

제1항에서,
 상기 제1 부화소 전극의 면적은 상기 제2 부화소 전극의 면적보다 작은 액정 표시 장치.

청구항 7

제1항에서,
 상기 제1 및 제2 박막 트랜지스터는 상기 게이트선으로부터의 신호에 따라 턴온되어 각각 제1 및 제2 데이터선으로부터의 신호를 전달하는 액정 표시 장치.

청구항 8

제1항에서,

상기 차단 부재는 상기 제1 부화소 전극 중 상기 데이터선과 가까운 가장 자리와 중첩하는 액정 표시 장치.

청구항 9

제8항에서,

상기 차단 부재는 상기 제1 및 제2 데이터선과 평행한 액정 표시 장치.

청구항 10

제1항에서,

상기 화소 전극에는 상기 게이트선과 빔변을 이루는 사선부를 갖는 제1 절개부가 형성되어 있는 액정 표시 장치.

청구항 11

제1항에서,

상기 화소 전극과 마주하는 공통 전극을 더 포함하고,

상기 공통 전극에는 상기 게이트선과 빔변을 이루는 사선부를 갖는 제2 절개부가 형성되어 있는 액정 표시 장치.

청구항 12

제1항에서,

상기 차단 부재는 상기 제2 부화소 전극과 중첩하는 액정 표시 장치.

청구항 13

게이트선,

상기 게이트선과 교차하는 데이터선,

상기 게이트선 및 상기 데이터선에 연결되어 있는 박막 트랜지스터,

상기 박막 트랜지스터에 연결되어 있는 화소 전극, 그리고

상기 화소 전극과 중첩하는 유지 전극선

을 포함하고,

상기 화소 전극은 상기 게이트선 및 상기 데이터선과 빔각을 이루며 상기 유지 전극선과 만나는 적어도 하나의 빔변 및 상기 빔변과 이웃하며 상기 유지 전극선과 중첩하는 중앙변을 포함하는

액정 표시 장치.

청구항 14

제13항에서,

상기 중앙변은 상기 데이터선과 평행한 액정 표시 장치.

청구항 15

제13항에서,

상기 중앙변은 상기 유지 전극선과 중첩하는 액정 표시 장치.

청구항 16

제14항에서,

상기 빔변은 상기 유지 전극선을 중심으로 서로 대칭을 이루는 제1 및 제2 빔변을 포함하는 액정 표시 장치.

청구항 17

제14항에서,

상기 빗변과 상기 중앙변 사이에는 오목부가 형성되어 있는 액정 표시 장치.

청구항 18

제13항에서,

상기 빗변이 상기 게이트선 또는 상기 데이터선과 이루는 각은 45° 또는 135° 인 액정 표시 장치.

청구항 19

제14항에서,

상기 유지 전극선과 중첩하는 전극 부재를 더 포함하는 액정 표시 장치.

청구항 20

제19항에서,

상기 전극 부재는 상기 화소 전극과 연결되어 있는 액정 표시 장치.

청구항 21

제14항에서,

상기 화소 전극은 서로 분리되어 있는 제1 및 제2 부화소 전극을 포함하는 액정 표시 장치

청구항 22

제21항에서,

상기 제1 부화소 전극의 전압과 상기 제2 부화소 전극의 전압은 서로 다른 액정 표시 장치.

청구항 23

제22항에서,

상기 제1 부화소 전극의 면적과 상기 제2 부화소 전극의 면적은 서로 다른 액정 표시 장치.

청구항 24

제22항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가 받는 액정 표시 장치.

청구항 25

제24항에서,

상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 그리고

상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터

를 더 포함하는 액정 표시 장치.

청구항 26

제25항에서,

상기 제1 및 제2 박막 트랜지스터는 서로 다른 데이터선 또는 서로 다른 게이트선과 연결되어 있는 액정 표시 장치.

청구항 27

제13항에서,

상기 화소 전극과 상기 데이터선 사이에 형성되어 있는 유기막을 더 포함하는 액정 표시 장치.

청구항 28

제17항에서,

상기 오목부는 상기 중앙변을 기준으로 상기 빗변이 뺀 방향과 반대 방향으로 뺀어 있는 액정 표시 장치.

청구항 29

제17항에서,

상기 오목부는 상기 유지 전극선과 중첩하는 액정 표시 장치.

청구항 30

제17항에서,

상기 오목부는 상기 중앙변을 기준으로 서로 대칭을 이루는 제1 오목부 및 제2 오목부를 포함하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0019] 본 발명은 액정 표시 장치에 관한 것이다.
- [0020] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.
- [0021] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.
- [0022] 이러한 액정 표시 장치는 동화상 표시 특성을 향상시키기 위하여 여러 방법이 시도되고 있는 데 고속 구동이 개발 중 이다. 고속 구동에서는 프레임 속도가 빠른 만큼 전력이 많이 소비되므로, 반전 구동 방식에서 열 반전(column inversion)을 도입하여 전력 소비를 최소화를 시도하고 있다.

발명이 이루고자 하는 기술적 과제

- [0023] 이러한 액정 표시 장치는 화소 전극과 데이터선 간에 기생 용량이 발생하기 쉽다. 액정 표시 장치의 제조 공정에서 화소 전극 및 데이터선 등의 정렬 오차가 발생하는 경우 기생 용량의 값이 변하게 되고, 이로 인하여 휘도 편차가 발생한다.
- [0024] 본 발명이 이루고자 하는 기술적 과제는 화소 전극과 데이터선 간에 발생하는 기생 용량을 줄여서 정렬 오차가 발생하여도 휘도 편차가 발생하는 것을 방지하는 것이다.
- [0025] 본 발명이 이루고자 하는 다른 기술적 과제는 액정이 눕는 방향이 흐트러지지 않도록 하여 텍스처(texture) 발생을 방지하는 것이다.

발명의 구성 및 작용

- [0026] 이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 및 제2 부화소 전극을 포

합하는 복수의 화소 전극, 상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터, 상기 제1 박막 트랜지스터와 연결되어 있는 제1 데이터선, 상기 제2 박막 트랜지스터와 연결되어 있는 제2 데이터선, 상기 제1 및 제2 박막 트랜지스터와 연결되어 있으며, 상기 제1 및 제2 데이터선과 교차하는 게이트선, 그리고 상기 제1 부화소 전극의 적어도 일부와 중첩하는 차단 부재를 포함한다.

- [0027] 상기 차단 부재는 상기 게이트선과 동일한 재질로 이루어질 수 있다.
- [0028] 상기 화소 전극과 중첩하는 유지 전극선을 더 포함하고, 상기 차단 부재는 상기 유지 전극선에서 뺀어 있을 수 있다.
- [0029] 상기 차단 부재는, 상기 유지 전극선을 기준으로 동일한 방향으로 뺀어 있으며 서로 마주하는 제1 및 제2 차단 부재를 포함하고, 상기 제1 차단 부재의 길이와 상기 제2 차단 부재의 길이가 서로 다를 수 있다.
- [0030] 상기 제1 부화소 전극의 전압은 상기 제2 부화소 전극의 전압보다 높을 수 있다.
- [0031] 상기 제1 부화소 전극의 면적은 상기 제2 부화소 전극의 면적보다 작을 수 있다.
- [0032] 상기 제1 및 제2 박막 트랜지스터는 상기 게이트선으로부터의 신호에 따라 턴온되어 각각 제1 및 제2 데이터선으로부터의 신호를 전달할 수 있다.
- [0033] 상기 차단 부재는 상기 제1 부화소 전극 중 상기 데이터선과 가까운 가장 자리와 중첩할 수 있다.
- [0034] 상기 차단 부재는 상기 제1 및 제2 데이터선과 실질적으로 평행할 수 있다.
- [0035] 상기 화소 전극에는 상기 게이트선과 빔변을 이루는 사선부를 갖는 제1 절개부가 형성되어 있을 수 있다.
- [0036] 상기 화소 전극과 마주하는 공통 전극을 더 포함하고, 상기 공통 전극에는 상기 게이트선과 빔변을 이루는 사선부를 갖는 제2 절개부가 형성되어 있을 수 있다.
- [0037] 상기 차단 부재는 상기 제2 부화소 전극과 중첩할 수 있다.
- [0038] 본 발명의 다른 실시예에 따른 액정 표시 장치는 게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터에 연결되어 있는 화소 전극, 그리고 상기 화소 전극과 중첩하는 유지 전극선을 포함하고, 상기 화소 전극은 상기 게이트선 및 상기 데이터선과 빔각을 이루며 상기 유지 전극선과 만나는 적어도 하나의 빔변 및 상기 빔변과 이웃하며 상기 유지 전극선과 중첩하는 중앙변을 포함한다.
- [0039] 상기 중앙변은 상기 데이터선과 실질적으로 평행할 수 있다.
- [0040] 상기 중앙변은 상기 유지 전극선과 완전히 중첩할 수 있다.
- [0041] 상기 빔변은 상기 유지 전극선을 중심으로 서로 대칭을 이루는 제1 및 제2 빔변을 포함할 수 있다.
- [0042] 상기 빔변과 상기 중앙변 사이에는 오목부가 형성되어 있을 수 있다.
- [0043] 상기 빔변이 상기 게이트선 또는 상기 데이터선과 이루는 각은 45° 또는 135° 일 수 있다.
- [0044] 상기 유지 전극선과 중첩하는 전극 부재를 더 포함할 수 있다.
- [0045] 상기 전극 부재는 상기 화소 전극과 연결되어 있을 수 있다.
- [0046] 상기 화소 전극은 서로 분리되어 있는 제1 및 제2 부화소 전극을 포함할 수 있다.
- [0047] 상기 제1 부화소 전극의 전압과 상기 제2 부화소 전극의 전압을 서로 다를 수 있다.
- [0048] 상기 제1 부화소 전극의 면적과 상기 제2 부화소 전극의 면적은 서로 다를 수 있다.
- [0049] 상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가받을 수 있다.
- [0050] 상기 제1 부화소 전극과 연결되어 있는 제1 박막 트랜지스터, 그리고 상기 제2 부화소 전극과 연결되어 있는 제2 박막 트랜지스터를 더 포함할 수 있다.
- [0051] 상기 제1 및 제2 박막 트랜지스터는 서로 다른 데이터선 또는 서로 다른 게이트선과 연결되어 있을 수 있다.

- [0052] 상기 화소 전극과 상기 데이터선 사이에 형성되어 있는 유기막을 더 포함할 수 있다.
- 상기 오목부는 상기 중앙변을 기준으로 상기 빗변이 뺀 방향과 반대 방향으로 뺀어 있을 수 있다.
- 상기 오목부는 상기 유지 전극선과 중첩할 수 있다.
- 상기 오목부는 상기 중앙변을 기준으로 서로 대칭을 이루는 제1 오목부 및 제2 오목부를 포함할 수 있다.
- [0053] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0054] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0055] 이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.
- [0056] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 두 부화에 대한 등가 회로도이다.
- [0057] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 게조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- [0058] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때, 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 둘 사이에 들어 있는 액정층(3)을 포함한다.
- [0059] 표시 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선과 데이터 신호를 전달하는 데이터선을 포함한다. 게이트선은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다. 한 쌍의 데이터선이 하나의 화소(PX) 양측에 배치되어 있다.
- [0060] 각 화소(PX)는 한 쌍의 부화소(PEa, PEb)를 포함한다. 각 부화소(PEa, PEb)는 신호선(GL, DL)에 연결된 스위칭 소자(도시하지 않음)와 이에 연결된 액정 축전기(liquid crystal capacitor)(Clca, Clcb) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다.
- [0061] 스위칭 소자는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca, Clcb) 및 유지 축전기(Cst)와 연결되어 있다.
- [0062] 액정 축전기(Clca/Clcb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa, PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0063] 액정 축전기(Clca)의 보조적인 역할을 하는 유지 축전기(Cst)는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Cst)는 화소 전극(PE)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- [0064] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를

나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 형성할 수도 있다.

- [0065] 표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.
- [0066] 다시 도 1을 참고하면, 게조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 두 벌의 게조 전압 집합(또는 기준 게조 전압 집합)을 생성한다. 두 벌 중 한 벌은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다.
- [0067] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선에 인가한다.
- [0068] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선에 연결되어 있으며, 게조 전압 생성부(800)로부터의 게조 전압을 선택하고 이를 데이터 신호로서 데이터선에 인가한다. 그러나 게조 전압 생성부(800)가 모든 게조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 게조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 게조 전압을 분압하여 전체 게조에 대한 게조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.
- [0069] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- [0070] 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- [0071] 그러면, 이러한 액정 표시판 조립체의 구조에 대하여 도 3 내지 도 8 및 앞에서 설명한 도 1 및 도 2를 참고하여 상세하게 설명한다.
- [0072] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0073] 도 3을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수의 게이트선(GL), 복수 쌍의 데이터선(DLa, DLb) 및 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.
- [0074] 각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 각각 해당 게이트선(GL) 및 데이터선(DLa/DLb)에 연결되어 있는 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기(Clca/Clcb), 그리고 스위칭 소자(Qa/Qb) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(storage capacitor)(Csta/Cstb)를 포함한다.
- [0075] 각 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DLa/DLb)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca/Clcb) 및 유지 축전기(Csta/Cstb)와 연결되어 있다.
- [0076] 액정 축전기(Clca/Clcb)의 보조적인 역할을 하는 유지 축전기(Csta/Cstb)는 하부 표시판(100)에 구비된 유지 전극선(SL)과 화소 전극(PE)이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선(SL)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Csta, Cstb)는 부화소 전극(PEa, PEb)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- [0077] 액정 축전기(Clca, Clcb) 등에 대해서는 앞에서 설명하였으므로 상세한 설명은 생략한다.
- [0078] 이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치에서는, 신호 제어부(600)가 한 화소(PX)에 대한 입력 영상 신호(R, G, B)를 수신하여 두 부화소(PXa, PXb)에 대한 출력 영상 신호(DAT)로 변환하여 데이터 구동부(500)에 전송할 수 있다. 이와는 달리, 게조 전압 생성부(800)에서 두 부화소(PXa, PXb)에 대한 게조 전압 집합을 따로 만들고 이를 번갈아 데이터 구동부(500)에 제공하거나, 데이터 구동부(500)에서 이를 번갈아 선택함으로써, 두 부화소(PXa, PXb)에 서로 다른 전압을 인가할 수 있다. 단, 이 때 두 부화소(PXa, PXb)의 합성 감마 곡선이 정면에서의 기준 감마 곡선에 가깝게 되도록 영상 신호를 보정하거나 게조 전압 집합을 만드는 것이

바람직하다. 예를 들면 정면에서의 합성 감마 곡선은 이 액정 표시판 조립체에 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다.

- [0079] 그러면 도 4 내지 도 8을 참고하여 도 3에 도시한 액정 표시판 조립체의 한 예에 대하여 상세하게 설명한다.
- [0080] 도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체 용 박막 트랜지스터 표시판의 배치도이며, 도 5는 본 발명의 한 실시예에 따른 액정 표시판 조립체 용 공통 전극 표시판의 배치도이며, 도 6은 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판으로 이루어진 액정 표시판 조립체의 배치도이고, 도 7 및 도 8은 각각 도 6에 도시한 액정 표시판 조립체를 VII-VII 및 VIII-VIII 선을 따라 잘라 도시한 단면도이다.
- [0081] 본 발명의 한 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100)과 이와 마주보는 공통 전극 표시판(200), 그리고 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- [0082] 먼저, 도 4, 도 6, 도 7 및 도 8을 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.
- [0083] 투명한 유리 등으로 이루어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)과 복수의 유지 전극선(storage electrode lines)(131)이 형성되어 있다.
- [0084] 게이트선(121)은 주로 가로 방향으로 뻗어 있고 서로 분리되어 있으며, 게이트 신호를 전달한다. 각 게이트선(121)은 복수의 게이트 전극(gate electrode)(124a, 124b)을 이루는 복수의 돌출부와 다른 층 또는 외부 구동 회로와의 연결을 위하여 면적이 넓은 끝 부분(129)을 포함한다.
- [0085] 유지 전극선(131)은 주로 가로 방향으로 뻗어 있으며, 위 아래로 돌출한 유지 전극(137) 및 제1, 제2, 제3 및 제4 차단 부재(134a, 134b, 135a, 135b)를 포함한다. 유지 전극선(131)에는 액정 표시 장치의 공통 전극 표시판(200)의 공통 전극(common electrode)(270)에 인가되는 공통 전압(Vcom) 따위의 소정의 전압이 인가된다.
- [0086] 게이트선(121)과 유지 전극선(131)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 만들어질 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 게이트선(121)과 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진 다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어진 다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 이외에도 다양한 금속과 도전체로 만들어질 수 있다.
- [0087] 또한 게이트선(121) 및 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 30-80° 인 것이 바람직하다.
- [0088] 게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0089] 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 이루어진 복수의 섬형 반도체(154a, 154b)가 형성되어 있다.
- [0090] 반도체(154a, 154b) 위에는 실리사이드(silicide) 또는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 섬형 저항성 접촉 부재(ohmic contact)(163b, 165b)가 형성되어 있다. 섬형 저항성 접촉 부재(163b, 165b)는 각각 쌍을 이루어 반도체(154a, 154b) 위에 각각 위치한다.
- [0091] 반도체(154a, 154b)와 저항성 접촉 부재(163b, 165b)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 30-80° 이다.
- [0092] 저항성 접촉 부재(163b, 165b) 및 게이트 절연막(140) 위에는 복수 쌍의 제1 및 제2 데이터선(data line)(171a, 171b) 및 복수 쌍의 제1 및 제2 드레인 전극(drain electrode)(175a, 175b), 복수 쌍의 제1 및 제2 전극 부재(177a, 177b)가 형성되어 있다.
- [0093] 데이터선(171a, 171b)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압

(data voltage)을 전달한다. 데이터선(171a, 171b)은 각각 게이트 전극(124a, 124b)을 향하여 뻗은 복수의 소스 전극(source electrode)(173a, 173b)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 폭이 확장되어 있는 끝 부분(179a, 179b)을 포함한다.

- [0094] 드레인 전극(175a, 175b)은 데이터선(171a, 171b)과 분리되어 있고 각각 게이트 전극(124a, 124b)을 중심으로 소스 전극(173a, 173b)과 마주 본다.
- [0095] 제1 및 제2 드레인 전극(175a, 175b)은 각각 반도체(154a, 154b) 위에 위치한 막대형 끝 부분을 가지며, 막대형 끝 부분은 U자형으로 구부러진 소스 전극(173a, 173b)으로 일부 둘러싸여 있다.
- [0096] 제1 드레인 전극(175a)은 막대형 끝 부분에서 시작하여 제1 데이터선(171a)과 실질적으로 평행하게 뻗다가 반시계 방향 수직으로 꺾여 게이트선(121)과 평행하게 뻗으며, 면적이 넓은 확장부(174a)를 포함한다. 또한 제1 드레인 전극(175a)은 막대형 끝 부분 근처에 반시계 방향 수직으로 돌출된 가지부(178a) 및 확장부(174a)에서 반시계 방향 수직으로 꺾여 형성되어 있는 연장부(176a)를 포함한다.
- [0097] 제2 드레인 전극(175b)은 막대형 끝 부분에서 시계 방향 수직으로 꺾여 게이트선(124)에 평행하게 뻗으며, 면적이 넓은 확장부(174b) 및 확장부(174b)에서 연장 형성되어 있는 연장부(176b)를 포함한다.
- [0098] 제1 및 제2 전극 부재(177a, 177b)는 제1 및 제2 드레인 전극(175a, 175b)과 떨어져 형성되어 있으며, 유지 전극(137)과 중첩한다.
- [0099] 제1/제2 게이트 전극(124a/124b), 제1/제2 소스 전극(173a/173b) 및 제1/제2 드레인 전극(175a/175b)은 반도체(154a/154b)와 함께 제1/제2 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb)를 이루며, 박막 트랜지스터(Qa/Qb)의 채널(channel)은 제1/제2 소스 전극(173a/173b)과 제1/제2 드레인 전극(175a/175b) 사이의 반도체(154a/154b)에 형성된다.
- [0100] 데이터선(171a, 171b), 드레인 전극(175a, 175b) 및 제1 및 제2 전극 부재(177a, 177b)는 몰리브덴, 크롬, tantalum 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 하부막의 삼중막을 들 수 있다. 그러나 데이터선(171) 및 드레인 전극(175a, 175b)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- [0101] 데이터선(171a, 171b), 드레인 전극(175a, 175b) 및 제1 및 제2 전극 부재(177a, 177b)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.
- [0102] 저항성 접촉 부재(165b)는 그 하부의 반도체(151a, 151b)와 그 상부의 데이터선(171a, 171b) 및 드레인 전극(175a, 175b) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다.
- [0103] 데이터선(171a, 171b), 드레인 전극(175a, 175b) 및 제1 및 제2 전극 부재(177a, 177b)와 노출된 반도체(154a, 154b) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소나 산화규소 따위의 무기 절연물, 유기 절연물, 저유전율 절연물 따위로 만들어진다. 유기 절연물과 저유전율 절연물의 유전 상수는 4.0 이하인 것이 바람직하며 저유전율 절연물의 예로는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:F:O 등을 들 수 있다. 유기 절연물 중 감광성(photosensitivity)을 가지는 것으로 보호막(180)을 만들 수도 있으며, 보호막의 표면은 평탄할 수 있다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a, 154b) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.
- [0104] 보호막(180)에는 데이터선(171a, 171b)의 끝 부분(179a, 179b) 및 제1 및 제2 전극 부재(177a, 177b)를 각각 드러내는 복수의 접촉 구멍(contact hole)(182a, 182b, 185a, 185b, 187a, 187b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.
- [0105] 보호막(180) 위에는 제1 및 제2 부화소 전극(subpixel electrode)(191a, 191b)을 포함하는 복수의 화소 전극(pixel electrode)(191)과 차폐 전극(shielding electrode)(도시하지 않음) 및 복수의 접촉 보조 부재(contact assistant)(81, 82a, 82b)가 형성되어 있다. 이들은 ITO 또는 IZO 따위의 투명 도전 물질이나 알루미늄, 은 또는 그 합금 등의 반사성 금속으로 이루어진다.

- [0106] 제1/제2 부화소 전극(191a/191b)은 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 물리적, 전기적으로 연결되어 제1/제2 드레인 전극(175a/175b)으로부터 데이터 전압을 인가 받는다. 한 쌍의 부화소 전극(191a, 191b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(191a, 191b)의 크기 및 모양에 따라 설정될 수 있다. 부화소 전극(191a, 191b)의 면적은 서로 다를 수 있다. 한 예로 제2 부화소 전극(191b)은 제1 부화소 전극(191a)에 비하여 높은 전압을 인가 받으며, 제1 부화소 전극(191a)보다 면적이 작다.
- [0107] 데이터 전압이 인가된 부화소 전극(191a, 191b)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191a/191b, 270) 사이의 액정층(3)의 액정 분자들의 배열을 결정한다.
- [0108] 또한 앞서 설명했듯이, 각 부화소 전극(191a, 191b)과 공통 전극(270)은 액정 축전기(C1ca, C1cb)를 이루어 박막 트랜지스터(Qa, Qb)가 턴 오프된 후에도 인가된 전압을 유지한다. 전압 유지 능력을 강화하기 위하여 액정 축전기(C1ca, C1cb)와 병렬로 연결된 유지 축전기(Csta, Cstb)는 제1 및 제2 부화소 전극(191a, 191b) 및 이에 연결되어 있는 제1 및 제2 전극 부재(177a, 177b)와 유지 전극(137)의 중첩 등으로 만들어진다.
- [0109] 각 화소 전극(191)은 그 바깥 경계가 대략 사각형 이다.
- [0110] 하나의 화소 전극(191)을 이루는 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)은 간극(gap)(94)을 사이에 두고 서로 맞물려 있으며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)의 중앙에 삽입되어 있다.
- [0111] 제2 부화소 전극(191b)에는 중앙 절개부(91), 상부 절개부(92a, 93a) 및 하부 절개부(92b, 93b)가 형성되어 있으며, 제2 부화소 전극(191b)은 이들 절개부(91~93b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91~93b)는 유지 전극선(131)에 대하여 거의 반전 대칭을 이룬다.
- [0112] 하부 및 상부 절개부(92a~93b)는 대략 화소 전극(191)의 오른쪽 변에서부터 왼쪽 변, 위쪽 변 또는 아래쪽 변으로 비스듬하게 뻗어 있다. 하부 및 상부 절개부(92a~93b)는 유지 전극선(131)에 대하여 하반부와 상반부에 각각 위치하고 있다. 하부 및 상부 절개부(92a~93b)는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직으로 뻗어 있다.
- [0113] 중앙 절개부(91)는 유지 전극선(131)을 따라 뻗으며 왼쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)는 중앙 가로부 및 한 쌍의 사선부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 오른쪽 변에서부터 유지 전극선(131)을 따라 왼쪽으로 뻗으며, 한 쌍의 사선부는 중앙 가로부의 끝에서 화소 전극(191)의 왼쪽 변을 향하여 각각 하부 및 상부 절개부(92a~93b)와 거의 나란하게 뻗는다.
- [0114] 따라서, 화소 전극(191)의 하반부는 중앙 절개부(91), 간극(94) 및 하부 절개부(92b, 93b)에 의하여 5개의 영역(partition)으로 나누어지고, 상반부 또한 중앙 절개부(91), 간극(94) 및 하부 절개부(92b, 93b)에 의하여 5개의 영역(partition)으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.
- [0115] 제1 부화소 전극(191a)은 데이터선(171a, 171b)과 평행한 제1, 제2 및 제3 세로변(197a, 197b, 197c)을 포함한다. 제1 차단 부재(134a)는 제1 세로변(197a) 부근에서 제1 부화소 전극(191a)과 중첩하며, 제2 차단 부재(134b)는 제2 세로변(197b) 부근에서 제1 부화소 전극(191a)과 중첩하며, 제3 및 제4 차단 부재(135a, 135b)는 제3 세로변(197c) 부근에서 제1 부화소 전극(191a)과 중첩한다. 제1 내지 제4 차단 부재(134a, 134b, 135a, 135b)는 유지 전극선(131)에 연결되어 있으므로 공통 전압이 인가된다.
- [0116] 각 세로변(197a, 197b, 197c)은 데이터선(171a, 171b)에 가까이 위치하므로, 각 세로변(197a, 197b, 197c) 주변에서 제1 부화소 전극(191a)과 제1 및 제2 데이터선(171a, 171b) 사이에 기생 용량이 생기기 쉽다. 따라서 각 세로변(197a, 197b, 197c) 주변에서 차단 부재(134a, 134b, 135a, 135b)를 제1 부화소 전극(191a)과 중첩함으로써, 데이터선(171a, 171b)과 제1 부화소 전극(191a) 사이에 발생하는 기생 용량을 줄일 수 있다.
- [0117] 접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)을 통하여 각각 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- [0118] 다음, 도 5, 도 6 및 도 7을 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.
- [0119] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는

데이터선(171)에 대응하는 선형 부분(221)과 박막 트랜지스터에 대응하는 면형 부분을 포함하며, 화소 전극(191) 사이의 빛샘을 막고 화소 전극(191)과 마주하는 개구 영역을 정의한다. 그러나 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(도시하지 않음)를 가질 수도 있다.

- [0120] 기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0121] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물 등으로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.
- [0122] 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어진다.
- [0123] 공통 전극(270)에는 복수의 절개부(71, 72, 73a, 73b, 74a, 74b)집합이 형성되어 있다.
- [0124] 하나의 절개부(71~74b) 집합은 하나의 화소 전극(191)과 마주 보며 제1 및 제2 중앙 절개부(71, 72), 상부 절개부(73a, 74a) 및 하부 절개부(73b, 74b)를 포함한다. 절개부(71~74b) 각각은 화소 전극(191)의 인접 절개부(91~94b) 사이에 배치되어 있다. 또한, 각 절개부(71~74b)는 화소 전극(191)의 상부 절개부(93a, 94a) 또는 하부 절개부(93b, 94b)와 평행하게 뻗은 적어도 하나의 사선 가지를 포함한다.
- [0125] 하부 및 상부 절개부(73a~74b) 각각은 사선 가지, 가로 가지 및 세로 가지를 포함한다. 사선 가지는 대략 화소 전극(191)의 오른쪽 변에서 왼쪽, 위쪽 또는 아래쪽 변으로 화소 전극(191)의 하부 또는 상부 절개부(92a~93b)와 거의 나란하게 뻗는다. 가로 가지 및 세로 가지는 사선 가지의 각 끝에서부터 화소 전극(191)의 변을 따라 중첩하면서 뻗으며 사선 가지와 둔각을 이룬다. 상기 가로 가지 및 세로 가지는 게이트 라인 및 데이터 라인과 평행하다.
- [0126] 제1 및 제2 중앙 절개부(71)는 중앙 가로 가지, 한 쌍의 사선 가지 및 한 쌍의 종단 세로 가지를 포함한다. 중앙 가로 가지는 대략 화소 전극(191)의 오른쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 왼쪽으로 뻗으며, 한 쌍의 사선 가지는 중앙 가로 가지의 끝에서 화소 전극(191)의 왼쪽 변을 향하여 각각 하부 및 상부 절개부(73a, 73b, 74a, 74b)와 거의 나란하게 뻗는다. 종단 세로 가지는 사선 가지의 각 끝에서부터 화소 전극(191)의 왼쪽 변을 따라 중첩하면서 뻗으며 사선 가지와 둔각을 이룬다.
- [0127] 절개부(71~74b)의 사선부에는 삼각형 모양의 노치(notch)가 형성되어 있다. 이러한 노치는 사각형, 사다리꼴 또는 반원형의 모양을 가질 수도 있으며, 불룩하게 또는 오목하게 이루어질 수 있다. 이러한 노치는 절개부(71~74b)에 대응하는 영역 경계에 위치하는 액정 분자(3)의 배열 방향을 결정해준다.
- [0128] 절개부(71~74b)의 수효 및 방향은 설계 요소에 따라 달라질 수 있다.
- [0129] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있으며 수직 배향막일 수 있다.
- [0130] 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다.
- [0131] 액정 표시 장치는 편광자(12, 22), 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.
- [0132] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전계가 인가되지 않을 때, 입사광은 직교 편광자(12, 22)를 통과하지 못하고 차단된다.
- [0133] 공통 전극(270)에 공통 전압을 인가하고 화소 전극(191)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 앞으로는 화소 전극(191)과 공통 전극(271)을 통틀어 전기장 생성 전극이라 한다.
- [0134] 한편, 전기장 생성 전극(191, 270)의 화소 전극의 절개부(91~93b) 및 공통전극의 절개부(71~74b)와 이들과 평행

한 화소 전극(191)의 빗변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(91~93b, 71~74b)의 빗변과 화소 전극(191)의 빗변에 수직이다.

- [0135] 도 1을 참고하면, 하나의 공통 전극 절개부 집합(71~74b) 및 화소 전극 절개부 집합(91~93b)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0136] 적어도 하나의 절개부(91~93b, 71~74b)는 돌기나 함몰부로 대체할 수 있으며, 절개부(91~93b, 71~74b)의 모양 및 배치는 변형될 수 있다.
- [0137] 이제 도 9 내지 도 11을 참고하여 본 발명에 따른 액정 표시판 조립체의 효과에 대하여 상세하게 살펴본다.
- [0138] 도 9는 종래 기술에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우 여러 가지 용량 값을 설명하는 표이고, 도 10은 본 발명의 한 실시예에 따른 액정 표시 장치의 정렬의 경우 및 오정렬의 경우 여러 가지 용량 값을 설명하는 표이며, 도 11은 종래 기술에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우 계조에 따른 휘도를 도시하는 그래프이며, 도 12는 본 발명의 한 실시예에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우 계조에 따른 휘도를 도시하는 그래프이다.
- [0139] 도 9를 참고하면, 데이터선(171a, 171b) 및 제1 부화소 전극(191a) 사이에 기생 용량을 차폐하는 차단 부재가 없는 액정 표시 장치에서, 데이터선(171a, 171b)과 제1 부화소 전극(191a)의 정렬이 정상적으로 이루어진 경우, 왼쪽으로 약 3um 정도 오정렬이 일어난 경우 및 오른쪽으로 약 3um 정도 오정렬이 일어난 경우에 여러 가지 용량 값을 나타내었다.
- [0140] 세 가지 경우에 모두 유지 축전기(Cst)의 용량 값은 407fF 였으며, 액정 축전기(Clc)의 용량 값은 413fF 였다.
- [0141] 정상 정렬일 경우, 제1 부화소 전극(191a)과 왼쪽 데이터선(171a)과의 기생 용량은 1.25fF였으며, 제2 부화소 전극(191b)과 왼쪽 데이터선(171a)과의 기생 용량은 1.34fF 였으며, 제1 부화소 전극(191a)과 오른쪽 데이터선(171a)과의 기생 용량은 1.34fF였으며, 제2 부화소 전극(191b)과 오른쪽 데이터선(171a)과의 기생 용량은 1.24fF였다.
- [0142] 왼쪽 오정렬일 경우, 제1 부화소 전극(191a)과 왼쪽 데이터선(171a)과의 기생 용량은 1.52fF였으며, 제2 부화소 전극(191b)과 왼쪽 데이터선(171a)과의 기생 용량은 1.61fF 였으며, 제1 부화소 전극(191a)과 오른쪽 데이터선(171a)과의 기생 용량은 1.23fF였으며, 제2 부화소 전극(191b)과 오른쪽 데이터선(171a)과의 기생 용량은 1.13fF였다.
- [0143] 오른쪽 오정렬일 경우, 제1 부화소 전극(191a)과 왼쪽 데이터선(171a)과의 기생 용량은 1.06fF였으며, 제2 부화소 전극(191b)과 왼쪽 데이터선(171a)과의 기생 용량은 1.15fF 였으며, 제1 부화소 전극(191a)과 오른쪽 데이터선(171a)과의 기생 용량은 1.51fF였으며, 제2 부화소 전극(191b)과 오른쪽 데이터선(171a)과의 기생 용량은 1.41fF였다.
- [0144] 즉, 왼쪽 오정렬의 경우에는 왼쪽 데이터선(171a)과 화소 전극(191) 사이의 기생 용량이 정상 정렬에 비하여 증가하며, 오른쪽 데이터선(171b)과 화소 전극(191) 사이의 기생 용량은 정상 정렬일 경우보다 감소한다. 오른쪽 오정렬의 경우에는 오른쪽 데이터선(171b)과 화소 전극(191) 사이의 기생 용량이 정상 정렬일 때에 비하여 증가하고 왼쪽 데이터선(171a)과 화소 전극(191) 사이의 기생 용량은 정상 정렬에 비하여 감소한다.
- [0145] 도 10을 참고하면, 본 발명의 한 실시예에 따라 데이터선(171a, 171b) 및 제1 부화소 전극(191a) 사이에 기생 용량을 차폐하는 차단 부재를 포함하는 경우에, 데이터선(171a, 171b)과 제1 부화소 전극(191a)의 정렬이 정상적으로 이루어진 경우, 왼쪽으로 약 3um 정도 오정렬이 일어난 경우 및 오른쪽으로 약 3um 정도 오정렬이 일어난 경우에 여러 가지 용량 값을 나타내었다.
- [0146] 세 가지 경우에 도 9와 마찬가지로 유지 축전기(Cst)의 용량 값은 407fF 였으며, 액정 축전기(Clc)의 용량 값은 413fF 였다.
- [0147] 정상 정렬일 경우, 제1 부화소 전극(191a)과 왼쪽 데이터선(171a)과의 기생 용량은 0.529fF였으며, 제2 부화소 전극(191b)과 왼쪽 데이터선(171a)과의 기생 용량은 0.617fF 였으며, 제1 부화소 전극(191a)과 오른쪽 데이터선(171a)과의 기생 용량은 0.618fF였으며, 제2 부화소 전극(191b)과 오른쪽 데이터선(171a)과의 기생 용량은

0.527fF였다.

- [0148] 왼쪽 오정렬일 경우, 제1 부화소 전극(191a)과 왼쪽 데이터선(171a)과의 기생 용량은 0.63fF였으며, 제2 부화소 전극(191b)과 왼쪽 데이터선(171a)과의 기생 용량은 0.72fF 였으며, 제1 부화소 전극(191a)과 오른쪽 데이터선(171a)과의 기생 용량은 0.61fF였으며, 제2 부화소 전극(191b)과 오른쪽 데이터선(171a)과의 기생 용량은 0.52fF였다.
- [0149] 오른쪽 오정렬일 경우, 제1 부화소 전극(191a)과 왼쪽 데이터선(171a)과의 기생 용량은 0.49fF였으며, 제2 부화소 전극(191b)과 왼쪽 데이터선(171a)과의 기생 용량은 0.59fF 였으며, 제1 부화소 전극(191a)과 오른쪽 데이터선(171a)과의 기생 용량은 0.67fF였으며, 제2 부화소 전극(191b)과 오른쪽 데이터선(171a)과의 기생 용량은 0.6fF였다.
- [0150] 즉, 도 10의 액정 표시 장치도 도 9와 마찬가지로 오정렬에 따라 화소 전극(191)과 오른쪽 또는 왼쪽 데이터선(171a, 171b) 사이에 발생하는 기생 용량이 증가 또는 감소한다.
- [0151] 그러나 도 10 및 도 9를 비교하면 정상 정렬 및 오정렬 모두의 경우에 있어서 도 10의 경우에 기생 용량의 절대값이 현저히 감소하는 것을 알 수 있다. 즉 차단 부재(134a, 134b, 135a, 135b)가 화소 전극(191)과 데이터선(171a, 171b) 간에 발생하는 기생 용량이 감소한 것을 알 수 있다.
- [0152] 이어서 도 11을 참고하면, 종래 기술에 따른 액정 표시 장치에서 정상 정렬일 경우, 왼쪽 3um 오정렬일 경우 및 오른쪽 3um 오정렬일 경우에 계조에 따른 휘도 차이가 도시되어 있다. 정상 정렬일 경우에는 0%에 가까워 문제가 발생하지 않는다. 그러나 오정렬이 일어나면 화소 간 휘도 차이가 발생하는데 특히 저계조에서 휘도 차이가 크게 발생한다. 즉, 왼쪽으로 오정렬이 일어나면 화소 간 휘도 차이는 최대 -3%에 이르며, 오른쪽으로 오정렬이 일어나면 화소 간 휘도 차이는 최대 +3%에 이른다.
- [0153] 도 12를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 정상 정렬일 경우에는 도 11과 마찬가지로 휘도차가 0%에 가깝다. 그러나 도 12의 액정 표시 장치는 도 11과 달리, 왼쪽 오정렬인 경우 화소 간 휘도 차이는 최대 -0.83%이며, 오른쪽 오정렬인 경우 화소 간 휘도 차이는 최대 +0.83%이다. 도 11과 비교하면 휘도 차이는 현저히 줄어든 것을 알 수 있다.
- [0154] 즉, 본 발명의 한 실시예에 따른 액정 표시 장치는 데이터선(171a, 171b) 과 화소 전극(191) 특히 제1 부화소 전극(191a) 간에 발생하는 기생 용량의 절대값을 줄여 데이터선(171a, 171b) 과 화소 전극(191)의 오정렬이 발생하는 경우에도 화소 간 휘도 차이를 최소화 할 수 있다.
- [0155] 이제 도 13 내지 도 18을 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- [0156] 도 13은 본 발명의 다른 실시예에 따른 액정 표시 장치의 등가 회로도이다.
- [0157] 도 13을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0158] 하부 표시판(100)에는 복수의 게이트선(GL), 복수의 데이터선(DL) 및 복수의 유지 전극선(SL)을 포함하는 신호선이 구비되어 있으며, 각 화소는 스위칭 소자(Q)와 이에 연결된 액정 축전기(C1c), 그리고 스위칭 소자(Q) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(Cst)를 포함한다.
- [0159] 스위칭 소자(Q) 또한 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(C1c) 및 유지 축전기(Cst)와 연결되어 있다.
- [0160] 액정 축전기(C1c)는 하부 표시판(100)의 화소 전극(PE)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 화소 전극(PE)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0161] 유지 축전기(Cst) 및 이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치의 동작 등에 대해서는 앞선 실시예와 실질적으로 동일하므로 상세한 설명은 생략한다. 단, 도 13에 도시한 액정 표시 장치에서는 한 화소(PX)가 분리되어 있지 않고 서로 연결되어 있다.

- [0162] 그러면 도 13에 도시한 액정 표시판 조립체의 예에 대하여 도 14 내지 도 18을 참고하여 상세하게 설명한다.
- [0163] 도 14는 본 발명의 다른 실시예에 따른 액정 표시 장치용 하부 표시판의 배치도이며, 도 15는 본 발명의 다른 실시예에 따른 액정 표시 장치용 상부 표시판의 배치도이며, 도 16은 도 14의 하부 표시판과 도 15의 상부 표시판으로 이루어진 액정 표시판 조립체의 배치도이며, 도 17 및 도 18은 각각 도 16에 도시한 액정 표시판 조립체를 XVII-XVII 선 및 XIX-XIX 선을 따라 잘라 도시한 단면도이다.
- [0164] 도 14 내지 도 19를 참고하면, 본 실시예에 따른 액정 표시판 조립체도 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판 사이에 들어 있는 액정층(3)을 포함한다.
- [0165] 하부 표시판에 대하여 설명하자면, 절연 기판(110) 위에 복수의 게이트선(121)과 복수의 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 각 게이트선(121)은 게이트 전극(124)과 끝 부분(129)을 포함하고 각 유지 전극선(131)은 유지 전극(137)을 포함한다. 게이트 도전체(121, 131) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 복수의 반도체(154)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163, 165)가 형성되어 있다. 저항성 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(171), 복수의 드레인 전극(175) 및 전극 부재(177)를 포함하는 데이터 도전체가 형성되어 있다. 데이터선(171)은 복수의 소스 전극(173)과 끝 부분(179)을 포함한다. 데이터 도전체(171, 175) 및 노출된 반도체(154) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181, 182, 185, 187)이 형성되어 있다. 보호막(180) 위에는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81, 82)가 형성되어 있다. 화소 전극(191), 접촉 보조 부재(81, 82) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.
- [0166] 상부 표시판(200)에 대하여 설명하자면, 절연 기판(210) 위에 차광 부재(220), 복수의 색필터(230), 덮개막(250), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.
- [0167] 도 14 내지 도 19에 도시한 액정 표시판 조립체는 앞서 설명한 실시예와 달리 화소 전극(191)이 분리되지 않고 하나로 이루어져 있으며, 하나의 게이트선(121) 및 하나의 데이터선(171)에 연결되어 있는 박막 트랜지스터(Q)와 화소 전극(191)이 연결되어 있다.
- [0168] 전극 부재(177)는 드레인 전극(175)과 떨어져 형성되어 있으며 유지 전극(137)과 중첩하며 화소 전극(191)의 중앙부를 가로지른다. 전극 부재(177)는 접촉 구멍(187)을 통하여 화소 전극(191)과 연결되어 있다. 전극 부재(177)는 유지 전극(137)과 화소 전극(191) 사이의 유지 용량을 강화한다.
- [0169] 화소 전극(191)은 게이트선(121) 또는 데이터선(171)과 거의 평행한 네 개의 주변을 가지는 대략 사각형 모양이다.
- [0170] 화소 전극(191)에는 제1 중앙 절개부(91), 제2 중앙 절개부(92), 제3 중앙 절개부(93), 제1 상부 절개부(94a), 제2 상부 절개부(95a), 제1 하부 절개부(94b) 및 제2 하부 절개부(95b)가 형성되어 있으며, 화소 전극(191)은 이들 절개부(91-95b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부는 유지 전극선(131)에 대하여 거의 반전 대칭을 이룬다.
- [0171] 제1 및 제2 상부 절개부(94a, 95a)와 제1 및 제2 하부 절개부(94b, 95b)는 대략 화소 전극(191)의 오른쪽변에서부터 왼쪽 변으로 비스듬하게 뻗어 있으며 유지 전극선(131)에 대하여 상반부 및 하반부에 각각 위치하고 있다.
- [0172] 제1 및 제2 상부 절개부(94a, 95a)와 제1 및 제2 하부 절개부(94b, 95b)는 게이트선(121)에 대하여 약 45°의 각도를 이루며 서로 수직으로 뻗어 있다.
- [0173] 제1 중앙 절개부(91)는 제1 및 제2 상부 절개부(94a, 95a)와 제1 및 제2 하부 절개부(94b, 95b)에 평행한 한 쌍의 빗변 및 유지 전극선(131)을 따라 뻗은 가로부를 가진다.
- [0174] 제2 중앙 절개부(92)는 제1 및 제2 상부 절개부(94a, 95a)와 제1 및 제2 하부 절개부(94b, 95b)에 평행한 한 쌍의 빗변(92a, 92b), 유지 전극선(131)에 수직인 세로변(92c) 및 한 쌍의 빗변(92a, 92b)과 세로변(92c) 사이에 위치하는 한 쌍의 오목부(92d, 92e)를 가진다.
- [0175] 제2 중앙 절개부(92)의 빗변(92a, 92b) 중 적어도 어느 하나는 유지 전극선(137)과 만나며, 세로변(92c)은 유지 전극(137)과 중첩한다. 따라서 유지 전극(137)의 위 아래에서 제2 중앙 절개부(92)의 세로변(92c)이 존재하지 않는다. 오목부(92d, 92e)는 전극 부재(177)와 화소 전극(191)을 연결하는 접촉 구멍(187)이 유지 전극(137)과 중첩하는 부분에서 형성되도록 충분한 공간을 만든다.

- [0176] 제3 중앙 절개부(93)는 제1 및 제2 상부 절개부(94a, 95a)와 제1 및 제2 하부 절개부(94b, 95b)에 평행한 한 쌍의 빗변 및 유지 전극선(131)에 수직하는 세로부를 포함한다.
- [0177] 따라서, 화소 전극(191)의 상반부는 제1 내지 제3 중앙 절개부(91, 92, 93)와 제1 및 제2 상부 절개부(94a, 95a)에 의하여 여섯 개의 영역(partition)으로 나뉘고, 상반부 또한 제1 및 제2 상부 절개부(94a, 95a)와 제1 및 제2 하부 절개부(94b, 95b)에 의하여 여섯 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소 전극(191)의 크기, 화소 전극(191)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.
- [0178] 공통 전극(270)에는 복수의 절개부(71, 72, 73a, 73b, 74a, 74b) 집합이 형성되어 있다.
- [0179] 하나의 절개부(71-74b) 집합은 하나의 화소 전극(191)과 마주하며 제1 및 제2 중앙 절개부(71, 72), 제1 상부 절개부(73a), 제2 상부 절개부(74a), 제1 하부 절개부(73b), 제2 하부 절개부(74b)를 포함한다. 절개부(71-74b) 각각은 화소 전극(191)의 인접 절개부(91-95b) 사이에 배치되어 있다. 또한 각 절개부(71-74b)는 화소 전극(191)의 제1 내지 제3 중앙 절개부(91, 92, 93)의 빗변, 제1 및 제2 상부 절개부(94a, 95a), 그리고 제1 및 제2 하부 절개부(94b, 95b)와 거의 평행하게 뻗은 적어도 하나의 사선부를 포함하며, 각 사선부에는 움푹 팬 적어도 하나의 노치(notch)(7)가 있다. 절개부(71-74b)는 유지 전극선(131)에 대하여 거의 반전 대칭을 이룬다.
- [0180] 제1 상부 및 하부 절개부(73a, 73b) 각각은 사선부와 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 뻗는다. 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.
- [0181] 제2 상부 및 하부 절개부(73a, 73b) 각각은 사선부와 가로부 및 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 뻗는다. 가로부 및 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.
- [0182] 제1 중앙 절개부(71)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 유지 전극선(131)을 따라 오 뻗는다. 한 쌍의 사선부는, 중앙 가로부의 끝에서부터 화소 전극(191)의 왼쪽 변을 향하여 중앙 가로부와 둔각을 이루면서 뻗는다. 종단 세로부는 해당 사선부의 끝에서부터 화소 전극(191)의 왼쪽 변을 따라 왼쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.
- [0183] 제2 중앙 절개부(72)는 중앙 세로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 세로부는 유지 전극선(131)에 수직하게 뻗는다. 한 쌍의 사선부는, 중앙 가로부의 끝에서부터 화소 전극(191)의 왼쪽 변을 향하여 중앙 가로부와 둔각을 이루면서 뻗는다. 종단 세로부는 해당 사선부의 끝에서부터 화소 전극(191)의 왼쪽 변을 따라 왼쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.
- [0184] 절개부(71-74b)의 수효 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71-74b)와 중첩하여 절개부(71-74b) 부근의 빗샘을 차단할 수 있다.
- [0185] 이상에서 화소 전극(191)은 분리되어 있지 않으며, 제2 중앙 절개부(92)의 빗변(92a, 92b) 중 적어도 어느 하나는 유지 전극(137)과 만나는 것으로 설명하였으나 이에 한정되는 것은 아니며, 화소 전극(191)이 도 4 내지 도 8에 도시한 액정 표시판 조립체와 같이 서로 분리되어 있는 두 개의 부화소 전극을 포함하며, 두 개의 부화소 전극 사이의 간극의 빗변이 유지 전극(137)과 만날 수도 있다.
- [0186] 그러면 도 19a 내지 도 19d, 도 20a 내지 도 20d, 그리고 앞서 설명한 도 14 내지 도 18을 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치의 효과에 대하여 상세하게 설명한다.
- [0187] 도 14 내지 도 18에 도시한 화소 전극(191) 및 공통 전극(270)의 절개부(71-74b, 91-95b)와 화소 전극(191)의 변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(71-74b, 91-95b)의 변과 화소 전극(191)의 변에 거의 수직이다. 즉 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어 진다. 만일 액정 분자가 기울어지는 방향이 호트러지면 텍스처(texture) 현상이 발생하여 화소의 휘도 표현을 제대로 못한다.
- [0188] 여기서 본 발명의 한 실시예와 같이 유지 전극(137)과 만나는 제2 중앙 절개부(92)에서 그의 빗변(92a)을 유지 전극(137)과 만나게 하면 유지 전극(137) 부근에서 전계 형성이 균일하게 된다. 따라서 이 부분에서 액정 분자가 기울어지는 방향이 호트러지지 않는다. 즉 절개부(71-74b, 91-95b)에 수직하게 놓는 액정 분자의 방향이 유지 전극(137) 부근에서도 그대로 유지 되어 액정의 거동이 호트러지는 텍스처 현상을 방지할 수 있다.

[0189] 도 19a 내지 도 19d는 종래 기술에 따른 액정 표시 장치에서 시간에 따른 액정 분자의 거동을 도시하는 도면이며, 도 20a 내지 도 20d는 본 발명의 한 실시예에 따른 액정 표시 장치에서 시간에 따른 액정 분자의 거동을 도시하는 도면이다.

[0190] 도 19a 내지 도 19d는 블랙 상태에서 화이트 상태로 변할 때 각각 5ms, 10ms, 15ms, 20ms에서 액정의 거동을 도시하고 있으며, 도 20a 내지 도 20d 역시 블랙 상태에서 화이트 상태로 변할 때 각각 5ms, 10ms, 15ms, 20ms에서 액정의 거동을 도시하고 있다.

[0191] 각 도면에서 점선으로 표시한 원의 근처를 비교하여 종래 기술에 따른 액정 표시 장치는 유지 전극(137) 부근에서 시간이 충분히 지나도 액정 분자가 흐트러져서 검은 얼룩으로 보인다. 이러한 부분은 화소의 빛투과에 기여하지 못한다.

[0192] 이에 반하여 본 발명의 한 실시예에 따른 액정 표시 장치는 액정의 흐트러짐이 개선된 것을 알 수 있다. 따라서 해당 부분의 텍스처 발생이 방지되어 화소의 빛 투과에 기여할 수 있다.

발명의 효과

[0193] 본 발명에 따르면 화소 전극과 데이터선 간에 발생하는 기생 용량을 줄여 정렬 오차가 발생하여도 휘도 편차가 발생하는 것을 방지한다.

[0194] 또한 유지 전극 부근에서 액정이 눕는 방향이 흐트러지지 않도록 하여 텍스처(texture) 발생을 방지하여, 화소의 휘도를 높일 수 있다.

[0195] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도.

[0002] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도.

[0003] 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도.

[0004] 도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체 중 한 화소의 박막 트랜지스터 표시판의 배치도.

[0005] 도 5는 본 발명의 한 실시예에 따른 액정 표시판 조립체 중 한 화소의 공통 전극 표시판의 배치도.

[0006] 도 6은 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판으로 이루어진 액정 표시판 조립체의 배치도.

[0007] 도 7 및 도 8은 각각 도 6에 도시한 액정 표시판 조립체를 VII-VII 및 VIII-VIII 선을 따라 잘라 도시한 단면도.

[0008] 도 9는 종래 기술에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우의 여러 가지 용량 값을 설명하는 표.

[0009] 도 10은 본 발명의 한 실시예에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우 여러 가지 용량 값을 설명하는 표.

[0010] 도 11은 종래 기술에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우의 계조에 따른 휘도 변화를 도시하는 그래프.

[0011] 도 12는 본 발명의 한 실시예에 따른 액정 표시 장치의 정상 정렬의 경우 및 오정렬의 경우의 계조에 따른 휘도 변화를 도시하는 그래프.

[0012] 도 13은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.

[0013] 도 14는 본 발명의 한 실시예에 따른 액정 표시 장치용 하부 표시판의 배치도.

[0014] 도 15는 본 발명의 한 실시예에 따른 액정 표시 장치용 상부 표시판의 배치도.

[0015] 도 16은 도 14의 하부 표시판과 도 15의 상부 표시판으로 이루어진 액정 표시 장치의 배치도.

[0016] 도 17 및 도 18은 각각 도 16에 도시한 액정 표시 장치를 XVII-XVII 및 XVIII-XVIII선을 따라 잘라 도시한 단면

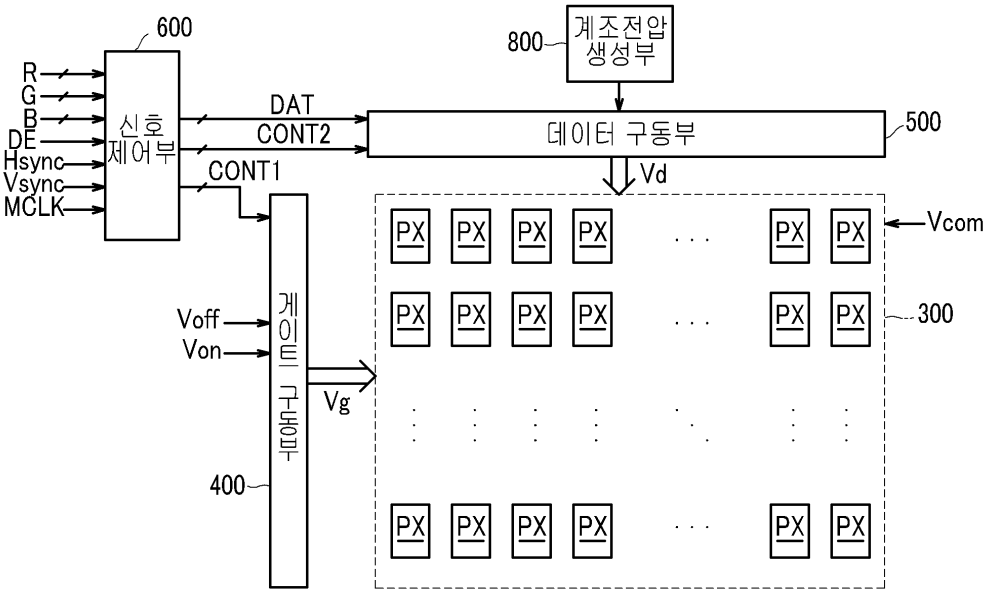
도.

[0017] 도 19a 내지 도 19d는 종래 기술에 따른 액정 표시 장치를 시간에 따라 동작시킨 상태를 도시하는 도면.

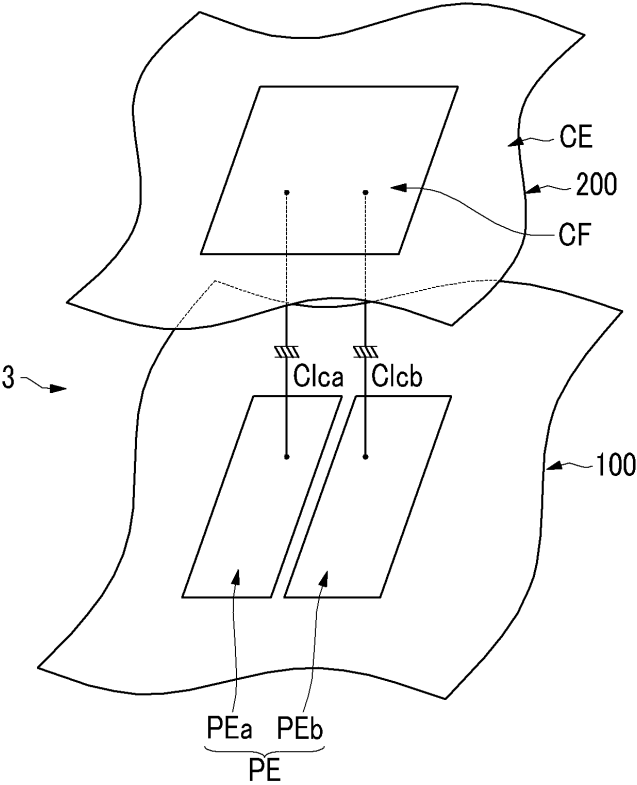
[0018] 도 20a 내지 도 20d는 본 발명의 한 실시예에 따른 액정 표시 장치를 시간에 따라 동작시킨 상태를 도시하는 도면.

도면

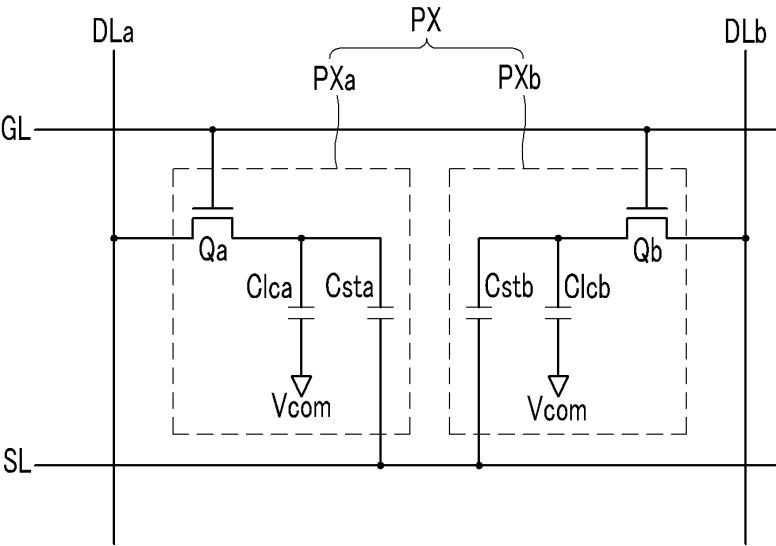
도면1



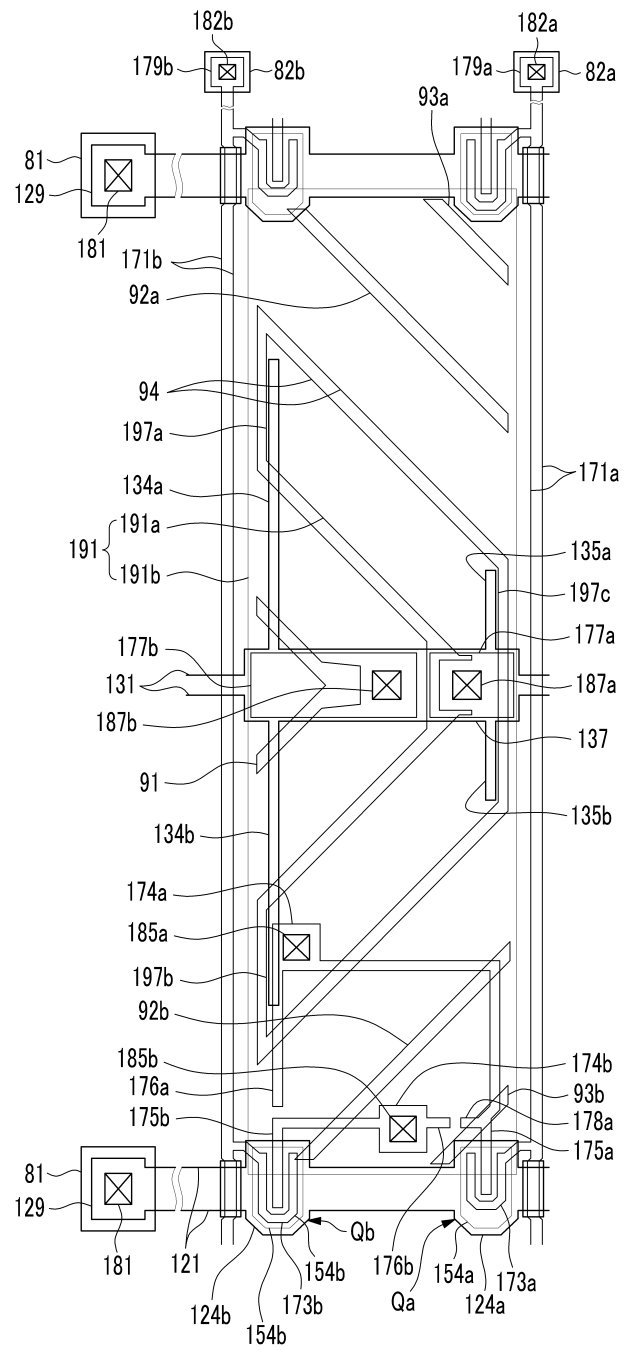
도면2



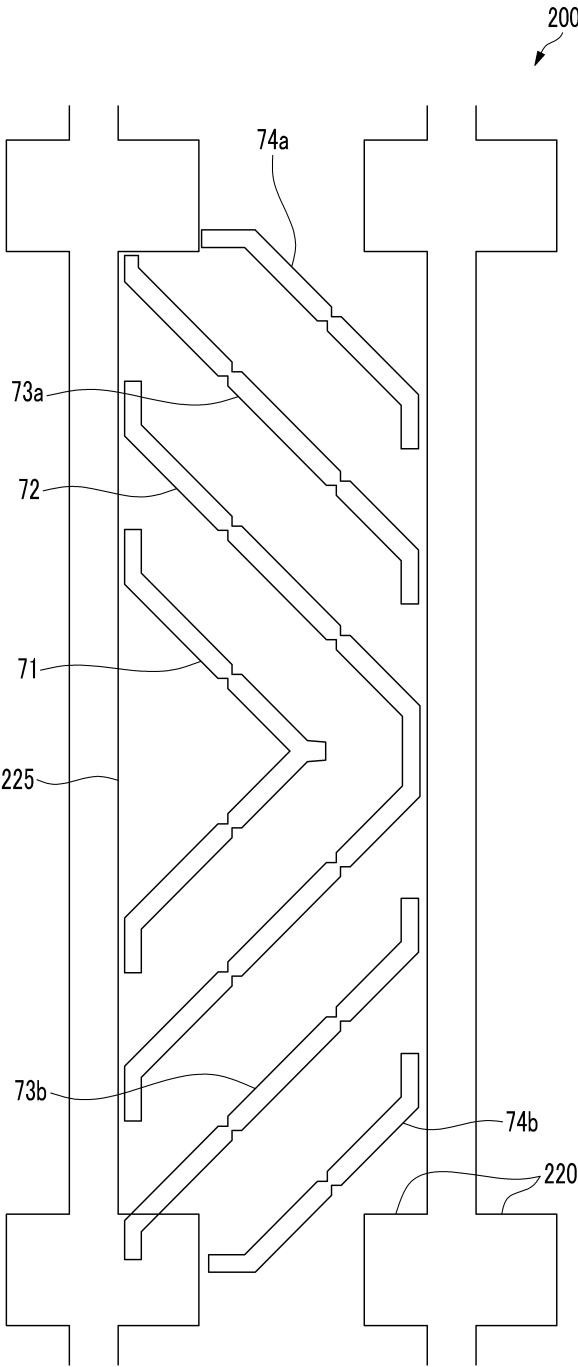
도면3



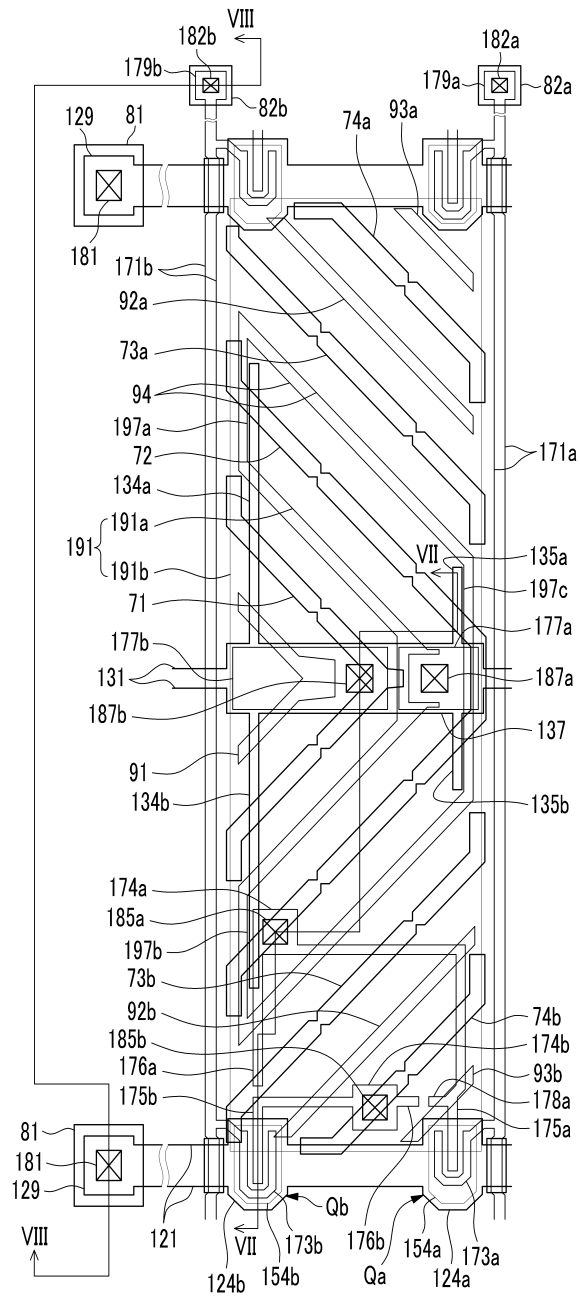
도면4



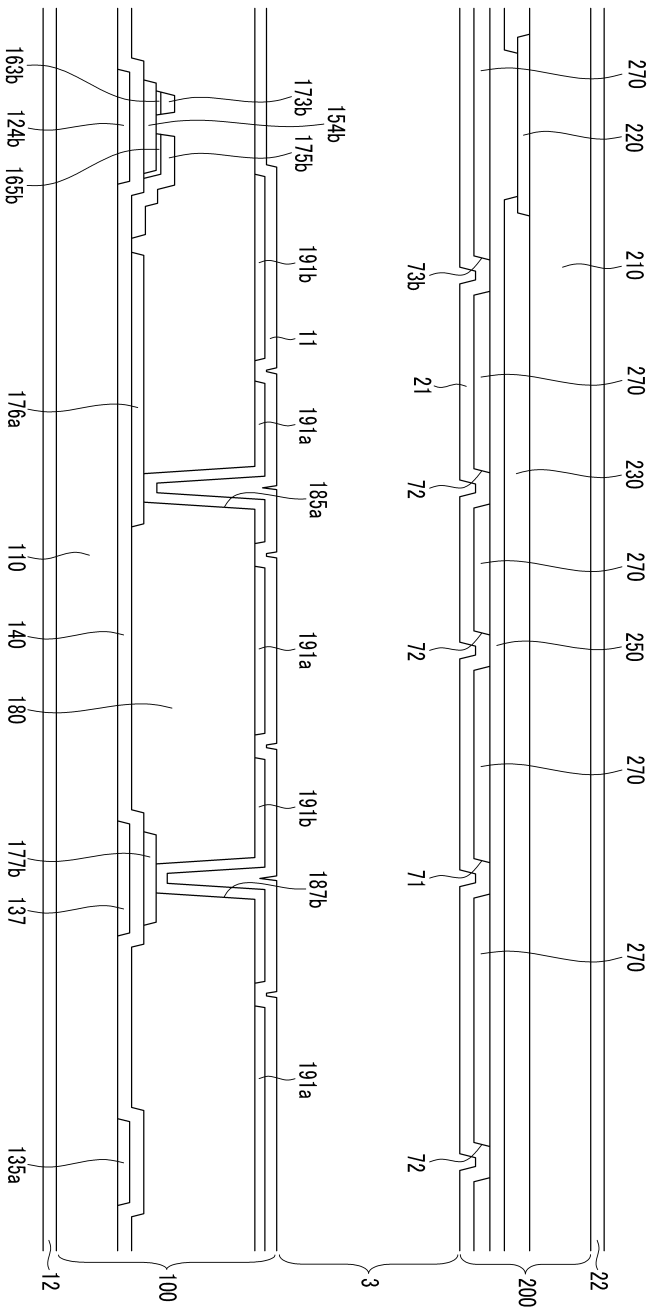
도면5



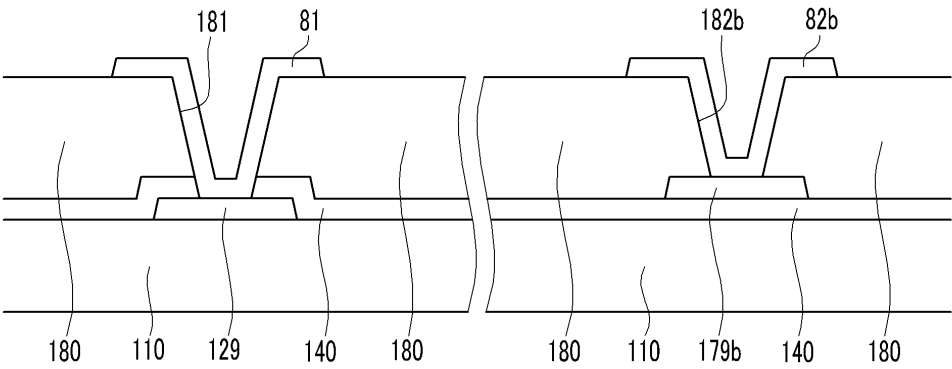
도면6



도면7



도면8



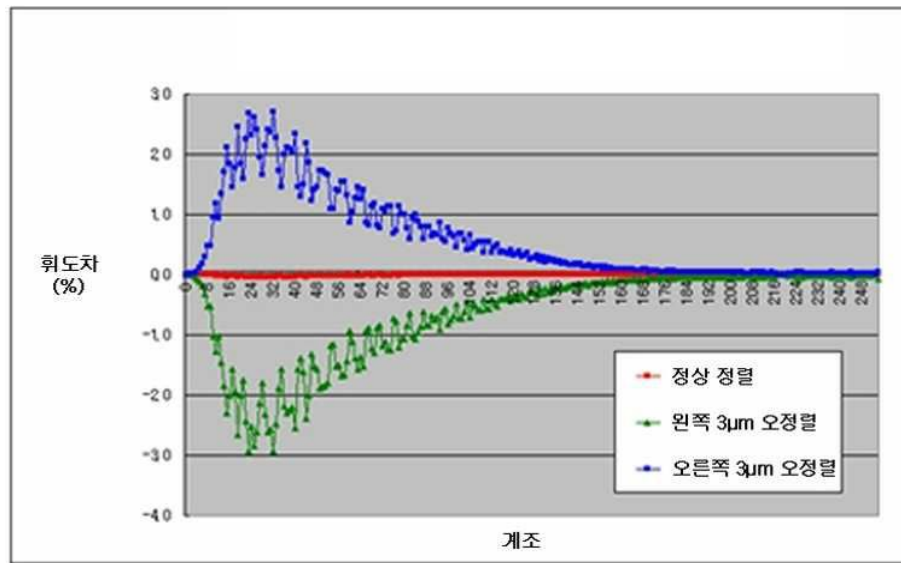
도면9

	정상 정렬		왼쪽 3um 오정렬		오른쪽 3um 오정렬	
	제 1 부화소	제 2 부화소	제 1 부화소	제 2 부화소	제 1 부화소	제 2 부화소
유지축전기용량 (fF)	407		407		407	
액정축전기용량 (fF)	413		413		413	
화소 전극 - 왼쪽 데이터선간 기생용량(fF)	1.25	1.34	1.52	1.61	1.06	1.15
화소 전극 - 오른쪽 데이터선간 기생용량 (fF)	1.34	1.24	1.23	1.13	1.51	1.41

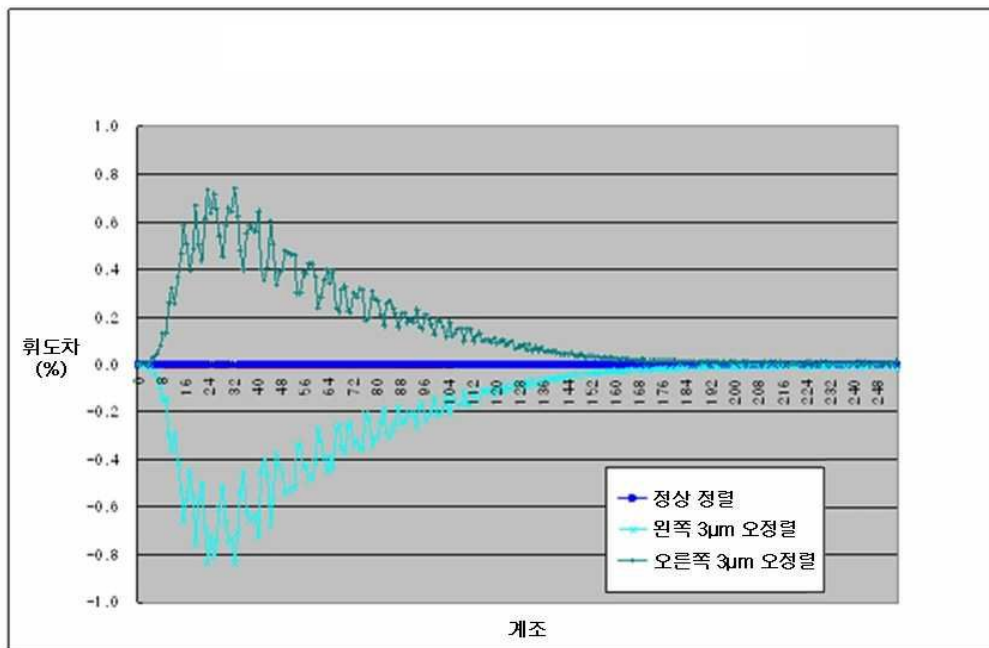
도면10

	정상 정렬		왼쪽 3um 오정렬		오른쪽 3um 오정렬	
	제 1 부화소	제 2 부화소	제 1 부화소	제 2 부화소	제 1 부화소	제 2 부화소
유지축전기용량 (fF)	407		407		407	
액정축전기용량 (fF)	413		413		413	
화소 전극 - 왼쪽 데이터선간 기생용량(fF)	0.529	0.617	0.63	0.72	0.49	0.59
화소 전극 - 오른쪽 데이터선간 기생용량 (fF)	0.618	0.527	0.61	0.52	0.67	0.6

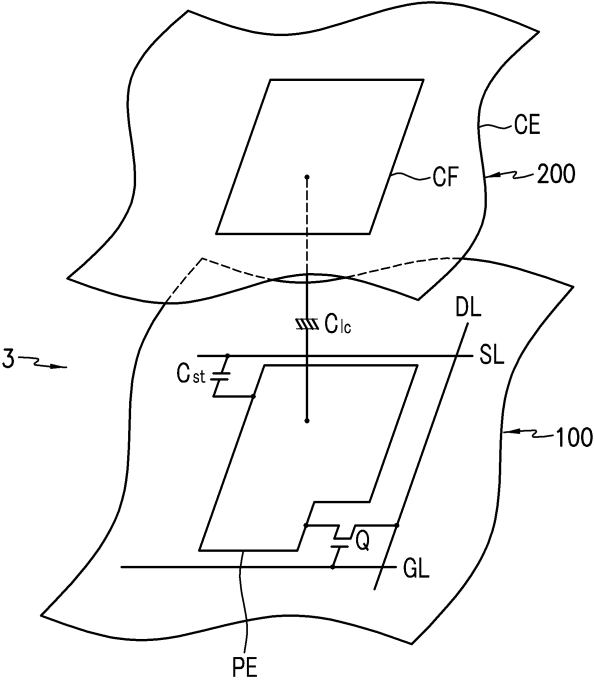
도면11



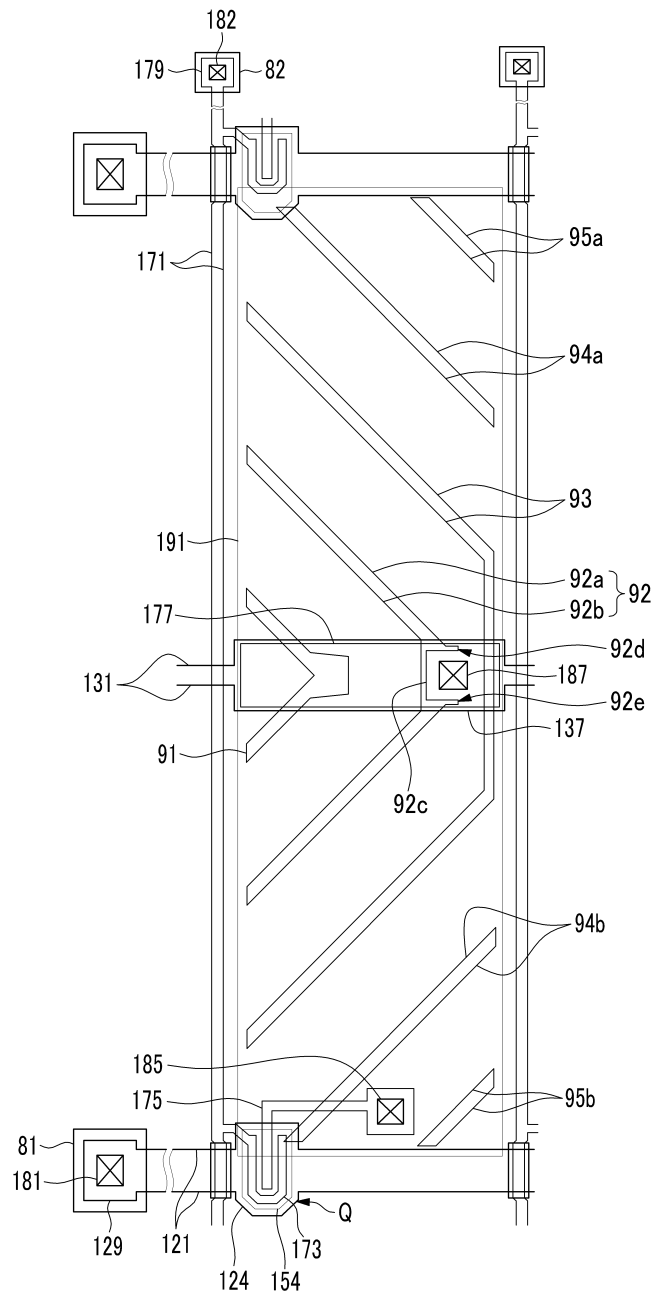
도면12



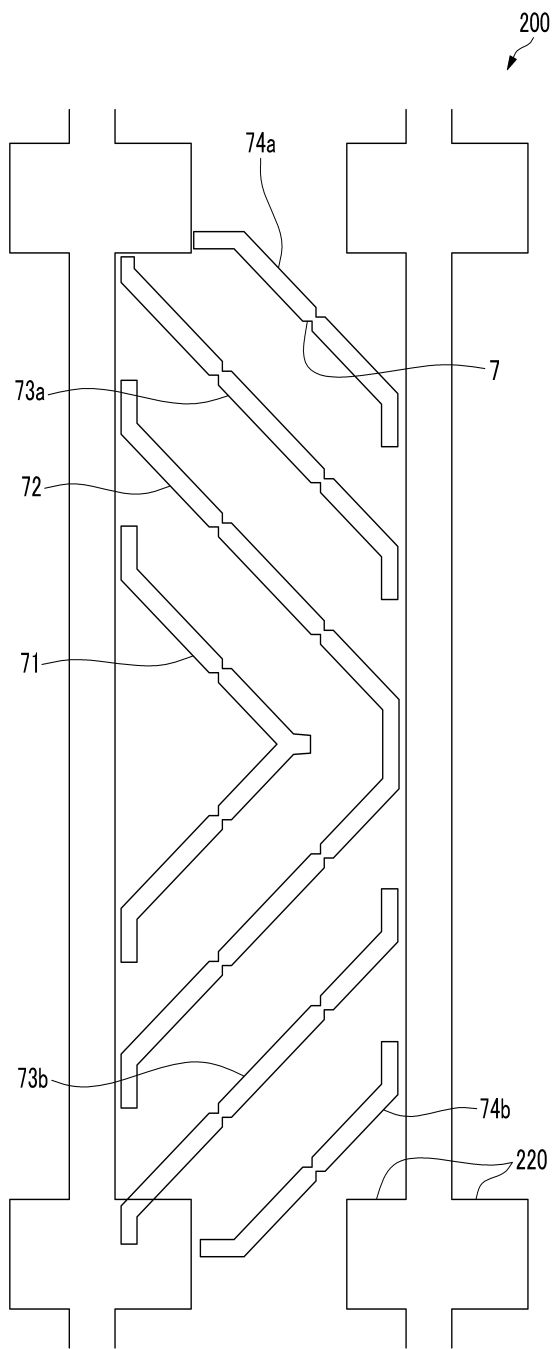
도면13



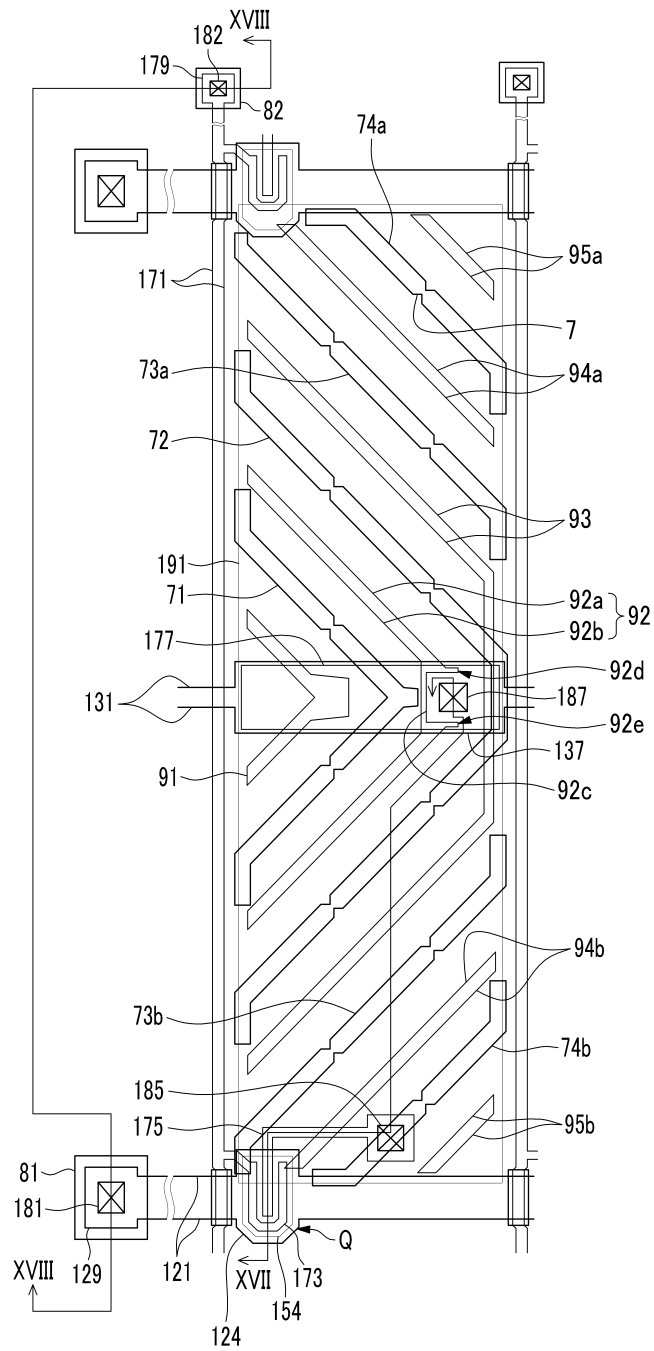
도면14



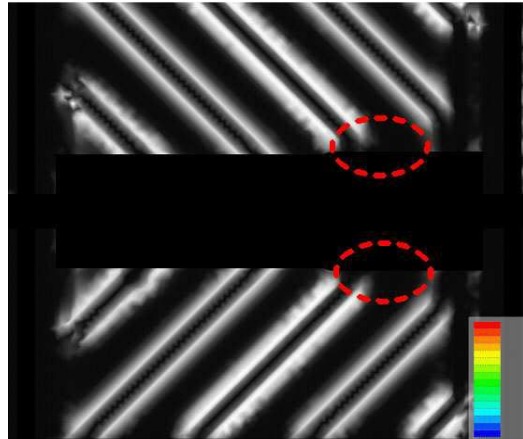
도면15



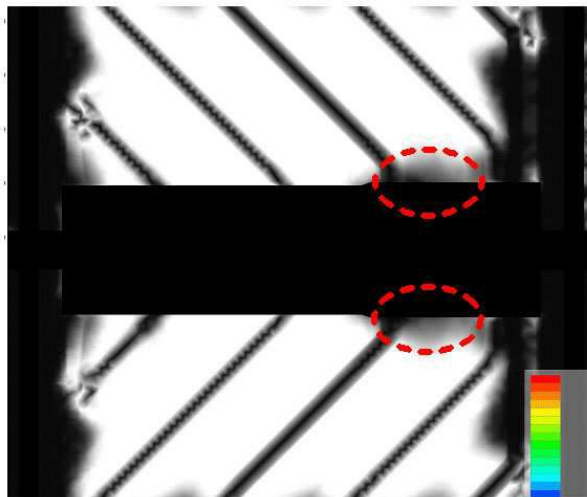
도면16



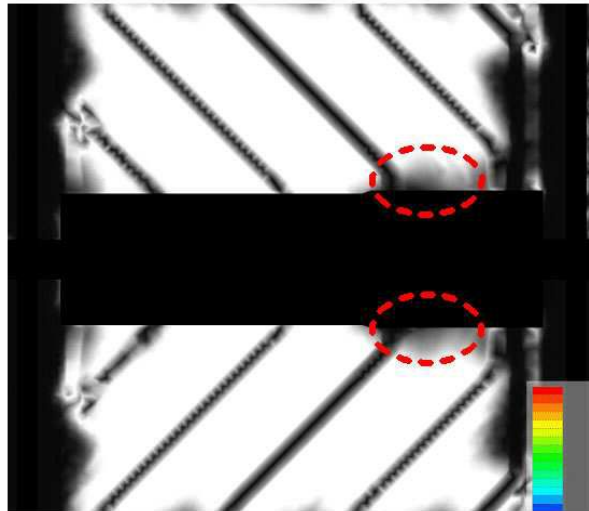
도면19a



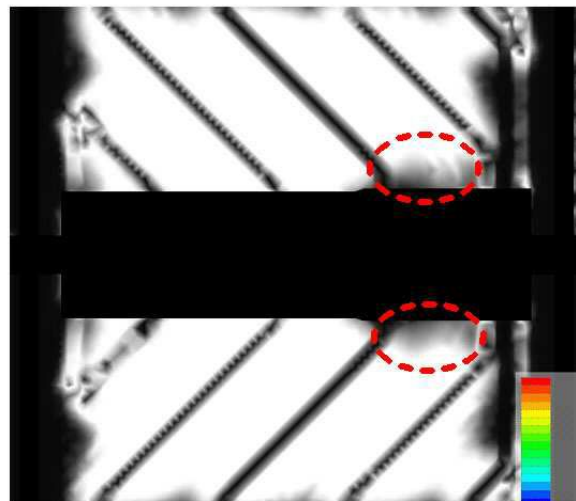
도면19b



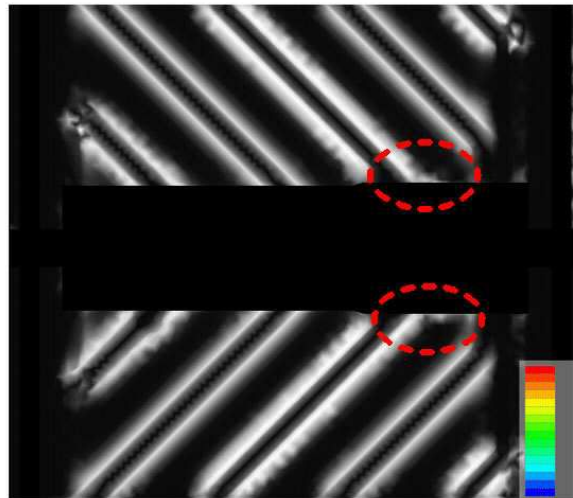
도면19c



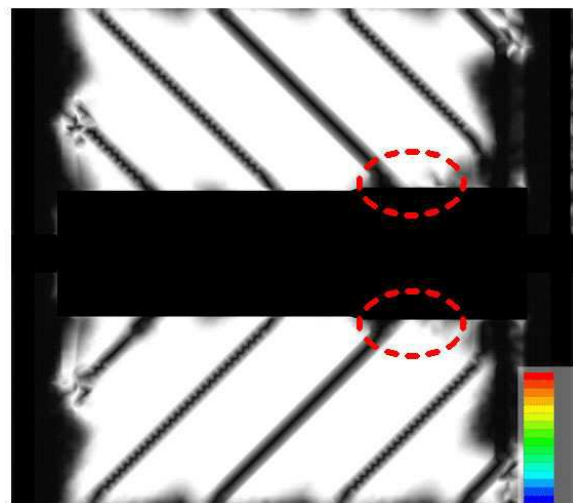
도면19d



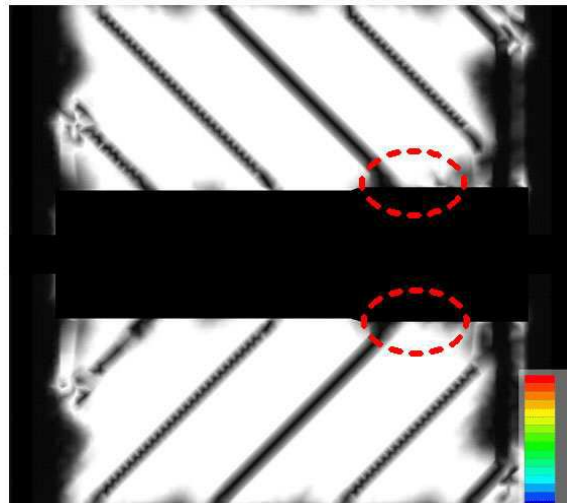
도면20a



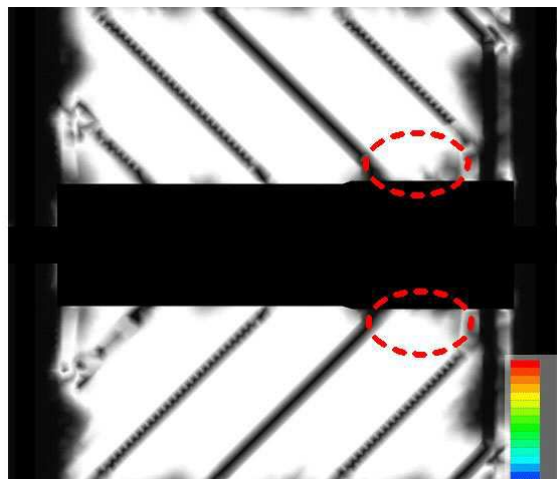
도면20b



도면20c



도면20d



专利名称(译)	液晶显示器		
公开(公告)号	KR101358828B1	公开(公告)日	2014-02-10
申请号	KR1020070046984	申请日	2007-05-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE SEONG YOUNG 이성영 KIM DONG GYU 김동규 NA HYE SEOK 나혜석		
发明人	이성영 김동규 나혜석		
IPC分类号	G02F1/1343 G02F		
CPC分类号	G02F1/133707 G02F1/134309 G02F1/136286 G02F1/1368		
优先权	1020060048630 2006-05-30 KR		
其他公开文献	KR1020070115613A		
外部链接	Espacenet		

摘要(译)

提供了一种LCD，以通过减少在像素电极和数据线之间产生的寄生电容并防止液晶在维持电极周围的方向散落来防止纹理产生和亮度变化。多个像素电极 (191) 包括第一子像素电极 (191a) 和第二子像素电极 (191b)。第一薄膜晶体管 (Qa) 连接到第一子像素电极。第二薄膜晶体管 (Qb) 连接到第二子像素电极。第一数据线 (171a) 连接到第一薄膜晶体管。第二数据线 (171b) 连接到第二薄膜晶体管。栅极线 (121) 连接到第一和第二薄膜晶体管，并且与第一和第二数据线相交。阻挡构件与第一子像素电极的至少一部分重叠。

