(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년05월15일
(11) 등록번호 10-1264724
(24) 등록일자 2013년05월09일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) *G09G 3/36* (2006.01)
(21) 출원번호 10-2007-0135045
(22) 출원일자 2007년12월21일
심사청구일자 2011년11월03일
(65) 공개번호 10-2009-0067395
(43) 공개일자 2009년06월25일
(56) 선행기술조사문헌
US20030090448 A1*
US20050078069 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이주영
경북 구미시 상모동 우방신세계타운 206동 905호
(74) 대리인
김용인, 박영복

전체 청구항 수 : 총 17 항 심사관 : 황철규

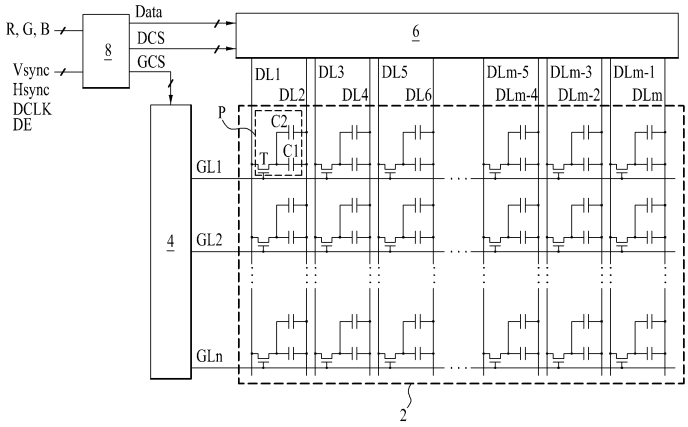
(54) 발명의 명칭 **액정 표시장치 및 그의 구동방법**

(57) 요 약

본 발명은 인접한 2개의 데이터 라인에 공급되는 화상신호를 이용하여 액정을 구동할 수 있는 액정 표시장치 및 그의 구동방법에 관한 것이다.

본 발명의 실시 예에 따른 액정 표시장치는 n개의 게이트 라인들과 m개의 데이터 라인들의 교차에 의해 정의되는 화소 영역마다 형성된 복수의 액정셀을 가지는 액정 표시장치에 있어서, 상기 복수의 액정셀 각각은; 상기 게이트 라인들 중 어느 하나와 상기 액정셀에 좌우로 인접한 2개의 데이터 라인들 중 어느 하나에 접속된 박막 트랜지스터; 및 상기 2개의 데이터 라인들 중 나머지 하나와 상기 박막 트랜지스터 사이에 형성된 액정 커패시터 및 스토리지 커패시터를 포함하는 것을 특징으로 한다.

대 표 도 - 도1



특허청구의 범위

청구항 1

n개의 게이트 라인들과 m개의 데이터 라인들의 교차에 의해 정의되는 화소 영역마다 형성된 복수의 액정셀을 가지는 액정 표시장치에 있어서,

상기 복수의 액정셀 각각은;

상기 게이트 라인들 중 어느 하나와 상기 액정셀에 좌우로 인접한 2개의 데이터 라인들 중 일측 데이터 라인에 접속된 박막 트랜지스터; 및

상기 2개의 데이터 라인들 중 타측 데이터 라인과 상기 박막 트랜지스터 사이에 접속된 액정 커패시터 및 스토리지 커패시터를 포함하고,

상기 액정 커패시터 및 스토리지 커패시터는 상기 박막 트랜지스터를 통해 상기 인접한 일측 데이터 라인과 접속된 화소 전극을 공유하고, 상기 인접한 타측 데이터 라인과 직접 접속된 대향 전극을 공유하는 것을 특징으로 하는 액정 표시장치.

청구항 2

제 1 항에 있어서,

상기 각 액정셀의 박막 트랜지스터는 상기 각 게이트 라인과 홀수번째 데이터 라인에 접속되는 것을 특징으로 하는 액정 표시장치.

청구항 3

제 2 항에 있어서,

상기 각 액정셀의 박막 트랜지스터는 상기 데이터 라인을 방향을 따라 상기 인접한 2개의 데이터 라인들에 교번적으로 배치되는 것을 특징으로 하는 액정 표시장치.

청구항 4

제 1 항에 있어서,

상기 게이트 라인들에 대응되는 수평라인들 각각은;

상기 게이트 라인들 각각에 접속됨과 아울러 제 4j-3(단, j는 m/4인 자연수)번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 1 액정셀군; 및

상기 게이트 라인들 각각에 접속됨과 아울러 제 4j번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 2 액정셀군을 포함하여 구성되는 것을 특징으로 하는 액정 표시장치.

청구항 5

제 1 항에 있어서,

상기 게이트 라인들에 대응되는 수평라인들 각각은;

상기 게이트 라인들 각각에 접속됨과 아울러 제 4j-2(단, j는 m/4인 자연수)번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 1 액정셀군; 및

상기 게이트 라인들 각각에 접속됨과 아울러 제 4j-1번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 2 액정셀군을 포함하여 구성되는 것을 특징으로 하는 액정 표시장치.

청구항 6

제 1 항에 있어서,

상기 게이트 라인들에 대응되는 수평라인들은;

상기 게이트 라인들 중 홀수번째 게이트 라인들 각각에 접속됨과 아울러 제 4j-3(단, j는 m/4인 자연수)번째 데

이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 1 액정셀군과, 상기 홀수번째 게이트 라인들 각각에 접속됨과 아울러 제 4j번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 2 액정셀군으로 구성된 홀수번째 수평라인들; 및

상기 게이트 라인들 중 짝수번째 게이트 라인들 각각에 접속됨과 아울러 제 4j-2번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 3 액정셀군과, 상기 짝수번째 게이트 라인들 각각에 접속됨과 아울러 제 4j-1번째 데이터 라인에 접속된 상기 박막 트랜지스터를 포함하는 제 4 액정셀군으로 구성된 짝수번째 수평라인들을 포함하여 구성되는 것을 특징으로 하는 액정 표시장치.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 게이트 라인들을 구동하는 게이트 구동회로;

동일한 데이터를 최저 전압과 최고 전압 사이의 중간전압을 기준으로 대칭되는 전압 레벨을 가지는 제 1 및 제 2 화상신호로 변환하여 상기 각 액정셀에 좌우로 인접한 2개의 데이터 라인에 공급하는 데이터 구동회로; 및

상기 게이트 구동회로 및 데이터 구동회로를 제어함과 아울러 상기 제 1 및 제 2 화상신호에 대응되는 상기 데이터를 상기 데이터 구동회로에 공급하는 타이밍 제어부를 추가로 구비하며,

상기 게이트 라인들에 대응되는 각 수평라인들에 형성된 모든 액정셀들 각각은 상기 각 게이트 라인의 구동에 의해 동시에 구동되는 것을 특징으로 하는 액정 표시장치.

청구항 8

제 7 항에 있어서,

상기 타이밍 제어부는 입력되는 데이터 신호를 정렬하여 상기 데이터 구동회로에 공급하는 데이터 정렬부를 포함하며,

상기 데이터 정렬부는;

입력되는 데이터 신호를 저장하는 데이터 저장부;

상기 데이터 저장부에 저장된 데이터를 상기 제 1 및 제 2 화상신호를 생성하기 위한 2개의 데이터로 출력하는 데이터 출력부; 및

상기 데이터 출력부로부터 공급되는 상기 각 액정셀에 공급될 2개의 데이터들을 정렬하여 상기 데이터 구동회로에 공급하는 데이터 출력부를 포함하여 구성되는 것을 특징으로 하는 액정 표시장치.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

제 8 항에 있어서,

상기 데이터 구동회로는 상기 데이터 정렬부로부터 공급되는 상기 데이터를 샘플링하고, 극성 제어신호에 따라 상기 샘플링된 데이터를 상기 중간전압보다 큰 전압 레벨을 가지는 상기 제 1 및 제 2 화상신호 중 어느 하나의 화상신호로 변환함과 아울러 상기 중간전압보다 낮은 전압 레벨을 가지는 상기 제 1 및 제 2 화상신호 중 나머지 화상신호로 변환하는 것을 특징으로 하는 액정 표시장치.

청구항 16

복수의 게이트 라인들과 복수의 데이터 라인들의 교차에 의해 정의되는 화소 영역마다 형성된 복수의 액정셀을 가지는 액정 표시장치의 구동방법에 있어서,

복수의 게이트 라인들을 순차적으로 구동하는 단계;

동일한 데이터를 최저 전압과 최고 전압 사이의 중간전압을 기준으로 대칭되는 제 1 및 제 2 화상신호로 변환하는 단계;

상기 게이트 라인의 구동에 동기하여 상기 각 액정셀에 좌우로 인접한 2개의 데이터 라인을 통해 상기 제 1 및 제 2 화상신호를 상기 각 액정셀에 공급하는 단계; 및

상기 각 액정셀에 공급되는 상기 제 1 및 제 2 화상신호를 이용하여 상기 게이트 라인들에 대응되는 각 수평라인들에 형성된 모든 액정셀들을 동시에 구동하는 단계를 포함하고,

상기 복수의 액정셀 각각은;

상기 게이트 라인들 중 어느 하나와 상기 액정셀에 좌우로 인접한 2개의 데이터 라인들 중 일측 데이터 라인에 접속된 박막 트랜지스터; 및

상기 2개의 데이터 라인들 중 타측 데이터 라인과 상기 박막 트랜지스터 사이에 접속된 액정 커패시터 및 스토리지 커패시터를 포함하고,

상기 액정 커패시터 및 스토리지 커패시터는 상기 박막 트랜지스터를 통해 상기 인접한 일측 데이터 라인과 접속된 화소 전극을 공유하고, 상기 인접한 타측 데이터 라인과 직접 접속된 대향 전극을 공유하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 17

제 16 항에 있어서,

상기 데이터를 제 1 및 제 2 화상신호로 변환하는 단계는;

상기 중간 전압보다 큰 전압 레벨을 가지는 서로 다른 복수의 정극성의 감마전압과, 상기 중간 전압보다 낮은 전압 레벨을 가지며 상기 중간전압을 기준으로 상기 복수의 정극성 감마전압과 대칭되는 서로 다른 복수의 부극성의 감마전압을 생성하는 단계;

상기 데이터를 샘플링하는 단계;

상기 복수의 정극성의 감마전압 및 상기 복수의 부극성 감마전압을 이용하여 극성 제어신호에 따라 상기 샘플링 데이터를 상기 제 1 및 상기 제 2 화상신호로 변환하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 18

제 16 항에 있어서,

상기 제 1 및 제 2 화상신호를 상기 액정셀에 공급하는 단계는 각 게이트 라인의 구동에 동기하여 홀수번째 데이터 라인들에 상기 제 1 화상신호를 공급함과 동시에 짝수번째 데이터 라인들에 상기 제 2 화상신호를 공급하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 19

제 18 항에 있어서,

상기 각 수평라인들의 액정셀을 구동하는 단계는 상기 짝수번째 데이터 라인에 공급되는 제 2 화상신호를 기준전압으로 상기 홀수번째 데이터 라인에 상기 제 1 화상신호와의 전위차를 이용하여 상기 액정셀을 구동하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 20

제 18 항에 있어서,

상기 각 수평라인들의 액정셀을 구동하는 단계는;

상기 짝수번째 데이터 라인에 공급되는 제 2 화상신호를 기준전압으로 상기 홀수번째 데이터 라인에 상기 제 1 화상신호와의 전위차를 이용하여 홀수번째 수평라인의 상기 액정셀을 구동하는 단계;

상기 홀수번째 데이터 라인에 공급되는 제 1 화상신호를 기준전압으로 상기 짝수번째 데이터 라인에 상기 제 2 화상신호와의 전위차를 이용하여 짝수번째 수평라인의 상기 액정셀을 구동하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 21

제 18 항에 있어서,

상기 각 수평라인들의 액정셀을 구동하는 단계는;

제 4j-2(단, j는 m/4인 자연수)번째 데이터 라인에 공급되는 제 2 화상신호를 기준전압으로 제 4j-3번째 데이터 라인에 공급되는 제 1 화상신호와의 전위차를 이용하여 상기 각 수평라인의 액정셀들 중 홀수번째 액정셀을 구동하는 단계; 및

제 4j-1번째 데이터 라인에 공급되는 제 1 화상신호를 기준전압으로 제 4j번째 데이터 라인에 공급되는 제 2 화상신호와의 전위차를 이용하여 상기 각 수평라인의 액정셀들 중 짝수번째 액정셀을 구동하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 22

제 18 항에 있어서,

상기 각 수평라인들의 액정셀을 구동하는 단계는;

제 4j-3(단, j는 m/4인 자연수)번째 데이터 라인에 공급되는 제 1 화상신호를 기준전압으로 제 4j-2번째 데이터 라인에 공급되는 제 2 화상신호와의 전위차를 이용하여 상기 각 수평라인의 액정셀들 중 홀수번째 액정셀을 구동하는 단계; 및

제 4j번째 데이터 라인에 공급되는 제 2 화상신호를 기준전압으로 제 4j-1번째 데이터 라인에 공급되는 제 1 화상신호와의 전위차를 이용하여 상기 각 수평라인의 액정셀들 중 짝수번째 액정셀을 구동하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 23

제 18 항에 있어서,

상기 각 수평라인들의 액정셀을 구동하는 단계는;

제 4j-2(단, j는 m/4인 자연수)번째 데이터 라인에 공급되는 제 2 화상신호를 기준전압으로 제 4j-3번째 데이터 라인에 공급되는 제 1 화상신호와의 전위차를 이용하여 홀수번째 수평라인의 액정셀들 중 홀수번째 액정셀을 구동하는 단계;

제 4j-1번째 데이터 라인에 공급되는 제 1 화상신호를 기준전압으로 제 4j번째 데이터 라인에 공급되는 제 2 화상신호와의 전위차를 이용하여 상기 홀수번째 수평라인의 액정셀들 중 짝수번째 액정셀을 구동하는 단계;

제 4j-3번째 데이터 라인에 공급되는 제 1 화상신호를 기준전압으로 제 4j-2번째 데이터 라인에 공급되는 제 2

화상신호와의 전위차를 이용하여 짝수번째 수평라인의 액정셀들 중 홀수번째 액정셀을 구동하는 단계; 및

제 4j번째 데이터 라인에 공급되는 제 2 화상신호를 기준전압으로 제 4j-1번째 데이터 라인에 공급되는 제 1 화상신호와의 전위차를 이용하여 상기 짝수번째 수평라인의 액정셀들 중 짝수번째 액정셀을 구동하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시장치의 구동방법.

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 액정 표시장치에 관한 것으로, 특히 인접한 2개의 데이터 라인에 공급되는 화상신호를 이용하여 액정을 구동할 수 있는 액정 표시장치 및 그의 구동방법에 관한 것이다.

배 경 기 술

[0002] 일반적으로, 종래의 액정 표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위해, 액정 표시장치는 두 장의 유리기판 사이에 액정이 형성되고 매트릭스 형태로 배열된 액정셀들과 액정셀들에 공급되는 신호를 절환하기 위한 스위치 소자들로 구성된 액정패널과, 액정패널을 구동하기 위한 구동회로부와, 액정패널에 광을 조사하는 백 라이트 유닛(Back Light Unit)을 포함하여 구성된다.

[0003] 액정패널의 각 액정셀은 각 데이터 라인에 공급되는 화상신호와 대향전극에 인가되는 공통전압의 전위차에 의해 형성되는 전계에 따라 액정의 광 투과율을 조절한다.

[0004] 그러나 종래의 액정 표시장치는 다음과 같은 문제점이 있다.

[0005] 첫째, 각 액정셀의 대향전극에 공통전압을 인가하기 위한 공통전압 공급라인이 필요하게 되므로 각 액정셀의 개구율이 감소한다.

[0006] 둘째, 각 액정셀의 기생 커패시턴스에 의해 발생되는 킥백 전압(ΔVp)에 의해 플리커(Flicker)가 발생하기 때문에 플리커를 제거하기 위하여 공통전압의 조정이 필요하게 된다.

[0007] 셋째, 공통전압의 위치에 따른 왜곡으로 인해 발생되는 수평 크로스 토크(Cross talk)로 인하여 화질이 저하된다.

[0008] 넷째, 킥백 전압에 의해 직류 옵셋 성분의 전압이 액정에 인가되어 액정이 열화된다.

[0009] 다섯째, 인버젼 방식에 따른 각 액정셀의 극성 반전에 의한 잔상이 발생된다. 즉, 종래의 액정 표시장치는 직류 옵셋 성분을 감소시키고 액정의 열화를 줄이기 위하여, 인접한 액정셀들 사이에서 극성이 반전되고 프레임기간 단위로 극성이 반전되는 인버젼 방식(Inversion)으로 구동되고 있다. 그런데 데이터 전압의 두 극성 중에서 어느 한 극성이 장시간 우세적(Dominant)으로 공급되면 원 화상의 패턴이 희미하게 보이는 잔상이 발생한다. 이러한 잔상을 액정셀에 동일 극성의 전압이 반복적으로 충전되므로 "직류화 잔상(DC Image Sticking)"이라 한다.

[0010] 여섯째, 화상신호의 전압 레벨이 공통전압을 기준으로 정극성 및 부극성으로 나누어지므로 극성에 따른 화상신호의 스윙폭이 커 데이터 구동회로에서 발열량과 소비전류가 크다.

발명의 내용

해결 하고자하는 과제

[0011] 상기와 같은 문제점을 해결하기 위하여, 본 발명은 인접한 2개의 데이터 라인에 공급되는 화상신호를 이용하여 액정을 구동할 수 있는 액정 표시장치 및 그의 구동방법을 제공하는데 있다.

과제 해결수단

[0012] 상기와 같은 과제를 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치는 n개의 게이트 라인들과 m개의 데이터 라인들의 교차에 의해 정의되는 화소 영역마다 형성된 복수의 액정셀을 가지는 액정 표시장치에 있어서, 상기 복수의 액정셀 각각은; 상기 게이트 라인들 중 어느 하나와 상기 액정셀에 좌우로 인접한 2개의 데이터 라

인들 중 어느 하나에 접속된 박막 트랜지스터; 및 상기 2개의 데이터 라인들 중 나머지 하나와 상기 박막 트랜지스터 사이에 형성된 액정 커패시터 및 스토리지 커패시터를 포함하는 것을 특징으로 한다.

[0013] 본 발명의 다른 실시 예에 따른 액정 표시장치는 n개의 게이트 라인들과 m개의 데이터 라인들의 교차에 의해 정의되는 화소 영역마다 형성되는 복수의 액정셀을 가지는 화상 표시부; 상기 게이트 라인들을 구동하는 게이트 구동회로; 동일한 데이터를 최저 전압과 최고 전압 사이의 중간전압을 기준으로 대칭되는 전압 레벨을 가지는 제 1 및 제 2 화상신호로 변환하여 상기 각 액정셀에 좌우로 인접한 2개의 데이터 라인에 공급하는 데이터 구동회로; 및 상기 게이트 구동회로 및 데이터 구동회로를 제어함과 아울러 상기 제 1 및 제 2 화상신호에 대응되는 상기 데이터를 상기 데이터 구동회로에 공급하는 타이밍 제어부를 포함하며, 상기 게이트 라인들에 대응되는 각 수평라인들에 형성된 모든 액정셀들 각각은 상기 각 게이트 라인의 구동에 의해 동시에 구동되는 것을 특징으로 한다.

[0014] 본 발명의 실시 예에 따른 액정 표시장치의 구동방법은 복수의 게이트 라인들과 복수의 데이터 라인들의 교차에 의해 정의되는 화소 영역마다 형성된 복수의 액정셀을 가지는 액정 표시장치의 구동방법에 있어서, 복수의 게이트 라인들을 순차적으로 구동하는 단계; 동일한 데이터를 최저 전압과 최고 전압 사이의 중간전압을 기준으로 대칭되는 제 1 및 제 2 화상신호로 변환하는 단계; 상기 게이트 라인의 구동에 동기하여 상기 각 액정셀에 좌우로 인접한 2개의 데이터 라인을 통해 상기 제 1 및 제 2 화상신호를 상기 각 액정셀에 공급하는 단계; 및 상기 각 액정셀에 공급되는 상기 제 1 및 제 2 화상신호를 이용하여 상기 게이트 라인들에 대응되는 각 수평라인들에 형성된 모든 액정셀들을 동시에 구동하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

효 과

[0015] 본 발명에 따른 액정 표시장치 및 그의 구동방법은 다음과 같은 효과를 제공한다.

[0016] 첫째, 각 액정셀의 대향전극에 공통전압을 인가하기 위한 공통전압 공급라인이 불필요하게 되므로 각 액정셀의 개구율을 증가시킬 수 있다.

[0017] 둘째, 대칭되는 제 1 및 제 2 화상신호를 인접한 2개의 데이터 라인을 통해 각 액정셀에 공급하기 때문에 수평 크로스 토크의 발생을 제거할 수 있을 뿐만 아니라, 직류 성분에 의한 플리커의 발생을 제거함과 아울러 액정의 열화를 방지할 수 있다.

[0018] 셋째, 인버젼 방식에 따라 액정셀의 대향전극에 공급되는 화상신호의 극성이 반전되기 때문에 화상신호의 극성 반전에 따른 잔상 등의 화질 불량을 방지할 수 있다.

[0019] 넷째, 대칭되는 제 1 및 제 2 화상신호로 화상을 구현함으로써 화상신호의 스윙 폭을 감소시켜 데이터 구동회로의 발열량과 소비전류를 감소시킬 수 있으며, 액정을 고전압으로 구동하여 액정의 응답속도를 빠르게 할 수 있다.

[0020] 다섯째, 액정셀을 데이터 방향을 따라 인접한 2개의 데이터 라인들에 교번적으로 배치함으로써 화상신호의 극성 반전에 따른 소비전력을 감소시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0021] 이하, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.

[0022] 도 1은 본 발명의 제 1 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고, 도 2는 도 1에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이다.

[0023] 도 1 및 도 2를 참조하면, 본 발명의 제 1 실시 예에 따른 액정 표시장치는 m개의 데이터 라인(DL1 내지 DLm)과 n개의 게이트 라인(GL1 내지 GLn)에 의해 정의되는 화소 영역마다 형성되어 좌우로 인접한 2개의 데이터 라인에 공급되는 화상신호에 따라 액정을 구동하는 복수의 액정셀(P)을 가지는 화상 표시부(2); 각 게이트 라인(GL1 내지 GLn)을 구동하는 게이트 구동회로(4); 각 데이터 라인(DL1 내지 DLm)에 화상신호를 공급하는 데이터 구동회로(6); 및 데이터 구동회로(5)에 데이터 신호를 공급함과 아울러 게이트 및 데이터 구동회로(4, 6)를 제어하는 타이밍 제어부(8)를 포함하여 구성된다.

[0024] 각 액정셀(P)은 n개의 게이트 라인들(GL1 내지 GLn) 중 어느 하나와 m개의 데이터 라인들(DL1 내지 DLm) 중 어느 하나에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 인접한 데이터 라인(DL) 사이에 형성되는 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 이때, 게이트 라인(GL)을 따라 인접한 3개의 액정

셀, 즉 적색, 녹색 및 청색의 액정셀은 하나의 단위 화소를 구성한다.

[0025] 각 액정셀(P)은 게이트 라인에 중첩됨과 아울러 일측이 홀수번째 데이터 라인(DL1, DL3, DL5, ...DLm-1)에 일부 중첩되도록 형성된 반도체층과 반도체층의 타측에 중첩되도록 형성되는 드레인 전극(12a, 12b, 12c)으로 구성되는 박막 트랜지스터(T); 제 1 컨택홀(13)을 통해 드레인 전극(12a, 12b, 12c)에 접속되는 화소전극(14); 제 2 컨택홀(18)을 통해 인접한 짝수번째 데이터 라인(DL2, DL4, DL6, ...DLm)에 접속됨과 아울러 화소전극(14)의 일부에 중첩되도록 형성되는 대향전극(16); 및 인접한 짝수번째 데이터 라인(DL2, DL4, DL6, ...DLm)으로부터 돌출되어 화소전극(14)의 일부에 중첩되도록 돌출되는 돌출전극(15)을 포함하여 구성된다.

[0026] 홀수번째 데이터 라인(DL1, DL3, DL5, ...DLm-1)은 반도체층의 일측에 중첩되어 박막 트랜지스터(T)의 소스 전극의 역할을 한다.

[0027] 박막 트랜지스터(T)의 드레인 전극은 반도체층의 타측에 중첩됨과 아울러 홀수번째 데이터 라인(DL1, DL3, DL5, ...DLm-1)과 일정 간격 이격되도록 나란하게 형성되는 수직부(12a); 수직부(12a)의 하부로부터 게이트 라인(GL)과 일정 간격 이격되도록 나란하게 돌출되는 제 1 수평부(12b); 및 수직부(12a)의 상부로부터 제 1 수평부(12b)와 나란하도록 돌출되는 제 2 수평부(12c)를 포함하여 구성된다. 이때, 제 1 수평부(12b)는 인접한 짝수번째 데이터 라인(DL2, DL4, DL6, ...DLm)에 인접하도록 제 2 수평부(12c)보다 상대적으로 길게 돌출되고, 제 2 수평부(12c)는 돌출전극(15)에 인접하도록 제 1 수평부(12b)보다 상대적으로 짧게 돌출된다. 여기서, 제 2 수평부(12c)는 형성되지 않을 수 있다.

[0028] 화소전극(14)은 드레인 전극의 제 1 수직부(12a)와 제 2 수평부(12c)간의 절곡부에 형성된 제 1 컨택홀(13)을 통해 드레인 전극에 전기적으로 접속된다. 그리고, 화소전극(14)은 보호막(미도시)을 사이에 두고 드레인 전극의 제 3 수평부(12c) 및 돌출전극(15)에 중첩되는 제 1 몸체부; 및 제 1 몸체부로부터 일정간격으로 돌출된 복수의 제 1 날개부를 포함하여 구성된다. 이때, 복수의 제 1 날개부는 적어도 하나의 꺾임부 또는 굴곡부, 또는 일자 형태를 가지도록 일정한 간격으로 나란하게 형성된다. 여기서, 복수의 제 1 날개부 중 어느 하나는 드레인 전극의 수직부(12a)에 중첩될 수 있다.

[0029] 대향전극(16)은 제 2 컨택홀(18)을 통해 짝수번째 데이터 라인(DL2, DL4, DL6, ...DLm)에 전기적으로 접속된다. 그리고, 대향전극(16)은 보호막을 사이에 두고 드레인 전극의 제 1 수평부(12b)에 중첩되는 제 2 몸체부; 및 제 2 몸체부로부터 화소전극(14)의 제 1 몸체부 쪽으로 돌출된 복수의 제 2 날개부를 포함하여 구성된다. 이때, 복수의 제 2 날개부는 복수의 제 1 날개부와 동일한 형태를 가지며, 복수의 제 1 날개부 사이에 배치된다. 여기서, 복수의 제 2 날개부 중 어느 하나는 짝수번째 데이터 라인(DL2, DL4, DL6, ...DLm)에 중첩될 수 있다.

[0030] 액정 커패시터(C1)는 화소전극(14)과 대향전극(16) 사이의 액정층에 의해 형성된다.

[0031] 스토리지 커패시터(C2)는 화소전극(14)의 제 1 수평부(12a)와 대향전극(16)의 제 2 몸체부의 중첩으로 형성되는 제 1 스토리지 커패시터; 및 화소전극(14)의 제 1 몸체부와 돌출전극(15)의 중첩으로 형성되는 제 2 스토리지 커패시터를 포함하여 구성된다.

[0032] 액정셀(P)의 각 액정 커패시터(C1)는 홀수번째 데이터 라인(DL1, DL3, DL5, ..., DLm-1)으로부터 화소전극(14)에 공급되는 제 1 화상신호와 짝수번째 데이터 라인(DL2, DL4, DL6, ...DLm)으로부터 대향전극(16)에 공급되는 제 2 화상신호의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다. 이때, 짝수번째 데이터 라인(DL2, DL4, DL6, ..., DLm)으로부터 대향전극(16)에 공급되는 제 2 화상신호는 각 액정셀(P)을 구동하기 위한 기준 전압이 된다.

[0033] 그리고, 액정셀(P)의 각 제 2 커패시터(C2)는 액정셀(P)의 구동시 제 1 및 제 2 화상신호의 전위차를 저장하여 박막 트랜지스터(T)가 턴-오프된 이후에 액정셀(P)의 제 1 커패시터(C1)에 저장된 전압을 유지시킨다.

[0034] 타이밍 제어부(8)는, 도 3에 도시된 바와 같이, 입력되는 데이터 신호(R, G, B)를 정렬하여 데이터 구동회로(6)에 공급하는 데이터 정렬부(20); 및 동기신호를 이용하여 게이트 및 데이터 제어신호(GCS, DCS)를 생성하는 제어신호 생성부(30)를 포함하여 구성된다.

[0035] 제어신호 생성부(30)는 외부로부터의 도트클럭(DCLK), 데이터 인에이블 신호(DE), 수직 및 수평 동기신호(Vsync, Hsync) 중 적어도 하나를 이용하여 화상 표시부(2)의 각 게이트 라인(GL)에 게이트 펄스를 공급하기 위한 게이트 제어신호(GCS)를 생성한다. 이때, 게이트 제어신호(GCS)는 게이트 구동회로(4)의 구동 타이밍을 제어하기 위한 것으로 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC) 및 게이트 출력 인에이블(GOE) 신호를 포함한다.

[0036] 또한, 제어신호 생성부(30)는 외부로부터의 도트클럭(DCLK), 데이터 인에이블 신호(DE), 수직 및 수평 동기신호(Vsync, Hsync) 중 적어도 하나를 이용하여 화상 표시부(2)의 각 데이터 라인(DL)에 화상신호를 공급하기 위한 데이터 제어신호(DCS)를 생성한다. 이때, 데이터 제어신호(DCS)는 데이터 구동회로(6)의 구동 타이밍을 제어하기 위한 것으로 소스 출력 인에이블(SOE) 신호, 소스 쉬프트 클럭(SSC), 소스 스타트 펄스(SSP) 및 극성 제어신호(POL) 등을 포함한다.

[0037] 데이터 정렬부(20)는, 데이터 저장부(22); 더블 데이터 생성부(24); 및 데이터 출력부(26)를 포함하여 구성된다.

[0038] 데이터 저장부(22)는, 도 4a에 도시된 바와 같이, 3개의 데이터 버스 라인(DB1, DB2, DB3)을 통해 입력되는 1 수평라인분의 데이터(R11, G11, B11,..., Rni, Gni, Bni)를 저장한다. 여기서, i는 m/2인 자연수이다.

[0039] 더블 데이터 생성부(24)는 데이터 저장부(22)로부터 공급되는 데이터(R11, G11, B11,..., Rni, Gni, Bni) 각각을 원계조와 동일한 2개의 데이터로 만들어 데이터 출력부(26)에 공급한다. 예컨데, 더블 데이터 생성부(24)는 제 1 수평라인의 제 1 적색 액정셀에 제 1 및 제 2 화상신호를 공급하기 위하여 하나의 제 1 적색 데이터(R11)를 이중 출력하거나 복사하여 2개의 적색 데이터(R11, R11)를 생성하여 데이터 출력부(26)에 공급한다. 이때, 이중 출력의 경우, 더블 데이터 생성부(24)는 서로 다른 2개의 클럭신호를 이용하여 제 1 적색 데이터(R11)를 데이터 출력부(26)로 2번 출력한다.

[0040] 데이터 출력부(26)는 도트 클럭(DCLK) 또는 타이밍 제어부(8) 내에서 생성되는 클럭을 이용하여 타이밍 제어부(8)에 데이터 구동회로(6)간의 데이터 버스라인 수에 대응되도록 더블 데이터 생성부(24)로부터 공급되는 데이터를 화상 표시부(2)에 배치된 액정셀의 배치구조에 알맞도록 정렬하여 데이터 구동회로(6)에 공급한다.

[0041] 구체적으로, 데이터 출력부(26)는 각 액정셀에 공급될 데이터를 2개의 데이터 버스라인에 동일하게 출력한다. 이때, 2개의 데이터 버스라인 중 어느 한 데이터 버스라인에 출력되는 데이터는 제 1 화상신호를 생성하기 위한 데이터가 되고, 나머지 한 데이터 버스라인에 출력되는 데이터는 제 2 화상신호를 생성하기 위한 데이터가 된다. 예를 들어, 제 1 및 제 2 데이터 라인들과 제 1 게이트 라인에 접속된 적색의 제 1 액정셀에 있어서, 데이터 출력부(26)는 적색의 제 1 액정셀에 공급될 적색 데이터(R11)를 제 1 및 제 2 데이터 버스 라인 각각에 동일하게 출력한다. 결과적으로, 데이터 출력부(26)는 액정셀(P)의 배치 위치에 대응되도록 도 4b와 같이 데이터(Data)를 정렬하여 6개의 데이터 버스라인(DB1 내지 DB6)으로 출력한다.

[0042] 도 1에서, 게이트 구동회로(4)는 타이밍 제어부(8)로부터 공급되는 게이트 제어신호(GCS)에 따라 게이트 펄스를 발생하여 게이트 라인들(GL)에 순차적으로 공급한다. 이에 따라, 화상 표시부(2)의 게이트 라인들(GL)은 게이트 구동회로(4)로부터의 게이트 펄스에 의해 순차적으로 구동된다. 한편, 게이트 구동회로(4)는 박막 트랜지스터의 제조공정과 동시에 화상 표시부(2)가 형성된 기판상에 형성되어 게이트 라인(GL)에 접속될 수 있다.

[0043] 이러한, 게이트 구동회로(4)는 도 1에 도시된 바와 같이 화상 표시부(2)의 일측에 배치되어 게이트 라인들(GL)의 일측 끝단에 접속된다.

[0044] 데이터 구동회로(6)는 타이밍 제어부(8)로부터 공급되는 데이터 제어신호(DCS)를 이용하여 도 4b와 같이 타이밍 제어부(8)로부터 데이터 버스라인을 통해 공급되는 1 수평라인분의 데이터(Data)를 샘플링하고, 복수의 감마전압 및 극성 제어신호(POL)를 이용하여 샘플링된 데이터를 정극성의 화상신호 또는 부극성의 화상신호로 변환하여 데이터 라인에 공급한다.

[0045] 여기서, 복수의 감마전압은 최저 전압과 최고 전압 사이의 중간전압을 기준으로 대칭되는 복수의 정극성(+) 감마전압 및 복수의 부극성(-) 감마전압을 포함한다. 예를 들어, 최저 전압이 0V이고, 최고 전압이 8V인 경우, 복수의 정극성(+) 감마전압은 중간전압인 4V를 초과하여 8V까지의 서로 다른 전압 레벨을 가지며, 복수의 부극성(-) 감마전압은 0V부터 4V 미만의 서로 다른 전압 레벨을 갖는다. 여기서, 0V는 부극성의 화이트 전압이 되고, 8V는 정극성의 화이트 전압이 될 수 있다. 이에 따라, 샘플링된 데이터는 정극성의 제 1 화상신호 또는 부극성의 제 1 화상신호로 변환되거나, 정극성의 제 2 화상신호 또는 부극성의 제 2 화상신호로 변환된다.

[0046] 이와 같이, 각 액정셀(P)에 공급되는 제 1 및 제 2 화상신호가 중간전압을 기준으로 대칭됨으로써 각 액정셀(P)의 액정을 고전압으로 구동할 수 있다. 예를 들어, 종래에는 액정셀에 정극성의 화이트 화상을 표시하기 위해서는, 공통전압 공급라인을 통해 대향전극에 4V의 공통전압을 공급함과 아울러 데이터 라인을 통해 화소전극에 8V의 정극성 데이터 전압을 인가함으로써 4V의 전위차를 이용하여 정극성의 화이트 화상을 표시하게 된다. 반면에, 본 발명은 제 1 데이터 라인을 통해 화소전극에 8V의 정극성 제 1 화상신호를 공급함과 아울러 제 2 데

이터 라인을 통해 대향전극에 0V의 부극성 제 2 화상신호를 공급함으로써 8V의 전위차를 이용하여 정극성의 화이트 화상을 표시하게 된다. 결과적으로, 본 발명은 8V의 전위차를 이용하여 정극성 화이트 화상을 표시함으로써 액정을 종래 대비 고전압으로 구동하여 액정의 응답속도를 빠르게 할 수 있다. 또한, 본 발명의 액정 구동 전압을 종래와 동일하게 할 경우 본 발명은 소비전력을 감소시킬 수 있다.

[0047] 도 5a 및 도 5b는 본 발명의 제 1 실시 예에 따른 액정 표시장치의 구동방법에 있어서, 화상 표시부에 공급되는 화상신호 및 액정셀의 극성을 단계적으로 나타내는 도면이다. 도 5a 및 도 5b에는 화상신호가 공급되는 액정셀만이 도시되어 있다.

[0048] 먼저, 게이트 구동회로(4)에 의해 제 1 게이트 라인(GL1)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 5a에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 제 1 화상신호(R11+, G11-, B11+ ..., B1i-)를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 제 2 화상신호(R11-, G11+, B11-, ..., B1i+)를 공급한다. 이때, 각 액정셀에 좌우로 인접한 2개의 데이터 라인을 하나의 데이터 라인군으로 가정할 경우, 화상신호의 극성은 하나의 데이터 라인군 단위로 반전된다. 즉, 제 1 수평라인의 액정셀들(P) 중 홀수번째 액정셀에 접속된 홀수번째 데이터 라인(DL1, DL5, DL9, ... DLm-3)에는 정극성(+)의 제 1 화상신호(R11+, B11+, ..., G1i+)가 공급됨과 동시에 짝수번째 데이터 라인(DL2, DL6, DL10, ... DLm-2)에는 부극성(-)의 제 2 화상신호(R11-, B11-, ..., G1i-)가 공급된다. 그리고, 제 1 수평라인의 액정셀들(P) 중 짝수번째 액정셀에 접속된 홀수번째 데이터 라인(DL3, DL7, DL11, ... DLm-1)에는 부극성(-)의 제 1 화상신호(G11-, ..., R1i-, B1i-)가 공급됨과 동시에 짝수번째 데이터 라인(DL4, DL8, DL12, ... DLm)에는 정극성(+)의 제 2 화상신호(G11+, ..., R1i+, B1i+)가 공급된다.

[0049] 이에 따라, 제 1 수평라인의 액정셀들(P) 중 홀수번째 액정셀들은 대향전극(16)에 공급되는 부극성의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 정극성의 제 1 화상신호와의 전위차에 따른 정극성의 전계에 의해 액정을 구동하여 화상을 표시한다. 이하, 정극성의 전계에 의해 표시되는 화상을 "정극성 화상"이라 한다. 일례로, 제 1 데이터 라인(DL1)에 8V의 정극성 제 1 화상신호가 공급됨과 동시에 제 2 데이터 라인(DL2)에 0V의 부극성 제 2 화상신호가 공급될 경우 8V인 데이터 전압이 0V인 기준 전압보다 크기 때문에 홀수번째 액정셀들은 정극성의 전계를 형성하여 정극성 화상(+)을 표시한다.

[0050] 이와 동시에, 제 1 수평라인의 액정셀들(P) 중 짝수번째 액정셀들은 대향전극(16)에 공급되는 정극성의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 부극성의 제 1 화상신호와의 전위차에 따른 부극성의 전계에 의해 액정을 구동하여 화상을 표시한다. 이하, 부극성의 전계에 의해 표시되는 화상을 "부극성 화상"이라 한다. 일례로, 제 3 데이터 라인(DL3)에 0V의 부극성 제 1 화상신호가 공급됨과 동시에 제 4 데이터 라인(DL4)에 8V의 정극성 제 2 화상신호가 공급될 경우 0V인 데이터 전압이 8V인 기준 전압보다 낮기 때문에 짝수번째 액정셀들은 부극성의 전계를 형성하여 부극성 화상(-)을 표시한다.

[0051] 이에 따라, 제 1 수평라인의 액정셀들(P)에 표시되는 화상의 극성은 액정셀마다 반전된다.

[0052] 이어, 게이트 구동회로(4)에 의해 제 2 게이트 라인(GL2)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 5b에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 제 1 화상신호(R21-, G21+, B21- ..., B2i+)를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 제 2 화상신호(R21+, G21-, B21+, ..., B2i-)를 공급한다. 이때, 제 2 수평라인의 액정셀들(P) 중 홀수번째 액정셀에 접속된 홀수번째 데이터 라인(DL1, DL5, DL9, ... DLm-3)에는 부극성의 제 1 화상신호(R21-, B21-, ..., G2i-)가 공급됨과 동시에 짝수번째 데이터 라인(DL2, DL6, DL10, ... DLm-2)에는 정극성의 제 2 화상신호(R21+, B21+, ..., G2i+)가 공급된다. 그리고, 제 2 수평라인의 액정셀들(P) 중 짝수번째 액정셀에 접속된 홀수번째 데이터 라인(DL3, DL7, DL11, ... DLm-1)에는 정극성의 제 1 화상신호(G21+, ..., R2i+, B2i+)가 공급됨과 동시에 짝수번째 데이터 라인(DL4, DL8, DL12, ... DLm)에는 부극성의 제 2 화상신호(G21-, ..., R2i-, B2i-)가 공급된다.

[0053] 이에 따라, 제 2 수평라인의 액정셀들(P) 중 홀수번째 액정셀들은 대향전극(16)에 공급되는 정극성의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 부극성의 제 1 화상신호와의 전위차에 따른 부극성의 전계에 의해 액정을 구동하여 부극성 화상을 표시한다.

[0054] 이와 동시에, 제 2 수평라인의 액정셀들(P) 중 짝수번째 액정셀들은 대향전극(16)에 공급되는 부극성의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 정극성의 제 1 화상신호와의 전위차에 따른 정극성의 전계에 의해 액정을 구동하여 정극성 화상을 표시한다.

[0055] 이에 따라, 제 2 수평라인의 액정셀들(P)에 표시되는 화상의 극성은 액정셀마다 반전됨과 아울러 제 1 수평라인의 액정셀들(P)의 극성과 반전된다.

[0056] 나머지, 제 3 내지 제 n 게이트 라인(GL3 내지 GLn) 각각에 대응되는 제 3 내지 제 n 수평라인은 상술한 제 1 및 제 2 수평라인과 동일한 방식으로 각 액정셀에 화상을 표시한다. 이에 따라, 화상 표시부에는 액정셀 단위로 화상신호의 극성이 반전되는 1 도트 인버젼 방식의 극성패턴을 가지는 화상이 표시된다.

[0057] 한편, 화상 표시부에 표시되는 화상의 극성패턴은 상술한 바와 같이 1 도트 인버젼 방식으로 설명하였으나, 이에 한정되지 않고, 데이터 제어신호 중 극성 제어신호에 따라 설정될 수 있다.

[0058] 이와 같은, 본 발명의 제 1 실시 예에 따른 액정 표시장치 및 그의 구동방법은 중간전압을 기준으로 대칭되는 전압 레벨을 가지는 제 1 및 제 2 화상신호를 각 액정셀에 좌우로 인접한 2개의 데이터 라인을 통해 액정셀에 공급하여 액정을 구동함으로써 공통전압 없이 데이터 전압만으로 화상을 표시할 수 있다.

[0059] 도 6은 본 발명의 제 2 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고, 도 7은 도 6에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이다.

[0060] 도 6 및 도 7을 참조하면, 본 발명의 제 2 실시 예에 따른 액정 표시장치는 화상 표시부(102)에 형성되는 각 액정셀의 접속 구조를 제외하고는 상술한 본 발명의 제 1 실시 예와 동일한 구성을 갖는다. 이에 따라, 각 액정셀의 접속 구조를 제외한 다른 구성에 대한 설명은 상술한 본 발명의 제 1 실시 예에 대한 설명으로 대신하기로 한다.

[0061] 각 수평라인들의 액정셀들(P)의 박막 트랜지스터(T)는 동일한 게이트 라인(GL)에 접속됨과 아울러 각 수직라인들의 액정셀들(P)의 박막 트랜지스터(T)는 인접한 2개의 데이터 라인들 사이에 교번적으로 배열된다.

[0062] 구체적으로, 홀수번째 수평라인들의 액정셀들(P)의 각 박막 트랜지스터(T)는 각 게이트 라인(GL1 내지 GLn)과 홀수번째 데이터 라인(DL1, DL3, DL5, ..., DLm-1)에 접속된다. 이러한, 홀수번째 수평라인들의 액정셀들(P)은 상술한 본 발명의 제 1 실시 예와 동일한 형태를 갖는다.

[0063] 그리고, 짝수번째 수평라인들의 액정셀들(P)의 각 박막 트랜지스터(T)는 각 게이트 라인(GL1 내지 GLn)과 짝수번째 데이터 라인(DL2, DL4, DL6, ..., DLm)에 접속된다. 이러한, 짝수번째 수평라인들의 액정셀들(P)은 홀수번째 데이터 라인(DL1, DL3, DL5, ..., DLm-1)로부터 공급되는 제 1 화상신호를 기준으로 짝수번짝수번째 데이터 라인(DL2, DL4, DL6, ..., DLm)으로부터 화소전극(14)에 공급되는 제 2 화상신호와의 전위차에 따라 전계를 형성하여 액정을 구동한다.

[0064] 도 8a 및 도 8b는 본 발명의 제 2 실시 예에 따른 액정 표시장치의 구동방법에 있어서, 화상 표시부에 공급되는 화상신호 및 액정셀의 극성을 단계적으로 나타내는 도면이다. 도 8a 및 도 8b에는 화상신호가 공급되는 액정셀만이 도시되어 있다.

[0065] 먼저, 게이트 구동회로(4)에 의해 제 1 게이트 라인(GL1)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 8a에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 제 1 화상신호(R11+, G11-, B11+ ..., B1i-)를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 제 2 화상신호(R11-, G11+, B11-, ..., B1i+)를 공급한다. 이에 따라, 제 1 수평라인의 액정셀들(P) 각각은 대향전극(16)에 공급되는 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 액정셀(P)마다 극성이 반전되는 화상을 표시한다.

[0066] 이어, 게이트 구동회로(4)에 의해 제 2 게이트 라인(GL2)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 8b에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 제 1 화상신호(R21+, G21-, B21+ ..., B2i-)를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 제 2 화상신호(R21-, G21+, B21-, ..., B2i+)를 공급한다. 이때, 각 데이터 라인(DL)에 공급되는 화상신호의 극성은 제 1 수평라인의 각 액정셀에 공급되는 화상신호의 극성과 동일하다. 이에 따라, 제 2 수평라인의 액정셀들(P) 각각은 대향전극(16)에 공급되는 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 액정셀(P)마다 극성이 반전되는 화상을 표시한다.

[0067] 나머지, 제 3 내지 제 n 게이트 라인(GL3 내지 GLn) 각각에 대응되는 제 3 내지 제 n 수평라인은 상술한 제 1 및 제 2 수평라인과 동일한 방식으로 각 액정셀에 화상을 표시한다. 이에 따라, 화상 표시부에는 액정셀 단위로 화상신호의 극성이 반전되는 1 도트 인버젼 방식의 극성패턴을 가지는 화상이 표시된다.

[0068] 한편, 화상 표시부에 표시되는 화상의 극성패턴은 상술한 바와 같이 1 도트 인버젼 방식으로 설명하였으나, 이에 한정되지 않고, 데이터 제어신호 중 극성 제어신호에 따라 설정될 수 있다.

[0069] 이와 같은, 본 발명의 제 2 실시 예에 따른 액정 표시장치 및 그의 구동방법은 상술한 본 발명의 제 1 실시 예와 동일한 효과를 제공한다. 또한, 본 발명의 제 2 실시 예는 액정셀들(P)의 각 박막 트랜지스터(T)를 데이터 라인 방향을 따라 교번적으로 배열함으로써 화상 표시부(102)에 화상의 극성패턴을 1도트 인버젼 방식으로 표시하는 경우 데이터 구동회로(6)에서 출력되는 화상신호의 극성을 한 쌍의 데이터 라인마다 반전시킴과 아울러 적어도 한 프레임마다 반전시킴으로써 데이터 구동회로(6)의 소비전력을 감소시킬 수 있다. 물론, 본 발명의 제 2 실시 예에 따른 데이터 구동회로(6)의 소비전력은 1 도트 인버젼 방식 이외의 다른 인버젼 방식에서도 동일하게 감소된다.

[0070] 도 9는 본 발명의 제 3 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고, 도 10은 도 9에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이다.

[0071] 도 9 및 도 10을 참조하면, 본 발명의 제 3 실시 예에 따른 액정 표시장치는 화상 표시부(202)에 형성되는 각 액정셀의 접속 구조를 제외하고는 상술한 본 발명의 제 1 실시 예와 동일한 구성을 갖는다. 이에 따라, 각 액정셀의 접속 구조를 제외한 다른 구성에 대한 설명은 상술한 본 발명의 제 1 실시 예에 대한 설명으로 대신하기로 한다.

[0072] 화상 표시부(202)의 각 수평라인은 게이트 라인(GL1 내지 GLn)으로부터의 게이트 펄스와 제 4j-3(단, j는 m/4인 자연수)번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터의 제 1 화상신호 및 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터의 제 2 화상신호에 따라 액정을 구동하는 홀수번째 액정셀들(P1)(이하, "제 1 액정셀군"이라 함)과, 게이트 라인(GL1 내지 GLn)으로부터의 게이트 펄스와 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터의 제 1 화상신호 및 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터의 제 2 화상신호에 따라 액정을 구동하는 짝수번째 액정셀들(P2)(이하, "제 2 액정셀군"이라 함)을 포함하여 구성된다.

[0073] 제 1 액정셀군의 액정셀들(P1)은 게이트 라인(GL1 내지 GLn)에 접속됨과 아울러 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 10에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 1 액정셀군의 액정셀들(P1) 각각은 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터 공급되는 제 2 화상신호를 기준전압으로 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터 공급되는 제 1 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0074] 제 2 액정셀군의 액정셀들(P2)은 게이트 라인(GL1 내지 GLn)에 접속됨과 아울러 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 10에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 2 액정셀군의 액정셀들(P2) 각각은 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터 공급되는 제 1 화상신호를 기준전압으로 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터 공급되는 제 2 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0075] 도 11a 및 도 11b는 본 발명의 제 3 실시 예에 따른 액정 표시장치의 구동방법에 있어서, 화상 표시부(202)에 공급되는 화상신호 및 액정셀의 극성을 단계적으로 나타내는 도면이다. 도 11a 및 도 11b에는 화상신호가 공급되는 액정셀만이 도시되어 있다.

[0076] 먼저, 게이트 구동회로(4)에 의해 제 1 게이트 라인(GL1)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 11a에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 정극성(+)의 제 1 화상신호를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 부극성(-)의 제 2 화상신호를 공급한다. 이에 따라, 제 1 수평라인 중 제 1 액정셀군의 액정셀들(P1) 각각은 대향전극(16)에 공급되는 부극성의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 정극성의 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 정극성 화상(+)을 표시한다. 또한, 제 1 수평라인 중 제 2 액정셀군의 액정셀들(P2) 각각은 대향전극(16)에 공급되는 정극성의 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 부극성의

제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 부극성 화상(-)을 표시한다.

[0077] 이어, 게이트 구동회로(4)에 의해 제 2 게이트 라인(GL2)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 11b에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 부극성(-)의 제 1 화상신호를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 정극성(+)의 제 2 화상신호를 공급한다. 이때, 각 데이터 라인(DL)에 공급되는 화상신호의 극성은 제 1 수평라인의 각 액정셀에 공급되는 화상신호의 극성과 반전된다. 이에 따라, 제 2 수평라인 중 제 1 액정셀군의 액정셀들(P1) 각각은 대향전극(16)에 공급되는 정극성(+)의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 부극성(-)의 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 부극성 화상(-)을 표시한다. 또한, 제 2 수평라인 중 제 2 액정셀군의 액정셀들(P2) 각각은 대향전극(16)에 공급되는 부극성(-)의 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 정극성(+)의 제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 정극성 화상(+)을 표시한다.

[0078] 나머지, 제 3 내지 제 n 게이트 라인(GL3 내지 GLn) 각각에 대응되는 제 3 내지 제 n 수평라인은 상술한 제 1 및 제 2 수평라인과 동일한 방식으로 각 액정셀에 화상을 표시한다. 이에 따라, 화상 표시부에는 액정셀 단위로 화상신호의 극성이 반전되는 1 도트 인버젼 방식의 극성패턴을 가지는 화상이 표시된다.

[0079] 한편, 화상 표시부에 표시되는 화상의 극성패턴은 상술한 바와 같이 1 도트 인버젼 방식으로 설명하였으나, 이에 한정되지 않고, 데이터 제어신호 중 극성 제어신호에 따라 설정될 수 있다.

[0080] 이와 같은, 본 발명의 제 3 실시 예에 따른 액정 표시장치 및 그의 구동방법은 상술한 본 발명의 제 1 실시 예와 동일한 효과를 제공한다.

[0081] 도 12는 본 발명의 제 4 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고, 도 13은 도 12에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이다.

[0082] 도 12 및 도 13을 참조하면, 본 발명의 제 4 실시 예에 따른 액정 표시장치는 화상 표시부(302)에 형성되는 액정셀의 접속 구조를 제외하고는 상술한 본 발명의 제 3 실시 예와 동일한 구성을 갖는다. 이에 따라, 각 액정셀의 접속 구조를 제외한 다른 구성에 대한 설명은 상술한 본 발명의 제 1 및 제 3 실시 예에 대한 설명으로 대신하기로 한다.

[0083] 제 1 액정셀군의 액정셀들(P1) 각각은 게이트 라인(GL1 내지 GLn)에 접속됨과 아울러 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 13에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 1 액정셀군의 액정셀들(P1) 각각은 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터 공급되는 제 1 화상신호를 기준전압으로 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터 공급되는 제 2 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0084] 제 2 액정셀군의 액정셀들(P2) 각각은 게이트 라인(GL1 내지 GLn)에 접속됨과 아울러 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 13에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 2 액정셀군의 액정셀들(P2) 각각은 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터 공급되는 제 2 화상신호를 기준전압으로 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터 공급되는 제 1 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0085] 도 14a 및 도 14b는 본 발명의 제 4 실시 예에 따른 액정 표시장치의 구동방법에 있어서, 화상 표시부에 공급되는 화상신호 및 액정셀의 극성을 단계적으로 나타내는 도면이다. 도 14a 및 도 14b에는 화상신호가 공급되는 액정셀만이 도시되어 있다.

[0086] 먼저, 게이트 구동회로(4)에 의해 제 1 게이트 라인(GL1)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 14a에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 부극성(-)의 제 1 화상신호를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 정극성(+)의 제 2 화상신호를 공급한다. 이에 따라, 제 1 수평라인 중 제 1 액정셀군의 액정셀들(P1) 각각은 대향전극(16)에 공

급되는 부극성의 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 정극성의 제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 정극성 화상(+)을 표시한다. 또한, 제 1 수평라인 중 제 2 액정셀군의 액정셀들(P2) 각각은 대향전극(16)에 공급되는 정극성의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 부극성의 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 부극성 화상(-)을 표시한다.

[0087] 이어, 게이트 구동회로(4)에 의해 제 2 게이트 라인(GL2)에 게이트 펄스가 공급된다. 이와 동기되도록 데이터 구동회로(6)는, 도 14b에 도시된 바와 같이, 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 정극성(+)의 제 1 화상신호를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 부극성(-)의 제 2 화상신호를 공급한다. 이때, 각 데이터 라인(DL)에 공급되는 화상신호의 극성은 제 1 수평라인의 각 액정셀에 공급되는 화상신호의 극성과 반전된다. 이에 따라, 제 2 수평라인 중 제 1 액정셀군의 액정셀들(P1) 각각은 대향전극(16)에 공급되는 정극성(+)의 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 부극성(-)의 제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 부극성 화상(-)을 표시한다. 또한, 제 2 수평라인 중 제 2 액정셀군의 액정셀들(P2) 각각은 대향전극(16)에 공급되는 부극성(-)의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 정극성(+)의 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 정극성 화상(+)을 표시한다.

[0088] 나머지, 제 3 내지 제 n 게이트 라인(GL3 내지 GLn) 각각에 대응되는 제 3 내지 제 n 수평라인은 상술한 제 1 및 제 2 수평라인과 동일한 방식으로 각 액정셀에 화상을 표시한다. 이에 따라, 화상 표시부에는 액정셀 단위로 화상신호의 극성이 반전되는 1 도트 인버젼 방식의 극성패턴을 가지는 화상이 표시된다.

[0089] 한편, 화상 표시부에 표시되는 화상의 극성패턴은 상술한 바와 같이 1 도트 인버젼 방식으로 설명하였으나, 이에 한정되지 않고, 데이터 제어신호 중 극성 제어신호에 따라 설정될 수 있다.

[0090] 이와 같은, 본 발명의 제 4 실시 예에 따른 액정 표시장치 및 그의 구동방법은 상술한 본 발명의 제 1 실시 예와 동일한 효과를 제공한다.

[0091] 도 15는 본 발명의 제 5 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고, 도 16은 도 15에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이다.

[0092] 도 15 및 도 16을 참조하면, 본 발명의 제 5 실시 예에 따른 액정 표시장치는 화상 표시부(402)에 형성되는 액정셀의 접속 구조를 제외하고는 상술한 본 발명의 제 1 실시 예와 동일한 구성을 갖는다. 이에 따라, 각 액정셀의 접속 구조를 제외한 다른 구성에 대한 설명은 상술한 본 발명의 제 1 실시 예에 대한 설명으로 대신하기로 한다.

[0093] 화상 표시부(402)는 홀수번째 게이트 라인(GL1, GL3, ..., GLn-1)으로부터의 게이트 펄스와 제 4j-3(단, j는 m/4인 자연수)번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터의 제 1 화상신호 및 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터의 제 2 화상신호에 따라 액정을 구동하는 홀수번째 액정셀들(P1)(이하, "제 1 액정셀군"이라 함)과, 홀수번째 게이트 라인(GL1, GL3, ..., GLn-1)으로부터의 게이트 펄스와 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터의 제 1 화상신호 및 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터의 제 2 화상신호에 따라 액정을 구동하는 짝수번째 액정셀들(P2)(이하, "제 2 액정셀군"이라 함)을 포함하는 홀수번째 수평라인들과; 짝수번째 게이트 라인(GL2, GL4, ..., GLn)으로부터의 게이트 펄스와 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터의 제 1 화상신호 및 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터의 제 2 화상신호에 따라 액정을 구동하는 홀수번째 액정셀들(P3)(이하, "제 3 액정셀군"이라 함)과, 짝수번째 게이트 라인(GL2, GL4, ..., GLn)으로부터의 게이트 펄스와 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터의 제 1 화상신호 및 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터의 제 2 화상신호에 따라 액정을 구동하는 짝수번째 액정셀들(P4)(이하, "제 4 액정셀군"이라 함)을 포함하는 짝수번째 수평라인들을 포함하여 구성된다.

[0094] 제 1 액정셀군의 액정셀들(P1)은 홀수번째 게이트 라인(GL1, GL3, ..., GLn-1)에 접속됨과 아울러 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 16에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 1 액정셀군의 액정셀들(P1) 각각은 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터 공급되는 제 2 화상신호를 기준전압으로 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터 공급되는 제 1 화상

신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0095] 제 2 액정셀군의 액정셀들(P2)은 홀수번째 게이트 라인(GL1, GL3, ..., GLn-1)에 접속됨과 아울러 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 16에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 2 액정셀군의 액정셀들(P2) 각각은 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터 공급되는 제 1 화상신호를 기준전압으로 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터 공급되는 제 2 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0096] 제 3 액정셀군의 액정셀들(P3) 각각은 짝수번째 게이트 라인(GL2, GL4, ...,GLn)에 접속됨과 아울러 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 16에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 3 액정셀군의 액정셀들(P3) 각각은 제 4j-3번째 데이터 라인(DL1, DL5, ..., DLm-3)으로부터 공급되는 제 1 화상신호를 기준전압으로 제 4j-2번째 데이터 라인(DL2, DL6, ..., DLm-2)으로부터 공급되는 제 2 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0097] 제 4 액정셀군의 액정셀들(P4) 각각은 짝수번째 게이트 라인(GL2, GL4, ...,GLn)에 접속됨과 아울러 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)에 접속된 박막 트랜지스터(T); 박막 트랜지스터(T)와 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)에 접속된 액정 커패시터(C1) 및 스토리지 커패시터(C2)를 포함하여 구성된다. 여기서, 박막 트랜지스터(T); 액정 커패시터(C1) 및 스토리지 커패시터(C2)는 도 16에 도시된 바와 같이 구성되며, 상술한 본 발명의 제 1 실시 예와 동일한 구조를 가지기 때문에 상술한 설명으로 대신하기로 한다. 이러한, 제 4 액정셀군의 액정셀들(P4) 각각은 제 4j번째 데이터 라인(DL4, DL8, ..., DLm)으로부터 공급되는 제 2 화상신호를 기준전압으로 제 4j-1번째 데이터 라인(DL3, DL7, ..., DLm-1)으로부터 공급되는 제 1 화상신호와의 전위차에 따른 수평 전계를 형성하여 액정을 구동한다.

[0098] 도 17은 본 발명의 제 5 실시 예에 따른 액정 표시장치의 구동방법에 있어서, 화상 표시부에 공급되는 화상신호 및 액정셀의 극성을 나타내는 도면이다.

[0099] 먼저, 게이트 구동회로(4)는 게이트 라인들(GL1 내지 GLn)에 순차적으로 게이트 펄스를 공급한다.

[0100] 그리고, 데이터 구동회로(6)는 각 게이트 라인들(GL1 내지 GLn)에 공급되는 게이트 펄스에 동기하여 홀수번째 데이터 라인들(DL1, DL3, DL5, ..., DLm-1)에 정극성(+)의 제 1 화상신호를 공급함과 아울러 짝수번째 데이터 라인들(DL2, DL4, DL6, ..., DLm)에 부극성(-)의 제 2 화상신호를 공급한다.

[0101] 이에 따라, 홀수번째 수평라인에 형성된 제 1 액정셀군의 액정셀들(P1) 각각은 대향전극(16)에 공급되는 부극성(-)의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 정극성(+)의 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 정극성 화상(+)을 표시한다. 또한, 제 2 액정셀군의 액정셀들(P2) 각각은 대향전극(16)에 공급되는 정극성(+)의 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 부극성(-)의 제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 부극성 화상(-)을 표시한다. 따라서, 홀수번째 수평라인은 액정셀마다 극성이 반전되는 화상을 표시하게 된다.

[0102] 그리고, 짝수번째 수평라인에 형성된 제 3 액정셀군의 액정셀들(P3) 각각은 대향전극(16)에 공급되는 정극성(+)의 제 1 화상신호를 기준으로 화소전극(14)에 공급되는 부극성(-)의 제 2 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 부극성 화상(-)을 표시한다. 또한, 제 4 액정셀군의 액정셀들(P4) 각각은 대향전극(16)에 공급되는 부극성(-)의 제 2 화상신호를 기준으로 화소전극(14)에 공급되는 정극성(+)의 제 1 화상신호와의 전위차에 따른 전계에 따라 액정을 구동하여 정극성 화상(+)을 표시한다. 따라서, 짝수번째 수평라인은 액정셀마다 극성이 반전되는 화상을 표시하게 된다.

[0103] 결과적으로, 화상 표시부(402)에 표시되는 화상의 극성은 1 도트 인버젼 방식의 극성 패턴을 가지게 된다.

[0104] 한편, 화상 표시부(402)에 표시되는 화상의 극성패턴은 상술한 바와 같이 1 도트 인버젼 방식으로 설명하였으나, 이에 한정되지 않고, 데이터 제어신호 중 극성 제어신호에 따라 설정될 수 있다.

[0105] 이와 같은, 본 발명의 제 5 실시 예에 따른 액정 표시장치 및 그의 구동방법은 상술한 본 발명의 제 1 실시 예와 동일한 효과를 제공한다. 나아가, 본 발명의 제 5 실시 예는 액정셀들(P)의 각 박막 트랜지스터(T)를 데이터 라인 방향을 따라 교번적으로 배열함과 아울러 인접한 2개의 액정셀이 대칭되는 구조를 가지도록 배열함으로써 화상 표시부(402)에 화상의 극성패턴을 1도트 인버젼 방식으로 표시하는 경우 데이터 구동회로(6)에서 출력되는 화상신호의 극성을 각 데이터 라인마다 반전시킴과 아울러 적어도 한 프레임마다 반전시킴으로써 데이터 구동회로(6)의 소비전력을 감소시킬 수 있다. 물론, 본 발명의 제 5 실시 예에 따른 데이터 구동회로(6)의 소비전력은 1 도트 인버젼 방식 이외의 다른 인버젼 방식에서도 동일하게 감소된다.

[0106] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

[0107] 도 1은 본 발명의 제 1 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고;

[0108] 도 2는 도 1에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이고;

[0109] 도 3은 도 1에 도시된 타이밍 제어부를 개략적으로 나타내는 블록도이고;

[0110] 도 4a는 도 3에 도시된 데이터 정렬부에 공급되는 데이터 신호를 나타내는 도면이고;

[0111] 도 4b는 도 3에 도시된 데이터 출력부에서 출력되는 데이터를 나타내는 도면이고;

[0112] 도 5a 및 도 5b는 본 발명의 제 1 실시 예에 따른 액정 표시장치의 구동방법을 단계적으로 나타내는 도면이고;

[0113] 도 6은 본 발명의 제 2 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고;

[0114] 도 7은 도 6에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이고;

[0115] 도 8a 및 도 8d는 발명의 제 2 실시 예에 따른 액정 표시장치 및 그의 구동방법을 단계적으로 나타내는 도면이고;

[0116] 도 9는 본 발명의 제 3 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고;

[0117] 도 10은 도 9에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이고;

[0118] 도 11a 및 도 11b는 발명의 제 3 실시 예에 따른 액정 표시장치 및 그의 구동방법을 단계적으로 나타내는 도면이고;

[0119] 도 12는 본 발명의 제 4 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고; 및

[0120] 도 13은 도 12에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이고;

[0121] 도 14a 및 도 14b는 발명의 제 4 실시 예에 따른 액정 표시장치 및 그의 구동방법을 단계적으로 나타내는 도면이고;

[0122] 도 15는 본 발명의 제 5 실시 예에 따른 액정 표시장치를 개략적으로 나타내는 도면이고;

[0123] 도 16은 도 15에 도시된 화상 표시부에 형성된 액정셀의 레이아웃을 나타내는 평면도이고; 및

[0124] 도 17은 발명의 제 5 실시 예에 따른 액정 표시장치 및 그의 구동방법을 단계적으로 나타내는 도면이다.

[0125] < 도면의 주요 부분에 대한 부호설명 >

[0126] 2, 102, 202, 302, 402 : 화상 표시부 4 : 게이트 구동회로

[0127] 6 : 데이터 구동회로 8 : 타이밍 제어부

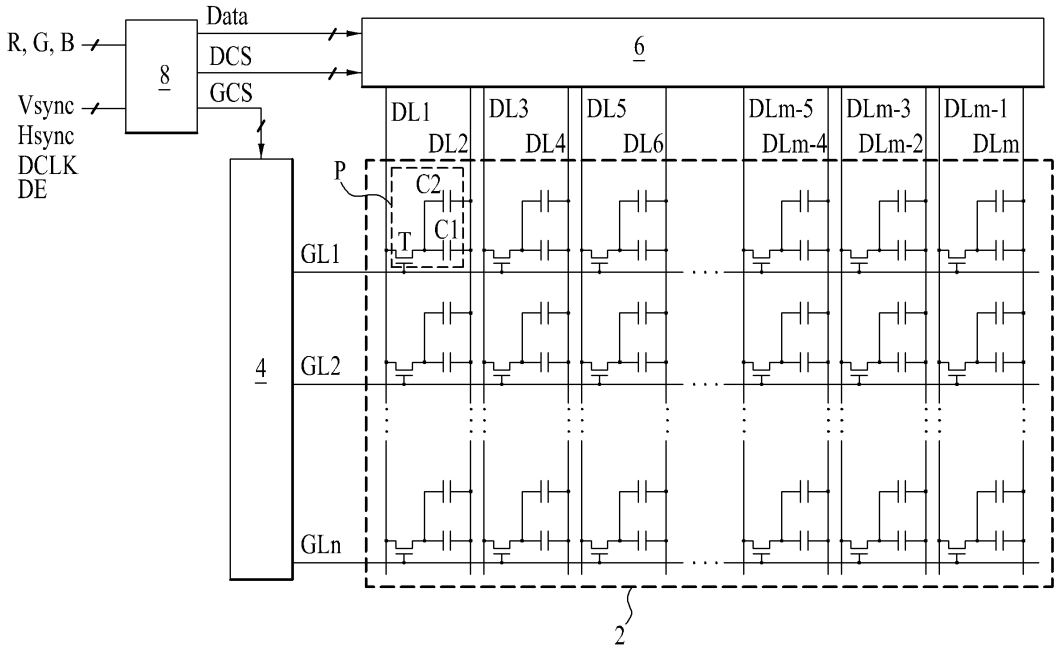
[0128] 20 : 데이터 정렬부 22 : 데이터 저장부

[0129] 24 : 더블 데이터 생성부 26 : 데이터 출력부

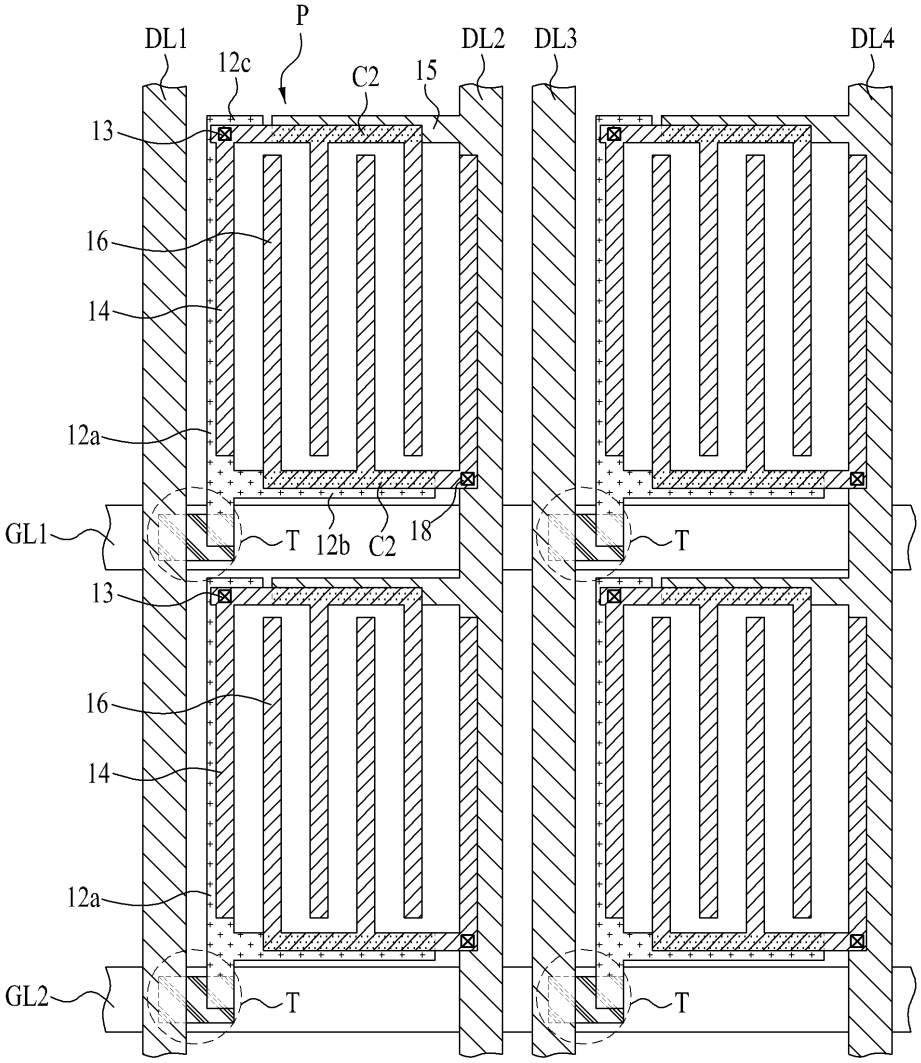
[0130] 30 : 제어신호 생성부

도면

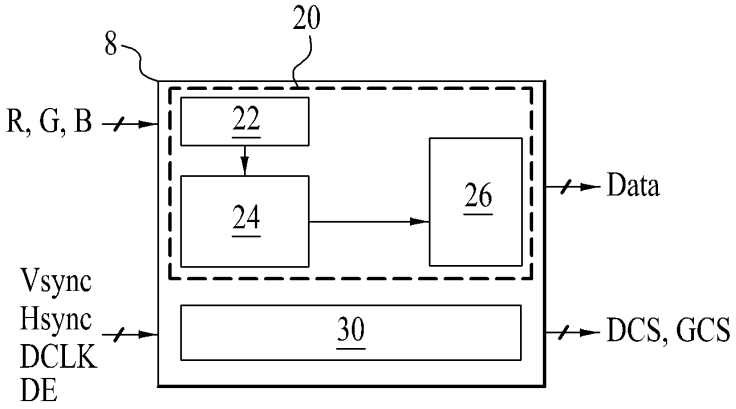
도면1


R, G, B
Vsync
Hsync
DCLK
DE
8
Data
DCS
GCS
6
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
P
C2
C1
T
GL1
GL2
GLn
4
2

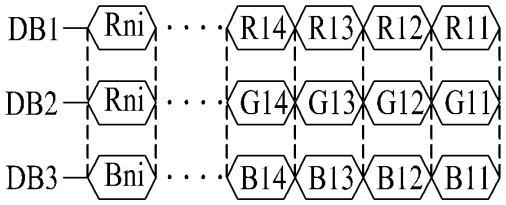
도면2


DL1
P
12c
C2
15
DL2
DL3
DL4
13
16
14
12a
GL1
T
12b
C2
18
T
13
16
14
12a
GL2
T
T

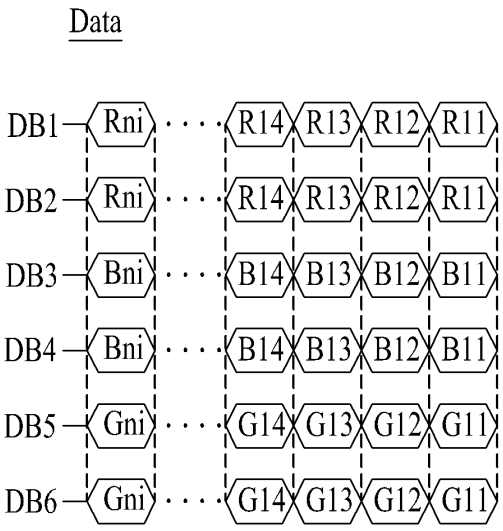
도면3


20
8
R, G, B
22
24
26
Data
Vsync
Hsync
DCLK
DE
30
DCS, GCS

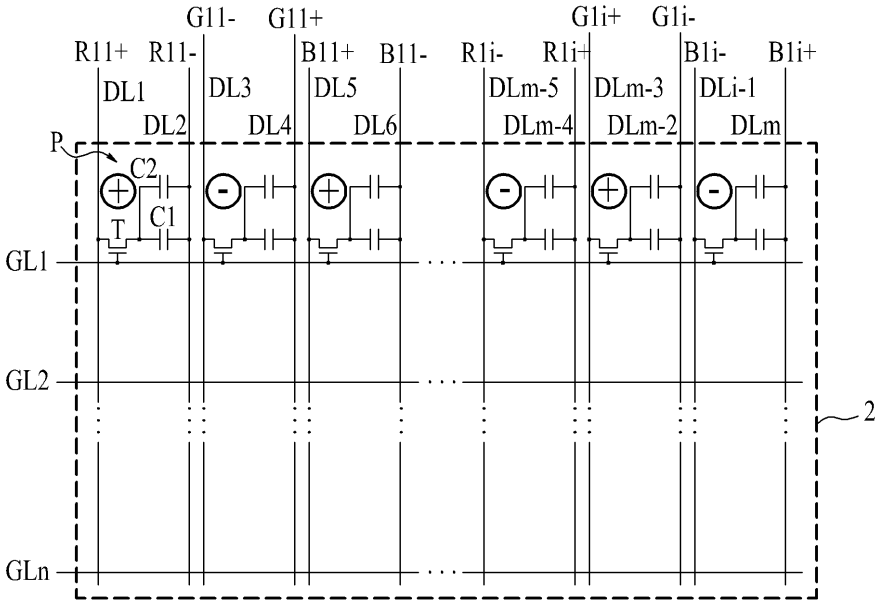
도면4a



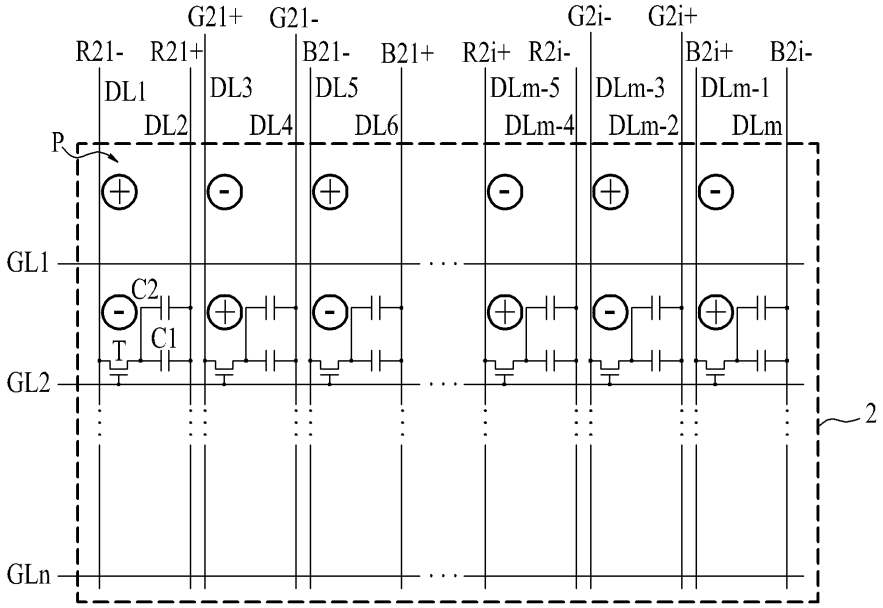
도면4b



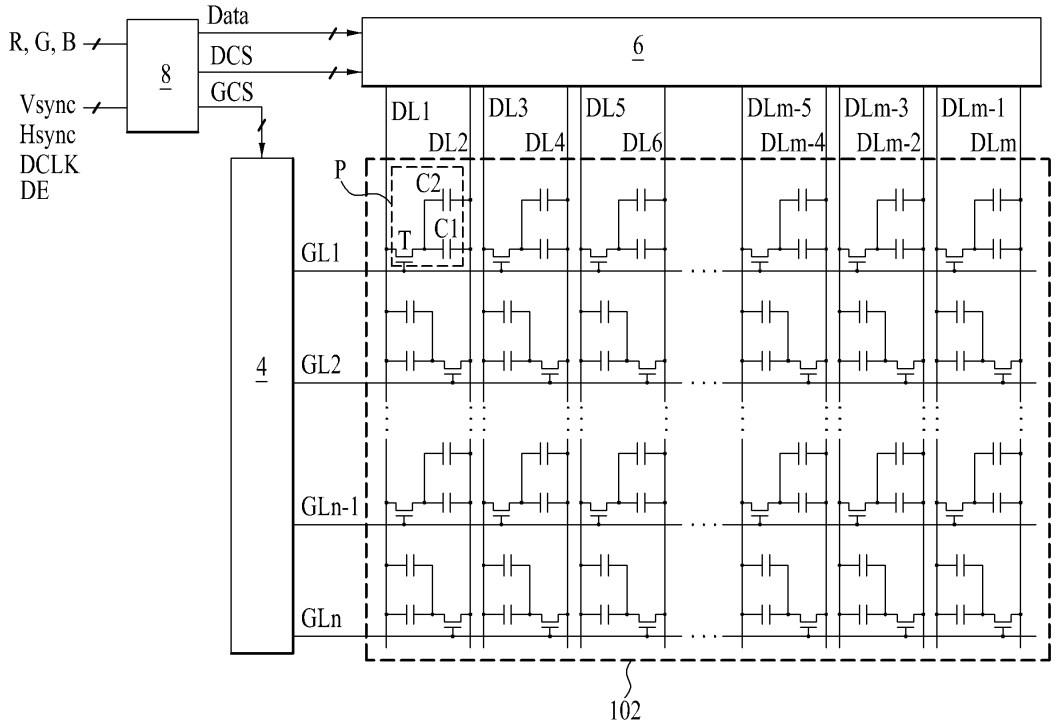
도면5a



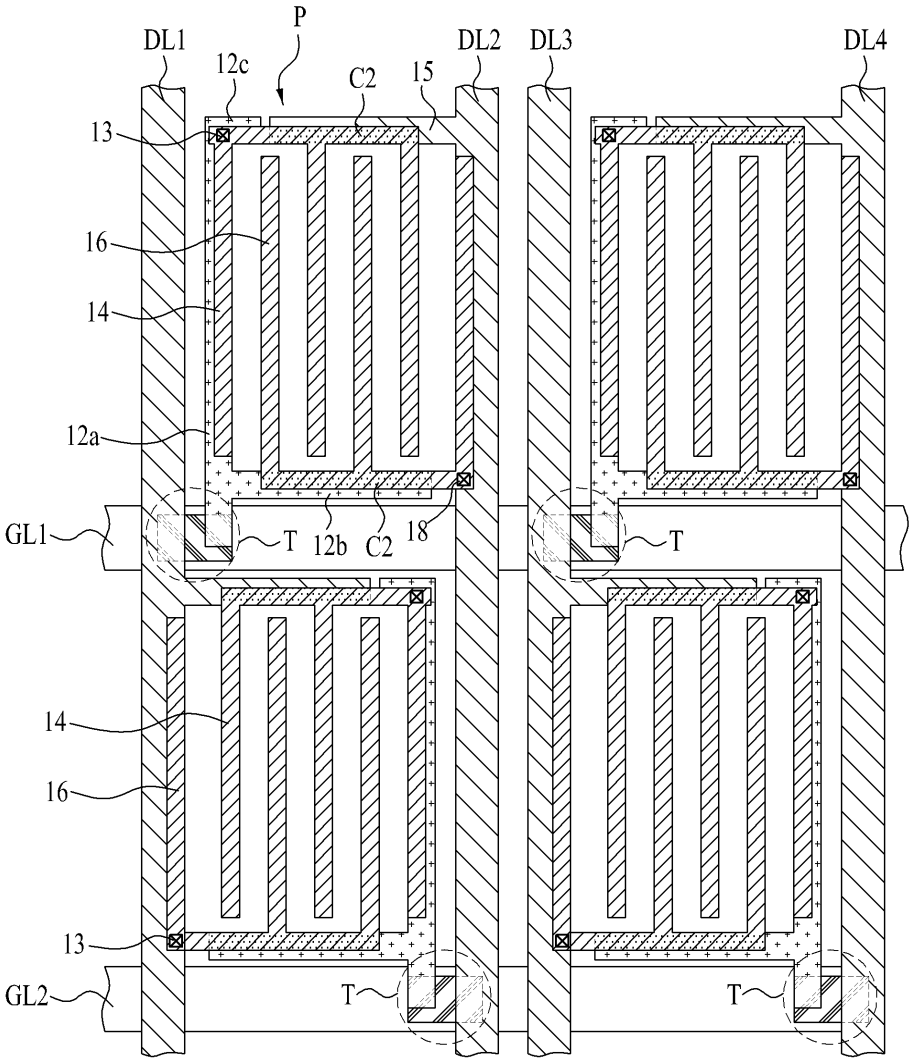
도면5b


G21+
G21-
G2i-
G2i+
R21-
R21+
B21-
B21+
R2i+
R2i-
B2i+
B2i-
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
P
GL1
GL2
GLn
C2
C1
T
2

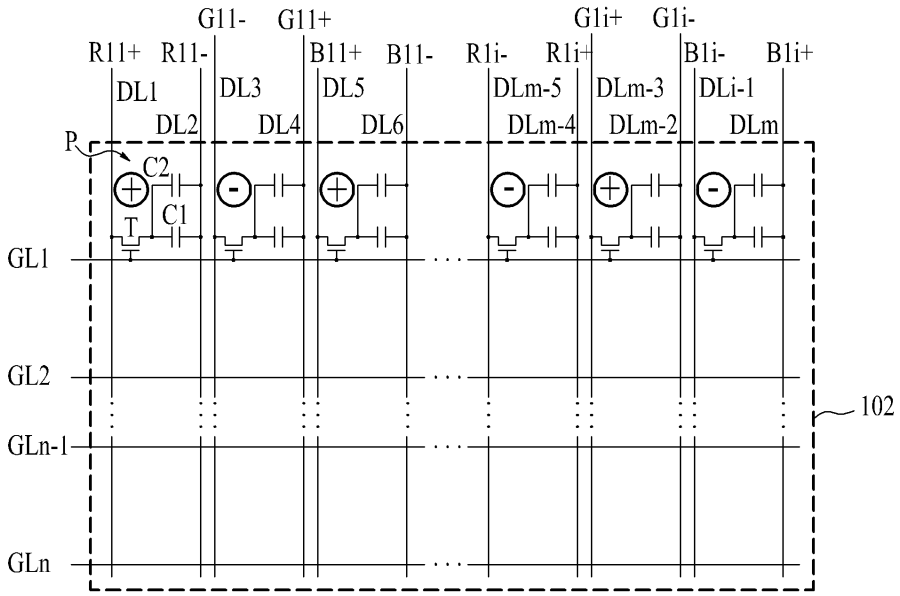
도면6


R, G, B
Vsync
Hsync
DCLK
DE
8
Data
DCS
GCS
6
4
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
P
C2
C1
T
GL1
GL2
GLn-1
GLn
102

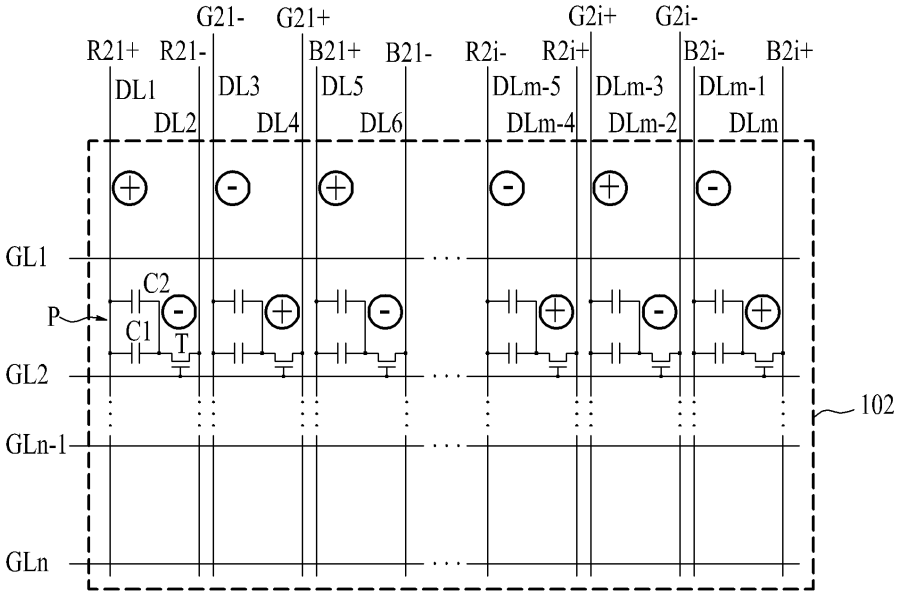
도면7


DL1
12c
P
C2
15
DL2
DL3
DL4
13
16
14
12a
GL1
T
12b
C2
18
T
14
16
13
GL2
T
T

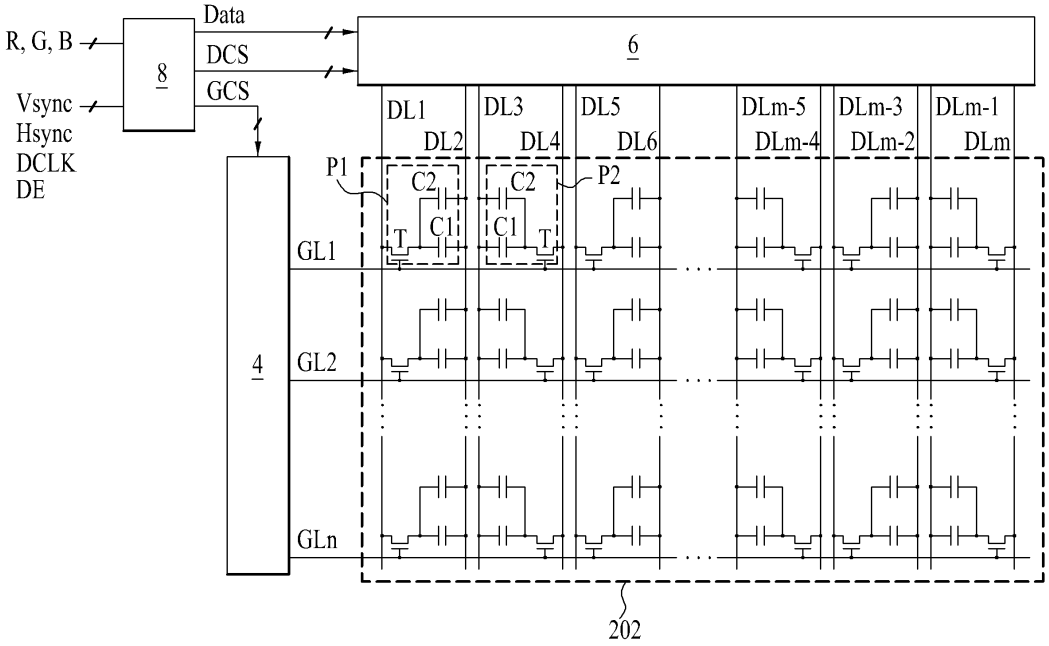
도면8a


G11-
G11+
G1i+
G1i-
R11+
R11-
B11+
B11-
R1i-
R1i+
B1i-
B1i+
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLi-1
DLm
P
C2
C1
T
GL1
GL2
GLn-1
GLn
102

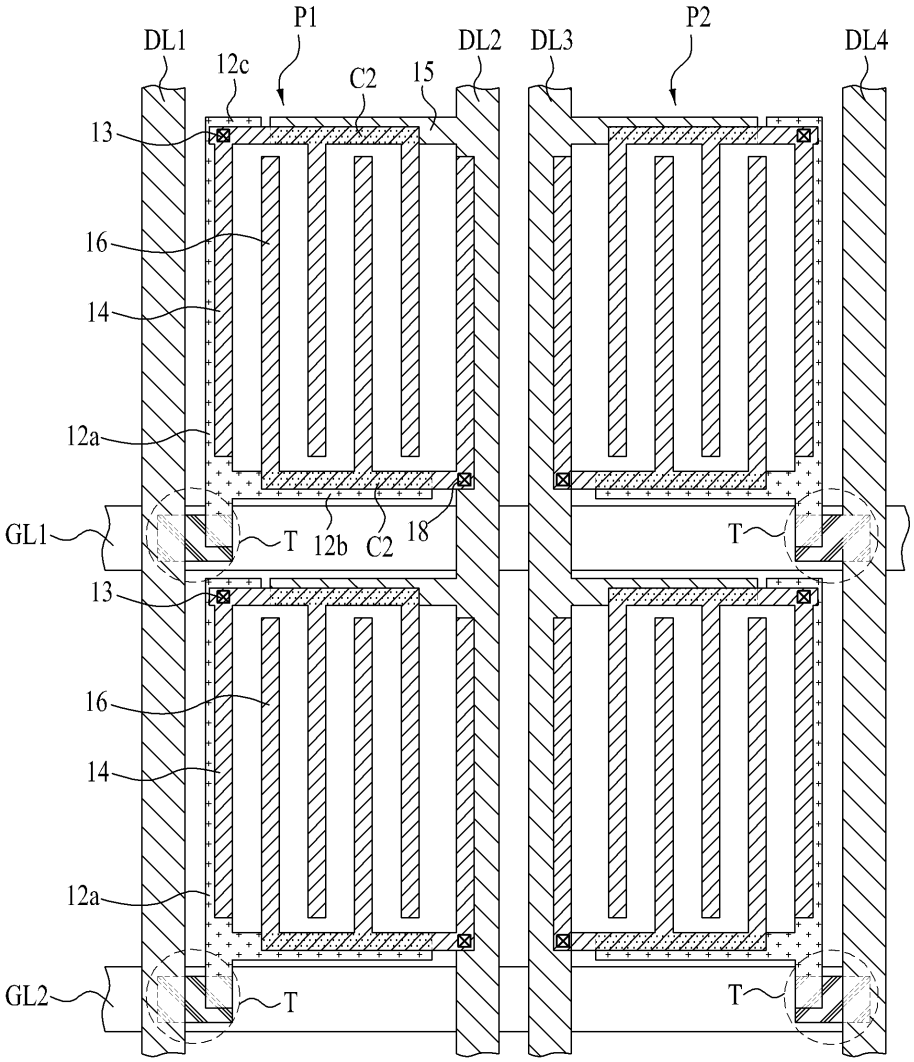
도면8b


G21-
G21+
G2i+
G2i-
R21+
R21-
B21+
B21-
R2i-
R2i+
B2i-
B2i+
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
GL1
C2
P
C1
T
GL2
GLn-1
GLn
102

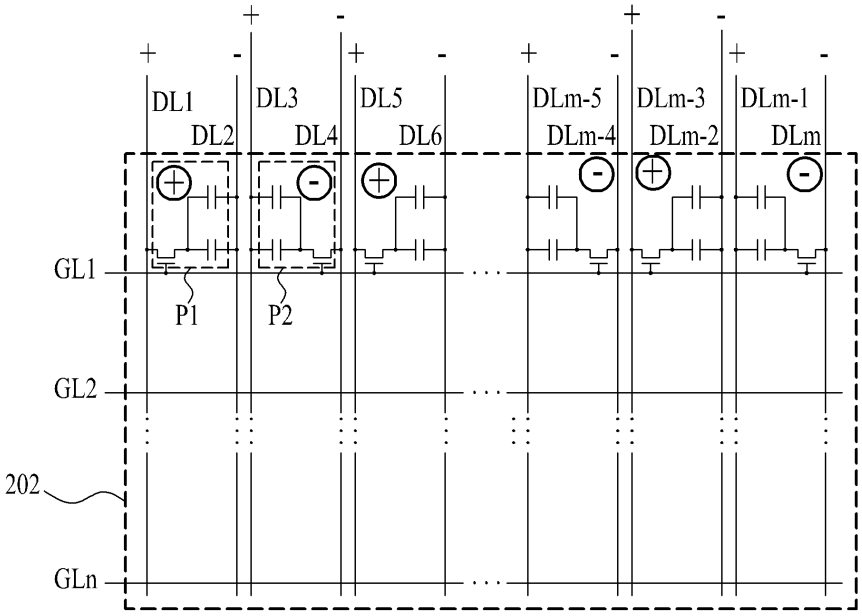
도면9


R, G, B
Vsync
Hsync
DCLK
DE
8
Data
DCS
GCS
6
4
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
P1
P2
C2
C1
T
GL1
GL2
GLn
202

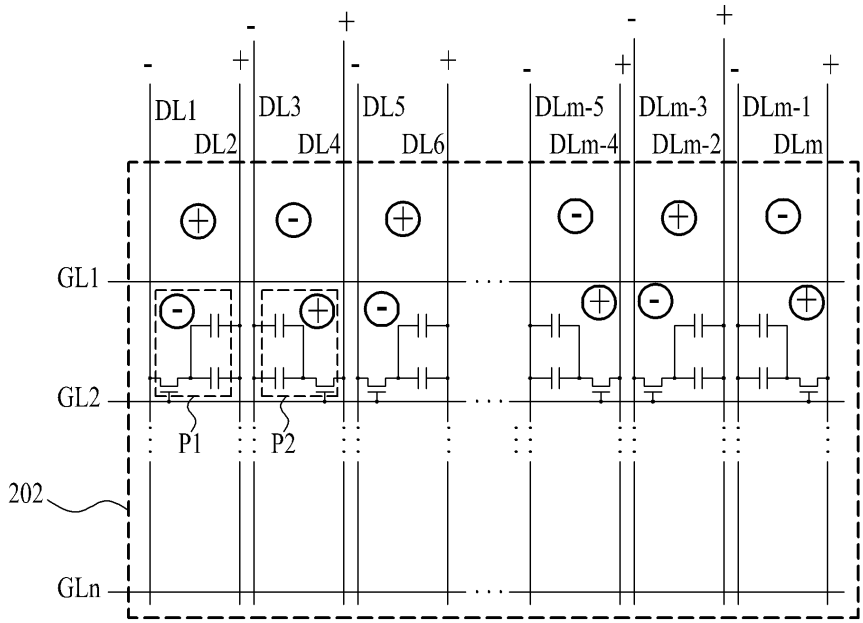
도면10


DL1
P1
DL2
DL3
P2
DL4
12c
C2
15
13
16
14
12a
GL1
T
12b
C2
18
T
13
16
14
12a
GL2
T
T

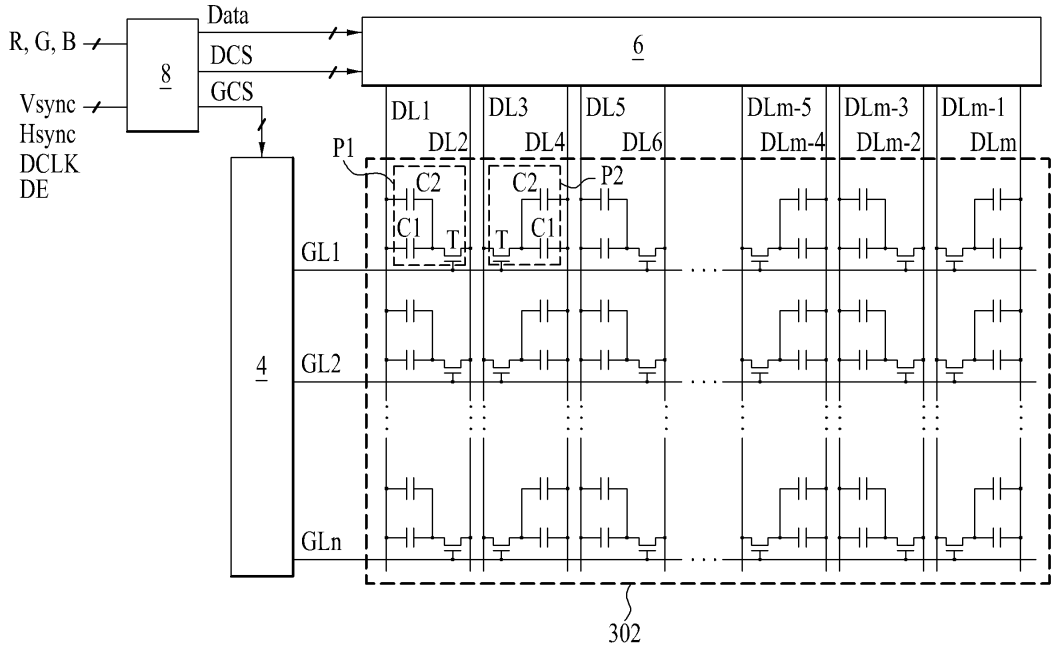
도면11a


DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
GL1
GL2
GLn
P1
P2
202

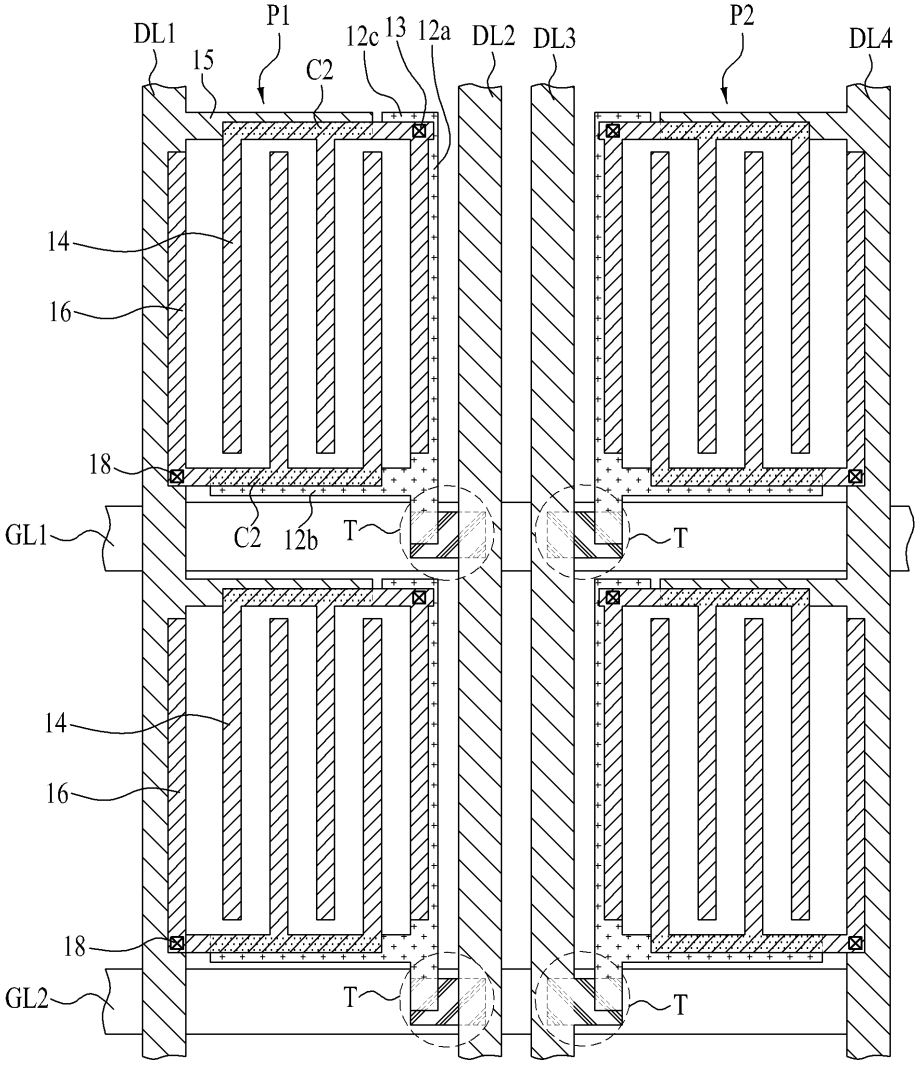
도면11b


DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
GL1
GL2
GLn
P1
P2
202

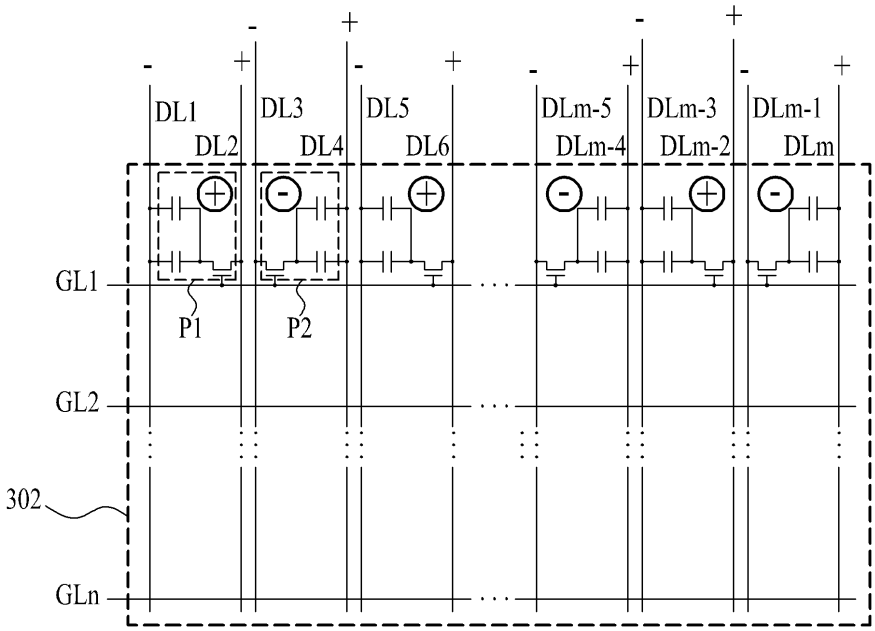
도면12


R, G, B
Vsync
Hsync
DCLK
DE
8
Data
DCS
GCS
6
4
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
P1
P2
C2
C1
T
GL1
GL2
GLn
302

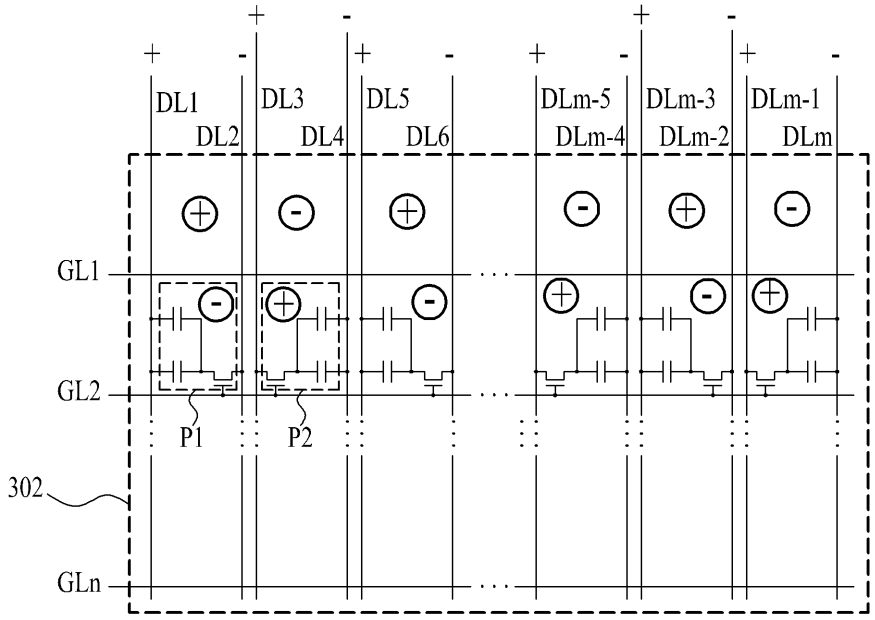
도면13


DL1
15
P1
C2
12c
13
12a
DL2
DL3
P2
DL4
14
16
18
GL1
C2
12b
T
T
14
16
18
GL2
T
T

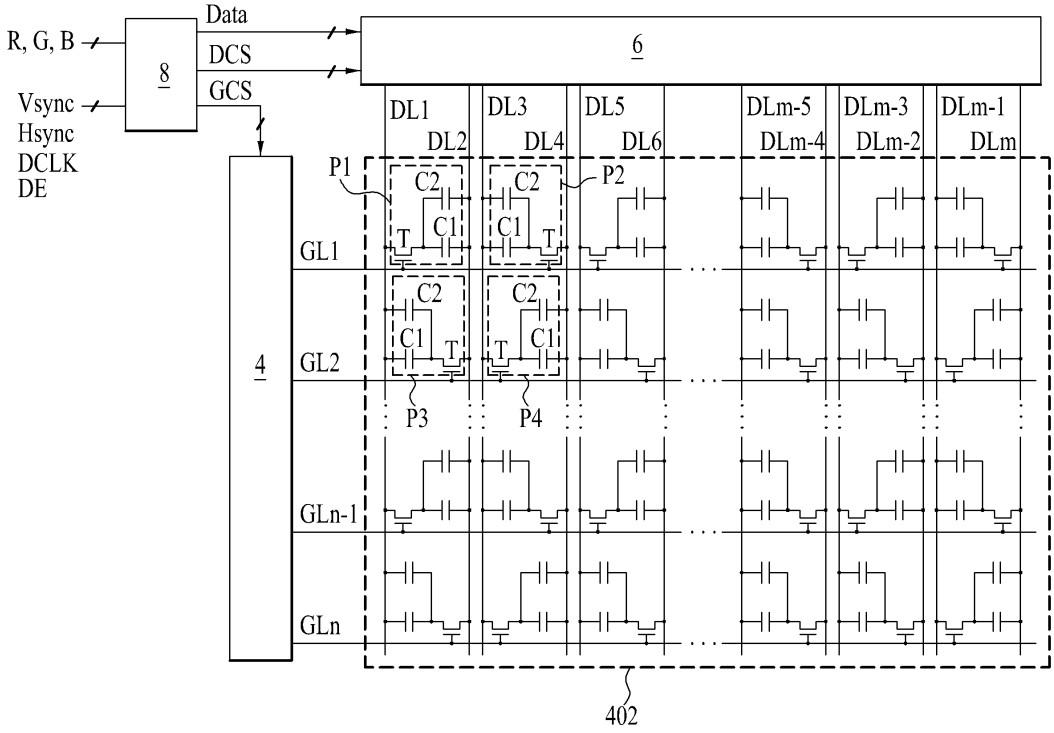
도면14a


DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
GL1
GL2
302
GLn
P1
P2

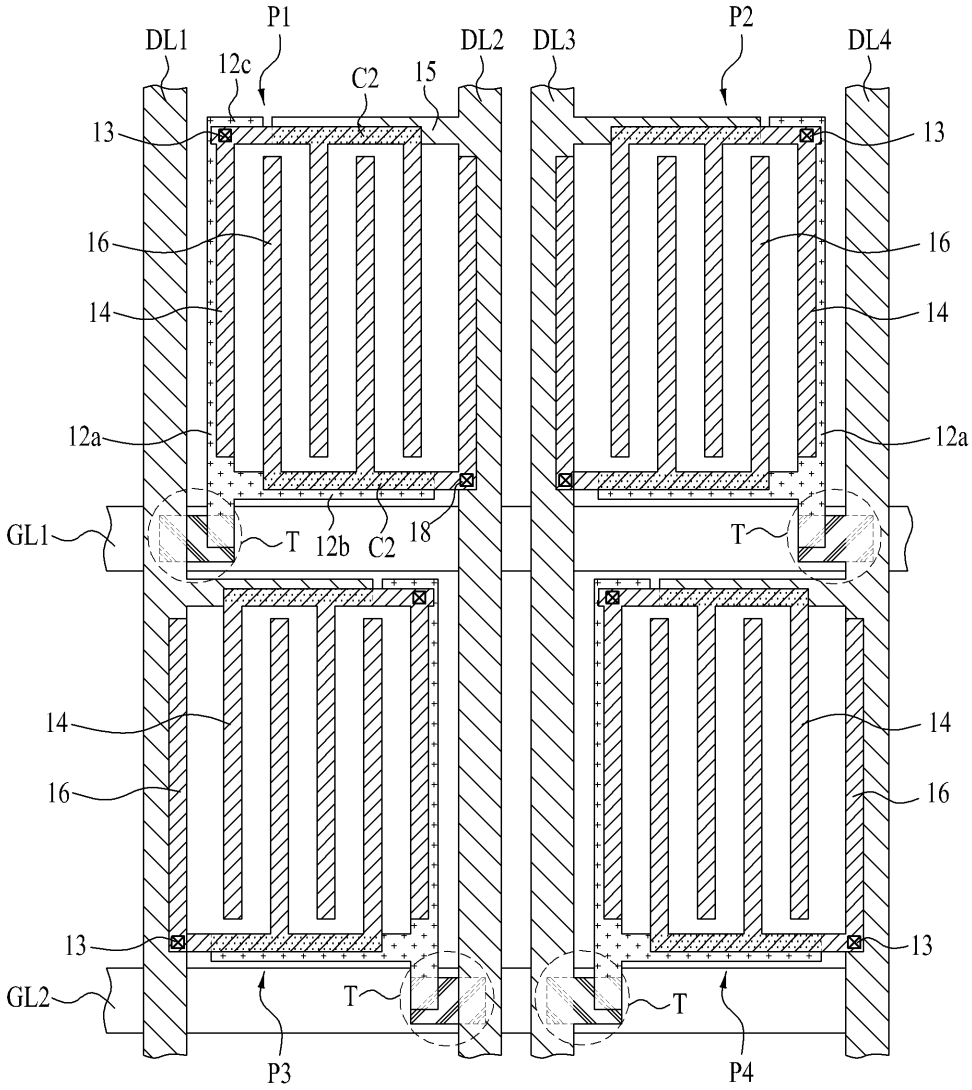
도면14b


DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
GL1
GL2
302
GLn
P1
P2

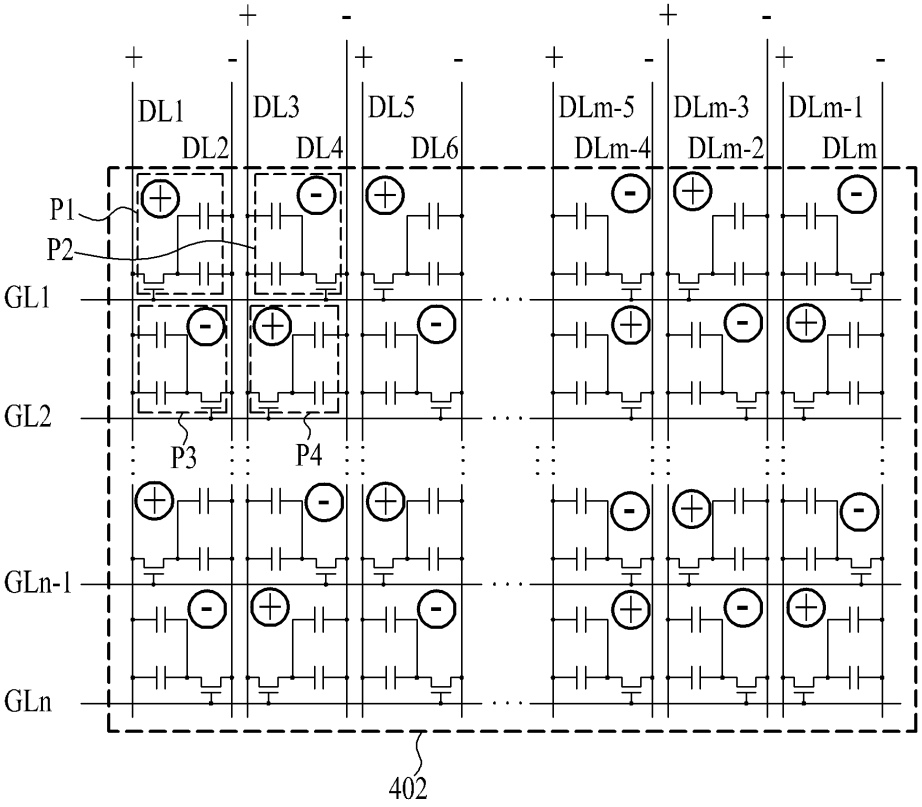
도면15


R, G, B
Vsync
Hsync
DCLK
DE
8
Data
DCS
GCS
6
4
DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
GL1
GL2
GLn-1
GLn
P1
P2
P3
P4
C1
C2
T
402

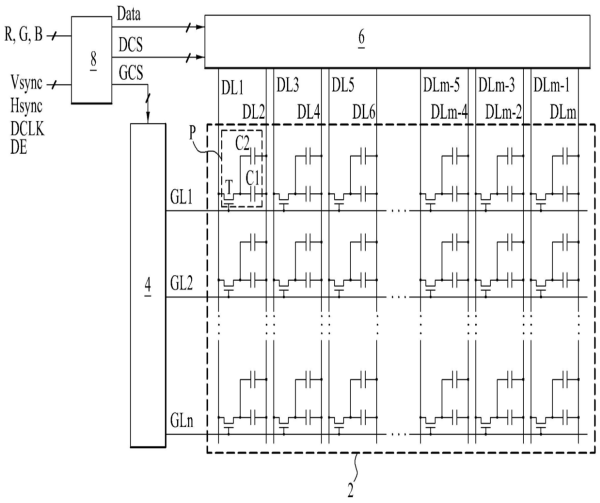
도면16


DL1
P1
12c
C2
15
DL2
DL3
P2
DL4
13
16
14
12a
GL1
T
12b
C2
18
GL2
P3
P4

도면17


DL1
DL2
DL3
DL4
DL5
DL6
DLm-5
DLm-4
DLm-3
DLm-2
DLm-1
DLm
P1
P2
P3
P4
GL1
GL2
GLn-1
GLn
402

专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101264724B1	公开(公告)日	2013-05-15
申请号	KR1020070135045	申请日	2007-12-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JU YOUNG		
发明人	LEE, JU YOUNG		
IPC分类号	G09G3/36 G09G G02F G02F1/133		
CPC分类号	G09G2300/0426 G09G3/3614 G09G2300/0876 G09G3/3648 G09G2300/0434		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020090067395A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种液晶显示装置及其驱动方法，该液晶显示装置能够使用提供给两个相邻数据线的图像信号来驱动液晶。液晶显示装置具有分别形成在由n条栅极线和m条数据线的交叉点限定的像素区域中的多个液晶单元。每个液晶单元包括连接到任何一条栅极线的薄膜晶体管和分别与数据线中相应的一个液晶单元的左侧和右侧相邻的两条数据线中的任何一条，以及液晶电容器和存储电容器各自形成在两个相邻数据线和薄膜晶体管中的另一个之间。