

(72) 발명자

이현규

서울 성동구 성수1가2동 뚝섬중앙하이츠빌 103-404

김도성

경북 구미시 구평동 454 부영아파트 205/1301

이도영

서울특별시 강서구 강서로35길 26-12, 동아빌라
201호 (화곡동)

김의태

서울특별시 강남구 압구정로 309, 구현대아파트 9
4동 606호 (압구정동)

박상욱

경상북도 구미시 흥안로 43, 동화아파트 105동 10
3호 (옥계동)

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

다수의 화소 영역이 정의된 기관과;

상기 화소 영역의 제 1 변과 제 2 변에 각각 위치하여 교차 구성된 게이트 배선과 데이터 배선과;

상기 화소 영역의 일 측에 구성된 플로팅 금속패턴과, 상기 화소 영역의 타 측에 구성된 공통 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 위치한 박막트랜지스터와;

상기 화소 영역에 가로로 위치하고, 상기 플로팅 금속패턴과 절연막을 사이에 두고 일대일 접촉하는 다수의 화소 전극과;

상기 화소 전극과 평행하게 이격하여 구성되고, 상기 공통 배선과 절연막을 사이에 두고 일대일 접촉하는 다수의 공통 전극을 포함하고,

상기 화소 전극 및 공통 전극 각각의 일 측과 타 측에는 삼각 형상으로 연장된 전경선 방지 패턴이 구성되어 있는

횡전계 방식 액정표시장치용 어레이기판.

청구항 10

제 9 항에 있어서,

상기 박막트랜지스터는 상기 게이트 배선과 연결되는 게이트 전극과, 상기 게이트 전극의 상부에 절연막을 사이에 두고 구성된 액티브층과 오믹 콘택층과, 상기 오믹 콘택층의 상부에 이격하여 구성된 소스 전극과 드레인 전극

을 포함하는 횡전계 방식 액정표시장치용 어레이기판.

청구항 11

제 9 항에 있어서,

상기 공통 배선은 상기 게이트 배선과 동일층에 구성되는 횡전계 방식 액정표시장치용 어레이기판.

청구항 12

제 9 항에 있어서,

상기 공통 전극과 화소 전극은 투명한 도전성 재질로 구성된 횡전계 방식 액정표시장치용 어레이기판.

청구항 13

제 9 항에 있어서,

상기 공통 전극은 상기 금속패턴의 상부로 연장 구성되고, 상기 화소 전극은 상기 공통 배선의 상부로 연장구성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판.

청구항 14

기판 상에 다수의 화소 영역을 정의하는 단계와;

상기 화소 영역의 제 1 변에 게이트 배선을 형성하고, 상기 게이트 배선과 교차하는 상기 화소 영역의 제 2 변에 데이터 배선을 형성하는 단계와;

상기 화소 영역의 일 측에 위치하고 전기적으로 플로팅된 금속패턴과, 상기 화소 영역의 타 측에 위치한 공통 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와;

상기 화소 영역에 가로로 위치하고, 상기 플로팅 금속패턴과 절연막을 사이에 두고 일대일 접촉하는 다수의 화소 전극을 형성하고, 상기 화소 전극과 평행하게 이격하여 구성되고, 상기 공통 배선과 절연막을 사이에 두고 일대일 접촉하는 다수의 공통 전극을 형성하는 단계를 포함하고,

상기 화소 전극 및 공통 전극 각각의 일 측과 타 측에는 삼각 형상으로 연장된 전경선 방지 패턴이 구성되어 있는

횡전계방식 액정표시장치용 어레이기판 제조방법.

청구항 15

제 14 항에 있어서,

상기 박막트랜지스터는 상기 게이트 배선과 연결되는 게이트 전극과, 상기 게이트 전극의 상부에 절연막을 사이에 두고 구성된 액티브층과 오믹 콘택층과, 상기 오믹 콘택층의 상부에 이격하여 형성된 소스 전극과 드레인 전극

을 포함하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 16

제 14 항에 있어서,

상기 공통 배선은 상기 게이트 배선과 동일층에 형성된 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 17

제 14 항에 있어서,

상기 공통 전극과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속그룹 중 선택된 하나로 형성된 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

기판 상에 다수의 화소 영역을 정의하는 단계와;

상기 화소 영역의 일변을 따라 연장된 다수의 게이트 배선과, 상기 게이트 배선과 연결된 게이트 전극과, 상기 화소 영역의 일 측에 금속패턴과, 상기 화소 영역의 타 측에 공통배선을 형성하는 단계와;

상기 게이트 전극의 상부에 게이트 절연막을 사이에 두고 섬형상의 액티브층과 오믹 콘택층을 형성하는 단계와;

상기 오믹 콘택층의 상부에 이격된 소스 전극과 드레인 전극과, 상기 소스 전극에서 상기 게이트 배선과 교차하는 방향으로 연장된 데이터 배선을 형성하는 단계와;

상기 소스 및 드레인 전극이 형성된 기판의 전면에 보호막을 형성하고, 상기 드레인 전극의 일부를 노출하는 제 1 콘택홀과, 상기 금속패턴을 노출하는 다수의 제 2 콘택홀과, 상기 공통 배선의 일부를 노출하는 다수의 제 3 콘택홀을 형성하는 단계와;

상기 보호막을 사이에 두고, 상기 금속패턴과 일대일 접촉하는 다수의 화소 전극과, 상기 공통 배선과 일대일 접촉하는 다수의 공통 전극을 형성하는 단계를 포함하고,

상기 화소 전극 및 공통 전극 각각의 일 측과 타 측에는 삼각 형상으로 연장된 전경선 방지 패턴이 구성되어 있는

횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 22

제 21 항에 있어서,

상기 공통 전극과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성된 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 23

제 21 항에 있어서,

상기 공통 전극과 화소 전극은 상기 화소 영역에 가로로 위치하고, 상기 공통 전극은 상기 금속패턴의 상부로 연장 형성되고, 상기 화소 전극은 상기 공통 배선의 상부로 연장 형성된 것을 특징으로 하는 횡전계방식 액정표시장치용 어레이기판 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0017] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로 특히, 고휘도 및 고화질을 구현하는 횡전계 방식 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.
- [0018] 일반적으로, 액정표시장치는 액체와 고체의 중간상인 액정의 전기-광학적 성질을 표시장치에 응용한 것이다. 즉, 액정은 액체와 같은 유동성을 갖는 유기분자인 액정이 결정과 같이 규칙적으로 배열된 상태의 것으로, 이 분자배열이 외부 전계에 의해 변화하는 성질을 이용한 것이다.
- [0019] 따라서, 액정의 분자배열 방향을 임의로 조절하면, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0020] 현재에는 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- [0021] 상기 액정표시장치는 공통 전극이 형성된 컬러필터 기판(상부기판)과 화소 전극이 형성된 어레이 기판(하부기판)과, 상부 및 하부기판 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극이 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하다.
- [0022] 그러나, 상-하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다. 따라서, 상기의 단점을 극복하기 위해 새로운 기술이 제안되고 있다. 하기 기술될 액정표시장치는 횡전계에 의한 액정 구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.
- [0023] 이하, 도 1을 참조하여 일반적인 횡전계 방식 액정표시장치에 관해 상세히 설명한다.
- [0024] 도 1은 일반적인 횡전계 방식 액정표시장치의 개략적인 구성을 도시한 단면도이다.
- [0025] 도시한 바와 같이, 종래에 따른 횡전계 방식 액정표시장치(B)는 컬러필터기판(B1)과 어레이기판(B2)이 대향하여 구성되며, 컬러필터기판(B1)과 어레이기판(B2)사이에는 액정층(LC)이 개재되어 있다.
- [0026] 상기 어레이기판(B2)은 투명한 절연 기판(10)에 정의된 다수의 화소(P)마다 박막트랜지스터(T)와 공통 전극(18)과 화소 전극(30)이 구성된다.
- [0027] 상기 박막트랜지스터(T)는 게이트 전극(14)과, 게이트 전극(14) 상부에 절연막(20)을 사이에 두고 구성된 반도체층(22)과, 반도체층(22)의 상부에 서로 이격하여 구성된 소스 및 드레인 전극(24,26)을 포함한다.
- [0028] 전술한 구성에서, 상기 공통 전극(18)과 화소 전극(30)은 동일 기판(10)상에 서로 평행하게 이격하여 구성된다.
- [0029] 그런데, 상기 공통 전극(18)은 상기 게이트 전극(14)과 동일층 동일물질로 구성되고, 상기 화소 전극(30)은 상기 소스 및 드레인 전극(24,26)과 동일층 동일물질로 구성할 수 있다.
- [0030] 도시하지는 않았지만, 상기 화소(P)의 일 측을 따라 연장된 게이트 배선(미도시)과, 이와는 수직한 방향으로 연장된 데이터 배선(미도시)이 구성되고, 상기 공통 전극(18)에 전압을 인가하는 공통 배선(미도시)이 구성된다.
- [0031] 상기 컬러필터 기판(B1)은 투명한 절연 기판(40) 상에, 상기 게이트 배선(미도시)과 데이터 배선(미도시)과 박막트랜지스터(T)에 대응하는 부분에 형성된 블랙매트릭스(42)와, 상기 화소(P)에 대응하여 형성된 컬러필터(44a,44b)를 포함한다.
- [0032] 상기 액정층(LC)은 상기 공통 전극(18)과 화소 전극(30)의 수평전계(35)에 의해 동작된다.
- [0033] 이하, 도 2를 참조하여, 전술한 바와 같은 횡전계 방식 액정표시장치용 어레이기판의 구성을 설명한다.
- [0034] 도 2는 종래의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 구성을 개략적으로 도시한 평면도이다.

- [0035] 도시한 바와 같이, 기판(10)상에 일 방향으로 연장된 게이트 배선(12)과, 게이트 배선(12)과는 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(28)이 구성된다.
- [0036] 또한, 상기 게이트 배선(12)과는 평행하게 이격하여 화소 영역(P)을 가로지르는 공통 배선(16)이 구성된다.
- [0037] 상기 게이트 배선(12)과 데이터 배선(28)의 교차지점에는 상기 게이트 배선(12)과 연결된 게이트 전극(14)과, 게이트 전극(14) 상부의 반도체층(22)과, 반도체층(22) 상부의 소스 전극(24)과 드레인 전극(26)을 포함하는 박막트랜지스터(T)가 구성된다.
- [0038] 상기, 화소 영역(P)은 상기 공통 배선(16)에서 수직하게 연장되고 서로 평행하게 이격된 공통 전극(18)이 구성되고, 상기 공통 전극(18)사이에는 공통 전극(18)과 평행하게 이격된 화소 전극(30)이 구성된다.
- [0039] 그런데, 전술한 바와 같은 구성은 좌.우 시야각에 대한 보상효과는 얻을 수 있으나, 상.하 시야각(및 대각 시야각)에 대한 보상 효과는 약한 편이다.
- [0040] 따라서, 이를 해결하기 위한 방법으로, 상기 공통 전극(18)과 화소 전극(30)을 가로로 배치하고 이를 세로 방향으로 교대로 구성한 구조의 횡전계방식 어레이기판이 제안되었다.
- [0041] 도 3은 종래의 제 2 예에 따른 횡전계방식 어레이기판의 일부를 확대한 평면도이다.
- [0042] 도시한 바와 같이, 종래의 제 2 예에 따른 횡전계방식 어레이기판(50)은, 제 1 방향에 구성되고 서로 평행하게 이격된 다수의 게이트 배선(52)과, 상기 게이트 배선(52)과 교차하는 제 2 방향에 구성되고 상기 게이트 배선(52)과는 화소 영역(P)을 정의하는 다수의 데이터 배선(66)을 포함한다.
- [0043] 상기 게이트 배선(52)과 데이터 배선(66)의 교차지점에는 스위칭 소자인 박막트랜지스터(T)가 구성되고, 상기 화소 영역(P)에는 공통 전극(56)과 화소 전극(72)이 구성된다.
- [0044] 상기 박막트랜지스터(T)는 게이트 전극(54)과, 게이트 전극(54)의 상부에 게이트 절연막(미도시)을 사이에 두고 구성된 액티브층(60)과, 상기 액티브층(60)의 상부에 이격된 소스 전극(62)과 드레인 전극(64)으로 구성된다. 이때, 상기 게이트 전극(54)은 게이트 배선(52)과 연결되고, 상기 소스 전극(62)은 상기 데이터 배선(66)과 연결되도록 구성한다.
- [0045] 한편, 상기 공통 전극(56)과 화소 전극(72)이 접촉하는 것을 방지하기 위해 일반적으로, 상기 공통 전극(56)은 상기 게이트 배선(52)과 동일층 동일물질로 형성되고, 상기 화소 전극(72)은 상기 공통 전극(56)과는 게이트 절연막(미도시)과 보호막(미도시)을 사이에 두고 형성된다.
- [0046] 이때, 상기 화소 전극(72)은 상기 소스 및 드레인 전극(62,64)과 동일물질로 형성할 수 있으나 도시한 바와 같이, 개구영역 확보를 위해 투명한 재질로 형성한다.
- [0047] 상기 공통 전극(56)의 형상을 구체적으로 설명하면 도시한 바와 같이, 공통 전극(56)은 가로로 배치된 다수의 수평부(56a)와, 상기 수평부(56a)의 일 측과 타 측을 각각 연결하는 제 1 수직부(56b)와 제 2 수직부(56c)로 구성된다.
- [0048] 상기 화소 전극(72) 또한, 가로로 배치된 다수의 수평부(72a)와, 상기 수평부(72a)의 일 측과 타 측을 각각 연결하는 제 1 수직부(72b)와 제 2 수직부(72c)로 구성된다.
- [0049] 전술한 바와 같이 공통 전극(56)과 화소 전극(72)이 가로로 배치된 구조는 종래와는 달리 상.하 시야각을 확보할 수 있으며, 두 전극(56,72)에 동시에 기울기를 주게 되면 대각방향으로 시야각을 더욱 확대할 수 있는 장점이 있다.
- [0050] 그러나, 전술한 바와 같은 구성은, 상기 공통 전극(56)과 화소 전극(72)이 다른 층에 구성되기 때문에, 마스크 공정시 미스얼라인(misalign)이 발생할 수 있고, 이는 화질을 저하하는 원인이 된다.
- [0051] 이에 대해, 이하 도면을 참조하여 설명한다.
- [0052] 도 4는 도 3의 어레이부로 구성된 횡전계 방식 어레이기판의 일부 단면도이다.
- [0053] 도시한 바와 같이, 기판(50) 상에 공통 전극의 수평부(56a)가 구성되고, 상기 공통 전극의 수평부(56a)사이 영역에 게이트 절연막(58)과 보호막(68)을 사이에 두고 화소 전극의 수평부(72a)가 구성된다.
- [0054] 이때, 상기 공통 전극(56a)을 먼저 패터닝 후, 화소 전극(72a)을 패터닝하는 공정을 진행한다.

- [0055] 일반적으로, 마스크 공정은 동일한 패턴을 형성하기 위해, 기판(50) 면에 대해 마스크(미도시)를 이동하면서 반복되는 노광공정을 진행한다. 이러한 공정과정에서 마스크(미도시)의 미스 얼라인(misalign)이 발생할 수 있다.
- [0056] 이와 같은 경우, 정상 영역(NA)에서 공통 전극의 수평부(56a)와 화소 전극의 수평부(72a)간 이격거리가 L 이라면, 미스 얼라인 영역(ANA)에서는 상기 공통 전극의 수평부(56a)와 화소 전극의 수평부(72a)간 이격거리가 $L-\alpha$ (또는 $L+\alpha$)의 값으로 패턴되는 불량이 발생할 수 있다.
- [0057] 이러한 미스 얼라인(misalign)불량이 발생하게 되면, 부분적으로 화질이 불균일한 부분이 나타나며 이로 인해, 액정패널의 표시품위가 저하되는 문제가 있다.
- [0058] 더욱이, 상기 공통 전극이 불투명한 재질이므로 여전히 고휘도를 구현하기 어려운 문제가 있다.

발명이 이루고자 하는 기술적 과제

- [0059] 본 발명은 전술한 문제를 해결하기 위해 제안된 것으로, 본 발명은 공통 전극과 화소 전극을 동일층에 투명한 도전성 물질로 구성한 제 1 구조와,
- [0060] 가로로 위치한 다수의 공통 전극과 화소 전극을 각각 하나로 연결하는 제 1 수직 패턴과 제 2 수직 패턴을, 상기 두 전극의 하부에 절연막을 사이에 두고 구성한 제 2 구조를 통해, 고휘도 및 고화질을 구현하는 횡전계 방식 액정표시장치를 제작하는 것을 목적으로 한다.

발명의 구성 및 작용

- [0061] 전술한 바와 같은 목적을 달성하기 위한 본 발명의 제 1 특징에 따른 횡전계 방식 액정표시장치용 어레이기판은 다수의 화소 영역이 정의된 기판과; 상기 화소 영역의 일 측과 타 측에 위치하여 교차 구성된 게이트 배선과 데이터 배선과; 상기 화소 영역에 상기 데이터 배선과 평행한 방향으로 구성된 공통 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 위치한 박막트랜지스터와; 상기 화소 영역의 일 측에 위치하고, 상기 화소 영역의 길이 방향을 따라 구성된 수직부와, 상기 수직부에서 연장된 다수의 수평부로 구성된 화소 전극과; 상기 화소 영역의 타 측에 위치하고, 상기 공통 배선과 접촉하면서 상기 화소 영역의 길이 방향을 따라 연장된 수직부와, 상기 수직부에서 연장된 다수의 수평부로 구성된 공통 전극을 포함 한다.
- [0062] 상기 박막트랜지스터는 상기 게이트 배선과 연결되는 게이트 전극과, 상기 게이트 전극의 상부에 절연막을 사이에 두고 구성된 액티브층과 오믹 콘택층과, 상기 오믹 콘택층의 상부에 이격하여 구성된 소스 전극과 드레인 전극을 포함한다.
- [0063] 상기 공통 배선은 상기 게이트 배선과 동일층에 구성되며, 상기 화소 영역의 일 측 및 타 측에 위치하여 구성되며, 상기 공통 전극과 화소 전극은 투명한 도전성 재질로 구성되는 것을 특징으로 한다.
- [0064] 본 발명의 제 1 특징에 따른 횡전계형 액정표시장치용 어레이기판 제조방법은 기판 상에 다수의 화소 영역을 정의하는 단계와; 상기 화소 영역의 제 1 변에 위치한 게이트 배선과, 상기 게이트 배선과 교차하는 상기 화소 영역의 제 2 변에 위치한 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와; 상기 화소 영역의 일 측에 위치한 수직부와, 상기 수직부에서 연장된 다수의 수평부로 구성된 화소 전극을 형성하는 단계와; 상기 화소 영역의 타 측에 위치하고, 상기 공통 배선과 접촉한 수직부와, 상기 수직부에서 연장된 다수의 수평부로 구성된 공통 전극을 형성하는 단계를 포함한다.
- [0065] 상기 박막트랜지스터는 상기 게이트 배선과 연결되는 게이트 전극과, 상기 게이트 전극의 상부에 절연막을 사이에 두고 형성된 액티브층과 오믹 콘택층과, 상기 오믹 콘택층의 상부에 이격하여 형성된 소스 전극과 드레인 전극을 포함한다.
- [0066] 상기 공통 배선은 상기 게이트 배선과 동일층에 형성되며, 상기 화소 영역의 일 측과 타 측에 형성되고, 상기 공통 전극과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 물질 그룹 중 선택된 하나로 형성된다.
- [0067] 본 발명의 제 2 특징에 따른 횡전계 방식 액정표시장치용 어레이기판은 다수의 화소 영역이 정의된 기판과; 상기 화소 영역의 일 측과 타 측에 위치하여 교차 구성된 게이트 배선과 데이터 배선과; 상기 화소 영역의 일 측

에 구성된 금속패턴과, 상기 화소 영역의 타 측에 구성된 공통 배선과; 상기 게이트 배선과 데이터 배선의 교차 지점에 위치한 박막트랜지스터와; 상기 화소 영역에 가로로 위치하고, 상기 플로팅 금속패턴과 절연막을 사이에 두고 일대일 접촉하는 다수의 화소 전극과;

- [0068] 상기 화소 전극과 평행하게 이격하여 구성되고, 상기 공통 배선과 절연막을 사이에 두고 일대일 접촉하는 다수의 공통 전극을 포함한다.
- [0069] 상기 공통 전극은 상기 금속패턴의 상부로 연장 구성되고, 상기 화소 전극은 상기 공통 배선의 상부로 연장구성된 것을 특징으로 한다.
- [0070] 본 발명의 제 2 특징에 따른 횡전계형 액정표시장치용 어레이기판 제조방법은 기판 상에 다수의 화소 영역을 정의하는 단계와; 상기 화소 영역의 제 1 변에 게이트 배선을 형성하고, 상기 게이트 배선과 교차하는 상기 화소 영역의 제 2 변에 데이터 배선을 형성하는 단계와; 상기 화소 영역의 일 측에 위치하고 전기적으로 플로팅된 금속패턴과, 상기 화소 영역의 타 측에 위치한 공통 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와; 상기 화소 영역에 가로로 위치하고, 상기 플로팅 금속패턴과 절연막을 사이에 두고 일대일 접촉하는 다수의 화소 전극을 형성하고, 상기 화소 전극과 평행하게 이격하여 구성되고, 상기 공통 배선과 절연막을 사이에 두고 일대일 접촉하는 다수의 공통 전극을 형성하는 단계를 포함한다.
- [0071] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0072] -- 제 1 실시예 --
- [0073] 본 발명의 제 1 실시예는 화소 전극과 공통 전극을 가로로 배치하고, 이를 동일층에 투명한 재질로 구성하는 것을 특징으로 한다.
- [0074] 도 5는 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 확대한 평면도이다.
- [0075] 도시한 바와 같이, 본 발명에 따른 횡전계방식 액정표시장치용 어레이기판(100)에 제 1 방향으로 다수의 게이트 배선(102)을 구성하고, 상기 게이트 배선(102)과 교차하는 제 2 방향으로 다수의 데이터 배선(118)을 구성한다.
- [0076] 상기 게이트 배선(102)과 데이터 배선(118)의 교차지점에는 게이트 전극(104)과 액티브층(110)과 소스 전극(114)과 드레인 전극(116)을 포함하는 박막트랜지스터(T)를 구성한다.
- [0077] 상기 화소 영역(P)에는 상기 게이트 배선(102)과 동일층에 형성한 공통 배선(106)을 구성한다. 이때, 공통 배선(106)은 이웃한 화소 영역(P)간 일체로 구성하는 것을 특징으로 한다. 이러한 형태를 만족하면서 상기 공통 배선(106)의 형상은 다양하게 변형 가능하다.
- [0078] 한편, 상기 화소 영역(P)에는 상기 공통 배선(106)과 접촉하는 공통 전극(128)과, 상기 드레인 전극(116)과 접촉하는 화소 전극(126)을 구성한다. 이때, 두 전극(126, 128)은 모두 동일층에 투명한 재질로 구성한다.
- [0079] 상기 두 전극(126, 128)의 형상을 상세히 설명하면, 상기 공통 전극(128)은 상기 화소영역(P)의 일 측에 위치한 수직부(128a)와, 수직부(128a)에서 연장된 다수의 수평부(128b)로 구성하고, 상기 화소 전극(126)은 상기 화소 영역(P)의 타 측에 위치한 수직부(126a)와, 상기 수직부(126a)에서 상기 공통 전극의 수직부(128a) 방향으로 연장된 다수의 수평부(126b)로 구성한다.
- [0080] 전술한 구성은, 상기 화소전극(126)과 공통전극(128)을 동일층에 형성하고 모두 투명한 재질로 형성함으로써, 마스크(미도시)의 미스 얼라인(misalign)이 발생하더라도 상기 화소전극(126)과 공통전극(128)의 이격거리는 균일하게 유지할 수 있다.
- [0081] 또한, 두 전극(126, 128)을 모두 투명한 재질로 형성함으로써, 개구영역 확보를 통해 휘도를 개선할 수 있는 장점이 있다.
- [0082] 또한, 전술한 공통 전극및 화소 전극의 수평부(126b, 128b)에 기울기를 주어 구성하게 되면, 시야각을 더욱 개선할 수 있는 장점이 있다.
- [0083] 이하, 공정 순서도를 참조하여, 본 발명의 제 1 실시예에 따른 횡전계방식 액정표시장치용 어레이기판의 제조공정을 설명한다.
- [0084] 도 6a 내지 도 6d와 도 7a 내지 도 7d는 도 5의 IV-IV, V-V를 따라 절단하여, 본 발명의 공정순서에 따라 도시

한 공정 단면도이다.

- [0085] 도 6a와 도 7a에 도시한 바와 같이, 기판(100)상에 스위칭 영역(S)을 포함하는 화소영역(P)을 정의 한다.
- [0086] 상기 스위칭 영역과 화소 영역(S,P)이 정의된 기판(100)상에 일 방향으로 연장된 게이트 배선(102)과, 상기 게이트 배선(102)과 연결된 게이트 전극(104)을 형성한다.
- [0087] 동시에, 상기 화소 영역(P)의 일 측 또는 타측에는 공통 배선(106)을 구성하며, 이웃한 화소영역 간 일체로 구성하는 것을 특징으로 한다.
- [0088] 상기 게이트 전극(104)과 게이트 배선(도 5의 102)과 공통 배선(106)이 형성된 기판(100)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(108)을 형성한다.
- [0089] 다음으로, 상기 게이트 절연막(108)이 형성된 기판(100)의 전면에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패터하여, 상기 게이트 전극(104)에 대응하는 게이트 절연막(108)의 상부에 액티브층(110)과 오믹 콘택층(112)을 형성한다.
- [0090] 도 6b와 도 7b에 도시한 바와 같이, 상기 액티브층(110)과 오믹 콘택층(112)이 형성된 기판(100)의 전면에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 티타늄(Ti), 몰리딩스텐(MoW)등을 포함하는 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하고 패터하여, 상기 오믹 콘택층(112)의 상부에 이격된 소스 전극(114)과 드레인 전극(116)을 형성한다.
- [0091] 동시에, 상기 소스 전극(114)과 연결되는 동시에 상기 게이트 배선(102)과 수직하게 교차하는 데이터 배선(118)을 형성한다.
- [0092] 이때, 상기 소스 전극(114)과 드레인 전극(116)의 이격된 사이로 노출된 오믹 콘택(112)층을 제거하여 상기 오믹 콘택층(112)하부의 액티브층(110)을 노출하는 공정을 진행한다.
- [0093] 도 6c와 도 7c에 도시한 바와 같이, 상기 소스 및 드레인 전극(114,116)등이 형성된 기판(100)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하거나 경우에 따라서는, 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 도포하여 보호막(120)을 형성한다.
- [0094] 상기 보호막(120)을 패터하여, 상기 드레인 전극(116)의 일부를 노출하는 드레인 콘택홀(122)을 형성하고 동시에, 상기 공통배선(106)의 일부를 노출하는 하나 이상의 공통배선 콘택홀(124)을 형성한다.
- [0095] 도 6d와 도 7d에 도시한 바와 같이, 상기 드레인 전극(116)과 공통 배선(106)의 일부를 노출하는 보호막(120)이 형성된 기판(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패터하여, 상기 드레인 전극(116)과 접촉하는 화소 전극(126)과, 상기 공통 배선(106)과 접촉하는 공통 전극(128)을 형성한다.
- [0096] 상기 화소 전극(126)과 공통 전극(128)은 모두 상기 데이터 배선(118)과 근접하여 구성된 수직부(126a,128a)와, 상기 수직부(126a,128a)에서 연장된 다수의 수평부(126b,128b)로 구성한다.
- [0097] 이상의 방법으로, 본 발명의 제 1 실시예에 따른 횡전계방식 액정표시장치용 어레이기판을 제작할 수 있다.
- [0098] 본 발명의 제 1 실시예는 투명한 재질로 형성한 공통 전극과 화소 전극을 가로로 배치함으로써, 종래에 비해 고 휘도를 구현할 수 있고 상.하 시야각 특성 또한 개선할 수 있는 장점이 있다.
- [0099] 이하, 제 2 실시예는 상기 공통 전극과 화소 전극을 가로로 배치한 구조의 다른 예를 설명한다.
- [0100] -- 제 2 실시예 --
- [0101] 본 발명의 제 2 실시예의 특징은, 가로로 배치한 다수의 화소 전극과 공통 전극을 각각 하나로 연결하는 제 1 수직패턴과 제 2 수직패턴을, 상기 두 전극의 하부에 절연막을 사이에 두고 구성하고, 상기 공통 전극과 화소 전극이 상기 제 1 및 제 2 패턴에 동시에 걸쳐진 형상으로 구성하는 것을 특징으로 한다.
- [0102] 도 8은 본 발명의 제 2 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 확대한 평면도이다.

- [0103] 도시한 바와 같이, 기판(200)상에 제 1 방향으로 다수의 게이트 배선(202)을 구성하고, 상기 게이트 배선(202)과 교차하는 제 2 방향으로 다수의 데이터 배선(220)을 구성한다.
- [0104] 상기 게이트 배선(202)과 데이터 배선(220)의 교차지점에는 게이트 전극(204)과 액티브층(212)과 소스 전극(216)과 드레인 전극(218)을 포함하는 박막트랜지스터(T)를 구성한다.
- [0105] 상기 화소 영역(P)의 일 측에는 길이 방향으로 플로팅된 금속 패턴(206)을 구성하고, 상기 화소 영역(P)의 타 측에는 길이 방향으로 공통 배선(208)을 구성한다.
- [0106] 이때, 공통 배선(208)은 이웃한 화소 영역(P)간 일체로 구성한다.
- [0107] 한편, 상기 화소 영역(P)에는 상기 공통 배선(208)과 접촉하는 공통 전극(232)과, 상기 드레인 전극(218)과 접촉하는 화소 전극(230)을 구성한다. 이때, 두 전극(230,232)은 모두 동일층에 투명한 재질로 구성한다.
- [0108] 상기 화소 전극과 공통 전극(230,232)의 형상을 상세히 설명하면, 상기 가로로 위치한 다수개의 화소 전극(230)은 하부의 플로팅된 금속 패턴(206)과 일대일 접촉하도록 구성하고, 상기 화소 전극(230)과 이격하여 평행하게 위치한 다수의 공통 전극(232) 또한 하부의 공통 배선(208)과 일대일 접촉하도록 구성한다.
- [0109] 이와 같은 구성은, 앞서 설명한 제 1 실시예의 구성과 비교하여, 다수의 수평부를 일 측에서 하나로 연결하는 수직부를, 수평부와 동일층에 형성하지 않는 구조이다.
- [0110] 즉, 본 발명의 제 2 실시예에 따른 구성은, 쇼트(short)를 방지하기 위해 화소 전극의 수평부와 공통 전극의 수직부간 또는 공통 전극의 수평부와 화소 전극의 수평부간 이격공간을 둘 필요가 없는 구조이다.
- [0111] 상기 수평부와 수직부간 이격공간은 다른 정상적인 영역과는 달리 전계의 방향이 다른 양상으로 나타나기 때문에 이로 인한 액정의 배열방향도 다르게 된다.
- [0112] 따라서, 정상적인 영역과는 달리 휘도 차이가 발생하게 되고, 이는 화질을 저하하는 원인이 될 수 있다.
- [0113] 이러한 면을 고려해 보았을 때, 본원 발명의 제 2 실시예처럼 가로로 배치한 다수의 화소 전극 및 공통 전극(230,232)을 하나로 연결하는 제 1 및 제 2 수직 패턴을 절연막을 사이에 구성하고, 상기 화소 전극 및 공통 전극을 상기 제 1 및 제 2 수직 패턴(206,208)을 가로지르도록 구성하게 되면, 전술한 화질 저하원인을 제거할 수 있으므로 고화질을 구현할 수 있는 장점이 있다.
- [0114] 이하, 공정도면을 참조하여, 본 발명의 제 2 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 제조방법을 설명한다.
- [0115] 도 9a 내지 도 9d와 도 10a 내지 도 10d는 도 8의 IX-IX, X-X을 따라 절단하여 본 발명의 공정순서에 따라 도시한 공정 단면도이다.
- [0116] 도 9a와 도 10a에 도시한 바와 같이, 기판(200)상에 스위칭 영역(S)을 포함하는 화소영역(P)을 정의 한다.
- [0117] 상기 스위칭 영역과 화소 영역(S,P)이 정의된 기판(200)상에 일 방향으로 연장된 게이트 배선(202)과, 상기 게이트 배선(202)과 연결된 게이트 전극(204)을 형성한다.
- [0118] 동시에, 상기 화소 영역(P)의 일 측에는 화소영역의 길이 방향으로 따라 전기적으로 플로팅된 금속 패턴(206)을 구성하고, 상기 화소 영역의 타 측에는 화소 영역의 길이 방향으로 공통 배선(208)을 형성한다.
- [0119] 이때, 이웃한 상기 공통배선(208)은 이웃한 화소영역(P)간 일체로 구성한다.
- [0120] 상기 게이트 전극(204)과 게이트 배선(도 8의 202)과 플로팅 금속 패턴(206)과 공통 배선(208)이 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(210)을 형성한다.
- [0121] 상기 게이트 절연막(210)이 형성된 기판(200)의 전면에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패턴하여, 상기 게이트 전극(204)에 대응하는 게이트 절연막(210)의 상부에 액티브층(212)과 오믹 콘택층(214)을 형성한다.
- [0122] 도 9b와 도 10b에 도시한 바와 같이, 상기 액티브층(212)과 오믹 콘택층(214)이 형성된 기판(200)의 전면에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 티타늄(Ti), 몰리브덴(MoW)등을 포함하는 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하고 패턴하여, 상기 오믹 콘택층(214)의 상

부에 이격된 소스 전극(216)과 드레인 전극(218)을 형성한다.

- [0123] 동시에, 상기 소스 전극(216)과 연결되는 동시에 상기 게이트 배선(202)과 수직하게 교차하는 데이터 배선(220)을 형성한다.
- [0124] 이때, 상기 소스 전극(216)과 드레인 전극(218)의 이격된 사이로 노출된 오믹 콘택층(214)을 제거하여, 상기 오믹 콘택층(214)하부의 액티브층(212)을 노출하는 공정을 진행한다.
- [0125] 도 9c와 도 10c에 도시한 바와 같이, 상기 소스 및 드레인 전극(216, 218)등이 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하거나 경우에 따라서는, 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 도포하여 보호막(222)을 형성한다.
- [0126] 상기 보호막(222)을 패터닝하여, 상기 드레인 전극(218)의 일부를 노출하는 제 1 콘택홀(224)을 형성하고 동시에, 상기 플로팅 금속 패터닝(206)을 노출하는 다수의 제 2 콘택홀(226)과 상기 공통 배선(208)을 노출하는 다수의 제 3 콘택홀(228)을 형성한다.
- [0127] 도 9d와 도 10d에 도시한 바와 같이, 상기 드레인 전극(218)과 플로팅 금속패터닝(206)과 상기 공통 배선(208)의 일부를 노출하는 보호막(222)이 형성된 기판(200)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 노출된 플로팅 금속 패터닝(206)과 접촉하는 화소 전극(230)과, 상기 공통 배선(208)과 접촉하는 다수의 공통 전극(232)을 형성한다.
- [0128] 이때, 다수의 화소 전극(230)과 공통 전극(232)은 모두 가로로 위치한 막대 형상으로 구성하며, 하부의 플로팅 금속 패터닝(206)과 하부의 공통배선(208)과는 일대일 접촉하여 구성한다.
- [0129] 또한, 상기 다수의 화소 전극(230)은 상기 공통 배선(208)의 상부로 연장하여 구성하며, 상기 다수의 공통 전극(232)은 상기 플로팅 금속패터닝(206)의 상부로 연장하여 구성한다.
- [0130] 이와 같은 구성은, 서로 다른 두 전극의 수평부와 수직부간 이격공간을 두지 않아도 되므로, 상기 공통 전극(232)과 화소 전극(230)간 이격영역을 모두 개구영역으로 사용할 수 있는 장점이 있다.
- [0131] 이상으로, 전술한 바와 같은 공정을 통해 본 발명의 제 2 실시예에 따른 횡전계방식 액정표시장치용 어레이기판을 제작할 수 있다.
- [0132] 이하, 전술한 제 2 실시예의 변형예를 제 3 실시예를 통해 설명한다.
- [0133] -- 제 3 실시예 --
- [0134] 본 발명의 제 3 실시예는 가로로 구성한 화소 전극과 공통 전극의 일 측 및 타 측에 전경선 방지 패터닝을 더욱 구성하는 것을 특징으로 한다.
- [0135] 도 11은 본 발명의 제 3 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 확대한 평면도이다.
- [0136] 도시한 바와 같이, 기판(200)상에 제 1 방향으로 다수의 게이트 배선(202)을 구성하고, 상기 게이트 배선(202)과 교차하는 제 2 방향으로 다수의 데이터 배선(220)을 구성한다.
- [0137] 상기 게이트 배선(202)과 데이터 배선(220)의 교차지점에는 게이트 전극(204)과 액티브층(212)과 소스 전극(216)과 드레인 전극(218)을 포함하는 박막트랜지스터(T)를 구성한다.
- [0138] 상기 화소 영역(P)의 일 측에는 길이 방향을 따라 플로팅된 금속 패터닝(206)을 구성하고, 상기 화소 영역(P)의 타 측에는 길이 방향을 따라 공통 배선(208)을 구성한다.
- [0139] 이때, 공통 배선(208)은 이웃한 화소 영역(P)간 일체로 구성한다.
- [0140] 한편, 상기 화소 영역(P)에는 상기 공통 배선(208)과 접촉하는 공통 전극(232)과, 상기 드레인 전극(218)과 접촉하는 화소 전극(230)을 구성한다. 이때, 두 전극(230, 232)은 모두 동일층에 투명한 재질로 구성한다.
- [0141] 상기 화소 전극과 공통 전극(230, 232)의 형상을 상세히 설명하면, 상기 가로로 위치한 다수개의 화소 전극(230)은 하부의 플로팅 패터닝 금속(206)과 일대일 접촉하도록 구성하고, 상기 화소 전극(230)사이에 평행하게 위치한 다수의 공통 전극(232) 또한 하부의 공통 배선(208)과 일대일 접촉하도록 구성한다.
- [0142] 동시에, 상기 화소 전극(230)과 공통 전극(232)의 일 측과 타 측에서, 상기 화소 전극(230)과 공통 전극(232)에

서 삼각 형상으로 연장된 전경선 방지 패턴(DP)을 구성한다. 이때, 상기 연장된 삼각형은 두 전극(230, 232)의 일 측과 타 측에서 반대의 방향으로 연장된다.

- [0143] 상기 전경선 방지패턴(DP)은 화소 전극(230)과 공통 전극(232)이 상기 플로팅 금속 패턴(206)또는 공통 배선(208)과 이루는 모서리 부분에서 비정상적으로 발생하는 전계의 방향을 정상영역에 가깝게 왜곡하는 기능을 하여, 전경선 발생을 방지하는 기능을 한다.
- [0144] 이상으로, 본 발명의 제 1 내지 제 3 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 구성 및 제조방법을 설명하였다.

발명의 효과

- [0145] 전술한 바와 같이, 본 발명에 따른 횡전계방식 액정표시장치용 어레이기판은, 공통 전극과 화소 전극을 모두 투명한 도전성 물질로 사용함으로써 개구영역 확보를 통한 고휘도를 구현할 수 있는 효과가 있다.
- [0146] 또한, 화소 전극과 공통 전극을 가로로 배치 함으로써 상,하 방향에서도 시야각을 확보할 수 있는 효과가 있다.
- [0147] 또한, 공통 전극과 화소 전극 간 이격영역을 모두 정상적인 개구영역으로 사용할 수 있으므로, 고휘도 및 고화질을 구현할 수 있어, 제품의 표시품위를 개선하는 효과가 있다.
- [0148] 또한, 가로로 배치한 화소 전극 및 공통 전극의 일 측과 타 측에 전경선 방지패턴을 구성함으로써, 전경선 방지를 통해 고화질을 구현할 수 있고 이 또한 표시품위를 개선하는 효과가 있다.

도면의 간단한 설명

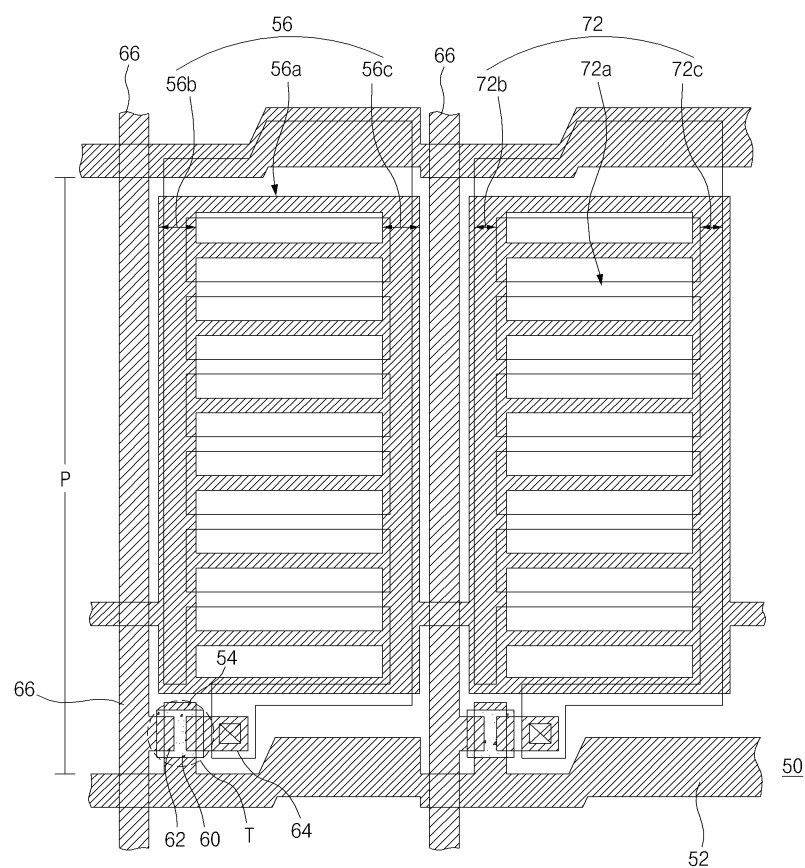
- [0001] 도 1은 일반적인 횡전계 방식 액정표시장치의 일부를 개략적으로 도시한 단면도이고,
- [0002] 도 2는 종래의 제 1 예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 도시한 확대 평면도이고,
- [0003] 도 3은 종래의 제 2 예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 일부를 도시한 평면도이고,
- [0004] 도 4는 도 3의 어레이부로 구성된 횡전계 방식 어레이기판의 일부 단면도이고,
- [0005] 도 5는 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 도시한 평면도이고,
- [0006] 도 6a 내지 도 6d와 도 7a 내지 도 7d는 도 5의 IV-IV, V-V를 따라 절단하여, 본 발명의 제 1 실시예에 따른 공정순서를 도시한 공정 단면도이고,
- [0007] 도 8은 본 발명의 제 2 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 도시한 평면도이고,
- [0008] 도 9a 내지 도 9d와 도 10a 내지 도 10d는 도 8의 IX-IX, X-X을 따라 절단하여 본 발명의 공정순서에 따라 도시한 공정 단면도이고,
- [0009] 도 11은 본 발명의 제 3 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 확대한 평면도이다.

[0010] <도면의 주요부분에 대한 간단한 설명>

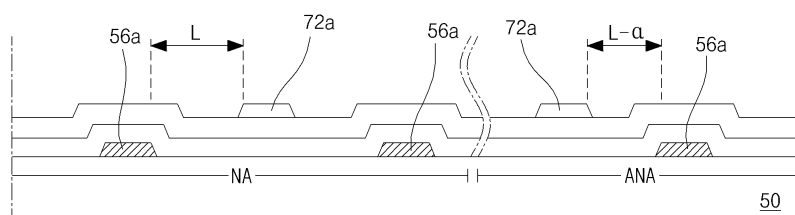
- | | | |
|--------|--------------|--------------|
| [0011] | 100 : 기관 | 102 : 게이트 배선 |
| [0012] | 104 : 게이트 전극 | 110 : 액티브층 |
| [0013] | 114 : 소스전극 | 116 : 드레인 전극 |
| [0014] | 118 : 데이터 배선 | 126 : 화소 전극 |
| [0015] | 128 : 공통 전극 | |

[0016]

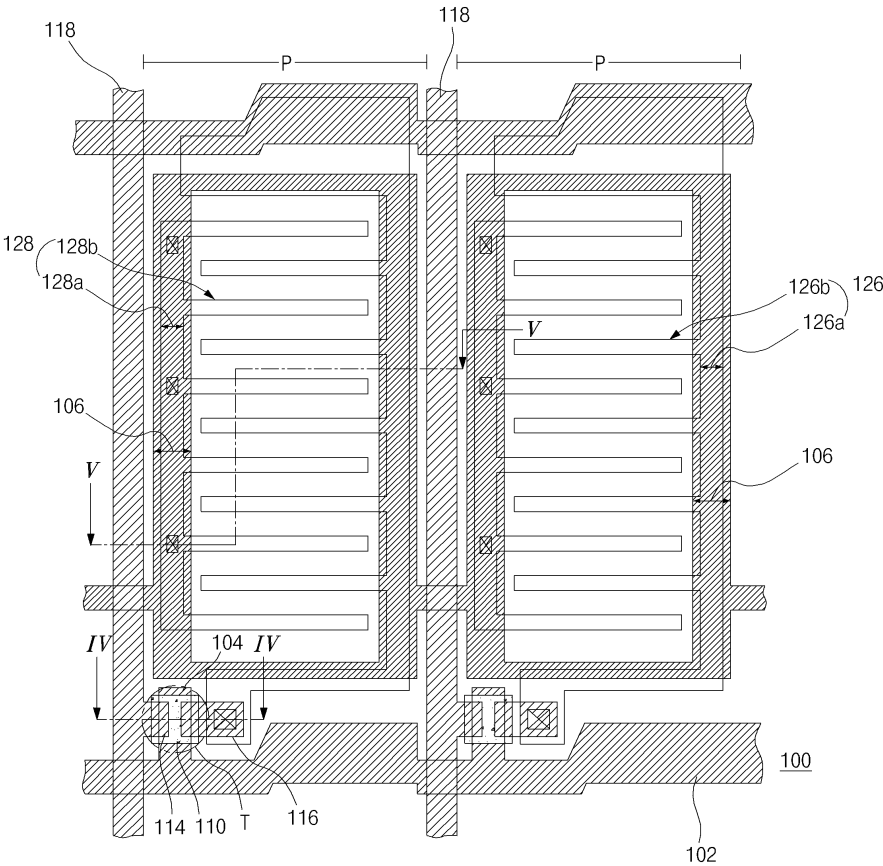
도면3



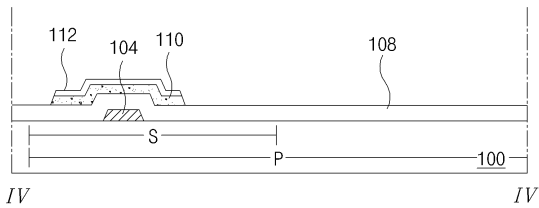
도면4



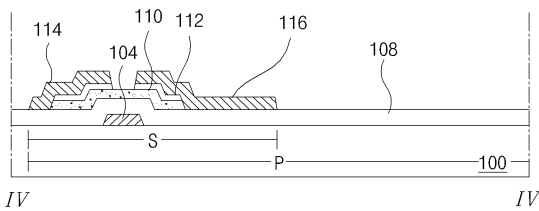
도면5



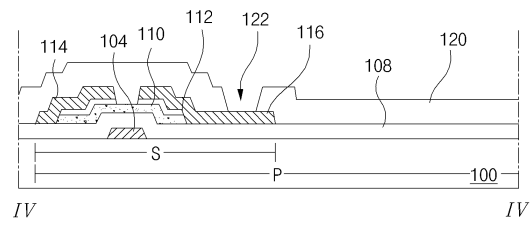
도면6a



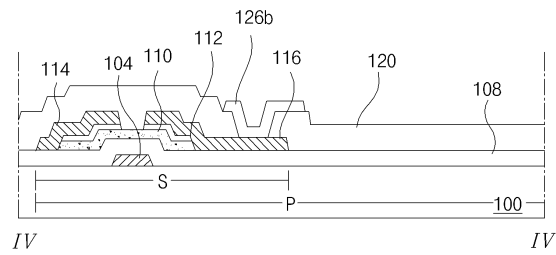
도면6b



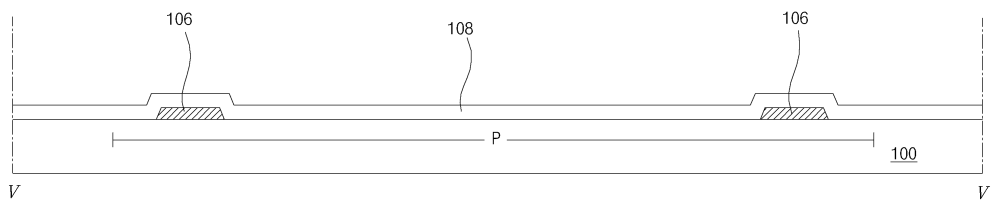
도면6c



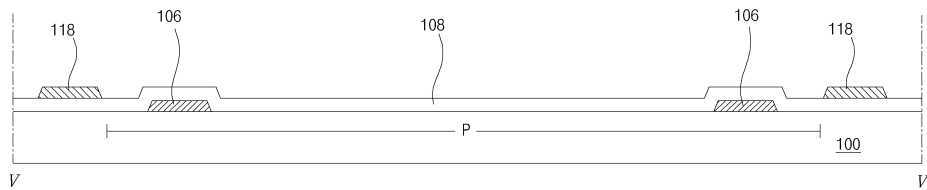
도면6d



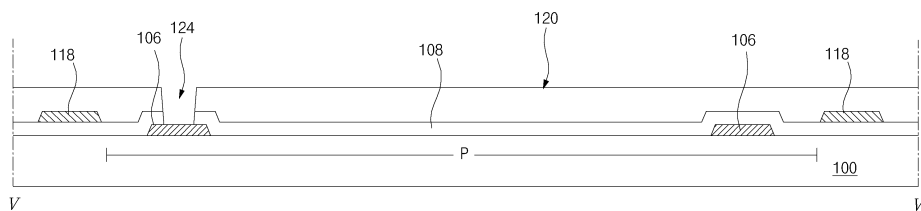
도면7a



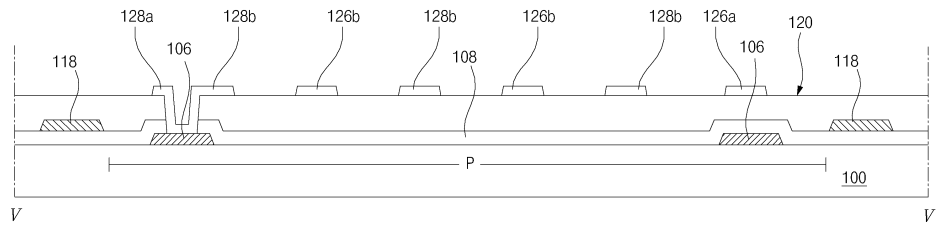
도면7b



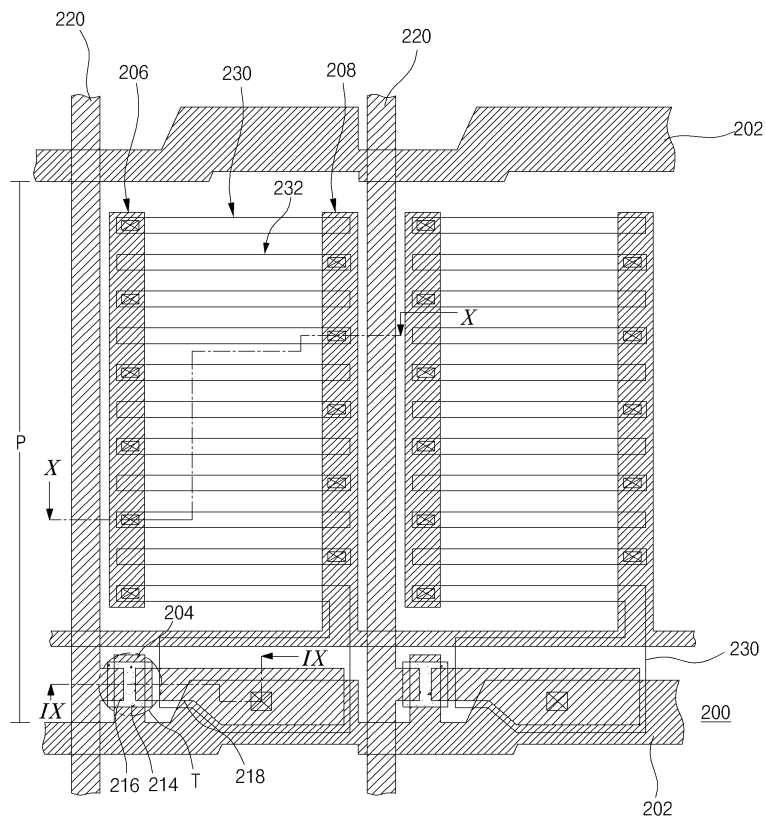
도면7c



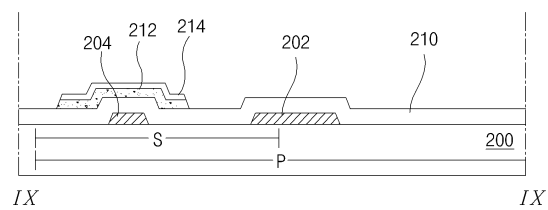
도면7d



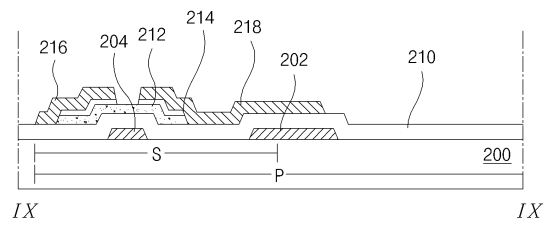
도면8



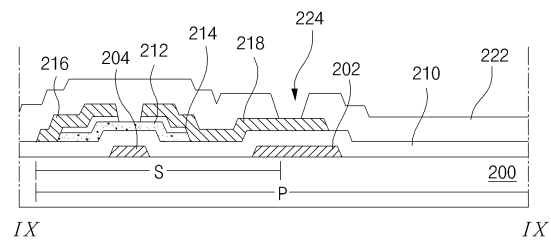
도면9a



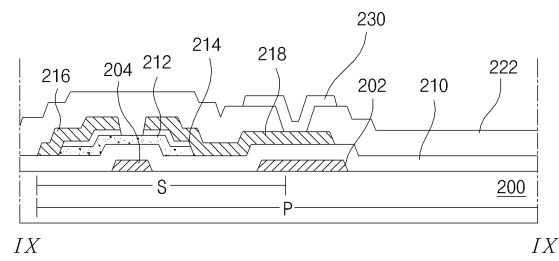
도면9b



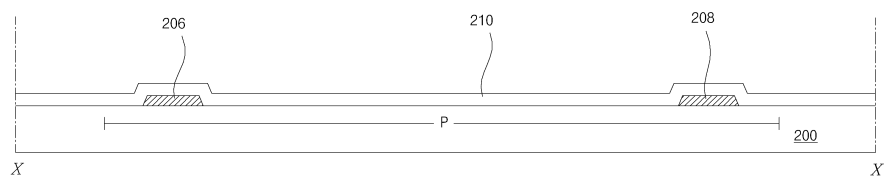
도면9c



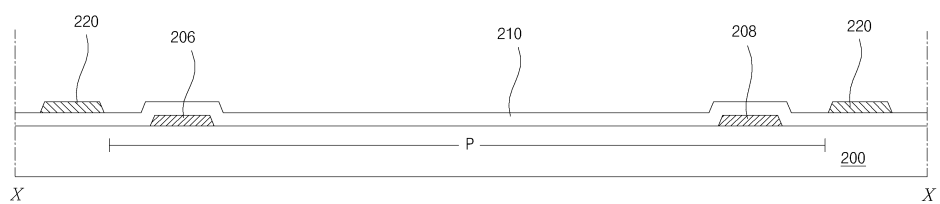
도면9d



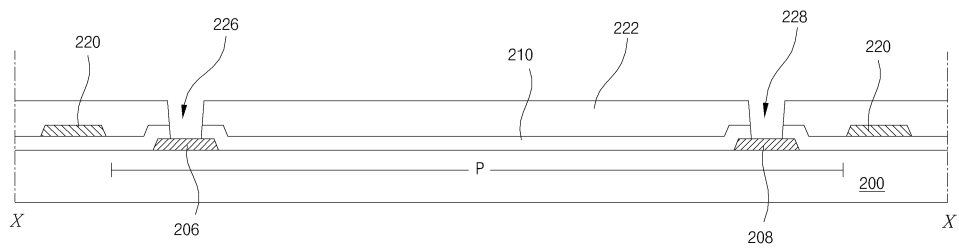
도면10a



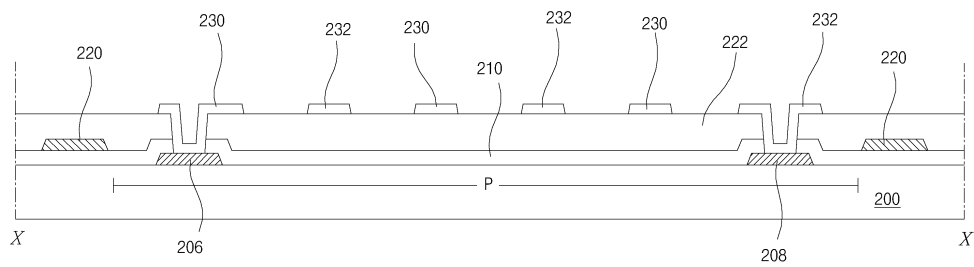
도면10b



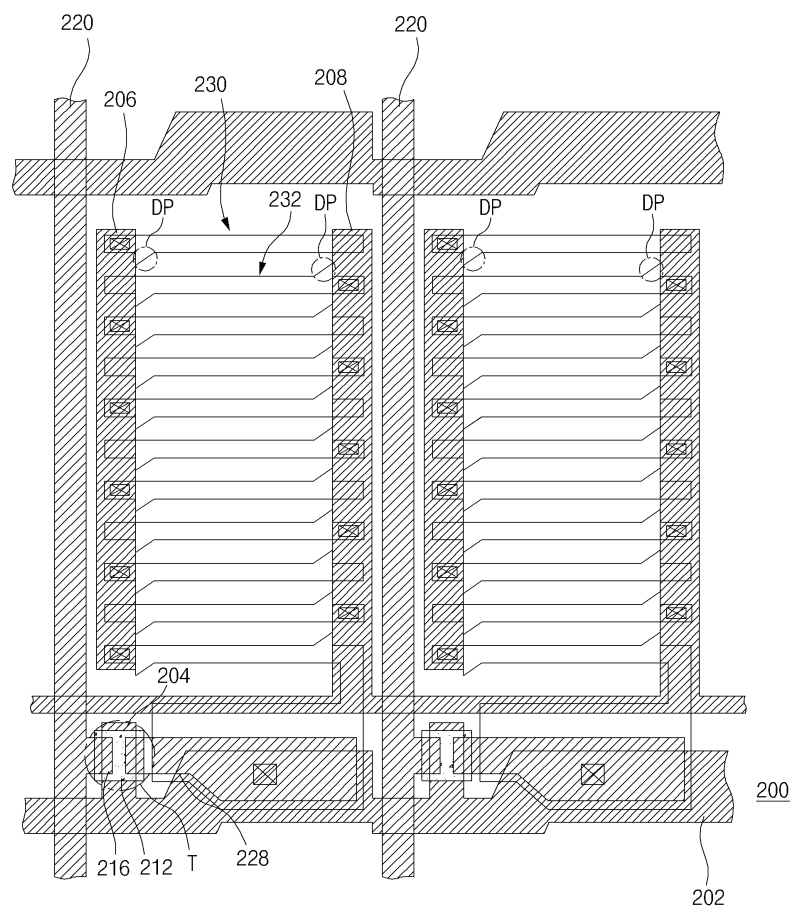
도면10c



도면10d



도면11



专利名称(译)	标题：横向电场型液晶显示装置用阵列基板及其制造方法		
公开(公告)号	KR101255782B1	公开(公告)日	2013-04-17
申请号	KR1020050133554	申请日	2005-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KANG BYUNG KOO 강병구 LIM BYOUNG HO 임병호 LEE HYUN KYU 이현규 KIM DO SUNG 김도성 LEE DO YOUNG 이도영 KIM EUI TAE 김의태 PARK SANG WOOK 박상욱		
发明人	강병구 임병호 이현규 김도성 이도영 김의태 박상욱		
IPC分类号	G02F1/136		
CPC分类号	G02F1/134363 G02F1/136227 G02F2201/40		
其他公开文献	KR1020070070725A		
外部链接	Espacenet		

摘要(译)

目的：提供一种面内切换模式LCD的阵列基板及其制造方法，通过在透明导电材料的同一层上形成公共电极和像素电极，实现高亮度和高质量，并首先形成在公共电极和像素电极的下部连接公共电极和像素电极的第二垂直图案，在公共电极和像素电极之间具有绝缘层。结构：基板（100）具有多个像素区域（P）。栅极线（102）和数据线（118）在像素区域的一侧和另一侧彼此交叉。公共线（106）在与数据线平行的方向上形成在像素区域处。薄膜晶体管（T）形成在栅极线和数据线的交叉点处。像素电极（126）位于像素区域的一侧，由沿像素区域的长度方向形成的垂直部分（126a）和从垂直部分延伸的多个水平部分（126b）形成。公共电极（128）位于像素区域的另一侧，由沿像素区域的长度方向延伸的垂直部分（128a）形成，与公共线接触，以及多个水平部分（128b）从垂直部分扩展。©KIPO 2007

