



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년11월27일
(11) 등록번호 10-0929267
(24) 등록일자 2009년11월23일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2002-0087690

(22) 출원일자 2002년12월31일

심사청구일자 2007년12월24일

(65) 공개번호 10-2004-0061426

(43) 공개일자 2004년07월07일

(56) 선행기술조사문헌

KR1020020028477 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자

김진만

경기도이천시대월면사동리465현대6차아파트604
동604호

(74) 대리인

나승택, 조영현

전체 청구항 수 : 총 6 항

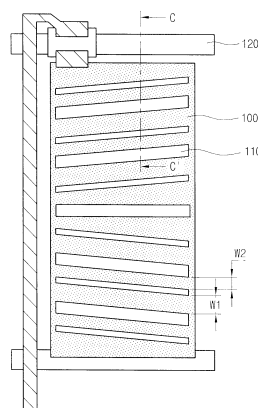
심사관 : 윤성주

(54) F F S 모드형식의 액정표시장치

(57) 요약

본 발명은 FFS 모드형식의 액정표시장치에 관한 것으로서, 전기적 신호에 의해 움직이는 액정층을 사이에 두고 일정 거리에 대향되어 있는 상부기관 및 하부기관, 상기 상부기관 및 하부기관의 위에는 매트릭스 형태로 배열되어 단위 화소 공간을 규정하는 게이트라인과 데이터라인, 상기 데이터라인과 게이트라인의 교차점 부근에 형성되는 TFT(Thin Film Transistor), 이들 사이사이에 전기적 접촉을 막는 절연막, 그리고 상기 데이터라인, 상기 게이트라인, 상기 TFT 및 상기 절연막을 포함하는 결과물 위에 액정의 일정 배열을 위한 배향막이 도포되는 액정표시장치에 있어서, 상기 하부기관의 단위 화소가 형성되는 공간에 상기 데이터라인과 인접하게 또는 중첩되게 형성되는 공통전극; 상기 하부기관의 단위 화소가 형성되는 공간에 상기 게이트라인에 대해 일정방향을 갖고 빗살 형태로 배치되되, 상기 공통전극과 절연막을 사이에 두고 형성되어 상기 공통전극과 함께 액정을 구동시키는 프링지 필드(Fringe Field)를 형성하는 화소 전극; 상기 단위 화소의 색을 구별지을 수 있도록 상기 상부기관에 배치되되 상기 하부기관의 매트릭스 화소와 서로 대향되게 배열되는 컬러필터;를 포함하며, 각각의 화소 전극은 상기 단위 화소가 형성되는 공간의 전체에 걸쳐 서로 다른 폭을 가지며, 각 화소전극들 간의 간격은 서로 다른 간격을 가지도록 형성되는 것을 특징으로 한다. 이에 의하여 투과율의 손실을 최소화하고 액정의 응답시간을 빠르게 할 수 있는 FFS 모드형식의 액정표시장치가 제공된다.

대표도 - 도8



특허청구의 범위

청구항 1

전기적 신호에 의해 움직이는 액정층을 사이에 두고 일정 거리에 대향되어 있는 상부기관 및 하부기관, 상기 상부기관 및 하부기관의 위에는 매트릭스 형태로 배열되어 단위 화소 공간을 규정하는 게이트라인과 데이터라인, 상기 데이터라인과 게이트라인의 교차점 부근에 형성되는 TFT(Thin Film Transistor), 이들 사이사이에 전기적 접촉을 막는 절연막, 그리고 상기 데이터라인, 상기 게이트라인, 상기 TFT 및 상기 절연막을 포함하는 결과물 위에 액정의 일정 배열을 위한 배향막이 도포되는 액정표시장치에 있어서,

상기 하부기관의 단위 화소가 형성되는 공간에 상기 데이터라인과 인접하게 또는 중첩되게 형성되는 공통전극;

상기 하부기관의 단위 화소가 형성되는 공간에 상기 게이트라인에 대해 일정방향을 갖고 빗살형태로 배치되되, 상기 공통전극과 절연막을 사이에 두고 형성되어 상기 공통전극과 함께 액정을 구동시키는 프린지 필드(Fringe Field)를 형성하는 화소 전극;

상기 단위 화소의 색을 구별지을 수 있도록 상기 상부기관에 배치되되 상기 하부기관의 매트릭스 화소와 서로 대향되게 배열되는 컬러필터;를 포함하며,

각각의 화소 전극은 상기 단위 화소가 형성되는 공간의 전체에 걸쳐 서로 다른 폭을 가지며, 각 화소전극들 간의 간격은 서로 다른 간격을 가지도록 형성되는 것을 특징으로 하는 FFS모드의 액정표시장치.

청구항 2

제 1항에 있어서, 상기 화소 전극은 프린지 필드 및 횡전계를 이용하여 액정분자를 구동하고, 화소의 상하로 이등분하는 축을 기준으로 상하 패턴이 서로 대칭이 되도록 화소 전극이 설계되며, 양의 액정 또는 음의 액정을 사용하는 것을 특징으로 하는 FFS 모드형식의 액정표시장치.

청구항 3

제 2항에 있어서, 상기 한 화소에 형성된 화소 전극의 폭은 서로 다른 폭을 가지도록 구성되며, 상기 화소 전극 중 어느 하나의 폭(W2)은 가장 큰 폭을 가진 화소 전극의 폭(W1)에 대해 3/4 이하의 폭을 가지도록 설계되는 것을 특징으로 하는 FFS 모드형식의 액정표시장치.

청구항 4

제 2항에 있어서, 상기 한 화소에 형성된 화소 전극들 간의 간격은 서로 다른 간격을 가지도록 구성되되, 상기 화소 전극들 간의 간격 중 어느 하나의 간격(L1)은 가장 큰 간격(L2)에 대해 3/4 이하의 간격을 가지도록 설계되는 것을 특징으로 하는 FFS 모드형식의 액정표시장치.

청구항 5

제 3항에 있어서, 상기 화소 전극 중 가장 큰 폭은(W1)은 최소 3 μ m이하가 되지 않으며, 최대 6 μ m이상을 갖지 않는 것을 특징으로 하는 FFS 모드형식의 액정표시장치.

청구항 6

제 4항에 있어서, 상기 화소 전극들 간의 간격 중 가장 큰 간격(L1)은 최소 2 μ m이하가 되지 않으며, 최대 6 μ m 이상을 넘지 않는 것을 특징으로 하는 FFS 모드형식의 액정표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<15> 본 발명은 FFS(Fringe Field Switching) 모드형식의 액정표시장치에 관한 것으로서, 보다 상세하게는 FFS 모드

의 전극구조의 설계 변경을 통해 투과율의 손실을 최소화하고 액정의 응답시간을 빠르게 한 FFS 모드형식의 액정표시장치에 관한 것이다.

- <16> 주지된 바와 같이, 액정 디스플레이 소자 모드는 TN 모드(Twisted Mode), IPS 모드(평면 구동방식: In-Plane Switching), FFS 모드 등과 같이 구분할 수 있는데, 이는 각각의 모드에 따른 단점을 보완하여 지속적으로 개발되고 있다. 즉, TN 모드의 단점인 시야각의 협소함을 개선하기 위해 광시야각이 가능한 IPS 모드가 개발되었지만, 그 IPS 모드는 화소전극과 공통전극이 전부 혹은 어느 한쪽이 금속전극을 사용하기 때문에, 개구율이 낮아 투과율이 낮아지는 단점이 있었다.
- <17> 상기 TN 모드는 IPS 나 FFS 모드에 비해 액정이 전압에 따른 용량의 변화의 폭이 크기 때문에 응답 시간이 느린 특성을 가지고 있는 것이다.
- <18> 그러한 IPS 모드와 FFS 모드를 설명하기로 한다.
- <19> 먼저, 상기 IPS 모드와 같은 횡전계 모드의 응답 특성을 다음과 같이 나타낼 수 있다.
- <20>
$$T_{on} = \gamma_1 d^2 / \epsilon_0 \triangle \epsilon (V_{on} - V_{th})^2$$
,
$$T_{off} = \gamma_1 d^2 / \pi^2 k$$
,
$$K = K_{11} + (K_{33} - 2K_{22}) / 4$$
- <21> 여기서, γ_1 는 액정의 회전점도, d 는 셀 갭(Cell Gap), $\triangle \epsilon$ 는 액정의 유전율, V_{on}, V_{th} 는 최대 구동전압과 액정의 임계전압, π 는 상수, K 는 액정의 탄성계수이다.
- <22> 위와 같은 관계식을 참조하면, 응답특성은 액정의 회전점도, 유전율, 탄성계수와 관련이 있는 것을 알 수 있으며, 패널적 요소로 셀 갭(d)과 구동전압의 차에 의존함을 알 수 있다.
- <23> 그러한 IPS 모드는 셀 갭이 낮아지면 응답시간이 빨라지는 반면, 구동전압이 상승되기 때문에 응답시간에 대한 효과가 상쇄되는 문제가 있다. 이는 전압이 크게 걸리도록 하는 것이 응답시간을 더 크게 개선할 수 있는 것이다.
- <24> 그러나, IPS 모드와 달리 FFS 모드는 전극간의 간격이 좁고 강한 전기장에 의해 액정이 움직이기 때문에 전극간의 폭과 간격이 설계 요인으로 작용한다.
- <25> 따라서, IPS 모드보다 개구율이 높은 FFS 모드가 제시되는바, 그 FFS 모드에 대한 설명은 도 1내지 도 3을 참조하여 설명하면 다음과 같다.
- <26> 도 1은 FFS 모드에 따른 액정표시장치의 개략도이다.
- <27> 도 2는 일반적인 FFS 모드에 따른 액정표시장치내의 하나의 화소를 나타내는 개략도이다.
- <28> 도 3은 도 2의 A-A' 선 단면도이다.
- <29> 일반적인 FFS 모드에 따른 액정 디스플레이 소자는 도 1 및 도 2에 도시된 바와 같이 한 쌍의 배향막, 액정층, 배향막에 형성되는 화소전극, 그 화소전극 하단에 형성된 공통전극 및 편광판으로 구성된다.
- <30> 즉, 전기적 신호에 의해 움직이는 액정층을 사이에 두고 일정 거리에 대향되어 있는 상·하 기판, 상기 상·하 기판의 위에는 매트릭스 형태로 배열되어 단위 화소공간을 규정하는 게이트라인과 데이터라인, 상기 데이터라인과 게이트라인의 교차점 부근에 형성되는 TFT(Thin Film Transistor), 이들 사이사이에 전기적 접촉을 막는 절연막, 그리고 상기 위에 액정의 일정 배열을 위한 배향막이 도포되어 포함된다.
- <31> 그리고, 그 액정 디스플레이내의 하나의 화소를 살펴보면, 데이터 라인과 게이트 전극이 외곽에 위치하며, 내부에 공통전극과 화소전극이 교대로 형성되어 구성된다.
- <32> 그와 같이 구성된 종래 FFS 모드의 액정 디스플레이 소자는 어느 특정 방향으로 액정을 배열했을 때 시야각에 따라 액정의 굴절율이 상이하여 색이 다르게 보이는 색땀 현상이 발생된다.
- <33> 이에 따라, 상기한 색땀 현상을 방지하기 위하여 도 4에 도시된 바와 같이 새로운 FFS 모드용 화소구조를 예를 들어 설명하면, 액정이 수평 중심축(X)을 중심으로 상호 대칭되게 배열시키는 구조로 제공되고 있는 것을 알 수 있다. 그러한 구조는 도 5에 도시된 바와 같이 픽셀 전극의 폭(W)과 그 픽셀 상호간의 간격(L)을 동일하게 형성된다. 즉, IPS 모드와는 달리 전극간의 간격이 좁고 전기장에 의해 액정이 움직이는 형태이기 때문에 전극간의 폭과 간격이 중요한 요소이다.
- <34> 이를 도 6을 참조하여 설명하면, 화소 전극이 폭(W)이 좁고, 전극간의 간격(L)이 짧다면 투과율이 커지게 되며,

구동전압은 화소전극이 폭이 넓고 전극간의 간격이 짧을수록 높아지는 것을 알 수 있다. 이를 근거로 응답 특성에 유리한 동작을 하는 액정 표시장치를 만들기 위해서 셀 갭(d)을 낮추고 구동전압이 크게 걸리도록 하는 것이 유리함을 알 수 있다.

발명이 이루고자 하는 기술적 과제

<35> 그러나, 상기와 같은 종래 기술에 의하면, 횡전계 모드에서 액정에 따라 구동전압이 낮아지는 특성을 보인 도 7에 도시된 바와 같이 셀 갭(d)을 낮추면 휘도가 감소되고, 구동전압이 낮아지는 특성이 나타나기도 하는 바, 이는 FFS 포시티브(Positive) 액정 적용시에 셀 갭이 낮아지면 구동전압이 감소되기 때문에 응답특성에 셀 갭 효과를 상쇄시키는 문제를 일으킬 수 있다.

<36> 이에 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, 셀 갭을 낮추더라도 구동전압이 감소되지 않음과 아울러 휘도를 적절하게 보완할 수 있도록 한 FFS 모드형식의 액정표시장치를 제공함에 그 목적이 있다.

발명의 구성 및 작용

<37> 상기 목적을 달성하기 위해, 본 발명에 따른 FFS 모드형식의 액정표시장치는, 전기적 신호에 의해 움직이는 액정층을 사이에 두고 일정 거리에 대향되어 있는 상부기판 및 하부기판, 상기 상부기판 및 하부기판의 위에는 매트릭스 형태로 배열되어 단위 화소 공간을 규정하는 게이트라인과 데이터라인, 상기 데이터라인과 게이트라인의 교차점 부근에 형성되는 TFT(Thin Film Transistor), 이들 사이사이에 전기적 접촉을 막는 절연막, 그리고 상기 데이터라인, 상기 게이트라인, 상기 TFT 및 상기 절연막을 포함하는 결과물 위에 액정의 일정 배열을 위한 배향막이 도포되는 액정표시장치에 있어서, 상기 하부기판의 단위 화소가 형성되는 공간에 상기 데이터라인과 인접하게 또는 중첩되게 형성되는 공통전극; 상기 하부기판의 단위 화소가 형성되는 공간에 상기 게이트라인에 대해 일정방향을 갖고 빗살형태로 배치되되, 상기 공통전극과 절연막을 사이에 두고 형성되어 상기 공통전극과 함께 액정을 구동시키는 프린지 필드(Fringe Field)를 형성하는 화소 전극; 상기 단위 화소의 색을 구별지을 수 있도록 상기 상부기판에 배치되되 상기 하부기판의 매트릭스 화소와 서로 대향되게 배열되는 컬러필터;를 포함하며, 각각의 화소 전극은 상기 단위 화소가 형성되는 공간의 전체에 걸쳐 서로 다른 폭을 가지며, 각 화소전극들 간의 간격은 서로 다른 간격을 가지도록 형성되는 것을 특징으로 한다.

여기서, 상기 화소 전극은 프린지 필드 및 횡전계를 이용하여 액정분자를 구동하고, 화소의 상하로 이등분하는 축을 기준으로 상하 패턴이 서로 대칭이 되도록 화소 전극이 설계되며, 양의 액정 또는 음의 액정을 사용할 수 있다.

또한, 상기 한 화소에 형성된 화소 전극의 폭은 서로 다른 폭을 가지도록 구성되며, 상기 화소 전극 중 어느 하나의 폭(W2)은 가장 큰 폭을 가진 화소 전극의 폭(W1)에 대해 3/4 이하의 폭을 가지도록 설계되는 것이 바람직하다.

이때, 상기 한 화소에 형성된 화소 전극들 간의 간격은 서로 다른 간격을 가지도록 구성되되, 상기 화소 전극들 간의 간격 중 어느 하나의 간격(L1)은 가장 큰 간격(L2)에 대해 3/4 이하의 간격을 가지도록 설계되는 것이 바람직하다.

또한, 상기 화소 전극 중 가장 큰 폭은(W1)은 최소 3 μ m이하가 되지 않으며, 최대 6 μ m이상을 갖지 않는 것이 바람직하다.

또한, 상기 화소 전극들 간의 간격 중 가장 큰 간격(L1)은 최소 2 μ m이하가 되지 않으며, 최대 6 μ m 이상을 넘지 않는 것이 바람직하다.

<38> (실시예)

<39> 이하, 본 발명에 따른 FFS 모드의 액정 표시장치를 첨부된 도면을 참조하여 상세히 설명한다.

<40> 도 8은 본 발명의 바람직한 일 실시예에 따른 FFS 모드의 액정 표시장치에 구비된 화소구조를 보이고 있는 도면이다.

<41> 도 9는 도 8의 C-C' 단면도이다.

<42> 본 발명의 일 실시예에 따른 FFS 모드의 화소 구조는, 도 8 및 도 9에 도시된 바와 같이, 하부기판의 게이트라인과 데이터라인에 의해 정의되는 단위 화소가 형성되는 공간에 데이터라인과 인접하게 또는 중첩되게 공통 전

극(110)이 형성된다.

또한, 공통 전극(110)과 절연막을 사이에 두고 화소 전극(100)이 형성되며, 이때, 화소 전극(100)은 게이트라인에 대해 일정방향을 갖고 빗살형태로 배치되며, 공통 전극(110)과 함께 액정을 구동시키는 프린지 필드(Fringe Field)를 형성하도록 배치된다.

여기서, 각각의 화소 전극(100)은 단위 화소가 형성되는 공간의 전체에 걸쳐 서로 다른 폭을 가지도록 형성되며, 각 화소전극들 간의 간격은 서로 다른 간격을 가지도록 형성된다.

한편, 상부 기판에는 화소의 색을 구별지을 수 있는 컬러 필터(Color Filter)가 배치되고 상기 하부기판의 매트릭스(Matrix) 화소와 서로 대향되게 배열된다.

<43> 삭제

<44> 그리고, 상기 화소 전극(100)은 단위 화소의 상하로 이등분하는 축을 기준으로 상하의 패턴이 서로 대칭이 되도록 설계되며, 여기서 액정은 양의 액정 또는 음의 액정을 사용한다.

<45> 여기서 본 발명의 핵심인 화소 전극(100)의 폭과 각 화소 전극들 간의 간격에 대해 구체적으로 도 8 및 도 9를 참조하여 설명한다.

도 8 및 도 9를 참조하여 상기 화소 전극(100)의 폭을 살펴보면, 화소 전극(100)은 서로 다른 폭으로 형성되며, 그 중 어느 하나의 폭(W2)은 화소 전극(100) 중 가장 큰 폭(W1)이 가지는 폭의 3/4이하로 설계된다.

이때, 화소 전극(100)의 가장 큰 폭(W1)은 최소 $3\mu\text{m}$ 이하가 되지 않으며, 최대 $6\mu\text{m}$ 이상을 갖지 않도록 하는 것이 바람직하다.

<46> 다음, 각 화소 전극들 간의 간격에 대해 살펴보면, 단위 화소에 형성된 화소 전극들 간의 간격은 인접한 화소 전극들 간의 간격과 서로 다른 간격을 가지도록 형성된다.

여기서, 화소 전극들 간의 간격 중 어느 하나의 간격(L1)은 화소 전극들 간의 간격 중 가장 큰 간격(L2)에 대해 3/4 이하의 간격을 가지도록 설계된다.

이때, 가장 큰 간격(L2)은 최소 $2\mu\text{m}$ 이하가 되지 않도록 하고, 최대 $6\mu\text{m}$ 이상을 넘지 않는 것이 바람직하다.

<47> 이와 같은 구성에 따르면, 먼저 셀 갭이 낮아지더라도 구동전압이 저하되지 않도록 전극의 폭(W)을 넓히고 전극 상호간의 간격(L)을 좁게 구성한 화소구조와, 투과율을 보상하기 위해 전극의 폭이 좁고 간격도 좁은 구조를 갖는 화소구조를 제공하기 위한 것이다.

<48> 이에 따라, 구동전압은 평균적으로 증가되며, 전극 폭(W)이 늘어나서 생기는 휘도감소는 전극 간격(L)과 또 다른 폭, 즉 전극의 폭보다 작은 전극에서 보상하게 된다. 그리고 구동전압은 셀 갭이 낮아지더라도 종래 구조보다는 상승되기 때문에 액정이 좀 더 빠르게 응답할 수 있다.

<49> 예컨대, 전압이 크게 걸리는 쪽의 구조를 기준으로 볼 때 전압이 작게 걸리는 구조 부근에 있는 액정은 더 많은 전기장의 효과로 보다 빨리 움직일 수 있게 되고, 아울러 전압이 크게 걸리는 쪽의 구조 부근의 액정을 움직이도록 촉매 역할도 할 수 있어 액정의 응답시간이 전체적으로 향상된다.

<50> 도 10은 본 발명의 다른 실시예에 따른 FFS 모드의 액정 표시장치에 구비된 화소구조를 보이고 있는 도면, 도 11은 도 10의 D-D' 단면도이다.

<51> 도 10 및 도 11에 도시된 바와 같이 화소전극(100)이 데이터 라인(130)에 일정 방향을 갖은 상태에서 각각의 전극들의 폭(W)과 간격(L)이 서로 다르게 구성할 수 있다. 물론, 수직으로 이등분하는 중심축을 기준으로 하여 좌우 패턴이 서로 대칭이 되도록 설계되어야 한다.

<52> 이와 같이 수직방향으로 이등분하는 축을 기준으로 좌우 대칭되도록 화소전극(100)이 설계되는 경우에는 전술한 실시예와 같은 효과가 나타나기 때문에 그 설명은 생략한다.

발명의 효과

<53> 상기에서 설명한 바와 같이, 본 발명에 따른 FFS 모드형식의 액정표시장치에 있어서는 다음과 같은 효과가 있다.

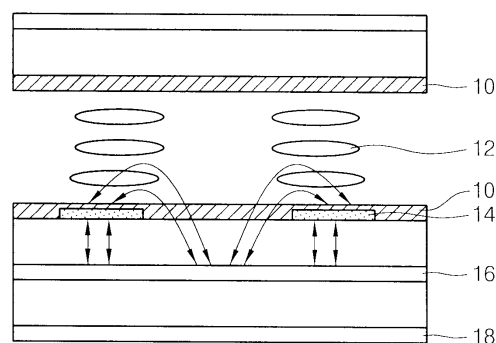
- <54> 본 발명에 따른 FFS 모드형식의 액정표시장치는 셀갭(Cell Gap)을 낮추더라도 구동전압이 감소하지 않아 액정의 응답 특성을 개선시킬 수 있어 고속 응답용 표시장치에 적용할 수 있다.
- <55> 더욱이, 구동 전압의 폭이 크지 않기 때문에 기존의 구동 IC로도 응답특성을 충분히 개선할 수 있고, 또한 휘도 저하가 크지 않아 휘도 저하로 생기는 추가적인 부담을 절감할 수 있다.
- <56> 한편, 본 발명은 상술한 특징의 바람직한 실시예에 한정되지 아니하며 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

도면의 간단한 설명

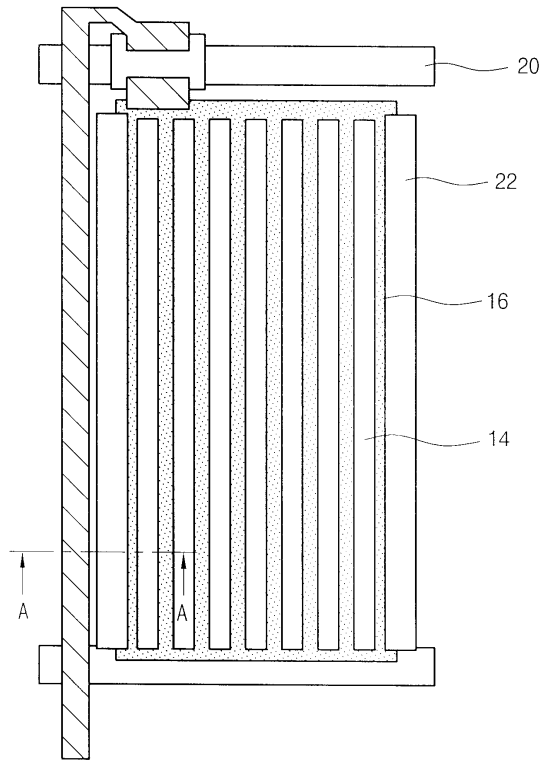
- <1> 도 1은 FFS 모드에 따른 액정표시장치의 개략도.
- <2> 도 2는 일반적인 FFS 모드에 따른 액정표시장치내의 하나의 화소를 나타내는 개략도.
- <3> 도 3은 도 2의 A-A'선 단면도.
- <4> 도 4는 본 발명을 설명하기 위해 제안된 새로운 FFS 모드용 화소 구조를 보이고 있는 도면,
- <5> 도 5는 도 4의 B-B'선 단면도
- <6> 도 6a 및 도 6b는 도 4의 B-B'구간의 전극폭과 슬릿 ITO 전극의 패턴 사이의 간격에 따른 투과율과 전압 변화를 나타내고 있는 그래프.
- <7> 도 7은 횡전계 모드에서 액정에 따라 구동전압이 낮아지는 특성을 보인 그래프.
- <8> 도 8은 본 발명의 바람직한 일 실시예에 따른 FFS 모드의 액정 표시장치에 구비된 화소구조를 보이고 있는 도면.
- <9> 도 9는 도 8의 C-C' 단면도.
- <10> 도 10은 본 발명의 다른 실시예에 따른 FFS 모드의 액정 표시장치에 구비된 화소구조를 보이고 있는 도면.
- <11> 도 11은 도 10의 D-D' 단면도.
- <12> [도면부호의설명]
- <13> 100 : 화소전극 110 : 공통전극
- <14> 120 : 게이트 라인 130 : 데이터 라인

도면

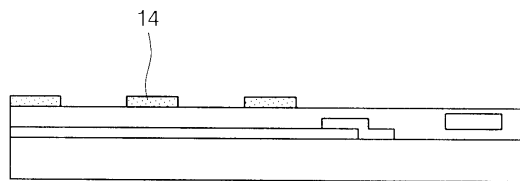
도면1



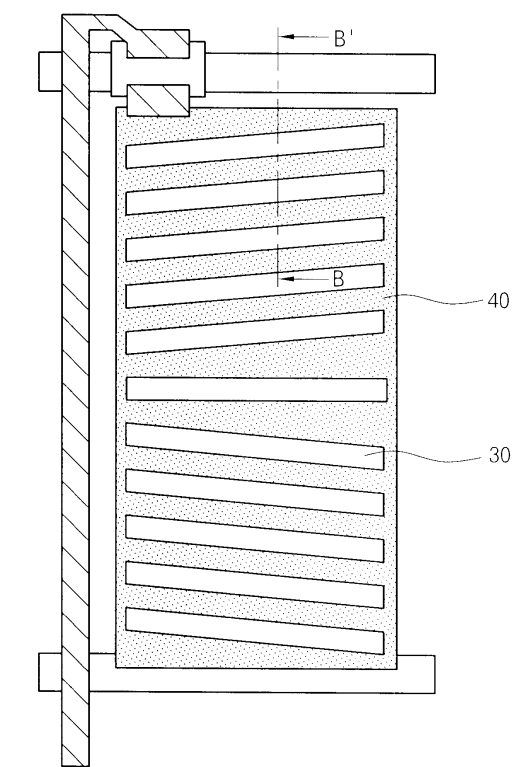
도면2



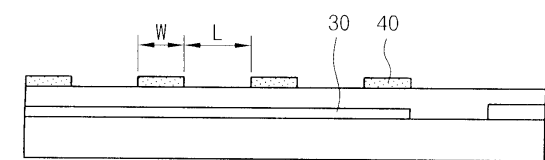
도면3



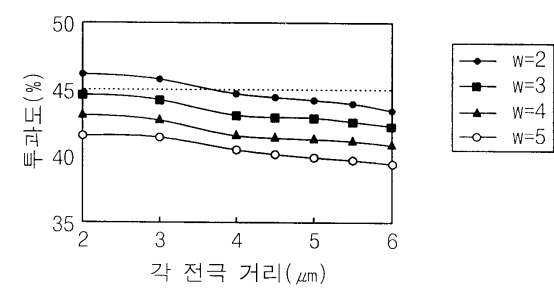
도면4



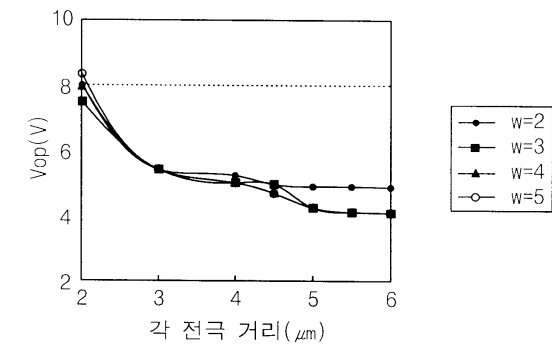
도면5



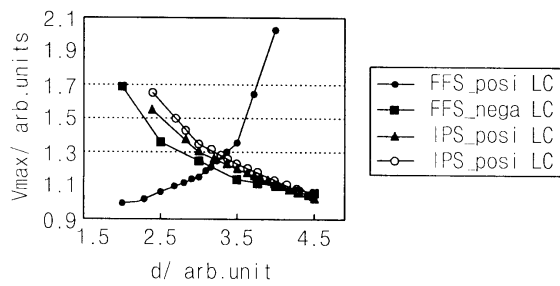
도면6a



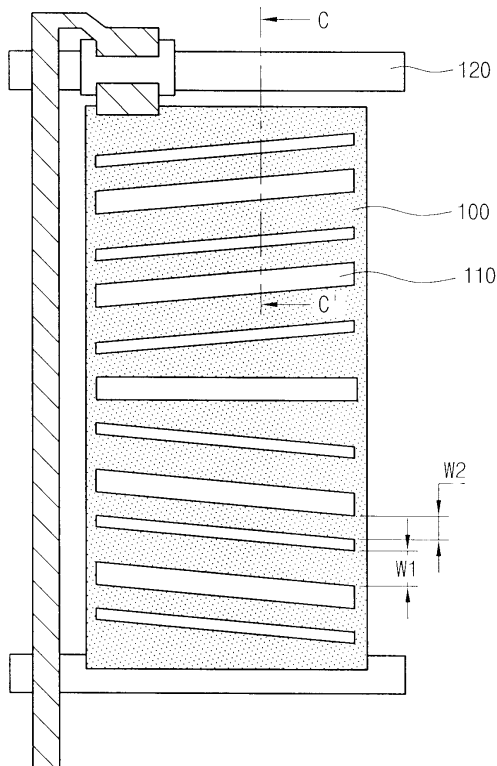
도면6b



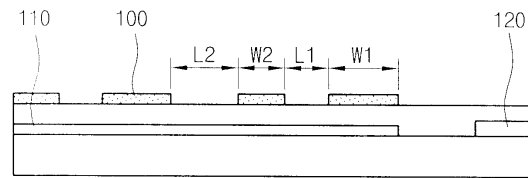
도면7



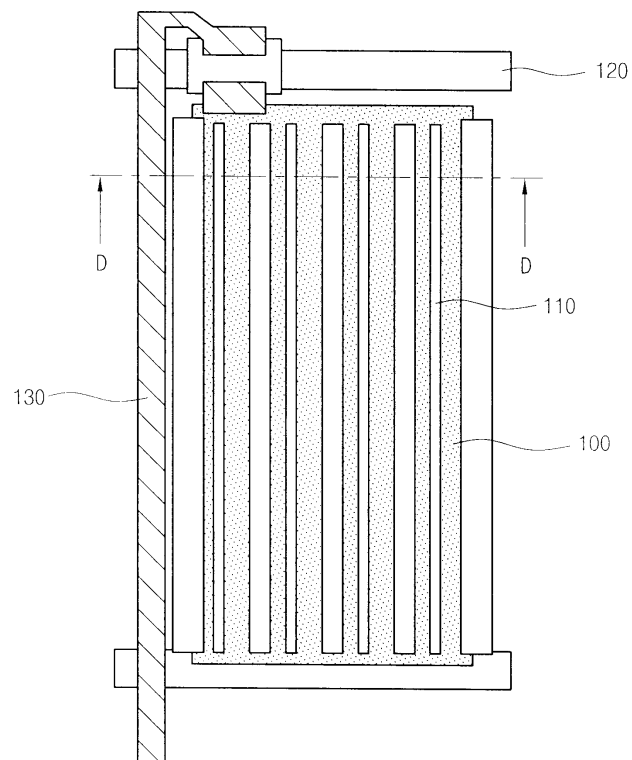
도면8



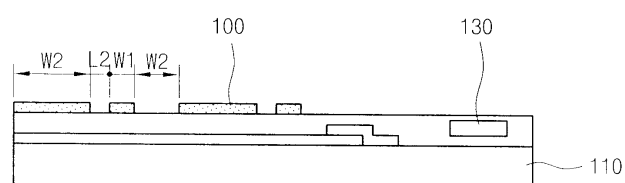
도면9



도면10



도면11



专利名称(译)	FFS模式液晶显示器		
公开(公告)号	KR100929267B1	公开(公告)日	2009-11-27
申请号	KR1020020087690	申请日	2002-12-31
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	KIM JINMAHN		
发明人	KIM,JINMAHN		
IPC分类号	G02F1/1343		
代理人(译)	赵龙HYUN		
其他公开文献	KR1020040061426A		
外部链接	Espacenet		

摘要(译)

本发明涉及到FFS模式类型，上基板和在上述液晶层是由电信号驱动时，形成在上基板上和下基板之间的距离彼此面对的下基板的液晶显示装置被布置在矩阵形式绝缘，以防止数据线，其在数据线和栅极线，在它们之间的交叉附近形成的单元像素区域的栅极线和数据线限定，TFT（薄膜晶体管）之间的电接触，并且，所述栅极线，到其中用于施加在所得包括TFT的液晶的预定排列的取向膜，和绝缘膜，在形成于下基板的单位像素的空间中的公共电极被形成成为邻近或重叠该数据线的液晶显示装置。还有一个边缘场（Fringe），它位于公共电极和绝缘膜之间的空间中，并与公共电极一起驱动液晶，形成一个领域）的像素电极；并且滤色器设置在上基板上，以便区分单位像素的颜色并且布置成面对下基板的矩阵像素，并且像素电极之间的间隔彼此不同。因此，提供了一种FFS模式液晶显示装置，其能够使透射率的损失和液晶的速度响应时间最小化。

