



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년02월13일
(11) 등록번호 10-0802445
(24) 등록일자 2008년02월01일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2001-0045799
(22) 출원일자 2001년07월30일
심사청구일자 2006년07월24일
(65) 공개번호 10-2003-0011984
(43) 공개일자 2003년02월12일
(56) 선행기술조사문헌
JP12292808 A
(뒷면에 계속)

(73) 특허권자

엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자

박재덕
경상북도칠곡군석적면남울리우방신천지타운111-10
01

하용민

경상북도구미시도량2동77파크맨션105동1001호

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 9 항

심사관 : 임동재

(54) 반사투과형 액정표시장치용 어레이기판과 그 제조방법

(57) 요약

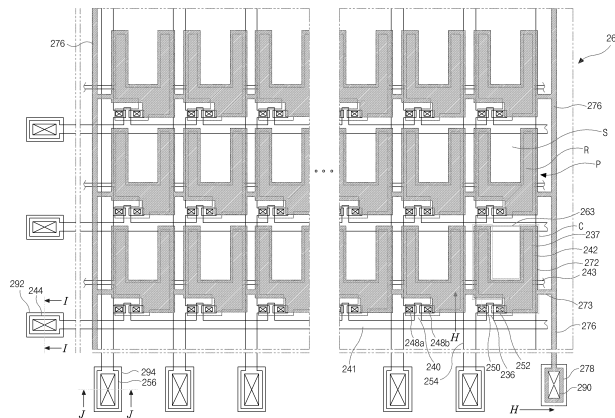
본 발명은 액정표시장치에 관한 것으로 특히, 폴리실리콘 박막트랜지스터를 포함하는 반사투과형 액정표시장치에 관한 것이다.

반사율을 높이기 위해, 반사판과, 반사판의 상부에 구성된 투명전극을 동시에 데이터배선의 상부로 연장 형성하는 구조에서, 화소전극과 상기 데이터배선과 상기 반사판 사이에 발생하는 기생용량에 의해 상기 화소전극에 인가된 전압이 왜곡되어 액정의 구동을 불안정한 상태로 만드는 원인이 되었다.

따라서, 이러한 문제를 해결하기 위한 본 발명은, 상기 화소전극과 상기 데이터배선 사이에 전술한 바와 같은 기생용량이 발생하지 않도록 하기 위해, 상기 반사판을 모두 연결한 후 상기 반사판에 소정의 전압을 인가하는 것을 제안한다.

이와 같이 하면, 상기 데이터배선과 상기 화소전극 사이에 발생하는 수직크로스토크에 의해 액정이 왜곡되는 현상이 발생하지 않으므로, 선명한 화질의 액정패널을 제작할 수 있다.

대표도 - 도7



(56) 선행기술조사문헌
KR1020010015071 A
KR1019990006609 A
JP13013906 A
KR1020000029160 A

특허청구의 범위

청구항 1

기관과;

상기 기관 상에 반도체층인 액티브층과 게이트전극과 드레인전극 및 소스전극의 순서로 구성된 박막트랜지스터와;

상기 게이트전극과 연결되고 일 끝단에 게이트패드를 포함하는 게이트배선과,

상기 게이트배선과 이격되어 평행하게 구성되는 스토리지전극과;

상기 게이트배선과 교차하여 다수의 화소영역을 형성하고, 상기 소스전극과 연결되며 일 끝단에 데이터패드를 포함하는 데이터배선과;

상기 액티브층에서 상기 화소영역으로 연장된 확장부와;

상기 확장부의 상부에 절연층을 사이에 두고 구성되며, 상기 화소영역을 정의하는 상기 데이터배선의 일측 상부에 연장하여 구성되는 반사판과;

상기 반사판의 각각을 연결하며, 신호전압을 인가하기 위한 터미널 배선과;

상기 반사판의 상부에 절연막을 사이에 두고 구성되는 동시에 상기 화소영역을 정의하는 데이터배선의 일측 상부에 연장형성되고, 상기 드레인전극과 접촉하는 화소전극;

을 포함하는 반사투과형 액정표시장치용 어레이기판.

청구항 2

제 1 항에 있어서,

상기 액티브층의 하부에 버퍼층을 구성하는 반사투과형 액정표시장치용 어레이기판.

청구항 3

제 2 항에 있어서,

상기 버퍼층은 질화실리콘(SiN_x)과 산화실리콘(SiO₂)으로 구성된 무기절연물질 그룹 중 선택된 하나인 반사투과형 액정표시장치용 어레이기판.

청구항 4

제 1 항에 있어서,

상기 스토리지배선은 상기 게이트 배선과 동일층의 동일물질로 구성된 반사투과형 액정표시장치용 어레이기판.

청구항 5

제 1 항에 있어서,

상기 반사판의 각각을 하나의 상기 터미널 배선으로 연결하거나, 또는 상기 반사판의 각각을 홀수번째와 짝수번째로 구분하여 상기 액정표시장치의 양측에 상기 터미널 배선을 구성하는 반사투과형 액정표시장치용 어레이기판.

청구항 6

기관을 준비하는 단계와;

상기 기관 상에 반도체층인 액티브층과 게이트전극과 드레인전극 및 소스전극의 순서로 박막트랜지스터를 형성하는 단계와;

상기 게이트전극과 연결되고 일 끝단에 게이트패드를 포함하는 게이트배선과, 상기 게이트배선과 평행하게 이격되는 스토리지 전극을 형성하는 단계와;

상기 게이트배선과 교차하여 다수의 화소영역을 형성하고, 상기 소스전극과 연결되며 일 끝단에 데이터패드를 포함하는 데이터배선을 형성하는 단계와;

상기 액티브층에서 상기 화소영역으로 연장된 확장부를 형성하는 단계와;

상기 확장영역의 상부에 절연막을 사이에 두고, 상기 화소영역을 정의하는 상기 데이터배선의 일측 상부로 연장되는 반사판과, 상기 반사판의 각각을 연결하며 신호전압을 인가하기 위한 터미널배선을 형성하는 단계와;

상기 반사판의 상부에 절연막을 사이에 두고, 동시에 상기 데이터배선의 일측 상부에 연장되며, 상기 드레인전극과 접촉하는 화소전극을 형성하는 단계;

를 포함하는 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 7

제 6 항에 있어서,

상기 액티브층의 하부에 버퍼층을 구성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 8

삭제

청구항 9

제 6 항에 있어서,

상기 스토리지 전극은 상기 게이트 배선과 동일층의 동일물질로 구성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 10

제 6 항에 있어서,

상기 반사판의 각각을 하나의 상기 터미널 배선으로 연결하거나, 또는 상기 반사판의 각각을 홀수번째와 짝수번째로 구분하여 상기 액정표시장치의 양측에 상기 터미널 배선을 구성하는 반사투과형 액정표시장치용 어레이기판 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 액정표시장치(Liquid crystal display device)에 관한 것으로 특히, 폴리실리콘 박막트랜지스터(Poly silicon TFT)를 포함한 반사투과형 액정표시장치(Transflective liquid crystal display device)에 관한 것이다.
- <17> 일반적으로 반사투과형 액정표시장치는 투과형 액정표시장치와 반사형 액정표시장치의 기능을 동시에 지닌 것으로, 백라이트(back light)의 빛과 외부의 자연광원 또는 인조광원을 모두 이용할 수 있으므로 주변환경에 제약을 받지 않고, 전력소비(power consumption)를 줄일 수 있는 장점이 있다.
- <18> 따라서, 반사투과형 액정표시장치의 상업적 적용에 관한 관심이 높아지고 있으며 이에 따른 연구가 활발히 진행되고 있다.
- <19> 이하, 도면을 참조하여 일반적인 투과형 액정표시장치용 어레이기판과 반사투과형 액정표시장치용 어레이기판의 구조와 제작방법을 설명한다.
- <20> 도 1은 일반적인 투과형 액정표시장치용 어레이기판의 일부를 도시한 평면도이다.
- <21> 도시한 바와 같이, 어레이기판(2)은 일 끝단에 소정면적의 게이트패드(4)를 포함한 다수의 게이트배선(6)과 이

와는 평행하게 구성된 스토리지배선(7)과, 상기 두 배선과 교차하며 특히 상기 게이트배선(6)과는 화소영역(P)을 정의하는 동시에 일 끝단에 소정면적의 데이터패드(8)를 포함하는 다수의 데이터배선(10)이 형성된다. 상기 화소영역(P)상부에는 투명한 화소전극(18)이 형성되고, 상기 게이트패드 콘택홀(32)을 통해 게이트패드(4)와 접촉하는 게이트패드 단자(5)와 상기 데이터패드 콘택홀(34)을 통해 데이터패드(8)와 접촉하는 데이터패드 단자(9)는 외부로부터 신호를 인가 받는 수단이 된다.

- <22> 상기 게이트배선(6)과 데이터배선(10)의 교차지점에는 게이트전극(12)과 소스전극(14) 및 드레인전극(16)과 액티브층(17)으로 구성된 박막트랜지스터(T)가 구성된다.
- <23> 이때, 상기 박막트랜지스터(T)는 게이트전극(12)을 액티브층(17)의 상부에 구성한 코플라나(coplanar)구조이며, 상기 액티브층(17)은 다결정 실리콘으로 형성된다.
- <24> 상기 화소전극(18)은 드레인 콘택홀(28)을 통해 상기 드레인전극(16)과 접촉하여 구성된다.
- <25> 상기 게이트 전극(12)은 상기 게이트배선(6)과 연결되며, 상기 소스전극(14)은 상기 데이터배선(10)과 연결되어 구성된다.
- <26> 상기 스토리지 배선(7)이 지나가는 일부 화소영역(P)은 보조 용량부(C) 이다.
- <27> 상기 보조 용량부는 스토리지 콘택홀(30)을 통해 상기 화소전극(18)과 접촉한 섬(island)형상의 금속층(15)이 상기 스토리지 배선(7)의 일부와 함께 전하를 축적하는 방식으로 구성된다.
- <28> 전술한 바와 같은 구조로 폴리실리콘 박막트랜지스터가 구성된 액정표시장치용 어레이기판이 구성되며 이하, 도 2의 단면도를 참조하여 제조공정을 간략히 설명한다.
- <29> 도시한 바와 같이, 투명 절연기판(2)상부에 제 1 절연막인 버퍼층(20)을 형성하고, 상기 버퍼층(20) 상부에 아일랜드 형상의 액티브층(17)을 형성한다.
- <30> 상기 액티브층(17)의 가운데 부분은 액티브 채널(Active channel)로서 기능을 하는 제 1 액티브 영역(17a)으로, 상기 액티브층(17)의 양측은 불순물이 도핑되는 제 2 액티브 영역(17b, 17c)으로 정의한다.
- <31> 다음으로, 상기 액티브층(17)상부에 제 2 절연막인 게이트 절연막(22)을 형성한다.
- <32> 다음으로, 상기 게이트 절연막(22) 상부에 도전성 금속물질을 증착하고 패틴하여, 상기 액티브층(17) 상부에 게이트전극(12)과, 상기 게이트전극(12)과 연결되어 일 방향으로 연장된 게이트배선(도 1의 6)과, 상기 게이트배선(도 1의 6)의 일 끝단에는 소정면적의 게이트패드(4)를 형성한다.
- <33> 동시에, 상기 게이트배선(도 1의 6)과 평행하게 일 방향으로 연장된 스토리지 배선(7)을 형성한다.
- <34> 다음으로, 상기 게이트전극(12)등이 구성된 기판(2)의 전면에 절연물질을 증착하여 제 3 절연막인 제 3 절연층(24)을 형성한 후, 상기 제 3 절연층(24)과 하부의 게이트 절연막(22)을 패틴하여, 상기 제 2 액티브 영역(17b, 17c)의 일부를 각각 노출한다.
- <35> 다음으로, 상기 노출된 제 2 액티브 영역(17b, 17c)에 불순물을 도핑하여 오믹콘택층(23a, 23b)을 형성한다.
- <36> 상기 오믹콘택층(23a, 23b)이 형성된 기판(2)의 전면에 도전성 금속물질을 증착하고 패틴하여, 상기 제 2 액티브 영역(17b, 17c)과 접촉하는 소스전극 및 드레인전극(14, 16)과 스토리지 캐패시터의 상부전극(15)을 형성하고, 상기 소스전극(14)과 연결되어 일 방향으로 연장되며 일 끝단에는 소정면적의 데이터패드(8)가 형성된 데이터배선(도 1의 10)을 형성한다.
- <37> 다음으로, 상기 소스전극 및 드레인전극(14, 16)상부에 투명한 유기절연물질로 제 4 절연막인 보호층(26)을 형성한 후 패틴하여, 상기 드레인 전극(16)과, 상기 스토리캐패시터의 상부전극(15)의 일부와 상기 게이트패드(4)와 상기 데이터패드(8)를 노출하는 드레인 콘택홀(28)과, 스토리지 콘택홀(30)과, 게이트패드 콘택홀(32)과 데이터패드 콘택홀(34)을 형성한다.
- <38> 다음으로, 상기 보호층(26)상에 투명 도전성 금속을 증착하고 패틴하여, 상기 노출된 드레인전극(16)과 접촉하는 화소전극(18)과, 상기 게이트패드(4)와 접촉하는 게이트 패드단자(5)와 상기 데이터패드(8)와 접촉하는 데이터패드 단자(9)를 형성한다.
- <39> 전술한 바와 같은 방법으로 종래의 제 1 예에 따른 투과형 액정표시장치용 어레이기판을 제작할 수 있다.
- <40> 그러나, 상기 투과형 액정표시장치는 앞서 언급하였듯이 광원에 따른 제한성에 의해 전력소비가 크기 때문에 이

를 탈피하기 위해 반사투과형 액정표시장치가 개발되고 있다.



- <41> 이하, 도 3은 종래의 반사투과형 액정표시장치용 어레이기판의 일부를 도시한 확대평면도이다.
- <42> 반사투과형 어레이기판(30)은 평면적으로, 상기 화소영역(P)에 구성된 화소전극(63,72)의 구성을 제외한 부분은 상기 투과형 어레이기판의 구조와 실질적으로 동일하다. 즉, 투명한 절연기판(30)상에 스위칭소자인 박막트랜지스터(T)가 매트릭스 형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(T)를 교차하여 지나가는 게이트배선(41)과 데이터배선(54)이 형성된다.
- <43> 상기 박막트랜지스터(T)는 폴리실리콘(poly silicon)을 액티브층으로 형성한 폴리실리콘 박막트랜지스터로, 게이트전극(40)을 소스전극(50) 및 드레인전극(52) 하부에 구성한 코플라나(coplanar)구조이다.
- <44> 상기 게이트배선(41)과 데이터배선(54)의 일 측 끝단에는 외부로부터 신호를 입력받는 게이트패드(44)와 데이터패드(56)가 구성되며, 상기 각 패드(44,56)은 투명도전막으로 형성된 게이트패드 단자(64)와 데이터 패드단자(66)와 접촉하여 구성된다.
- <45> 상기 박막트랜지스터(T)는 게이트전극(40)과 소스전극(50) 및 드레인전극(52)과 상기 게이트전극(40) 하부에 구성된 액티브층(36)을 포함한다.
- <46> 상기 액티브층(36)은 상기 화소영역(P)상에 소정면적으로 연장된 확장부(37)를 가진다.
- <47> 전술한 구성에서, 상기 게이트배선(41)과 동일물질로 스토리지 배선(42)이 구성되며, 상기 스토리지 배선(42)은 다수의 화소영역(P)을 거쳐 일 방향으로 구성된다.
- <48> 전술한 구성에서, 상기 스토리지 배선(42)은 상기 화소영역(P)의 상부에서 소정면적을 가지도록 확장된 스토리지 전극(43)을 포함한다.
- <49> 상기 스토리지 배선(42)의 스토리지 전극(43) 상부에는, 상기 투명한 화소전극(63)을 노출하는 제 2 드레인 콘택홀(48b)을 통해 상기 화소전극(63)과 접촉하는 반사전극(72)이 적층된다.
- <50> 상기 화소전극(63)은 상기 드레인전극(52)을 노출하는 제 1 드레인 콘택홀(62)을 통해 상기 드레인전극(52)과 접촉하여 구성한다.
- <51> 이와 같은 구성에서, 상기 화소영역(P)에는 스토리지 용량부(C)와 반사부(E)가 동시에 구성된다.
- <52> 즉, 상기 액티브층(36)의 확장영역(37)과 상기 스토리지 배선(42)의 스토리지 전극(43)이 각각 제 1, 제 2 캐패시터전극의 기능을 하는 제 1 스토리지 용량부와, 상기 스토리지 배선(42)의 확장영역(43)과 상기 화소전극(63)이 각각 제 1, 제 2 캐패시터전극의 기능을 하는 제 2 스토리지 용량부가 그것이다.
- <53> 또한, 상기 스토리지 용량부(C)의 상부에는 반사전극(72)이 구성되어 있기 때문에 화소영역(P)의 반사부(E)에 해당된다. 물론 상기 반사부(e)를 제외한 나머지 화소영역은 투과부(F)에 해당한다.
- <54> 전술한 구성은 상기 반사전극을 투명전극 상부에 절연막을 사이에 두고 구성하고, 상기 절연막에 구성된 콘택홀(70)을 통해 상기 반사전극과 투명전극을 접촉하도록 하는 구성이다.
- <55> 따라서, 종래의 제 1 예에 따른 투과형 어레이기판의 공정에 비해 다수의 공정을 필요로 하며 이에 따른 재료비의 증가를 가져온다.
- <56> 전술한 바와 같은 공정으로 종래의 제 2 예에 따른 폴리실리콘 박막트랜지스터를 포함하는 반사투과형 액정표시장치용 어레이기판을 제작할 수 있다.

발명이 이루고자 하는 기술적 과제


- <57> 그러나, 종래의 반투과형 어레이기판을 제작하기 위해서는 상기 반사판을 상기 투명전극과 접촉하도록 하기 위해, 콘택홀을 형성하는 공정과 더불어 재료비의 증가에 의한 공정수율과 생산성이 저하되는 문제가 있다.
- <58> 따라서, 이러한 문제를 해결하기 위한 본 발명은 상기 반사판을 투명전극의 하부에 구성하되 독립적으로 구성하는 동시에, 상기 반사판을 화소영역의 주변에 구성하여 반사율을 높이는 구조를 제안하여 공정수율 감소와 생산성 향상과 더불어 선명한 화질을 가지는 반사투과형 액정표시장치를 제작하는 것을 목적으로 한다.

발명의 구성 및 작용

- <59> 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판의 기판은, 기판과; 상기 기판 상에 반도체층인 액티브층과 게이트전극과 드레인전극 및 소스전극의 순서로 구성된 박막트랜지스터와; 상기 게이트전극과 연결되고 일 끝단에 소정면적의 게이트패드를 포함하는 게이트배선과, 상기 게이트배선과 소정간격 이격되어 평행하게 구성되는 스토리지 배선과; 상기 스토리지 배선의 확장영역인 스토리지 전극과; 상기 게이트배선과 교차하여 다수의 화소영역을 정의하고, 상기 소스전극과 연결되며 일 끝단에 소정면적의 데이터패드를 포함하는 데이터배선과; 상기 액티브층에서 상기 화소영역으로 소정면적 연장된 확장영역과; 상기 확장영역의 상부에 절연막을 사이에 두고 구성되는 반사판에 있어서, 상기 화소영역을 정의하는 데이터배선의 일 측 상부에 연장하여 구성되는 동시에, 다수가 서로 연결되어 구성된 반사판과; 상기 반사판의 상부에 절연막을 사이에 두고 구성되는 동시에 상기 화소영역을 정의하는 데이터배선의 일 측 상부에 연장형성 되고, 상기 드레인전극과 접촉하는 화소전극을 포함한다.
- <60> 상기 스토리지 배선은 상기 게이트 배선과 동일층 동일물질로 구성된다.
- <61> 상기 서로 연결된 다수의 반사판을 기판의 외곽에서 하나로 연결하는 터미널배선이 더욱 구성된 것을 특징으로 한다.
- <62> 본 발명의 특징에 따른 반사투과형 액정표시장치용 어레이기판의 제조방법은 기판을 준비하는 단계와; 상기 기판 상에 반도체층인 액티브층과 게이트전극과 드레인전극 및 소스전극의 순서로 박막트랜지스터를 형성하는 단계와; 상기 게이트전극과 연결되고 일 끝단에 소정면적의 게이트패드를 포함하는 게이트배선과, 상기 게이트배선과 소정간격 이격되어 평행하게 스토리지 배선을 형성하는 단계와; 상기 게이트배선과 교차하여 다수의 화소영역을 정의하고, 상기 소스전극과 연결되며 일 끝단에 소정면적의 데이터패드를 포함하는 데이터배선을 형성하는 단계와; 상기 액티브층에서 상기 화소영역으로 소정면적 연장된 확장영역을 형성하는 단계와; 상기 확장영역의 상부에 절연막을 사이에 두고 구성되는 반사판에 있어서, 상기 화소영역을 정의하는 데이터배선의 일 측 상부에 연장하여 구성되는 동시에, 서로 연결되어 구성되는 반사판을 형성하는 단계와; 상기 반사판의 상부에 절연막을 사이에 두고 구성되는 동시에 상기 데이터배선의 일 측 상부에 연장형성되고, 상기 드레인전극과 접촉하는 화소전극을 형성하는 단계를 포함한다.
- <63> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다.
- <64> -- 제 1 실시예 --
- <65> 본 발명은 투명전극의 하부에 플로팅(floating)한 상태로 반사판을 구성하는 동시에 상기 반사판을 화소영역의 둘레에 구성하되 화소영역을 정의하는 데이터배선의 상부로 겹쳐 형성하는 것을 특징으로 한다.
- <66> 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판의 일부(단일 화소영역)를 개략적으로 도시한 평면도이다.
- <67> 도시한 바와 같이, 반사투과형 액정표시장치용 어레이기판(165)은 서로 교차하여 화소영역(P)을 정의하는 다수의 게이트배선(141)과 데이터배선(154)을 형성한다.
- <68> 상기 게이트배선(141)과 데이터배선(154)은 절연막(미도시)을 사이에 두고 형성한다.
- <69> 상기 게이트배선(141)의 일 끝단에는 외부로부터 주사신호를 입력받는 게이트패드(164)를 포함하고, 상기 데이터배선(154)의 일 끝단에는 외부로부터 영상신호를 입력받는 데이터패드(156)를 포함한다.
- <70> 상기 두 배선이 교차하는 교차지점에는 박막트랜지스터(T)가 구성되며, 상기 박막트랜지스터(T)는 게이트전극(140)이 액티브층(136)의 상부에 위치하는 코플라나 구조(coplanar structure)이다,
- <71> 상기 박막트랜지스터(T)는 액티브층(136)과 상기 액티브층(136)의 상부에 구성된 게이트전극(140)과, 상기 게이트전극(140)의 양측에 위치하고 상기 액티브층(136)과 콘택홀(148a, 148b)을 통해 접촉하는 소스전극(150)과 드레인전극(152)으로 구성된다.
- <72> 이때, 상기 소스전극(150)은 상기 데이터배선(154)과 전기적으로 연결되어 형성한다.

- <73> 다수의 화소영역(P)의 전면에는 상기 드레인전극(152)과 접촉하는 투명한 화소전극(163)이 구성되며, 상기 화소영역(P)의 둘레에는 상기 액티브층(136)에서 연장된 확장영역(137)이 위치한다.
- <74> 상기 액티브층(136)의 확장영역(137)의 상부에, 상기 확장영역(137)과 동일한 형상으로 스토리지 전극(142)이 구성되며, 상기 스토리지 전극(142)의 상부에는 스토리지 전극(142)과 평면적으로 겹쳐 구성되고, 상기 화소영역(P)을 정의하는 데이터배선(154)의 상부로 연장되어 상기 투명 화소전극(163)의 일부와 평면적으로 겹쳐 형성된 반사판(172)이 구성된다.
- <75> 이때, 상기 각 화소영역(P)에 구성된 다수의 스토리지 전극(142)은 스토리지 배선(143)을 통해 모두 연결되어 동일한 신호를 받게되며, 상기 스토리지 배선(143)은 상기 데이터배선(154)과 교차된다.
- <76> 진술한 구성에서, 상기 반사투과형 액정표시장치의 단일 화소영역(P)은 상기 반사판(172)이 구성된 화소영역의 둘레가 반사부(R)로 정의되며, 상기 화소영역의 중앙에는 반사판이 존재하지 않기 때문에 투과부(S)로 정의된다.
- <77> 또한, 상기 반사판(172)이 구성된 영역은 스토리지 캐패시터(C)가 구성된 영역이다.
- <78> 이와 같은 구성은 상기 반사부(R)가 상기 데이터배선(154)의 상부로 겹쳐 구성된 형태이므로 반사율이 개선되어 선명한 화질을 가지는 액정패널을 제작할 수 있으며, 또한 종래에 비해 상기 반사판(172)이 상기 투명 화소전극(163)의 하부에서 플로팅(floating)된 구조로 형성되므로, 상기 반사판(172)과 상기 투명 화소전극(163)을 접촉하기 위한 추가적인 공정이나 재료가 필요치 않다.
- <79> 이하, 도 5a 내지 5e를 참조하여 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판의 제조방법을 설명한다.
- <80> 도 5a 내지 5e는 도 4의 V-V, VI-VI, VII-VII을 따라 절단하여 공정순서에 따라 도시한 공정 단면도이다.
- <81> 먼저, 5a에 도시한 바와 같이, 투명 절연기판(130)상에 실리콘 산화막(SiO₂)과 실리콘 질화막(Si₃N₄)으로 구성된 무기절연물질 그룹 중 선택된 하나를 증착하여 제 1 절연막인 버퍼층(buffer layer)(132)을 형성한다.
- <82> 상기 버퍼층(132)은 필수적인 구성요소는 아니며 필요에 따라 구성을 생략할 수 있다.
- <83> 다음으로, 상기 버퍼층(132) 상부에 비정질 실리콘(a-Si:H)을 증착한 후 소정의 방법으로 결정화하여 폴리실리콘층(134)으로 형성한다.
- <84> 다음으로, 도 5b에 도시한 바와 같이, 상기 폴리실리콘층을 패터하여 상기 박막트랜지스터(T)가 위치하는 영역과 상기 화소영역(P)에 걸쳐 아일랜드 형상의 액티브층(136)을 형성한다. 동시에, 상기 액티브층(136)에서 화소영역(도 4의 P)상으로 연장된 확장영역(137)를 구성한다.
- <85> 이때, 상기 연장부(137)는 화소영역(P)의 둘레에  "형상으로 구성한다.
- <86> 상기 액티브층(136)은 액티브채널(active channel)의 기능을 하는 제 1 액티브영역(A)과, 불순물이 도핑되는 제 2 액티브영역(B)으로 정의한다.
- <87> 상기 액티브층(136)이 형성된 기판(130)의 상부에 실리콘 질화막(Si₃N₄)과 실리콘 산화막(SiO₂)을 포함하는 무기 절연 물질 그룹 중 선택된 하나를 증착하여 제 2 절연막인 게이트 절연막(138)을 형성한다.
- <88> 다음으로, 상기 액티브층(136)의 상부에 도전성 금속을 증착하고 패터하여, 상기 제 1 액티브 영역(A)의 상부에 게이트전극(140)과, 상기 게이트전극(140)과 연결되어 일 방향으로 구성된 게이트배선(도 4의 141)과, 상기 게이트배선(도 4의 141)의 일 끝단에 소정면적으로 형성된 게이트패드(144)를 형성한다.
- <89> 동시에, 상기 게이트배선(도 4의 141)과 소정간격 이격하여 평행하게 스토리지 전극(142)을 형성하며, 상기 스토리지 전극(142)은 다른 화소영역에 구성된 스토리지 전극에 연결된 스토리지 배선(143)에 전기적으로 연결된다.
- <90> 이때, 상기 스토리지 전극(142) 또한 상기 액티브층(136)의 확장영역(137) 상부에  "형상으로 구성한다.
- <91> 다음으로 상기 게이트전극(140) 형성 후에 상기 제 2 액티브 영역(B)에 저항성 접촉층을 형성하기 위해 이온도핑(ion doping)을 한다. 이때 상기 게이트전극(140)은 상기 제 1 액티브영역(A)에 도펀트(dopant)가 침투하는



것을 방지하는 이온스타퍼(ion stopper)의 역할을 하게된다.

- <92> 상기 이온도핑 시 도펀트의 종류에 따라 상기 액티브층(136)의 전기적 특성이 바뀌게 되며, 상기 도펀트가 B₂H₆ 등의 3족원소가 도핑이 되면 P형 반도체로, PH₃ 등의 5족원소가 도핑이 되면 N형 반도체로서 동작을 하게 된다.
- <93> 상기 도펀트는 반도체 소자의 사용 용도에 따라 적절한 선택이 요구된다.
- <94> 상기 이온 도핑공정 후에 상기 도펀트를 활성화 하는 공정으로 진행된다.
- <95> 다음으로, 도 5c에 도시한 바와 같이, 상기 게이트 전극(140)등이 형성된 기판(130)의 전면에 절연물질을 증착하여, 제 3 절연막인 제3 절연층(146)을 형성한 후 패터하여, 상기 제 2 액티브영역(B)으로 정의된 액티브층(136)을 노출하는 제 1 콘택홀과 제 2 콘택홀(148a, 148b)을 노출한다.
- <96> 다음으로, 상기 제3 절연층(146)의 상부에 알루미늄(Al), 알루미늄합금, 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 네오뎴(Nb)을 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여, 상기 노출된 제 2 액티브 영역(B)에 접촉하는 소스전극(150)과 이와는 소정간격 이격된 드레인전극(152)을 형성한다.
- <97> 동시에, 상기 소스전극(150)과 연결되어 일 방향으로 연장되고 일 끝단에 소정면적의 데이터패드(156)를 포함하는 데이터배선(154)을 형성한다.
- <98> 상기 데이터배선(154)은 상기 게이트배선(도 4의 141)과 교차하여 화소영역(P)을 정의한다.
- <99> 전술한 바와 같은 공정을 통해 폴리실리콘 박막트랜지스터(T)가 구성된다.
- <100> 다음으로, 도 5d에 도시한 바와 같이, 상기 박막트랜지스터(T)상부에 절연물질을 증착하여 제 4 절연층(158)을 형성한 후, 상기 TFT의 수소화를 진행한다.
- <101> 다음으로, 상기 제 4 절연층(158)상부에 반사율이 뛰어난 알루미늄(Al), 알루미늄 합금과 같은 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여, 상기 화소영역(P)상부에 반사판(172)을 형성한다.
- <102> 상기 반사판(172)은 상기 "  "형상의 스토리지전극과 평면적으로 겹쳐지도록 구성하는 동시에, 화소영역을 정의하는 데이터배선과 일부 겹쳐지도록 구성한다.
- <103> 다음으로, 5e에 도시한 바와 같이, 상기 반사판(172)이 형성된 기판(130)의 전면에 벤조사이클로부텐인(benzocyclobutene)과 아크릴(acryl)계 수지(resin)를 포함하는 투명한 유기절연물질 그룹 중 선택된 하나를 증착하고 패터하여 제 5 절연층(160)을 형성한다.
- <104> 다음으로, 상기 제 5 절연층(160)을 패터하여 상기 드레인전극(152)을 노출하는 드레인 콘택홀(162)과 상기 게이트패드(144)를 노출하는 게이트패드 콘택홀(164)과, 상기 데이터패드(156)를 노출하는 데이터패드 콘택홀(166)을 형성한다.
- <105> 다음으로, 상기 다수의 콘택홀이 형성된 제 5 절연층(160)상에 인듐-틴-옥사이드(Indium-tin-oxide)와 인듐-징크-옥사이드(Indium-zinc-oxide)를 포함한 투명 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여 상기 노출된 드레인전극(152)과 접촉하면서 상기 화소영역(P)상에 구성된 화소전극(163)과, 상기 게이트패드(164)와 접촉하는 게이트패드 단자(170)와 상기 데이터패드(166)와 접촉하는 데이터패드 단자(174)를 형성한다.
- <106> 전술한 구성에서, 상기 액티브층의 확장영역(137)와 상기 스토리지 전극(142)이 제1, 제 2 캐패시터 전극의 기능을 하여 제 1 스토리지 용량부(C₁)를 구성하고, 상기 스토리지 전극(142)과 상기 화소전극(163)이 각각 제 1, 제 2 캐패시터 전극의 기능을 하여 제 2 스토리지 용량부(C₂)를 구성한다.
- <107> 전술한 바와 같은 방법으로 본 발명에 따른 폴리실리콘 박막트랜지스터를 포함한 반사투과형 액정표시장치용 어레이기판을 제작할 수 있다.
- <108> 전술한 공정에서, 본 발명에 따른 어레이기판 구조는 상기 투명전극 하부에 반사판을 형성한 구조임으로, 종래와 비교하여 별도의 제 6 절연층을 형성할 필요가 없다. 그에 따라서 상기 투명전극과 접촉하기 위한 별도의 콘택홀과, 상기 반사전극을 형성한 후, 상기 게이트패드 단자와 데이터패드 단자를 별도로 노출하기 위한 공정이 필요치 않다.
- <109> 또한, 상기 반사판을 상기 데이터배선의 상부로 연장형성하는 구조이기 때문에 반사율을 더 개선할 수 있으므로


선명한 화질을 가지는 반사투과형 액정패널을 제작할 수 있다.

- <110> 그러나, 전술한 구성에서 상기 반사판과 상기 투명화소전극을 상기 데이터배선의 상부로 연장 형성하는 구조에서, 상기 데이터배선과 상기 투명 화소전극과 상기 반사판이 겹치는 영역에서 기생용량이 발생할 수 있으며, 이러한 기생용량은 상기 화소전극에 흐르는 신호를 왜곡시킬 수 있다.
- <111> 이하, 도 6을 참조하여 설명한다.
- <112> 도 6은 도 5e의 Q를 확대한 확대 단면도이다.
- <113> 도시한 바와 같이, 화소영역을 정의하는 데이터배선(154)의 양측 상부에 각 화소에 구성된 반사판(172)과, 상기 반사판(172)의 상부에 구성된 투명 화소전극(163)이 연장 형성된다.
- <114> 이때, 상기 데이터배선(154)과 반사판(172)과의 사이에 제 1 기생용량(C_1)이 발생하게 되고, 상기 반사판(172)과 상기 투명 화소전극(163)사이에서 제 2 기생용량(C_2)이 발생한다.
- <115> 전술한 바와 같은 기생용량에 의해 상기 화소전극(163)에 인가된 화소전압이 왜곡되는 현상을 수직 크로스토크(cross talk)라 하며, 이러한 수직 크로스토크는 화질불량을 유발하는 원인이 된다.
- <116> 따라서, 이러한 화질불량을 방지하기 위한 개선된 구조를 이하, 제 2 실시예를 통해 설명한다.
- <117> -- 제 2 실시예 --
- <118> 본 발명의 제 2 실시예의 특징은 반사투과형 액정표시장치용 어레이기판의 구성 중 반사판을 투명한 화소전극의 하부에 플로팅 구조로 구성하고, 어레이기판에 구성된 모든 반사판을 연결하는 동시에, 상기 연결된 반사판에 별도의 직류전압을 인가하는 것을 특징으로 한다.
- <119> 이하, 도 7은 본 발명에 따른 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이다.
- <120> 반사투과형 액정표시장치용 어레이기판(265)은 서로 교차하여 화소영역(P)을 정의하는 다수의 게이트배선(241)과 데이터배선(254)을 형성한다.
- <121> 상기 게이트배선(241)과 데이터배선(254)은 절연막(미도시)을 사이에 두고 형성한다.
- <122> 상기 게이트배선(241)의 일 끝단에는 외부로부터 주사신호를 입력받는 게이트패드(244)를 포함하고, 상기 데이터배선(254)의 일 끝단에는 외부로부터 영상신호를 입력받는 데이터패드(256)를 포함한다.
- <123> 상기 두 배선이 교차하는 교차지점에는 박막트랜지스터(T)가 구성되며, 상기 박막트랜지스터(T)는 게이트전극(240)이 액티브층(236)의 상부에 위치하는 코플라나 구조(coplanar structure)이다,
- <124> 상기 박막트랜지스터(T)는 액티브층(236)과 상기 액티브층(236)의 상부에 구성된 게이트전극(240)과, 상기 게이트전극(240)의 양측에 위치하고 상기 액티브층(236)과 콘택홀(248a, 248b)을 통해 접촉하는 소스전극(250)과 드레인전극(252)으로 구성된다.
- <125> 이때, 상기 소스전극(250)은 상기 데이터배선(254)과 전기적으로 연결되어 형성한다.
- <126> 다수의 화소영역(P)의 전면에는 상기 드레인전극(252)과 접촉하는 투명한 화소전극(263)이 구성되며, 상기 화소영역(P)의 둘레에는 상기 액티브층(236)에서 연장된 확장영역(237)이 위치한다.
- <127> 상기 액티브층(236)의 확장영역(237)의 상부에, 상기 확장영역(237)과 동일한 형상으로 스토리지 전극(242)이 구성되며, 상기 스토리지 전극(242)의 상부에는 스토리지 전극(242)과 평면적으로 겹쳐 구성되고, 상기 화소영역(P)을 정의하는 데이터배선(254)의 상부로 연장되어 상기 투명 화소전극(263)의 일부와 평면적으로 겹쳐 형성된 반사판(272)이 구성된다.
- <128> 이때, 상기 각 화소영역(P) 구성된 다수의 스토리지 전극(242)은 스토리지 배선(243)을 통해 모두 연결되어 동일한 신호를 받게되며, 상기 스토리지 배선(243)은 상기 데이터배선(254)의 교차된다.
- <129> 상기 전술한 구성은, 상기 반사판과 상기 투명한 화소전극은 상기 데이터배선의 상부로 연장형성되어 상기 데이터배선의 일부와 겹쳐지는 영역이 발생한다.
- <130> 따라서, 상기 서로 겹쳐 구성되는 상기 반사판과 상기 화소전극 사이에 발생하는 기생용량에 의한 화소전압의

왜곡현상이 발생하게 된다.

- <131> 이를 해결하기 위한 방법으로, 본 발명에 따른 반사투과형 어레이기판의 특징은 상기 반사판(272)을 하나로 연결하여 다수의 반사판 그룹을 형성하고, 상기 하나로 연결된 반사판(272)에 별도의 신호전압을 입력하기 위한 터미널 배선(276)을 구성한다.
- <132> 상기 터미널 배선(276)은 패널의 양측에 구성되어, 상기 하나로 연결된 반사판 그룹을 홀수번째와 짝수번째로 나누어 구성할 수 있다.
- <133> 이때, 신호 입력단자(278)는 어레이기판의 양측에 각각 두 개를 만들면 된다. 다른 방법으로는 상기 터미널 배선(276)이 기판의 주변을 따라 구성되며 모든 반사판 그룹과 연결된 구조이다.
- <134> 이와 같이 구성하면, 상기 다수의 반사판에 신호를 인가할 신호 입력단자(276)는 하나만 구성해 주면 된다.
- <135> 결과적으로, 상기 투명 화소전극(263)과 데이터배선(254)이 겹쳐지는 부분에서의 화소전압 왜곡을 방지 할 수 있으므로, 이 부분에 위치하는 액정분자가 정상적으로 동작할 수 있게 된다.
- <136> 전술한 구성에서, 상기 반사투과형 액정표시장치의 단일 화소영역(P)은 상기 반사판(172)이 구성된 화소영역의 둘레가 반사부(R)로 정의되며, 상기 화소영역(P)의 중앙에는 반사판(272)이 존재하지 않기 때문에 투과부(S)로 정의된다.
- <137> 또한, 상기 반사판(272)이 구성된 영역은 스토리지 캐패시터(C)가 구성된 영역이다.
- <138> 이하, 도 8a 내지 8e를 참조하여 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이기판의 제조방법을 설명한다.
- <139> 도 8a 내지 8e 도 7의 H-H, I-I, J-J을 따라 절단하여 공정순서에 따라 도시한 공정 단면도이다.
- <140> 먼저, 도 8a에 도시한 바와 같이, 투명 절연기판(230)상에 산화 실리콘(SiO₂)과 질화 실리콘(SiN_x)으로 구성된 무기절연물질 그룹 중 선택된 하나를 증착하여, 제 1 절연막인 버퍼층(buffer layer)(232)을 형성한다.
- <141> 상기 버퍼층(232)은 필수적인 구성요소는 아니며 필요에 따라 구성을 생략할 수 있다.
- <142> 다음으로, 상기 버퍼층(232)상부에 비정질 실리콘(a-Si:H)을 증착한 후 소정의 방법으로 결정화하여 폴리실리콘층(234)으로 형성한다.
- <143> 다음으로, 도 8b에 도시한 바와 같이, 상기 폴리실리콘층(도 8a의 234)을 패터하여 박막트랜지스터(T)가 위치하는 영역과 화소영역(P)에 걸쳐 아일랜드의 액티브층(236)을 형성한다. 동시에, 상기 액티브층(236)에서 화소영역(P)상으로 연장한 확장영역(237)을 구성한다.
- <144> 이때, 상기 확장영역은 화소영역의 둘레에  "형상으로 구성한다.
- <145> 상기 액티브층(236)은 액티브채널(active channel)의 기능을 하는 제 1 액티브영역(A)과, 불순물이 도핑되는 제 2 액티브영역(B)으로 정의한다.
- <146> 상기 액티브층(236)이 형성된 기판(230)의 상부에 실리콘 질화막(SiN_x)과 실리콘 산화막(SiO₂)을 포함하는 무기 절연 물질 그룹 중 선택된 하나를 증착하여 제 2 절연막인 게이트 절연막(238)을 형성한다.
- <147> 다음으로, 상기 액티브층(236)의 상부에 도전성 금속을 증착하고 패터하여, 상기 제 1 액티브 영역(A)의 상부에 게이트전극(240)과, 상기 게이트전극(240)과 연결되어 일 방향으로 구성된 게이트배선(도 7의 241)과, 상기 게이트배선의 일 끝단에 소정면적으로 형성된 게이트패드(244)를 형성한다.
- <148> 동시에, 상기 게이트배선(도 7의 241)과 소정간격 이격하여 평행하게 스토리지 전극(242)을 형성하며, 상기 스토리지 전극(242)은 다른 화소영역에 구성된 스토리지 전극(242)에 연결된 스토리지 배선(243)에 전기적으로 연결된다.
- <149> 이때, 상기 스토리지 전극(242) 또한 상기 액티브층(236)의 확장영역(237)에  "형상으로 구성한다.
- <150> 다음으로 상기 게이트전극(240) 형성 후에 상기 제 2 액티브 영역(B)에 저항성 접촉층을 형성하기 위해 이온도핑(ion doping)을 한다. 이때 상기 게이트전극(240)은 상기 제 1 액티브영역(A)에 도펀트(dopant)가 침투하는

것을 방지하는 이온스타퍼(ion stopper)의 역할을 하게된다.

- <151> 상기 이온도핑 시 도펀트의 종류에 따라 상기 액티브층(236)의 전기적 특성이 바뀌게 되며, 상기 도펀트가 B₂H₆ 등의 3족원소가 도핑이 되면 P형 반도체로, PH₃ 등의 5족원소가 도핑이 되면 N형 반도체로서 동작을 하게 된다.
- <152> 상기 도펀트는 반도체 소자의 사용 용도에 따라 적절한 선택이 요구된다.
- <153> 상기 이온 도핑공정 후에 상기 도펀트를 활성화 하는 공정으로 진행된다.
- <154> 다음으로, 상기 게이트 전극(240)등이 형성된 기판(230)의 전면에 절연물질을 증착하여 제 3 절연막인 제3 절연층(246)을 형성한 후 패터닝하여, 상기 제 2 액티브영역(B)으로 정의된 액티브층을 노출하는 제 1 콘택홀과 제 2 콘택홀(248a, 248b)을 노출한다.
- <155> 다음으로, 도 8c에 도시한 바와 같이, 상기 제 3 절연층(246)의 상부에 알루미늄(Al), 알루미늄합금, 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 네오뎴(Nb)을 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 노출된 제 2 액티브 영역(B)에 접촉하는 소스전극(250)과 이와는 소정간격 이격된 드레인전극(252)을 형성한다.
- <156> 동시에, 상기 소스전극(250)과 연결되어 일 방향으로 연장되고 일 끝단에 소정면적의 데이터패드(256)를 포함하는 데이터배선(254)을 형성한다.
- <157> 상기 데이터배선(254)은 상기 게이트배선(도 7의 241)과 교차하여 화소영역(P)을 정의한다.
- <158> 전술한 바와 같은 공정을 통해 폴리실리콘 박막트랜지스터(T)가 구성된다.
- <159> 상기 박막트랜지스터(T)상부에 절연물질을 증착하여 제 4 절연층(258)을 형성한 후, 상기 TFT의 수소화를 진행한다.
- <160> 다음으로, 상기 제 4 절연층(258) 상부에 반사율이 뛰어난 알루미늄(Al), 알루미늄 합금과 같은 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 화소영역(P)상부에 스토리지 전극(242)과 평면적으로 겹쳐지도록 "  "형상의 반사판(272)을 형성한다.
- <161> 또한, 상기 다수의 화소영역(P)상에 구성된 각 반사판(272)은 상기 데이터배선(254)과 교차하여 형성된 상기 반사판 연결배선(274)에 의해 연결된다.
- <162> 즉, 따라서 일 방향으로 구성된 다수의 반사판(272)이 상기 연결배선(274)에 의해 하나로 연결되며 이를 편의상 "반사판 그룹"이라 칭하도록 한다.
- <163> 전술한 바와 같이, 다수의 반사판(272)을 하나로 연결하여 구성하는 이유는 상기 화소영역(P)상에 구성된 반사판(272)에 별도의 직류전압을 인가하기 위해서다.
- <164> 상기 기판에 구성되는 다수의 반사판(272)에는 동일한 전압이 인가되기 때문에, 상기 일방향으로 연결된 다수의 반사판 그룹을 하나로 연결하여 신호를 인가하기 위한 터미널배선(276)을 기판의 외곽에 구성한다.
- <165> 상기 터미널배선(276)은 패널의 양측에 구성되어, 상기 하나로 연결된 반사판 그룹을 홀수번째와 짝수번째로 나누어 구성할 수 있다.
- <166> 이때, 신호 입력단자(278)는 어레이기판의 양측에 각각 두 개를 만들면 된다. 다른 방법으로는 상기 터미널 배선(276)이 기판의 주변을 따라 구성되며 모든 반사판 그룹과 연결된 구조이다.
- <167> 이와 같이 구성하면, 상기 다수의 반사판에 신호를 인가할 신호 입력단자(278)는 하나만 구성해 주면 된다.
- <168> 다음으로, 도 8d에 도시한 바와 같이, 상기 반사판(272)이 형성된 기판(230)의 전면에 벤조사이클로부텐(benzocyclobutene)과 아크릴(acryl)계 수지(resin)를 포함하는 투명한 유기절연물질 그룹 중 선택된 하나를 증착하고 패터닝하여 제 5 절연층(280)을 형성한다.
- <169> 다음으로, 상기 제 5 절연층(280)을 패터닝하여, 상기 드레인전극(252)을 노출하는 드레인 콘택홀(282)과 상기 게이트패드(244)를 노출하는 게이트패드 콘택홀(286)과, 상기 데이터패드(256)를 노출하는 데이터패드 콘택홀(288)을 형성한다.
- <170> 이와 동시에, 상기 반사판(272)과 구성된 터미널배선(276)의 일 측 끝단에 구성된 직류전압 입력단자(278)의 일부를 노출하는 입력단자 콘택홀(290)을 형성한다.

- <171> 다음으로, 8e에 도시한 바와 같이, 상기 다수의 콘택홀이 형성된 제 5 절연층(280)상에 인듐-틴-옥사이드(Indium-tin-oxide)와 인듐-징크-옥사이드(Indium-zinc-oxide)를 포함한 투명 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여 상기 노출된 드레인전극(252)과 접촉하면서 상기 화소영역(P)상에 구성된 화소전극(263)과, 상기 게이트패드(244)와 접촉하는 게이트패드 단자(292)와 상기 데이터패드(256)와 접촉하는 데이패드 단자(294)를 형성한다.
- <172> 동시에, 상기 반사판(242)에 전달한 신호를 입력받는 입력단자와 접촉하는 투명한 입력단자 전극(296)을 형성한다.
- <173> 전술한 구성에서, 상기 액티브층의 확장부(237)와 상기 스토리지전극(242)이 제 1, 제 2 캐패시터 전극의 기능을 하여 제 1 스토리지 용량부(C₁)를 구성하고, 상기 스토리지 전극(242)과 상기 화소전극(263)이 각각 제 1, 제 2 캐패시터 전극의 기능을 하여 제 2 스토리지 용량부(C₂)를 구성한다.
- <174> 전술한 바와 같은 방법으로 본 발명에 따른 폴리실리콘 박막트랜지스터를 포함한 반사투과형 액정표시장치용 어레이기판을 제작할 수 있다.
- <175> 전술한 구성은, 상기 반사판(272)과 상기 투명한 화소전극(263)이 상기 데이터배선(254)의 일부와 겹쳐지는 구성에서, 어레이기판의 표시영역에 구성된 다수의 반사판(272)을 하나로 연결하고, 상기 반사판(272)에 직류전압을 인가할 수 있다.
- <176> 따라서, 상기 반사판(272)에 인가된 직류전압이 인가되면, 상기 반사판(272)과 상기 화소전극(263) 사이에 발생하는 기생용량에 의한 화소전압의 왜곡현상을 보정할 수 있다.
- <177> 결과적으로, 상기 화소전극과 데이터배선이 겹쳐지는 부분에서의 화소전압 왜곡을 방지 할 수 있으므로, 이 부분에 위치하는 액정분자가 정상적으로 동작할 수 있게 된다.
- <178> 따라서, 선명한 화질을 가지는 반사투과형 액정표시장치를 제작할 수 있다.

발명의 효과

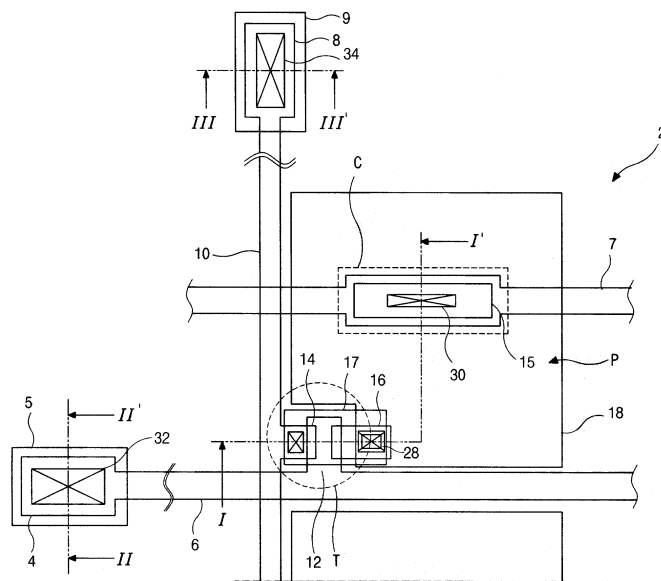
- <179> 전술한 바와 같은 본 발명에 따른 방법으로 반사투과형 어레이기판을 제작하게 되면 아래와 같은 효과가 있다.
- <180> 첫째, 공정수가 감소하므로 생산성이 향상되는 효과가 있다.
- <181> 둘째, 상기 반사판과 화소전극을 데이터배선의 상부로 연장 형성하고 상기 반사판에 소정의 직류전압을 인가하는 구조임으로, 상기 데이터배선과 상기 화소전극 및 반사판이 겹치는 면적에서 발생하는 기생용량에 의한 화소전압의 왜곡 없이 반사율을 개선할 수 있는 구조이다. 따라서, 선명한 화질을 가지는 액정패널을 제작할 수 있는 효과가 있다.

도면의 간단한 설명

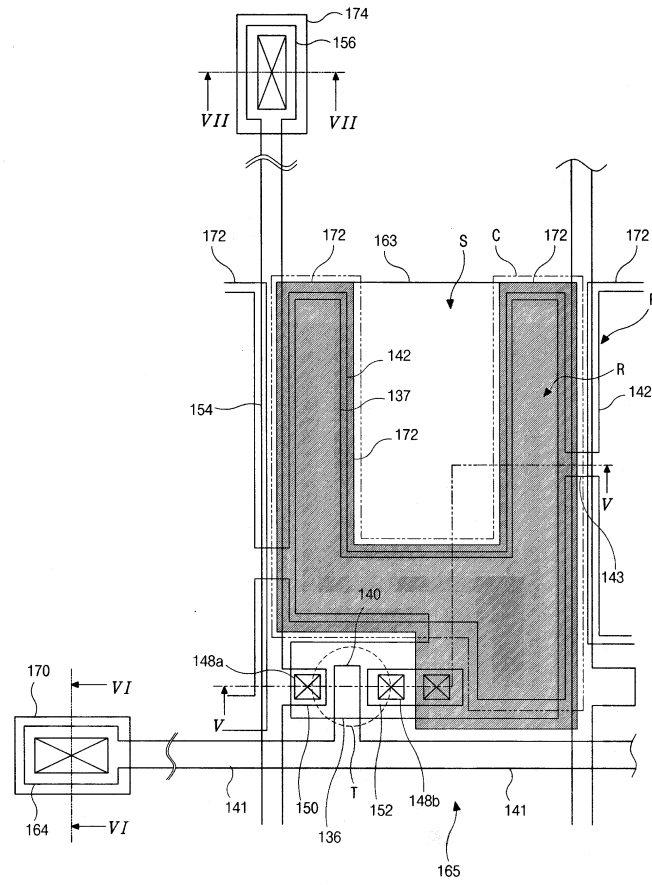
- <1> 도 1은 일반적인 투과형 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,
- <2> 도 2는 도 1의 I-I', II-II', III-III'을 따라 절단한 단면도이고,
- <3> 도 3은 종래에 따른 반사투과형 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,
- <4> 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,
- <5> 도 5a 내지 도 5e는 도 4의 V-V, VI-VI, VII-VII을 따라 절단하여 공정 순서에 따라 도시한 공정 단면도이고,
- <6> 도 6은 도 5e의 Q를 확대한 확대 단면도이고,
- <7> 도 7은 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이고,
- <8> 도 8a 내지 도 8e는 도 7의 I-I, J-J, K-K를 따라 절단하여 공정순서에 따라 도시한 공정 단면도이다.
- <9> <도면의 주요부분에 대한 부호의 설명>
- <10> 237 : 액티브층 확장영역 263 : 투명전극
- <11> 265 : 어레이층의 확장영역 240 : 게이트전극
- <12> 242 : 스토리지 배선 243 : 스토리지 전극
- <13> 250 : 소스전극 252 : 드레인전극
- <14> 254 : 게이트배선 272 : 반사판
- <15> 276 : 터미널배선

도면

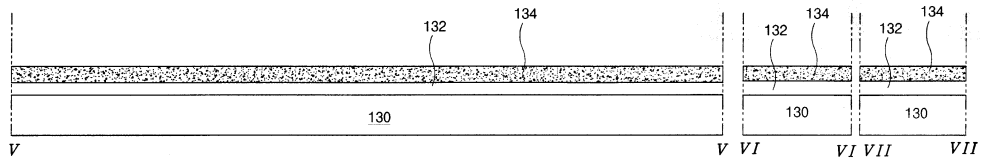
도면1



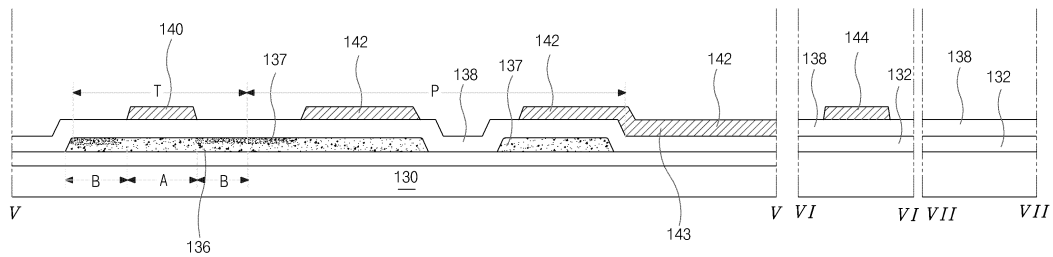
도면4



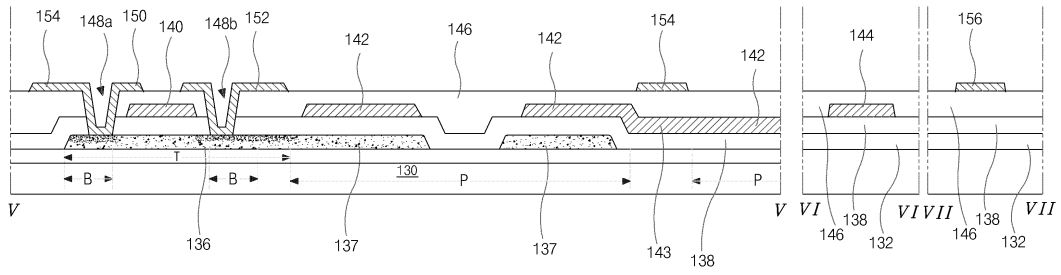
도면5a



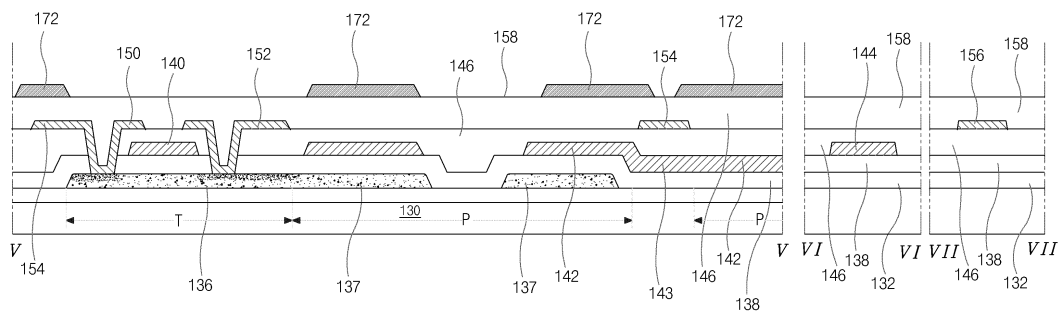
도면5b



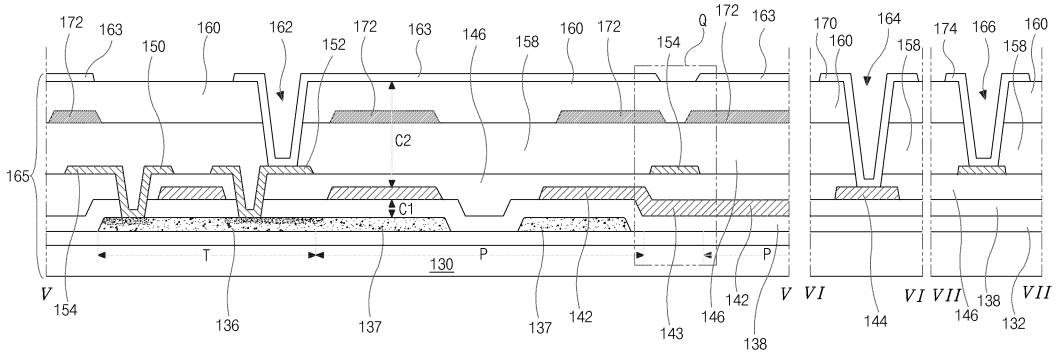
도면5c



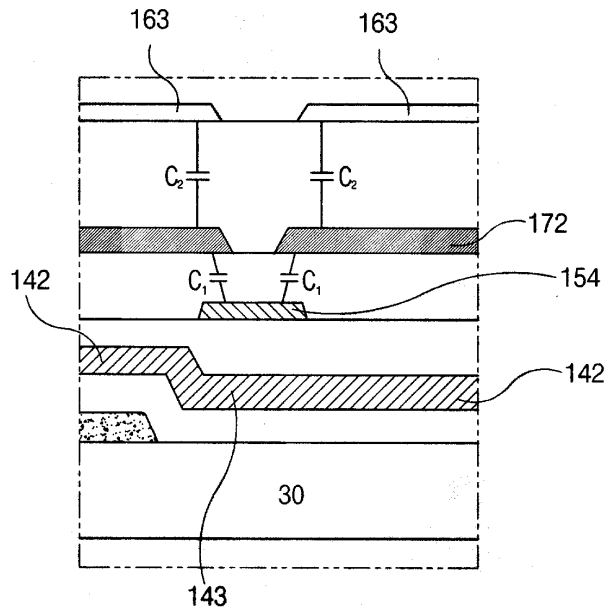
도면5d



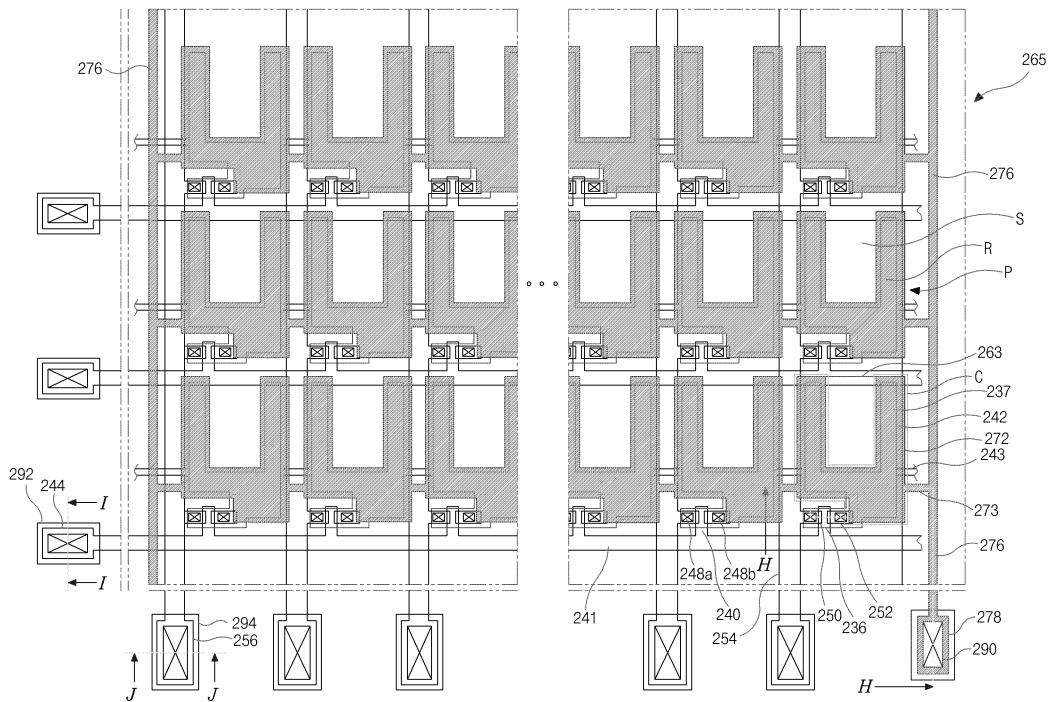
도면5e



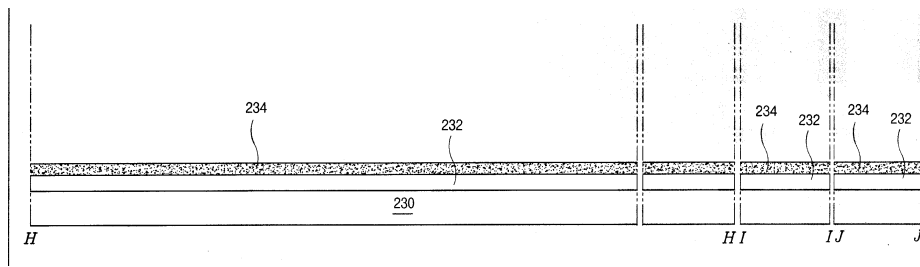
도면6



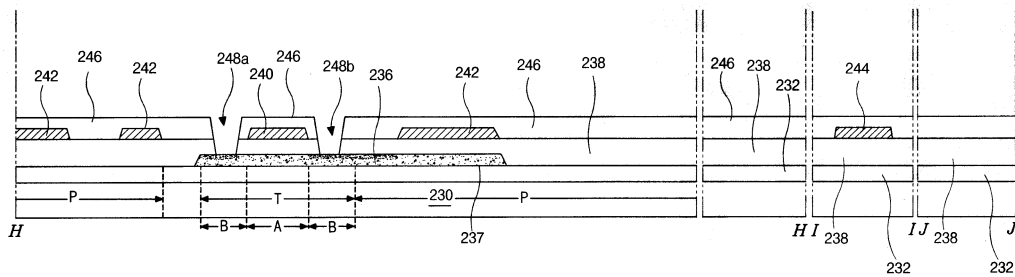
도면7



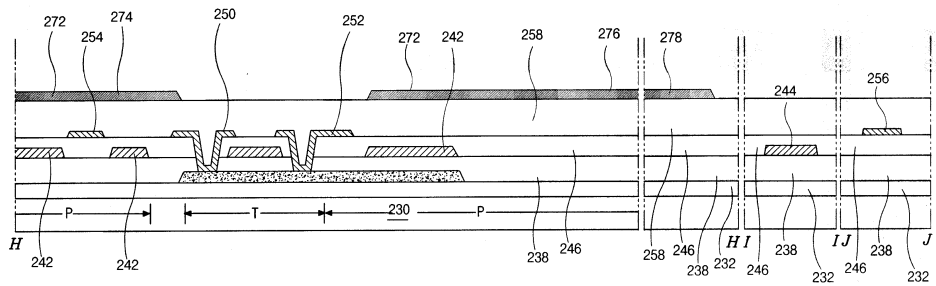
도면8a



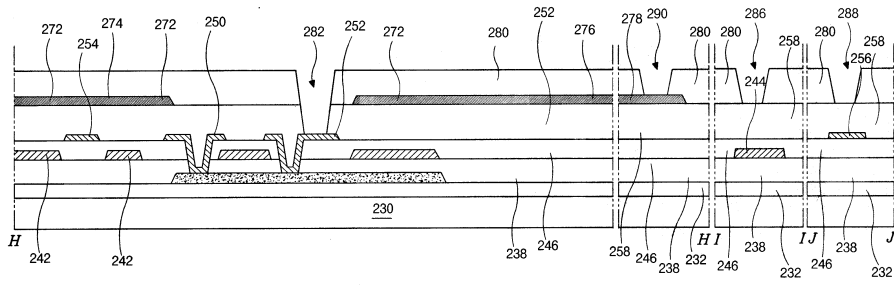
도면8b



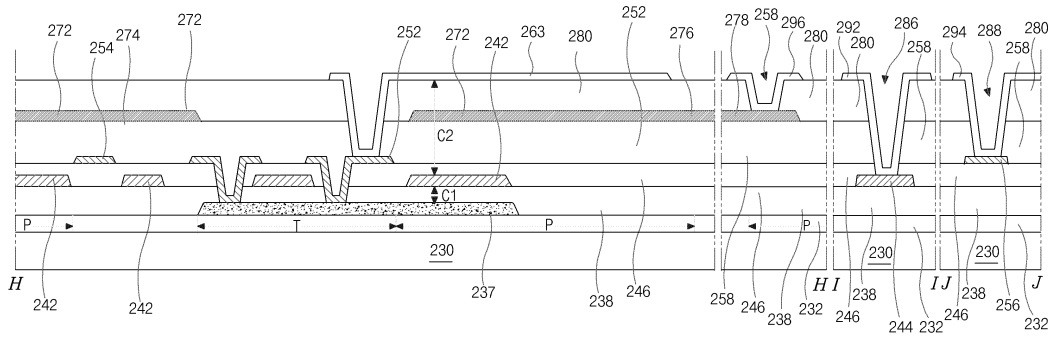
도면8c



도면8d



도면8e



专利名称(译)	用于反射透射型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR100802445B1	公开(公告)日	2008-02-13
申请号	KR1020010045799	申请日	2001-07-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JAEDEOK 박재덕 HA YONGMIN 하용민		
发明人	박재덕 하용민		
IPC分类号	G02F1/136 G02F1/1335 G02F1/1362		
CPC分类号	G02F1/136213 G02F1/13458 G02F1/133555 G02F1/136227		
其他公开文献	KR1020030011984A		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及液晶显示装置，更具体地，涉及包括多晶硅薄膜晶体管的半透半反液晶显示装置。到由反射板增加的反射率，并在延伸到在同一时间所述透明电极的顶部的结构，所述数据线来配置反射板的顶部部分，所述像素电极和所述数据线和所述反射板之间产生的寄生电容被施加到像素电极导致电压失真导致液晶驱动不稳定。因此，为了避免寄生电容如上所述的用于解决该问题的本发明中，在像素电极和数据线之间发生时，连接所有的反射板用于将预定电压施加到所述反射板后Lt；在这种情况下，由于液晶不会因数据线和像素电极之间产生的垂直串扰而失真，因此可以制造具有清晰图像质量的液晶面板。

