



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/136 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년12월19일 10-0659385 2006년12월12일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0027047 2005년03월31일 2005년03월31일	(65) 공개번호 (43) 공개일자	10-2006-0045080 2006년05월16일
----------------------------------	---	------------------------	--------------------------------

(30) 우선권주장 JP-P-2004-00110299 2004년04월02일 일본(JP)

(73) 특허권자 미쓰비시덴키 가부시키키가이샤  
일본국 도쿄도 지요다쿠 마루노우치 2초메 7반 3고

(72) 발명자 마수타니 유이치  
일본국 도쿄도 지요다쿠 마루노우치 2초메 2반 3고 미쓰비시덴키가부시  
키키가이샤 나이

나가노 신고  
일본국 도쿄도 지요다쿠 마루노우치 2초메 2반 3고 미쓰비시덴키가부시  
키키가이샤 나이

요시다 타쿠지  
일본국 구마모토 기쿠치군 니시고시마찌 미요시 997 멜코디스플레이 테  
크놀로지 가부시키키가이샤 나이

이시가 노부아키  
일본국 구마모토 기쿠치군 니시고시마찌 미요시 997 멜코디스플레이 테  
크놀로지 가부시키키가이샤 나이

이노우에 카즈노리  
일본국 도쿄도 지요다쿠 마루노우치 2초메 2반 3고 미쓰비시덴키가부시  
키키가이샤 나이

(74) 대리인 이화익  
권태복

심사관 : 박남현

전체 청구항 수 : 총 13 항

(54) 반투과형 액정표시장치 및 그 제조 방법

(57) 요약

반투과형 액정표시장치에 있어서, 구조 및 제조공정을 간략화하여 제조원가를 줄이는 것을 그 목적으로 한다. 이를 해결하기 위한 수단으로 본 발명에 있어서의 반투과형 액정표시장치는, 반사화소전극(65)을 소스 전극(61), 드레인 전극(62), 소스 배선(63)등을 구성하는 제 2금속막(6)을 이용하여 형성하고, 제 2금속막(6)의 상층에는 제 2절연막(7)을 통해 투명도 전막에 의한 투과화소전극(91)을 형성하는 층구성으로, TFT어레이 기판을 5회의 사진제판공정에 의해 형성할 수 있다. 또한, 재료 원가가 높은 유기수지막으로 이루어지는 층간절연막을 필요로 하지 않으므로, 반투과형 액정표시장치의 구조 및 제조공정을 간략화 할 수 있다.

**대표도**

도 2

**특허청구의 범위**

**청구항 1.**

1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 TFT어레이 기판과, 대향투명전극을 갖는 대향기판과의 사이에 액정이 배치되어 이루어지는 반투과형 액정표시장치에 있어서,

상기 TFT어레이 기판은,

투명절연성 기판상에 형성된 제 1도전막으로 이루어지는 복수개의 게이트 전극을 구비한 게이트 배선,

상기 제 1도전막상에 형성된 제1절연막과,

상기 제1절연막상에 형성되고 상기 게이트 배선과 교차하는 제 2도전막으로 이루어지는 복수개의 소스 전극을 구비한 소스 배선과,

상기 게이트 전극과, 이 게이트 전극상에 상기 제 1절연막을 통해 형성된 반도체층과 상기 소스 전극 및 드레인 전극으로 이루어지는 박막트랜지스터 및

상기 박막트랜지스터 및 상기 제 2도전막상에 형성된 제 2절연막을 구비하고,

상기 반사화소전극이 상기 제 2도전막에 의해 상기 드레인 전극으로부터 연장되어 형성되며, 또 상기 제 2절연막이 상기 반사화소전극상에 개구부를 갖고, 이 개구부를 통해 상기 투과화소전극이 상기 반사화소전극과 전기적으로 접속된 것을 특징으로 하는 반투과형 액정표시장치.

**청구항 2.**

제 1항에 있어서,

상기 개구부는 상기 투과화소전극과의 전기적 접속에 기여하는 영역을 제외하고, 상기 반사화소전극의 거의 전체면을 상기 TFT어레이 기판의 표면에 노출하고 있는 것을 특징으로 하는 반투과형 액정표시장치.

**청구항 3.**

제 1항에 있어서,

상기 개구부는 상기 반사화소전극의 거의 전체면상에 형성되고, 상기 투과화소전극과 같은 투명 도전막으로 이루어지는 피복부분에 의해 피복되는 것을 특징으로 하는 반투과형 액정표시장치.

#### 청구항 4.

제 1항에 있어서,

상기 반사화소전극은 상기 투과화소전극과의 전기적 접속에 기여하는 영역을 제외하고, 그 거의 전체면이 상기 제 2절연막의 피복 부분에 의해 피복되는 것을 특징으로 하는 반투과형 액정표시장치.

#### 청구항 5.

제 4항에 있어서,

상기 제 2절연막의 피복 부분은 상기 제 2절연막의 다른 부분보다도 막 두께가 얇게 형성되는 것을 특징으로 하는 반투과형 액정표시장치.

#### 청구항 6.

제 1항에 있어서,

상기 반사화소전극은 적어도 그 표면층이 반사율이 높은 Al, Ag 또는 이들을 주성분으로 하는 합금에 의해 구성되는 것을 특징으로 하는 반투과형 액정표시장치.

#### 청구항 7.

제 1항에 있어서,

상기 반사화소전극은 적어도 그 표면층이 Al, Ag 또는 이들을 주성분으로 하는 합금의 질화막에 의해 피복되는 것을 특징으로 하는 반투과형 액정표시장치.

#### 청구항 8.

제 4항에 있어서,

상기 반사화소전극은 Cr, Mo, Ti, Ta 또는 이들을 주성분으로 하는 합금을 제1층으로 하고, Al, Ag 또는 이들을 주성분으로 하는 합금을 제2층으로 하는 2층 구조이며, 상기 반사화소전극의 상기 투과화소전극과의 전기적 접속에 기여하는 영역에 있어서는, 상기 제2층이 부분적으로 제거되고, 상기 반사화소전극의 상기 제1층을 통해 행해지는 것을 특징으로 하는 반투과형 액정표시장치.

#### 청구항 9.

제 2항에 있어서,

상기 반사화소전극은 상기 투과화소전극과의 전기적 접속에 기여하는 영역에 있어서는, Cr, Mo, Ti, Ta 또는 이들을 주성분으로 하는 합금을 제1층, Al, Ag 또는 이들을 주성분으로 하는 합금을 제2층, Cr, Mo, Ti, Ta 또는 이들을 주성분으로 하는 합금을 제3층으로 하는 3층 구조로서, 상기 제 2절연막에 형성된 상기 개구부에 의해 상기 TFT어레이 기판의 표면에 노출하고 있는 영역에서는, 상기 제3층이 제거되고 상기 제2층이 노출한 2층 구조인 것을 특징으로 하는 반투과형 액정표시장치.

## 청구항 10.

1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 TFT어레이 기판과, 대향투명전극을 갖는 대향기판과의 사이에 액정이 배치되어 이루어지는 반투과형 액정표시장치의 제조 방법에 있어서,

상기 TFT어레이 기판의 제조방법은 투명절연성 기판상에 제 1도전막을 성막하고, 패터닝하여 게이트 전극과 게이트 배선을 형성하는 공정과,

상기 제 1도전막위에 제 1절연막, 반도체능동막, 오믹콘택트막을 순차적으로 성막하는 공정과,

상기 반도체능동막과 상기 오믹콘택트막을 패터닝하여 상기 게이트 전극 위에 상기 제1절연막을 통해 반도체층을 형성하는 공정과,

상기 제1절연막 및 상기 반도체층 위에 제 2도전막을 성막하고, 이 제 2도전막을 패터닝하여 소스 전극과 드레인 전극과 소스 배선과 반사화소전극을 형성하는 공정과,

상기 제 1절연막 및 상기 제 2도전막 위에 제 2절연막을 성막하는 공정과,

상기 제 2절연막을 패터닝하여 상기 반사화소전극상의 제 2절연막에 개구부를 형성하는 공정과,

상기 제 2절연막상 및 상기 개구부내에 투명도전막을 성막하고, 패터닝하여 상기 개구부를 통해 상기 반사화소전극과 전기적으로 접속된 투과화소전극을 형성하는 공정을 구비한 것을 특징으로 하는 반투과형 액정표시장치의 제조 방법.

## 청구항 11.

제10항에 있어서,

상기 제 2도전막은, Cr, Mo, Ti, Ta 또는 이들을 주성분으로 하는 합금을 제1층으로 하고, Al, Ag 또는 이들을 주성분으로 하는 합금을 제2층으로 하는 2층 구조를 가지며, 상기 제 2절연막에 상기 개구부를 형성한 후, 상기 투명도전막을 성막하기 전에, 상기 반사화소전극의 상기 제2층을 부분적으로 식각 제거하는 공정을 구비한 것을 특징으로 하는 반투과형 액정표시장치의 제조 방법.

## 청구항 12.

제 10항에 있어서,

상기 제 2도전막은 Cr, Mo, Ti, Ta 또는 이들을 주성분으로 하는 합금을 제1층, Al, Ag 또는 이들을 주성분으로 하는 합금을 제2층, Cr, Mo, Ti, Ta 또는 이들을 주성분으로 하는 합금을 제3층으로 하는 3층 구조를 가지며, 상기 제 2절연막상 및 상기 개구부내에 투명도전막을 성막하고 패터닝하여 상기 투과화소전극을 형성한 후, 상기 투과화소전극과의 전기적 접속에 기여하는 영역을 제외하고, 상기 개구부에 의해 노출하고 있는 상기 반사화소전극의 제3층을 식각 제거하는 공정을 구비한 것을 특징으로 하는 반투과형 액정표시장치의 제조 방법.

## 청구항 13.

제 10항에 있어서,

상기 제 2절연막을 패터닝하는 공정에 하프톤 노광프로세스를 이용하고, 상기 반사화소전극상의 상기 제 2절연막에 개구부를 형성함과 동시에 상기 반사화소전극상의 상기 제 2절연막에, 다른 부분보다도 얇은 피복 부분을 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조 방법.

명세서

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 표시장치의 화소전극으로서 1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 반투과형 액정표시장치 및 그 제조 방법에 관한 것이다.

종래의 일반적인 액정표시장치에는, 광원을 그 배면 또는 측면에 배치하여 화상표시를 행하는 투과형 액정표시장치와, 주위광을 기관에 형성한 반사판 표면에서 반사시킴으로써 화상표시를 행하는 반사형 액정표시장치가 있다. 투과형 액정표시장치는, 주위광이 매우 밝을 경우에는, 주위광에 비해 표시광이 어둡기 때문 표시를 관찰할 수 없으며, 표시를 관찰할 수 있도록 하기 위해서는 광원의 강도를 높여야 하므로 소비전력이 증대된다는 문제가 있다. 한편 반사형 액정표시장치는, 주위광이 어두울 경우에는 시인성이 극단적으로 저하된다는 결점을 갖는다. 이들의 문제점을 해결하기 위하여, 1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 액정표시장치(이하, 반투과형 액정표시장치라 함)가 제안되고 있다.

종래의 반투과형 액정표시장치에 있어서는, 1화소내에 투과화소전극과 반사화소전극을 갖는 TFT어레이 기관으로서, 투명절연성 기관상에 형성된 복수개의 게이트 배선을 구비한 게이트 배선과, 게이트 배선과 제 1절연막을 통해 교차하는 복수개의 소스 전극을 구비한 소스 배선과, 게이트 전극상에 제 1절연막을 통해 형성된 반도체층과 소스전극 및 드레인 전극으로 이루어지는 스위칭소자로서의 박막트랜지스터(이하, TFT라 함)와, TFT과 게이트 배선 및 소스 배선의 상부에 형성된 제 2절연막 및 유기수지막으로 이루어지는 층간절연막과, 층간절연막에 형성된 콘택트홀을 통해 TFT의 드레인 전극과 전기적으로 접속되는 투과율이 높은 도전막으로 이루어지는 투과화소전극과, 투과화소전극상에 절연막을 통하지 않고 형성된 반사율이 높은 금속막으로 이루어지는 반사화소전극을 구비한 구조가 개시되어있다(예를 들면 특허문헌1참조).

(특허문헌1) 일본 특허공개2003-248232호공보(제6-11쪽, 제1도)

**발명이 이루고자 하는 기술적 과제**

상기 문헌에 개시된 종래의 반투과형 액정표시장치에서는, 투과화소전극과 반사화소전극을 갖는 TFT어레이 기관을 형성하기 위해 7회의 사진제판공정이 필요하다. 혹은 사진제판공정의 회수를 줄이기 위해 헬프톤(half tone)노광의 프로세스가 필요하게 되어, 제조원가를 증대시키는 원인이 되고 있었다. 또한 층간절연막으로서 이용되는 유기수지막은 제조원가가 높다는 문제가 있었다.

본 발명은 상기와 같은 문제점을 해소하기 위해 행해진 것으로, 1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 반투과형 액정표시장치에 있어서, 구조 및 제조공정을 간략화하여 제조원가의 감소를 꾀하는 것을 목적으로 한다.

**발명의 구성**

본 발명에 의한 반투과형 액정표시장치는, 1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 TFT어레이 기관과, 대향투명전극을 갖는 대향기관과의 사이에 액정이 배치되어 이루어지는 반투과형 액정표시장치에 있어서, 상기 TFT어레이 기관은, 투명절연성 기관상에 형성된 제 1도전막으로 이루어지는 복수개의 게이트 전극을 구비한 게이트 배선과, 상기 제 1도전막상에 형성된 제1절연막과, 상기 제1절연막상에 형성되어, 상기 게이트 배선과 교차하는 제 2도전막으로 이루어지는 복수개의 소스 전극을 구비한 소스 배선과, 상기 게이트 전극과, 이 게이트 전극상에 상기 제 1절연막을 통해 형성된 반도체층과 상기 소스 전극 및 드레인 전극으로 이루어지는 박막트랜지스터 및 상기 박막트랜지스터

및 상기 제 2도전막상에 형성된 제 2절연막을 구비하고, 상기 반사화소전극이 상기 제 2도전막에 의해 상기 드레인 전극으로부터 연장되어 형성되며, 또 상기 제 2절연막이 상기 반사화소전극상에 개구부를 갖고, 이 개구부를 통해 상기 투명화소전극이 상기 반사화소전극과 전기적으로 접속된 것을 특징으로 한다.

또한 본 발명에 의한 반투과형 액정표시장치의 제조 방법은, 1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 TFT어레이 기판과, 대향투명전극을 갖는 대향기판과의 사이에 액정이 배치되어 이루어지는 반투과형 액정표시장치의 제조 방법에 있어서, 상기 TFT어레이 기판의 제조방법은 투명절연성 기판상에 제 1도전막을 성막하고, 패터닝하여 게이트 전극과 게이트 배선을 형성하는 공정과, 상기 제 1도전막 상에 제 1절연막, 반도체능동막, 오믹콘택트막을 형성하는 순차 성막하는 공정과, 상기 반도체능동막과 상기 오믹콘택트막을 패터닝하여 상기 게이트전극 상에 상기 제 1절연막을 통해 반도체층을 형성하는 공정과, 상기 제 1절연막 및 상기 반도체층 상에 제 2도전막을 성막하며, 이 제 2도전막을 패터닝하여 소스 전극과 드레인 전극과 소스 배선과 반사화소전극을 형성하는 공정과, 상기 제 1절연막 및 상기 제 2도전막 위에 제 2절연막을 성막하는 공정과, 상기 제 2절연막을 패터닝하여 상기 반사화소전극상의 상기 제 2절연막에 개구부를 형성하는 공정과, 상기 제 2절연막상 및 상기 개구부내에 투명도전막을 성막하고, 패터닝하여 상기 개구부를 통해 상기 반사화소전극과 전기적으로 접속된 투과화소전극을 형성하는 공정을 구비한 것을 특징으로 한다.

이하에 본 발명을 실시하기 위한 최선의 형태인 실시예 1~실시예 5에 대하여 설명한다. 이들의 실시예에 있어서의 반투과형 액정표시장치는, 1화소내에 빛을 투과하는 투과화소전극과 빛을 반사하는 반사화소전극을 갖는 TFT어레이 기판과, 대향투명전극을 갖는 대향기판 사이에 액정이 배치되는 것이다. 또한 도 2 ~ 도 6에 있어서는 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 주요부, 즉 도면중 왼쪽에서 순서대로 게이트 단자부, 소스 단자부, 게이트/소스 교차부, TFT부, 반사화소전극부, 투과화소전극부의 단면을 연속적으로 도시하고 있지만, 각 부분의 실제 치수나 위치 관계를 정확하게 도시하는 것은 아니다. 예를 들면 게이트 단자부 및 소스 단자부는 표시 영역이외의 기판단부에 형성되는 것이다.

(실시예 1)

도 1은 본 발명의 실시예 1에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 1화소를 도시하는 평면도, 도 2는 도 1과 마찬가지로 본 실시예 1에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 제조프로세스 플로우를 도시하는 단면도이다. 도면중 동일한 동일한 부호를 붙이고 있다. 우선, 본 실시예 1에 있어서의 TFT어레이 기판(10)의 구조에 대해, 도 1 및 도 2(e)를 사용하여 설명한다.

유리 기판등의 투명절연성 기판(1)상에는, 제 1 도전막(2)으로 이루어지는 게이트 전극(21)을 구비한 게이트 배선(22), 게이트 단자(23), 보조 용량전극 및 보조 용량배선(24)이 형성되어 있다.

게이트 전극(21)상에는, 제 1절연막(게이트 절연막)(3)을 통해 반도체층인 반도체능동막(4) 및 오믹콘택트막(5)이 형성되어 있다. 이 오믹콘택트막(5)은 중앙부가 제거되어 두개의 영역으로 분할되고, 한쪽에는 제 2도전막(6)으로 이루어지는 소스 전극(61), 다른쪽에는 마찬가지로 제 2도전막(6)으로 이루어지는 드레인 전극(62)이 적층되어 있다. 이들의 반도체능동막(4)과 소스 전극(61) 및 드레인 전극(62)에 의해 스위칭소자인 TFT가 구성되어 있다.

또한 소스 전극(61)에서 뺀 소스 배선(63)이, 제 1절연막(3)을 통해 게이트 배선(22)과 교차하도록 배치되고, 소스 단자(64)도 제 2도전막(6)을 이용하여 형성되어 있다. 또한 게이트 배선(22)과 소스 배선(63)과의 교차부에는, 교차부의 내전압을 향상시키기 위하여 반도체능동막(4) 및 오믹콘택트막(5)을 잔존시키고 있다.

또 반사화소전극(65)이 드레인 전극(62)으로부터 뺀어 형성되어 있다. 즉 반사화소전극(65)은 제 2도전막(6)을 이용하여 형성되고 있으며, 이 때문에, 제 2도전막(6)으로서는 적어도 그 표면층에 반사율이 높은 금속막을 갖는 박막이 이용된다. 또, 반사화소전극(65)을, 제 1절연막(3)을 통해 보조 용량전극 및 보조 용량배선(24)상에 겹쳐서 형성하는 것은 액정구동시 보조 용량이 형성되어 양호한 표시를 행할 수 있음과 동시에 보조 용량전극 및 보조 용량배선(24)의 형성에 의해 투과영역으로서 이용할 수 없는 부분을 반사 영역으로서 이용할 수 있기 때문에 개구율을 향상시키는 동시에 바람직하다.

상기 구성요소를 피복하도록 제 2절연막(7)이 형성되고, 반사화소전극(65)상의 제 2절연막(7)은 그 거의 전체면에 있어서 제거되어 개구부(81)가 형성되어 있다. 또한 게이트 단자(23)상의 제 1절연막(3) 및 제 2절연막(7), 소스 단자(64)상의 제 2절연막(7)에는 각각 콘택트홀(82)(83)이 형성되어 있다.

투과율이 높은 도전막(9)(이하, 투명도전막이라고 함)으로 이루어지는 투과화소전극(91)이 제 2절연막(7)상에 형성되고, 이 투과화소전극(91)은 개구부(81)를 통해 반사화소전극(65)과 전기적으로 접속되며, 또한 반사화소전극(65)을 통해 드레인 전극(62)과 전기적으로 접속되어 있다. 이들의 반사화소전극(65)과 투과화소전극(91)은 TFT어레이 기관(10)과 대향 배치되는 대향기관에 형성된 대향투명전극과의 사이에 인가된 전압에 의해 액정 배향을 제어하는 것이다.

또 투명도전막에 의해 게이트 단자(23)상 및 소스 단자(64)상의 콘택트홀(82)(83)안이 피복됨과 동시에, 제 2절연막(7)상에 단자 패턴(92)(93)이 형성되어 있다. 또, 단자 패턴(92)은 콘택트홀(81)을 통해 게이트 단자(23)에 전기적으로 접속되고, 단자 패턴(93)은 콘택트홀(82)을 통해 소스 단자(64)와 전기적으로 접속되고 있으며, 이들의 단자 패턴(92)(93)을 통해 구동회로부터 게이트 배선(22) 혹은 소스 배선(63)에 신호가 입력된다.

다음에 본 실시예 1에 있어서의 반투과형 액정표시장치의 제조공정에 대하여 도 2를 이용하여 설명한다.

우선, 유리 기관등의 투명절연성 기관(1)을 세정하여 표면을 세정한 후 이 투명절연성 기관(1)상에 스퍼터링법에 의해 제 1도전막(2)을 성막한다. 제 1도전막(2)으로서는 예를들어 크롬(Cr), 몰리브덴(Mo), 탄탈(Ta), 티탄(Ti) 또는 이들을 주성분으로 하는 합금등으로 이루어지는 박막이 이용된다. 본 실시예에서는, 제 1도전막(2)으로서 막 두께400nm의 크롬막을 성막한다.

또한 제 1도전막(2)상에는, 후술하는 공정에서 드라이 식각에 의해 콘택트홀(81)이 형성되고, 콘택트홀(81)내에는 전기적 접속을 얻기 위한 도전성 박막(투명도전막)(9)이 형성되므로, 표면산화가 잘 생기지 않는 금속박막이나 산화되어도 도전성을 갖는 금속박막을 제 1도전막(2)로서 이용하는 것이 바람직하다.

다음에 제 1 사진제판공정에서 제 1도전막(2)을 패터닝하고, 도 2(a)에 나타나 있는 바와 같이 게이트 단자(23), 게이트 배선(22), 게이트 전극(21), 보조 용량전극 및 보조 용량배선(24)을 형성한다. 사진제판공정에서는 기관을 세정한 후 감광성 레지스트를 도포, 건조한 뒤에, 소정의 패턴이 형성된 마스크를 거쳐 노광하고, 현상함으로써 기관상에 마스크 패턴을 전사한 레지스트를 형성하며, 감광성 레지스트를 가열경화시킨 후에 1도전막(2)의 식각을 행하고, 그 후 감광성 레지스트를 박리한다.

또한 제 1도전막(2)의 식각, 공지한 식각액을 이용하여 습식 식각법으로 행할 수 있다. 예를들어 제 1도전막(2)이 크롬으로 구성되어 있을 경우에는, 제2초산 세륨 암모늄 및 초산이 혼합된 수용액이 이용된다. 또한 제 1도전막(2)의 식각에 있어서는 패턴엣지의 단차부에 있어서의 절연막의 적용범위를 향상시키고 다른 배선과의 단차부에서의 단락을 방지하기 위해서는 패턴엣지 단면이 사다리형상의 테이퍼형상이 되도록 테이퍼 식각하는 것이 바람직하다.

다음에 플라즈마 CVD법 등에 의해 제 1절연막(3), 반도체능동막(4), 오믹콘택트막(5)을 연속하여 성막한다. 게이트 절연막이 되는 제1절연막(3)으로서는, SiNx막, SiOy막, SiOzNw막 중 어느 한 다층막 혹은 이들을 적층한 다층막이 이용된다 (또한 x,y,z,w는 각각 화학양론 조성을 나타내는 정수이다). 제 1절연막(3)의 막 두께는, 얇을 경우에는 게이트 배선(2b)과 소스 배선(6c)의 교차부에서 단락을 일으키기 쉬우며, 두꺼울 경우에는 TFT의 ON전류가 작아져 표시특성이 저하하므로 제 1도전막(2)의 두께정도 이상에서 될 수 있으면 얇게하는 것이 바람직하다. 또 절연막은 핀홀 등의 발생에 의한 층간 쇼트를 방지하기 위하여, 여러번에 나누어 성막하는 것이 바람직하다. 본 실시예에서는, 막 두께300nm의 SiN막을 성막한 후, 또한 막 두께100nm의 SiN막을 성막 함으로써, 막 두께400nm의 a-Si막을 제1의 절연막(3)으로서 형성한다.

반도체능동막(4)으로서는, 비결정질 실리콘(a-Si)막, 폴리실리콘(p-Si)막 등이 이용된다. 반도체능동막(4)의 막 두께는, 얇을 경우에 후술하는 오믹콘택트막(5)의 드라이 식각시에 막의 소실이 발생하고, 두꺼울 경우에 TFT의 ON전류가 작아지기 때문에 오믹콘택트막(5)의 드라이 식각시에 있어서의 식각량의 제어성과, 필요로 하는 TFT의 ON전류치를 고려하여 선택한다. 본 실시예에서는, 반도체능동막(4)으로서 막 두께150nm의 a-Si막을 성막한다.

오믹콘택트막(5)으로서는, a-Si에 인(P)을 미량으로 도핑한 n형a-Si막 혹은 n형p-Si막이 이용된다. 본 실시예에서는, 오믹콘택트막(5)으로서 막 두께 30nm의 n형a-Si막을 성막한다.

다음에 제2의 사진제판공정에서, 도 2(b)에 도시한 것과 같이 반도체능동막(4) 및 오믹콘택트막(5)을 적어도 TFT부가 형성되는 부분에 잔존하도록 패터닝한다. 또 반도체능동막(4) 및 오믹콘택트막(5)은 TFT부가 형성되는 부분 이외에, 게이

트 배선(22)과 소스 배선(63)이 교차하는 부분에도 잔존시킴으로써, 교차부에서의 내전압이 커져 바람직하다. 또, 반도체 능동막(4) 및 오믹콘택트막(5)의 식각은 공지한 가스 조성(예를 들면 SF<sub>6</sub>과 O<sub>2</sub>의 혼합 가스 또는 CF<sub>4</sub>와 O<sub>2</sub>의 혼합 가스)을 이용하여 드라이 식각법으로 행할 수 있다.

다음에 스퍼터링법 등에 의해 제 2도전막(6)을 성막한다. 제 2도전막(6)으로서는, 예를 들면 크롬, 몰리브덴, 탄탈, 티탄 또는 이들을 주성분으로 하는 합금을 제1층(6a), 알루미늄, 은(Ag) 또는 이들을 주성분으로 하는 합금을 제2층(6b)으로 하고, 제3층(6c)에 알루미늄, 은(Ag) 또는 이들을 주성분으로 하는 합금의 질화막을 배치한 3층 구조를 갖는 박막을 이용할 수 있다. 제1층(6a)은 오믹콘택트층(6) 및 제 1절연층(3)상에, 이들에 직접 접촉하도록 성막되고, 제2층(6b)은 이 제1층(6a)상에 그에 직접 접촉하도록 겹쳐 성막되며, 또 제3층(6c)은 제2층(6b)상에 그것에 직접 접촉하도록 겹쳐 성막된다. 또한 제 2도전막(6)은 소스 배선(63) 및 반사화소전극(65)으로서 사용되므로, 배선 저항 및 표면층의 반사 특성을 고려하여 구성하는 것이 필요하다. 본 실시예에서는, 제 2도전막(6)의 제1층(6a)으로서 막 두께100nm의 크롬막, 그 제2층(6b)으로서 막 두께300nm의 AlNd막 또는 그 제3층(6c)으로서 막 두께30nm의 AlNdN막을 성막한다. 이 제3층(6c)은 이 실시예 1에서는 표면층으로서 성막된다.

또한 제 2도전막(6)의 제1층(6a)은, 제 1절연막(3)과의 밀착성을 향상시키기 위해 배치되고 있다. 또한 제 2도전막(6)은 후술의 투명도전막 성막공정에서 스퍼터링 분위기로 노출되므로 제 2도전막(6)의 최상의 제3층(6c)으로서는, 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 잘 일어나지 않는 도전성 금속박막을 이용하는 것이 바람직하다. 이에 따라 제 2도전막(6)과 투명도전막(9)과의 콘택트 저항이 상승하는 것을 방지할 수 있다.

도 3은 세로축에 반사율(%)을, 또 가로축에 빛의 파장(nm)을 취하고, 반사화소전극(65)의 반사율의 재료의존성을 나타낸 것이다. 도 3에 있어서, 점선의 특성은 크롬Cr, 굵은 실선의 특성은 알루미늄·동AlCu, 가는 실선은 알루미늄계의 질화물 AlNdN의 반사율을 나타낸다. 이 도 3에 도시한 것과 같이, 제 2도전막의 제3층(표면층)(6c)으로서 AlNdN등의 Al계의 질화물(도 3중, 질화알루미늄이라고 기재)을 이용함으로써, 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 일어나지 않는 Cr등의 고용점금속을 이용하는 경우에 비해, 반사화소전극으로서의 반사 특성을 향상시킬 수 있으므로, 제3층(6c)에는 이러한 Al계의 질화물의 사용이 바람직하다.

다음에 제3 사진제판공정에서 제 2도전막(6)을 패터닝하고, 소스 단자(64), 소스 배선(63), 소스 전극(61), 드레인 전극(62), 반사화소전극(65)을 형성한다. 이때 드레인 전극(62)과 반사화소전극(65)은 동일층내에서 연속하여 형성되고 있으며, 즉, 드레인 전극(62)과 반사화소전극(65)은 동일 층내에서 전기적으로 접속되고 있다. 또한 제 2도전막(6)의 식각은 공지한 식각액을 이용하여 습식 식각법으로 이용할 수 있다.

계속하여 TFT부의 오믹콘택트막(5)의 중앙부를 식각 제거하고, 도 2(c)에 도시한 것과 같이 반도체능동막(4)을 노출시킨다. 또한 오믹콘택트막(5)의 식각은 공지한 가스조성(예를 들어 SF<sub>6</sub>과 O<sub>2</sub>의 혼합가스 또는 CF<sub>4</sub>와 O<sub>2</sub>의 혼합가스)을 이용하여 드라이 식각법으로 행할 수 있다.

다음에 플라즈마 CVD법 등에 의해 제 2절연막(7)을 성막한다. 제 2절연막(7)으로서는, 제 1절연막(3)과 동일한 재질에 의해 형성할 수 있으며, 막 두께는 하층패턴의 적용범위를 고려하여 정하는 것이 바람직하다. 본 실시예에서는 제 2절연막(7)으로서 막 두께500nm의 SIN막을 성막한다.

다음에 제4 사진제판공정에서 제 2절연막(7) 및 제 1절연막(3)을 패터닝하고, 도 2(d)에 도시하는 것과 같이 반사화소전극(65)상의 개구부(81), 게이트 단자(64)상의 콘택트홀(82) 및 소스 단자(64)상의 콘택트홀(83)을 형성한다. 또한 게이트 단자(23)상의 제1절연막(3) 및 제 2절연막(7)은 한번에 식각되어 콘택트홀(82)이 형성된다. 제 1절연막(3) 및 제 2절연막(7)의 식각은 공지한 식각액을 이용하여 습식 식각법 혹은 공지한 가스조성을 이용하여 드라이 식각법으로 행할 수 있다. 또한 제 2절연막(7) 및 제 1절연막(3)의 식각에 있어서는 콘택트홀(82)(83)내에서의 도전성 박막의 적용범위를 향상시키기 위해 테이퍼식각하는 것이 바람직하다.

또한 이 시점에 있어서는, 도 2(d)에 도시하는 것과 같이 콘택트홀(82)에 의해 게이트 단자(23)가 노출하고, 콘택트홀(83)에 의해 소스 단자(64)가 노출하고 있다. 또한 개구부(81)에 의해 반사화소전극(65)의 거의 전체면이 노출하고 있다.

다음에 스퍼터링법등에 의해 투명도전막(9)을 성막한다. 투명도전막(9)으로서는 ITO, SnO<sub>2</sub> 등을 이용할 수 있으며, 특히 화학적 안정성의 관점에서 ITO를 이용하는 것이 바람직하다. 또한 ITO는 결정화 ITO 또는 비결정질 ITO(a-ITO)의 어느 것이라도 좋지만, a-ITO를 이용하는 경우에는, 패터닝후, 결정화온도 180℃ 이상으로 가열하여 결정화시킬 필요가 있다. 본 실시예에서는, 투명도전막(9)으로서 막 두께80nm의 a-ITO를 성막한다.

다음에 제5의 사진제판공정에서 투명도전막(9)을 패터닝하고, 도 2(e)에 도시한 것과 같이 투과화소전극(91) 및 단자 패턴(92)(93)을 형성한다. 이때, 콘택트홀(82)(83)내 및 반사화소전극(65)과 투과화소전극(91)의 접속부에 해당하는 개구부(81)의 측벽부는 투명절연막(9)에 의해 피복되어 있다. 또한 반사화소전극(65)등을 구성하고 있는 제 2도전막(6)의 최상의 제3층(6c)으로서, 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 잘 일어나지 않는 Al계의 질화물로 이루어지는 도전성 금속박막을 이용함으로써, 반사화소전극(65)과 투과화소전극(91)은 양호한 콘택트 저항을 얻을 수 있으며, 투과화소전극(91)은 반사화소전극(65)을 통해 드레인 전극(62)과 전기적으로 접속되어 있다.

또한 단자 패턴(92)은 콘택트홀(82)을 통해 게이트 단자(23)에 전기적으로 접속되고, 단자 패턴(93)은 콘택트홀(83)을 통해 소스 단자(64)와 전기적으로 접속되어 있다. 또한 투명도전막(9)의 식각은, 사용하는 재료에 의하여 공지의 식각 혹은 공지의 가스 조성을 이용하여 행할 수 있다. 또한 투명도전막(9)의 식각 및 감광성 레지스트의 박리후, a-ITO를 결정화하기 위해 대기중에서 180℃ 이상으로 가열한다. 이상의 공정을 거쳐, 도 2(e)에 도시한 것과 같이 1화소내에 반사화소전극(65)과 투과화소전극(91)을 갖는 TFT어레이 기관(10)을 5회의 사진제판공정에 의해 형성할 수 있다.

이와같이 하여 형성된 TFT어레이 기관(10)은 그 후의 셀화 공정에 있어서 배향막이 도포되고, 일정 방향으로 러빙처리가 실시된다. 마찬가지로 다른 투명절연성 기관상에 블랙매트릭스, 컬러필터, 컬러필터의 보호막, 대향투명전극 등이 형성된 대향기관에도 배향막이 도포되어 러빙처리가 실시된다. 이들의 TFT어레이 기관(10)과 대향기관을 서로의 배향막이 마주향하도록 스페이서를 통해 중첩시키고, 기관주연부를 씨일재로 접촉하여 양 기관사이에 액정을 밀봉한다. 이와 같이 하여 형성된 액정 셀의 배면에 백라이트 유닛에 부착함으로써, 본 실시예 1에 있어서의 반투과형 액정표시장치가 완성된다.

이상과 같이 본 실시예 1에 있어서의 반투과형 액정표시장치는, 반사화소전극(65)을 소스 전극(61), 드레인 전극(62), 소스 배선(63)등을 구성하는 제 2도전막(6)을 이용하여 형성함과 동시에 재료 원가가 높은 유기수지막으로 이루어지는 층간절연막을 이용하지 않는 구성으로 했다. 이에 따라 반투과형 액정표시장치의 구조가 간략화되어 제조에 필요한 공정수를 삭감 할 수 있으며, 반투과형 액정표시장치의 제조원가를 감소할 수 있다.

또한 반사화소전극(65)을 구성하고 있는 제 2도전막(6)의 제3층(표면층)(6c)으로서, 반사 특성에 뛰어나고, 스퍼터링 분위기에 노출되어도 표면산화가 잘 일어나지 않는 도전성 금속박막을 이용함으로써, 반사화소전극(65)의 형성후에 투과화소전극(91)이 형성되고, 투과화소전극(91)은 반사화소전극(65)을 통해 드레인 전극(62)과 전기적으로 접속되는 본 구성에 있어서도, 반사화소전극(65)은 뛰어난 반사 특성을 가지며, 반사화소전극(65)과 투과화소전극(91)과의 접속부는 양호한 콘택트 저항을 얻을 수 있다.

또한 반사화소전극(65)은, 개구(81)에 의해 TFT어레이 기관(10)의 표면으로 노출한 구조가 되므로, 양호한 반사 특성을 얻을 수 있다.

(실시예 2)

도 4는 본 발명의 실시예 2에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관의 1화소를 도시하는 평면도, 도 5는 도 4 와 마찬가지로 본 실시예 2에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관을 도시하는 단면도이다. 도면중, 동일부분에는 동일한 부호를 붙여 설명하고 있다.

본 실시예에 있어서의 반투과형 액정표시장치의 구조 및 제조공정에 대해서는 TFT어레이 기관(10)에 형성되는 투과화소전극(91)의 형성영역을 제외하고 상기 실시예 1과 동일하므로 설명을 생략한다.

본 실시예 2에 있어서의 TFT어레이 기관(10)은, 상기 실시예 1과 마찬가지로 투명절연성 기관(1)상에 제 1 도전막(2)으로 이루어지는 게이트 전극(21)과 게이트 배선(22)과 게이트 단자(23)와 보조 용량전극 및 보조 용량배선(24), 제 1절연막(3), 반도체능동막(4), 오믹콘택트막(5), 제 2도전막(6)으로 이루어지는 소스 전극(61)과 드레인 전극(62)과 소스 배선(63)과 소스 단자(64)와 반사화소전극(65), 제 2절연막(7), 반사화소전극(65)상에 개구부(81), 게이트 단자(23)상에 콘택트홀(82), 소스 단자(64)상에 콘택트홀(83), 단자 패턴(92)(93) 및 투과화소전극(91)이 형성되어 있다. 단, 본 실시예 2에서는 도 4 및 도 5와 같이 투명도전막(9)은, 투과화소전극(91)에 연속하는 반사화소전극(65)의 피복 부분(94)을 갖고, 이 피복 부분(94)은 반사화소전극(65)상의 제 2절연막(7)에 형성된 개구부(81)의 전부를 피복하며, 이 개구부(81)로부터 노출하는 반사화소전극(65)의 전체를 덮고, 이 개구부(81)를 통해 투과화소전극(91)에 접속되어 있다.

종래 반사형 액정표시장치에서는 표시의 깜박거림 현상(플리커(flickering))이 발생한다는 문제가 있어, 액정표시장치의 검사 공정에 있어서, 반사화소전극 혹은 대향투명전극의 전위를 조정하는 등의 방법에 의해 대응하고 있었다. 플리커의 발

생은, TFT어레이 기판측에서 반사화소전극에 이용되는 알루미늄이나 은과, 대향기판측에서 대향투명전극에 이용되는 ITO와는, 일함수가 다른 것에 기인한다고 생각할 수 있다. 즉, 전극을 구성하는 금속의 일함수가 다르면, 전극과 배향막과의 접촉 계면에 발생하는 계면분극의 크기가 다르고, 그 결과, TFT어레이 기판측과 대향기판측에서는, 전극과 배향막의 계면에서의 분극량이 다르며, 이는 액정층에 DC성분이 중첩하기 위함이다.

본 실시예 2에서는, 반사화소전극(65)을 ITO로 이루어지는 투과도전막(9)의 피복 부분(94)으로 피복함으로써, 반사화소전극(65)상에서 대향투명전극과 같은 재료(ITO)의 막이 상대향하게 되고, TFT어레이 기판(10)측과 대향기판측에서 배향막에 접촉하는 도전막이 같은 재료가 된다. 그 결과 TFT어레이 기판(1)측의 도전막피복 부분(94)과 배향막과의 계면 및 대향기판측의 도전막(대향투명전극의 ITO)과 배향막과의 계면에서의 분극량이 같아 지게 되고, 액정층에 DC성분이 중첩하지 않는다.

이상과 같이, 본 실시예 2에 있어서도, 상기 실시예 1과 마찬가지로, 반사화소전극(65)을 소스 전극(61), 드레인 전극(62), 소스 배선(63)등을 구성하는 제 2도전막(6)을 이용하여 형성함과 동시에, 재료 원가가 높은 유기수지막으로 이루어지는 층간절연막을 이용하지 않는 구성으로 함으로써, 반투과형 액정표시장치의 제조원가를 저감할 수 있다. 또 반사화소전극(65)을 구성하고 있는 제 2도전막(6)의 제 3층(표면층)(6c)으로서 스퍼터링 분위기에 노출되어도 표면산화가 잘 일어나지 않는 도전성 금속박막을 이용함으로써, 반사화소전극(65)의 형성후에 투과화소전극(91)을 형성하는 층구성에 있어서도, 반사화소전극(65)과 투과화소전극(91)과의 접촉부는 양호한 콘택트 저항을 얻을 수 있다.

또한, 반사화소전극(65)을 투과도전막(9)의 피복부분(94)에서 피복함으로써 공정을 추가하지 않고 플리커의 발생을 억제할 수 있으며 표시품질이 높은 반투과형 액정표시장치를 얻을 수 있다.

(실시예 3)

도 6은 본 발명의 실시예 3에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 1화소를 도시하는 평면도, 도 7은 도 6과 마찬가지로 본 실시예 3에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 제조프로세스를 도시하는 단면도이다. 도면 중, 동일한 부분에는 동일한 부호를 붙이고 있다. 우선, 본 실시예 3에 있어서의 TFT어레이 기판의 구조에 대하여, 도 6 및 도 7(e)을 이용하여 설명한다.

본 실시예 3에 의한 TFT어레이 기판(10)에서는, 제 2도전막(6)은, 제1층(6a) 위에 제2층(6b)을 피복한 2층구조가 되고, 제2층(6b)이 표면층을 구성하며, 실시예 1, 2에 있어서의 제 2도전막(6)에 비교하여 제3층(6c)이 형성되고 있지 않다. 반사화소전극(65)은 제 2절연막(7)의 피복 부분(71)에 의해 그 거의 전체면을 피복하고 있으며 투과화소전극(91)과 반사화소전극(65)의 전기적 접속은 반사화소전극(65)상의 제 2절연막(7)의 피복 부분(71)에 형성한 콘택트홀(84)을 통해 행해지고 있다. 또한 제 2도전막(반사화소전극(65)등)(6)과 투명도전막(투과화소전극(91)등)(9)과의 접속부에 있어서는, 제 2금속막(6)의 제2층(6b)이 제거되어, 표면산화가 일어나지 않는 제1층(Cr)(6a)에 의해, 반사화소전극(65)과 투과화소전극(91)과의 접속이 행해지고 있다. 또한 그 밖의 구조는 상기 실시예 1과 동일하므로 설명을 생략한다.

다음에 본 실시예 3에 있어서의 반투과형 액정표시장치의 제조공정에 대해 도 7을 이용하여 설명한다. 우선 투명절연성 기판(1)상에 제 1도전막(2)을 성막하고, 제 1사진제판공정에서 패터닝하여 게이트 단자(23), 게이트 배선(22), 게이트 전극(21), 보조 용량전극 및 보조 용량배선(24)을 형성한다(도 7(a)). 또한 게이트 전극(21), 게이트 배선(22), 게이트 단자(23), 보조 용량배선(24)의 막 조성 및 제조공정은 상기 실시예 1과 동일하므로 설명을 생략한다.

다음에 제 1절연막(3), 반도체능동막(4), 오믹콘택트막(5)을 연속하여 성막하고, 제 2사진제판공정에서 반도체능동막(4)과 오믹콘택트막(5)을 패터닝한다(도 7(b)). 또한 제 1절연막(3), 반도체능동막(4), 오믹콘택트막(5)의 막 조성 및 제조공정은 상기 실시예 1과 동일하므로 설명을 생략한다.

다음에 스퍼터링법 등에 의해 제 2도전막(6)을 성막한다. 제 2도전막(6)으로서는, 예를 들면 크롬, 몰리브덴, 탄탈, 티탄 또는 이들을 주성분으로 하는 합금을 제1층(6a)으로 하고, 알루미늄, 은(Ag) 또는 이들을 주성분으로 하는 합금을 제2층(6b)으로 하는 2층 구조를 갖는 박막을 이용할 수 있다. 제1층(6a)은 오믹콘택트층(5) 및 제 1절연층(3)위에, 이들에 직접 접촉하도록 성막되고, 제2층(6b)은 이 제1층(6a)상에 그것에 직접 접촉하도록 중첩하여 성막된다. 이 실시예 3에서는 제2층(6b)은 제 2도전층(6)의 표면층이다. 또한 제 2도전막(6)은 소스 배선(63) 및 반사화소전극(65)으로서 이용되고 있기 때문에, 배선 저항 및 표면층의 반사 특성을 고려하여 구성하는 것이 필요하다. 본 실시예 3에서는, 제 2도전막(6)의 제1층(6a)으로서 막 두께100nm의 크롬막, 제2층(6b)으로서 막 두께300nm의 AlCu막을 성막한다.

본 실시예 3에서는 제 2도전막(반사화소전극(65)등)(6)과 투명도전막(투과화소전극(91)등)(9)과의 접속부에 있어서는, 제 2도전막(6)의 제2층(6b)이 부분적으로 제거되어 제1층(6a)이 투명도전막(91)과의 전기적 접속에 이용되므로 제 2도전막(6)의 제1층(6a)으로서는 제 1절연막(3)과의 밀착성이 좋으며, 후술하는 투명도전막 형성공정에서 스퍼터링 분위기에 노출된 경우에 있어서도 표면 산화가 잘 일어나지 않는 금속 박막이 이용된다. 또, 제 2도전막(6)과 투명도전막(9)과의 접속에는 제 2도전막(6)의 제1층(6a)이 이용되므로, 제 2도전막(6)의 표면층(최상층)에는, 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 잘 일어나지 않는 금속박막을 배치하는 필요가 없어, 층구성을 2층 구조로 할 수 있다.

다음에 제3 사진제판공정에서 제 2도전막(6)을 패터닝하고, 소스 단자(64), 소스 배선(63), 소스 전극(61), 드레인 전극(62), 반사화소전극(65)을 형성한다. 이때 드레인 전극(62)과 반사화소전극(65)은 동일층 내에서 연속하여 형성되고 있고, 즉, 드레인 전극(62)과 반사화소전극(65)은 동일층 내에서 전기적으로 접속되어 있다. 또한 제 2도전막(6)의 식각은, 공지한 식각을 이용하여 습식 식각법으로 행할 수 있다. 계속하여, TFT부의 오믹콘택트막(5)의 중앙부를 식각 제거하고, 도 7(c)에 도시한 것과 같이 반도체능동막(4)을 노출시킨다.

다음에 플라즈마 CVD법 등에 의해 제 2절연막(7)을 성막한다. 제 2절연막(7)으로서는, 제 1절연막(3)과 동일 재질에 의해 형성할 수 있고, 막 두께는 하층 패턴의 적용범위를 고려하여 결정하는 것이 바람직하다. 본 실시예에서는, 제 2절연막(7)으로서 막 두께300nm의 SiN막을 성막한다.

다음에 제4 사진제판공정에서 제 2절연막(7) 및 제 1절연막(3)을 패터닝하고, 게이트 단자(23)상에 콘택트홀(82), 소스 단자(64)상에 콘택트홀(83), 반사화소전극(65)상의 피복 부분(71)에 콘택트홀(84)을 형성한다. 실시예 3에서는 특히 제 2절연막(7)에, 반사화소전극(65)을 피복하는 피복 부분(71)을 남기고, 이 피복 부분(71)의 일부에 콘택트홀(84)을 형성한다. 또한 게이트 단자(23)상의 제1절연막(3) 및 제 2절연막(7)은, 한번에 식각되어 콘택트홀(82)이 형성된다. 또한 제 2절연막(7) 및 제 1절연막(3)의 식각에 있어서는, 콘택트홀 내에서의 도전성 박막의 적용범위를 향상시키기 위하여, 테이퍼 식각 하는 것이 바람직하다.

계속하여, 콘택트홀(83)(84)에 의해 노출한 제 2도전막(6)중, 그 상층인 제2층(6b)인 AlCu막만을 식각 제거한다(도 7(d)). 또한 이때, 콘택트홀(83)(84)의 바닥에는 제 2도전막(6)의 제1층(6a)인 Cr막이 노출하고 있다.

다음에 스퍼터링법 등에 의해 투명도전막(9)을 성막한다. 투명도전막(9)으로서는 ITO, SnO<sub>2</sub>등을 사용할 수 있고, 특히 화학적 안정성의 관점에서 ITO를 사용하는 것이 바람직하다. 본 실시예에서는, 투명도전막(9)으로서 막 두께100nm의 a-ITO를 성막한다.

다음에 제5의 사진제판공정에서 투명도전막(9)을 패터닝하고, 도 7(e)에 도시한 것과 같이 투과화소전극(91) 및 단자 패턴(92)(93)을 형성한다. 이때, 콘택트홀(82)(83)(84)안도 투명도전막(9)에 의해 피복되어 있다. 또한 콘택트홀(83)(84)의 바닥에는 제 2도전막(6)의 하층의 제1층(6a)인 Cr이 노출하고 있으며, Cr은 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 일어나지 않기 때문에, 콘택트홀(83)을 통해 소스 단자(64)와 단자 패턴(92), 콘택트홀(84)을 통해 반사화소전극(65)과 투과화소전극(91)은 양호한 콘택트 저항을 얻을 수 있으며, 투과화소전극(91)은 반사화소전극(65)을 통해 드레인 전극(62)과 전기적으로 접속되어 있다. 이후, 상기 실시예 1과 동일한 공정에 의해 반투과형 액정표시 장치를 형성한다.

일반적으로, 반투과형 액정표시장치에 있어서는, 빛을 반사하여 표시를 행하는 반사화소전극부와 빛을 투과하여 표시를 행하는 투과화소전극부의 광로 길이를 근접시켜 광학특성을 일치시키기 위하여, 반사화소전극부의 셀갭을 작게 할 필요가 있다. 그 결과, 면 사이(TFT어레이 기관의 반사화소전극과 대향기관의 대향투명전극간)에서 쇼트가 발생하여 제조율이 저하한다는 문제가 있었다. 본 실시예 3에서는, 반사화소전극(65)상에 제 2절연막(7)을 잔존시킴으로써, 반사화소전극(65)과 대향투명전극간의 쇼트 발생을 억제할 수 있다.

이상과 같이, 본 실시예 3에 있어서도, 상기 실시예 1과 마찬가지로, 반사화소전극(65)을 소스 전극(61), 드레인 전극(62), 소스 배선(63)등을 구성하는 제 2도전막(6)을 이용하여 형성함과 동시에, 재료 원가가 높은 유기수지막으로 이루어지는 층간절연막을 이용하지 않는 구성으로 함으로써, 반투과형 액정표시장치의 제조원가를 감소할 수 있다. 또한 제 2도전막(반사화소전극(65)등)(6)과 투명도전막(투과화소전극(91)등)(9)과의 접속부에 있어서는, 제 2도전막(6) 상층의 제2층(6b)을 부분적으로 제거하고, 하층의 제1층(Cr)(6a)을 투명도전막(9)과의 접속에 사용함으로써, 반사화소전극(65)의 형성후에 투과화소전극(91)을 형성하는 층구성에 있어서도, 반사화소전극(65)과 투과화소전극(91)과의 접속부는 양호한 콘택트 저항을 얻을 수 있다.

또한, 반사화소전극(65)상에 제 2절연막(7)을 잔존시킴으로써, 공정을 추가 하지 않고 반사화소전극(65)과 대항투명전극 간의 쇼트의 발생을 억제할 수 있어, 반투과형 액정표시장치의 제조율이 향상한다.

또한 상기 실시예 3에서는, 제 2도전막(반사화소전극(65)등)(6)과 투명도전막(투과화소전극(91)등)(9)과의 접속부에 있어서는, 제 2도전막(6)의 상층의 제2층(6b)을 부분적으로 제거하여 하층의 제1층(6a)을 투명도전막(9)과의 전기적 접속에 이용하는 경우를 도시했지만, 상기 실시예 1에 도시한 것과 같이, 제2층(6b)위에 최상의 제3층(6c)으로서, 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 잘 일어나지 않는 금속박막을 배치하여 이루어지는 제 2도전막(6)을 사용하여, 제 2도전막(6)의 제3막(6c)을 부분적으로 제거하지 않고, 제 2도전막(6)과 투명도전막(9)과의 접속을 행하는 구성으로 해도 상기 실시예 3과 동일한 효과를 얻을 수 있다.

(실시예 4)

도 8은 본 발명의 실시예4에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판을 도시하는 단면도이다. 도면 중, 동일한 부분에는 동일한 부호를 붙이고 있다.

본 실시예 4에 있어서의 반투과형 액정표시장치의 구조 및 제조공정에 대해서는 TFT어레이 기판에 형성되는 제 2절연막(7)의 제조공정을 제외하고 상기 실시예 3과 동일하므로 설명을 생략한다.

본 실시예 4에 있어서의 TFT어레이 기판(10)은, 상기 실시예 3과 마찬가지로, 투명절연성 기판(1)상에 제 1금속막으로 이루어지는 게이트 전극(21)과 게이트 배선(22)과 게이트 단자(23)와 보조 용량전극 및 보조 용량배선(24), 제 1절연막(3), 반도체능동막(4), 오믹콘택트막(5), 제 2도전막(6)으로 이루어지는 소스 전극(61)과 드레인 전극(62)과 소스 배선(63)과 소스 단자(64)와 반사화소전극(65), 제 2절연막(7), 게이트 단자(23)상의 콘택트홀(82), 소스 단자(64)상의 콘택트홀(83), 반사화소전극(65)상의 콘택트홀(84), 단자 패턴(92)(93) 및 투과화소전극(91)이 형성되어 있다. 단, 본 실시예 4에서는, 도 8에 도시한 것과 같이 반사화소전극(65)상의 제 2절연막(7)의 피복 부분(71)은 다른 부분보다 막 두께가 얇게 형성되어 있다.

다음에 본 실시예 4에 있어서의 반투과형 액정표시장치의 제조공정에 대해 설명한다. 또한 제 2절연막(7)의 형성 공정 이외에는 상기 실시예 3과 동일하므로 설명을 생략한다.

상기 실시예 3과 동일한 공정에 의해, 투명절연성 기판(1)상에는 제 1 금속막으로 이루어지는 게이트 전극(21)과 게이트 배선(22)과 게이트 단자(23)와 보조 용량전극 및 보조 용량배선(24), 제 1절연막(3), 반도체능동막(4), 오믹콘택트막(5), 제 2도전막(6)으로 이루어지는 소스 전극(61)과 드레인 전극(62)과 소스 배선(63)과 소스 단자(64)와 반사화소전극(65)이 형성되어 있다.

다음에 플라즈마 CVD법 등에 의해 제 2절연막(7)을 성막한다. 제 2절연막(7)으로서는, 제 1절연막(3)과 동일한 재질에 의해 형성할 수 있으며, 막 두께는 하층 패턴의 적용범위를 고려하여 결정하는 것이 바람직하다. 본 실시예 4에서는 제 2절연막(7)으로서 막 두께 300nm의 SiN막을 성막한다. 다음에 제 4 사진제판공정에서 제 2절연막(7)을 패터닝한다. 이 때 하프톤 노광의 프로세스를 사용한다.

여기에서, 하프톤 노광의 프로세스에 대해 설명한다. 하프톤 노광에서는, 하프톤의 마스크, 예를 들면 마스크의 Cr패턴에 농담(濃淡)을 갖게 한 마스크를 통해 노광함으로써 노광 강도를 조정하고 포토레지스트의 잔존 막 두께를 제어한다. 그 후 우선 포토레지스트가 완전히 제거되는 부분의 막의 식각을 행한다. 다음에 포토레지스트를 애싱(ashing)함으로써 잔존 막 두께가 적은 부분의 포토레지스트가 제거된다. 다음에 포토레지스트의 잔존 막 두께가 적었던 부분(포토레지스트가 제거되어 있다)에서 막의 식각을 행한다. 이에 따라 1회의 사진제판공정에 의해 형성하는 막의 막 두께를 변화시킬 수 있다.

제 4 사진제판공정에 의한 제 2절연막(7)의 패터닝은, 우선, 하프톤의 마스크를 이용하여 노광을 행하고, 포토레지스트의 잔존 막 두께를 반사화소전극(65)상의 피복부분(71)에서는 다른 제 2절연막(7)을 잔존시키는 부분보다 적게 형성한다. 다음에 드라이 식각법에 의해 제 2절연막(7) 및 제 1절연막(3)을 식각하여 콘택트홀(82)(83)(84)을 형성한다. 계속하여 산소 플라즈마 등에 의해 포토레지스트를 애싱하여 반사화소전극(65)상의 포토레지스트를 제거하고 제 2절연막(7)을 노출시킨다. 그 후에 다시 제 2절연막(7)의 식각을 행한다. 이때, 식각 조건을 제어하여 반사화소전극(65)상에 잔존시키는 제 2절연막(7)의 피복 부분(71)의 막 두께를 제어한다. 또한 제 2절연막의 식각을 드라이 식각법으로 행함으로써 식각, 애싱, 예칭과 연속하여 행할 수 있다. 이후 상기 실시예 3과 동일한 공정에 의해 반투과형 액정표시장치를 형성한다.

이상과 같이, 본 실시예 4에서는 상기 실시예 3과 동일한 효과를 얻을 수 있음과 동시에, 반사화소전극(65)상의 제 2절연막(7)의 피복 부분(71)의 잔존 막 두께를 얇게 함으로써, 상기 실시예 3과 비교하여 반사화소전극(65)에 있어서의 반사 특성이 향상된다.

(실시예 5)

도 9는 본 발명의 실시예 5에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 제조프로세스 플로우를 도시하는 단면도이다. 도면 중, 동일한 부분에는 동일한 부호를 붙이고 있다.

본 실시예에 있어서의 반투과형 액정표시장치의 구조에 대해서는, 상기 실시예 1과 동일하므로 설명을 생략한다. 다음에 본 실시예에 있어서의 반투과형 액정표시장치의 제조공정에 대해 도 9를 이용하여 설명한다.

우선, 투명절연성 기판(1)상에 제 1 도전막(2)을 성막하고, 제 1 사진제판공정에서 패터닝하여 게이트 단자(23), 게이트 배선(22), 게이트 전극(21), 보조 용량전극 및 보조 용량배선(24)을 형성한다(도 9(a)). 또한 게이트 전극(21), 게이트 배선(22), 게이트 단자(23), 보조 용량전극 및 보조 용량배선(24)의 막 조성 및 제조 공정은 상기 실시예 1과 동일하므로 설명을 생략한다.

다음에 제 1 절연막(3), 반도체능동막(4), 오믹콘택트막(5)을 연속하여 성막하고, 제 2 사진제판공정에서 반도체능동막(4)과 오믹콘택트막(5)을 패터닝한다(도 9(b)). 또한 제 1 절연막(3), 반도체능동막(4), 오믹콘택트막(5)의 막 조성 및 제조공정은 상기 실시예 1과 동일하므로 설명을 생략한다.

다음에 스퍼터링법 등에 의해 제 2 도전막(6)을 성막한다. 제 2 도전막(6)으로서는, 예를 들면 크롬, 폴리브덴, 탄탈, 티탄 또는 이들을 주성분으로 하는 합금으로 이루어지는 하층의 제1층(6a), 알루미늄, 은(Ag) 또는 이들을 주성분으로 하는 합금을 중간층의 제2층(6b)으로 하고, 최상의 제3층(6c)에 크롬, 폴리브덴, 탄탈, 티탄 또는 이들을 주성분으로 하는 합금을 설치한 3층 구조를 가진 박막을 사용할 수 있다. 본 실시예 5에서는, 제 2 도전막(6)으로서 제1층(6a)을 막 두께 100nm의 크롬막, 제2층(6b)을 막 두께 100nm의 AlCu막, 제3층 6c를 막 두께 10nm의 Cr막을 성막한다.

또한 제 2 도전막(6)의 하층의 제1층(6a)은, 제 1 절연막(3)과의 밀착성을 향상시키기 위해 설치된다. 또한 제 2 도전막(6)은 후술의 투명도전성막 형성공정에서 스퍼터링 분위기에 노출되므로, 제 2 도전막(6)의 최상의 제3층(6c)으로서 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 잘 일어나지 않는 도전성 금속박막을 이용함으로써, 제 2 도전막(6)과 투명도전막(9)과의 콘택트 저항이 상승하는 것을 방지하고 있다.

다음에 제3 사진제판공정에서 제 2 도전막(6)을 패터닝하고, 소스 단자(64), 소스 배선(63), 소스 전극(61), 드레인 전극(62), 반사화소전극(65)을 형성한다. 이때, 드레인 전극(62)과 반사화소전극(65)은 동일층 내에서 연속하여 형성되고 있으며, 즉, 드레인 전극(62)과 반사화소전극(65)은 동일층 내에서 전기적으로 접속되어 있다. 또한 제 2 도전막(6)의 식각은, 공지한 식각액을 이용하여 습식 식각법으로 행할 수 있다. 계속하여 TFT부의 오믹콘택트막(5)의 중앙부를 식각 제거하고, 도 9(c)에 도시한 것과 같이 반도체능동막(4)을 노출시킨다.

다음에 플라즈마 CVD법 등에 의해 제 2 절연막(7)을 성막한다. 제 2 절연막(7)으로서는, 제 1 절연막(3)과 동일한 재질에 의해 형성할 수 있으며, 막 두께는 하층 패턴의 적용범위를 고려하여 결정하는 것이 바람직하다. 본 실시예에서는, 제 2 절연막(7)으로서 막 두께 400nm의 SiN막을 성막한다.

다음에 제4 사진제판공정에서 제 2 절연막(7) 및 제 1 절연막(3)을 패터닝하고, 도 9(d)에 도시한 것과 같이 반사화소전극(65)상에 개구부(81), 게이트 단자(23)상에 콘택트홀(82), 소스 단자(64)상에 콘택트홀(83)을 형성한다. 또, 게이트 단자(23)상의 제1절연막(3) 및 제 2 절연막(7)은, 한번에 식각되어 콘택트홀(82)이 형성된다. 또한 제 2 절연막(7) 및 제 1 절연막(3)의 식각에 있어서는, 콘택트홀내에서의 도전성 박막의 적용범위를 향상시키기 위해 테이퍼 식각하는 것이 바람직하다.

다음에 스퍼터링법 등에 의해 투명도전막을 성막한다. 투명도전막으로서는 ITO, SnO<sub>2</sub> 등을 사용할 수 있고, 특히 화학적 안정성의 관점에서 ITO를 사용하는 것이 바람직하다. 본 실시예에서는 투명도전막으로서 막 두께 80nm의 a-ITO를 성막한다.

다음에 제5의 사진제판공정에서 투명도전막을 패터닝하고, 투과화소전극(91) 및 단자 패턴(92)(93)을 형성한다. 이때, 콘택트홀(82)(83)내 및 반사화소전극(65)과 투과화소전극(91)의 접속부에 해당하는 개구부(81)의 측벽부는 투명절연막에 의해 피복되어 있다. 또한 반사화소전극(65)등을 구성하고 있는 제 2도전막(6)의 최상층의 제3층(6c)으로서, 스퍼터링 분위기에 노출된 경우에 있어서도 표면산화가 잘 일어나지 않는 Cr등을 사용함으로써, 반사화소전극(65)과 투과화소전극(91)은 양호한 콘택트 저항을 얻을 수 있고, 투과화소전극(91)은 반사화소전극(65)을 통해 드레인 전극(62)과 전기적으로 접속되어 있다.

다음에 반사화소전극(65)상에서, 제 2절연막(7)에 형성된 개구부(81)에 의해 노출하고 있는 제 2도전막(6)의 최상의 제3층(6c)인 Cr을 식각 제거한다(도 9(e)). 이에 따라 반사화소전극(65)의 표면에는 반사율이 높은 AlCu합금막이 노출하여 양호한 반사 특성을 얻을 수 있다. 이후 상기 실시예 1과 동일한 공정에 의해 반투과형 액정표시장치를 형성한다.

이상과 같이, 본 실시예 5에 있어서도, 상기 실시예 1과 마찬가지로, 반사화소전극(65)을 소스 전극(61), 드레인 전극(62), 소스 배선(63)등을 구성하는 제 2도전막(6)을 이용하여 형성함과 동시에 재료 원가가 높은 유기수지막으로 이루어지는 층간절연막을 사용하지 않는 구성으로 함으로써, 반투과형 액정표시장치의 제조원가를 감소 할 수 있다.

또한 반사화소전극(65)을 구성하고 있는 제 2도전막(6)의 최상의 제3층(6c)으로서, 스퍼터링 분위기에 노출되어도 표면 산화가 잘 일어나지 않는 Cr등을 사용하여 최종공정에서 이 제3층(6c)을 식각제거함으로써, 반사화소전극(65)의 형성후에 투과화소전극(91)이 형성되는 층구성에 있어서도, 반사화소전극(65)과 투과화소전극(91)과의 접속부는 양호한 콘택트 저항을 얻을 수 있음과 동시에 반사화소전극(65)의 표면에는 반사율이 높은 AlCu합금막이 노출되므로, 양호한 반사 특성을 얻을 수 있다.

### 발명의 효과

본 발명의 반투과형 액정표시장치 및 그 제조 방법에 의하면, 반사 특성에 뛰어난 반사화소전극을 소스·드레인 전극 및 소스 배선과 함께 제 2도전막으로 형성함과 동시에 재료원가가 높은 유기수지막을 이용하지 않는 구성으로 함으로써, 구조를 간략화하여 제조에 필요한 공정수를 삭감 할 수 있으며 반투과형 액정표시장치의 제조원가를 감소할 수 있다.

본 발명은, 액정표시장치에 이용되고 특히 저소비전력화가 요구되는 중, 소형의 휴대정보기기의 모니터로서 이용 할 수 있다.

### 도면의 간단한 설명

도 1은 본 발명의 실시예 1에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관의 1화소를 도시하는 평면도이다.

도 2는 본 발명의 실시예 1에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관의 제조프로세스 플로우를 도시하는 단면도이다.

도 3은 각종 금속재료의 각 파장에 있어서의 반사율을 도시하는 도면이다.

도 4는 본 발명의 실시예 2에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관의 1화소를 도시하는 평면도이다.

도 5는 본 발명의 실시예 2에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관을 도시하는 단면도이다.

도 6은 본 발명의 실시예 3에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관의 1화소를 도시하는 평면도이다.

도 7은 본 발명의 실시예 3에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관의 제조프로세스 플로우를 도시하는 단면도이다.

도 8은 본 발명의 실시예 4에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기관을 도시하는 단면도이다.

도 9는 본 발명의 실시예 5에 있어서의 반투과형 액정표시장치를 구성하는 TFT어레이 기판의 제조프로세스 플로우를 도시하는 단면도이다.

※도면의 주요부분에 대한 부호의 설명※

10: TFT어레이 기판 1: 투명절연성 기판

2: 제 1도전막 21: 게이트 전극

22: 게이트 배선 23: 게이트 단자

24: 보조 용량배선 3: 제1절연막(게이트 절연막)

4: 반도체능동막 5: 오믹콘택트막

6: 제 2도전막 61: 소스 전극

62: 드레인 전극 63: 소스 배선

64: 소스 단자 65: 반사화소전극

7: 제 2절연막 71: 피복 부분

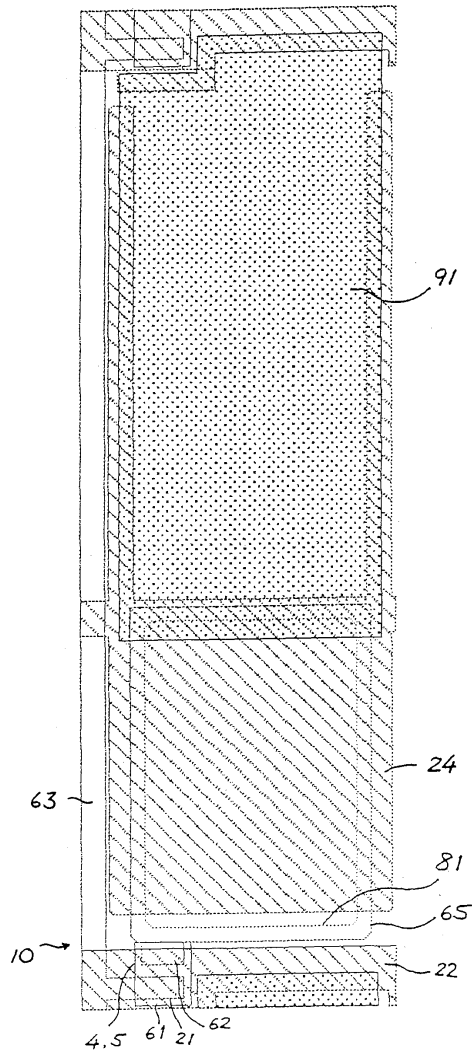
81: 개구부 82,83,84: 콘택트홀

9: 투명도전막 91: 투과화소전극

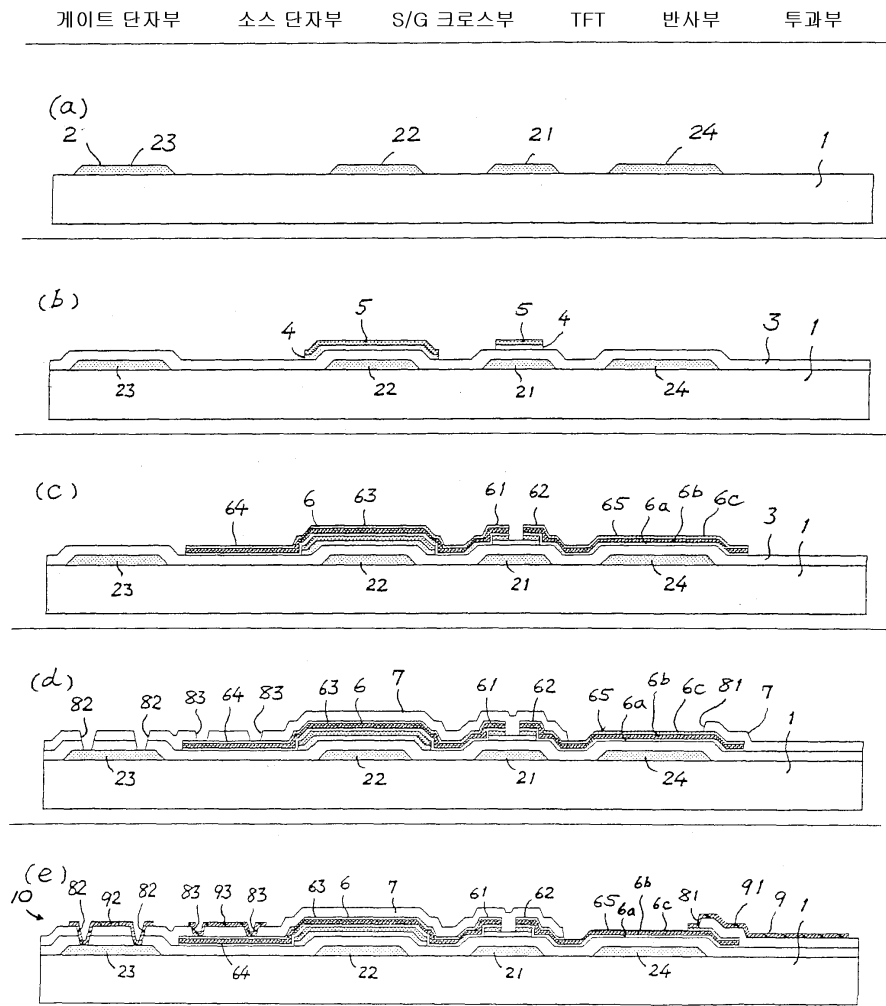
94: 피복 부분 92,93: 단자 패턴

도면

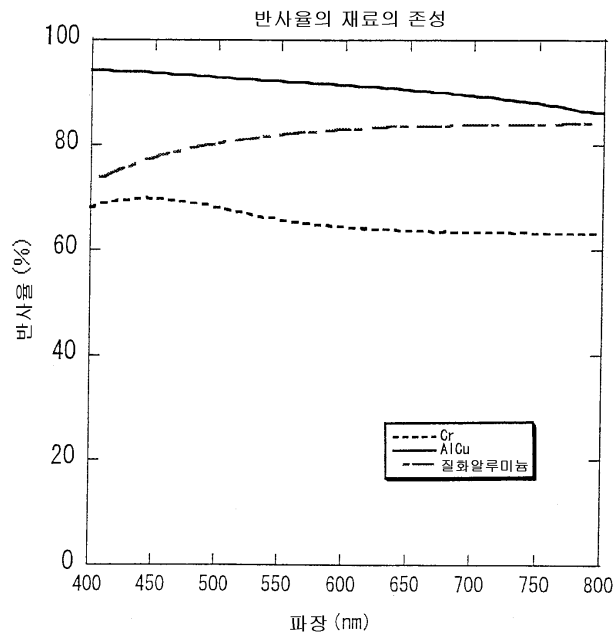
도면1



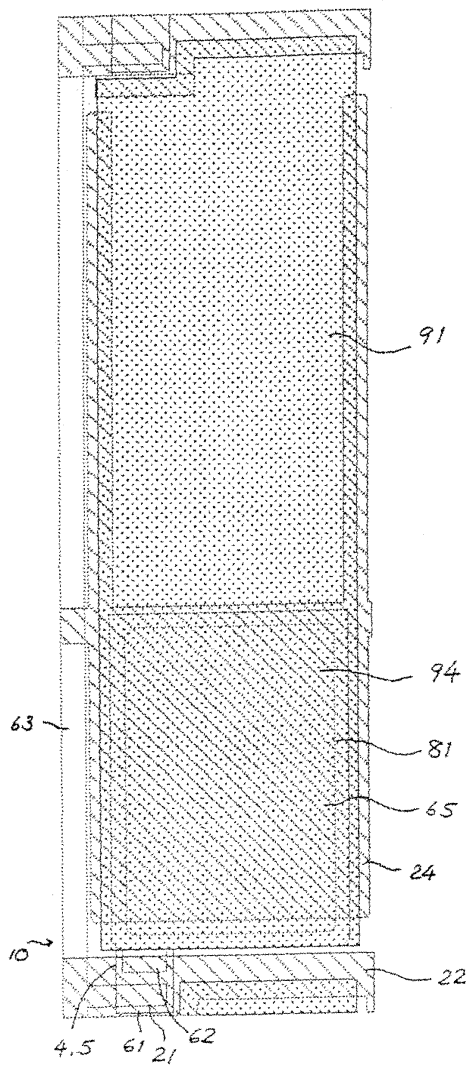
도면2



도면3

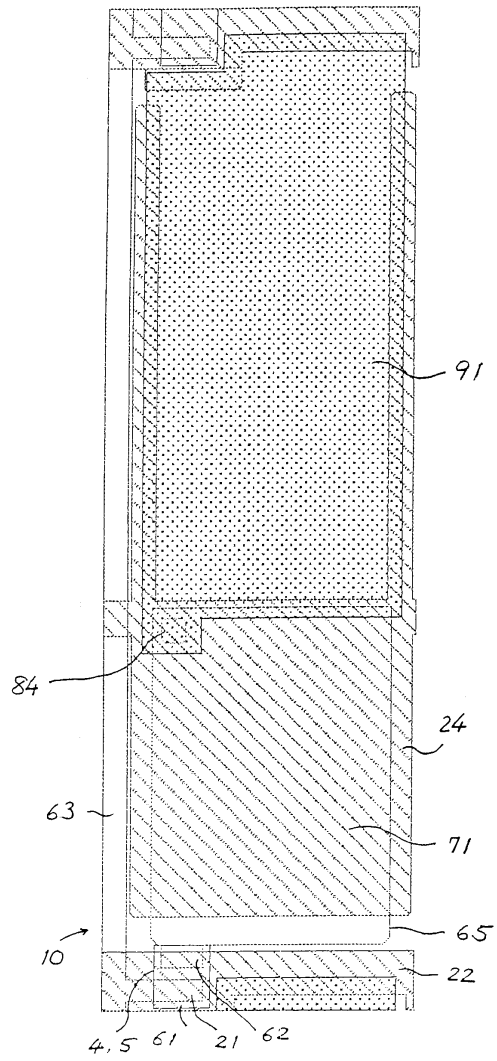


도면4



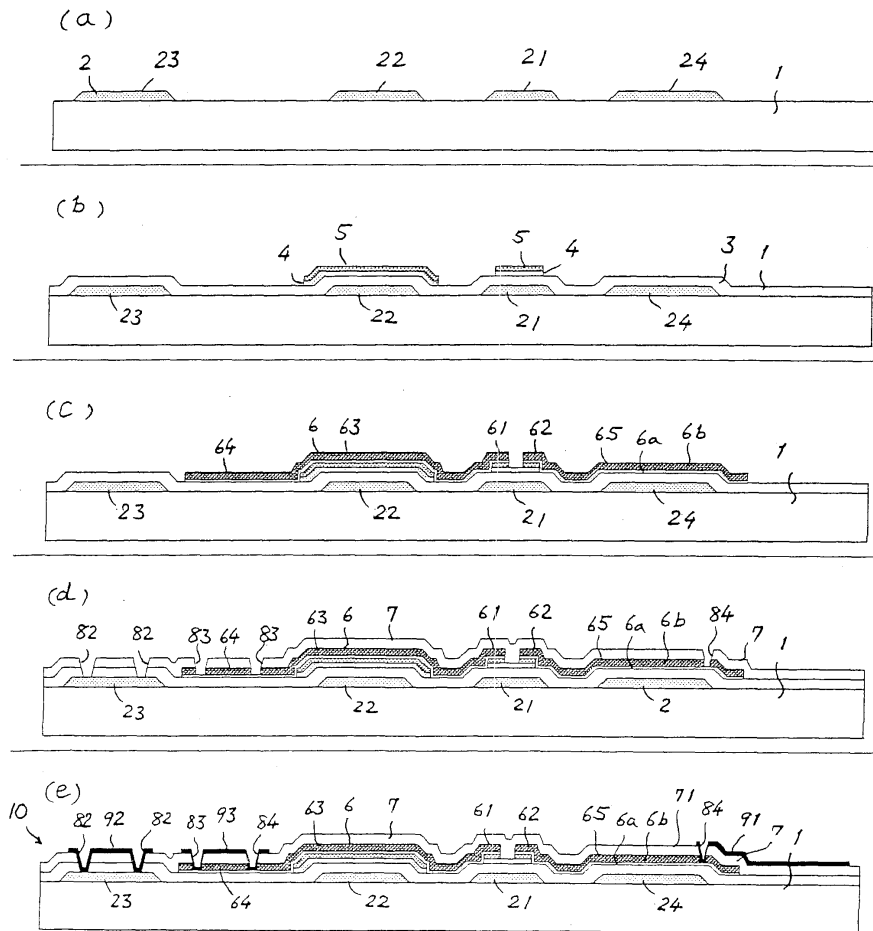


도면6

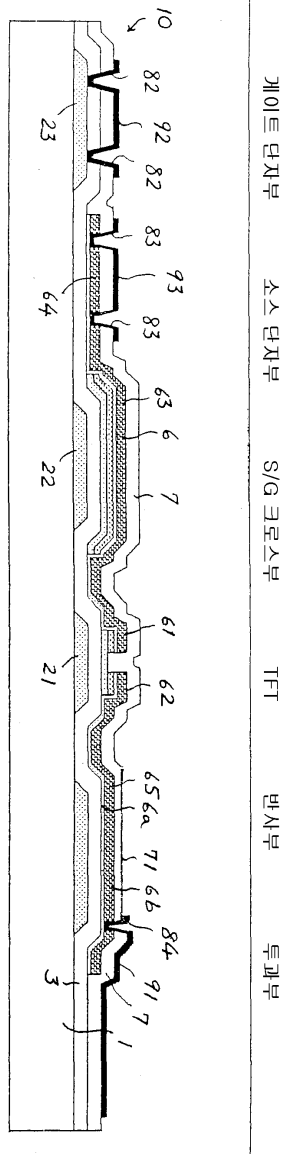


도면7

게이트 단자부    소스 단자부    S/G 크로스부    TFT    반사부    투과부

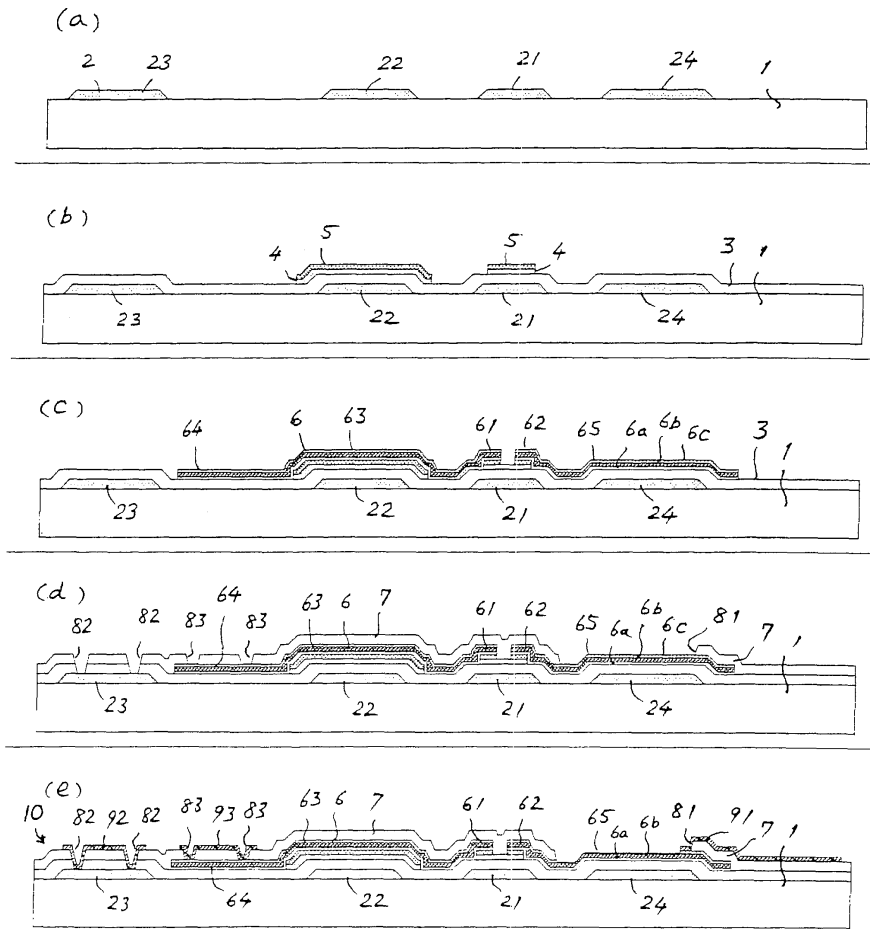


도면8



도면9

게이트 단자부    소스 단자부    S/G 크로스부    TFT    반사부    투과부



专利名称(译)	半透射型液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR100659385B1</a>	公开(公告)日	2006-12-19
申请号	KR1020050027047	申请日	2005-03-31
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机有限公司		
当前申请(专利权)人(译)	三菱电机有限公司		
[标]发明人	MASUTANI YUICHI 마수타니유이치 NAGANO SHINGO 나가노신고 YOSHIDA TAKUJI 요시다타쿠지 ISHIGA NOBUAKI 이시가노부아키 INOUE KAZUNORI 이노우에카즈노리		
发明人	마수타니유이치 나가노신고 요시다타쿠지 이시가노부아키 이노우에카즈노리		
IPC分类号	G02F1/136 G02F1/1335 G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/13458 G02F1/136227 G02F1/13439 G02F1/133555		
代理人(译)	LEE HWA我 权泰BOK		
优先权	2004110299 2004-04-02 JP		
其他公开文献	KR1020060045080A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

关于半透射型液晶显示装置，其目的是简化结构和制造工艺并降低制造成本。TFT阵列基板可以通过透明导电膜穿过第二金属层(6)的上层中的第二绝缘层(7)形成用于将其解决为形成透化小电极(91)的层的构造的装置。半透射型液晶显示装置使用本发明所包括的第二金属层(6)形成源电极(61)，漏电极(62)，源极布线(63)等反射像素电极(65)。光机械过程5次。而且，不需要由具有高材料成本的有机树脂膜构成的层间绝缘膜。因此，可以简化半透射型液晶显示装置的结构和制造工艺。反射像素电极，源电极，漏电极，源极布线，透化次要电极。

