



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/136 (2006.01)

(11) 공개번호 10-2007-0042249
(43) 공개일자 2007년04월23일

(21) 출원번호 10-2005-0097923
(22) 출원일자 2005년10월18일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 유춘기
경기 화성시 태안읍 병점리 구봉마을 우남퍼스트빌아파트 105동1205호

(74) 대리인 조희원

전체 청구항 수 : 총 19 항

(54) 박막트랜지스터 기관, 이의 제조방법 및 이를 가지는 액정표시 패널과 이 액정 표시 패널의 제조방법

(57) 요약

본 발명은 유기막과 무기막 간의 분리 현상을 방지할 수 있는 박막트랜지스터 기관, 이의 제조방법, 이를 가지는 액정 표시 패널과 이 액정 표시 패널의 제조방법을 제공하는 것이다.

본 발명에 따른 박막트랜지스터 기관은 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와; 상기 박막트랜지스터를 보호하는 유기 보호막과; 상기 게이트라인 및 데이터라인 사이에 형성되며 상기 유기 보호막과의 접촉면과, 상기 유기 보호막과의 비접촉면이 다른 형태로 형성된 무기 절연막을 구비하는 것을 특징으로 한다.

대표도

도 3

특허청구의 범위

청구항 1.

게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와;

상기 박막트랜지스터를 보호하는 유기 보호막과;

상기 게이트라인 및 데이터라인 사이에 형성되며 상기 유기 보호막과의 접촉면과, 상기 유기 보호막과의 비접촉면이 다른 형태로 형성된 무기 절연막을 구비하는 것을 특징으로 하는 박막트랜지스터 기관.

청구항 2.

제 1 항에 있어서,

상기 데이터라인, 상기 박막트랜지스터의 소스 전극 및 드레인 전극 상에 이들과 동일 패턴으로 형성되는 무기 보호막을 추가로 구비하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 3.

제 1 항에 있어서,

상기 무기 절연막은

상기 유기 보호막과의 접촉면이 요철형태로, 상기 유기 보호막과의 비접촉면이 평탄하게 형성된 것을 특징으로 하는 박막트랜지스터 기판.

청구항 4.

칼라필터 기판과 합착제에 의해 합착되는 박막트랜지스터 기판에 있어서,

기판 상에 형성되며 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와;

상기 박막트랜지스터를 보호하는 유기 보호막과;

상기 게이트라인 및 데이터라인 사이에 형성되며 상기 합착제와 중첩되는 영역에서 상기 유기 보호막과의 접촉면이 요철 형태로 형성된 무기절연막을 구비하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 5.

제 4 항에 있어서,

상기 요철 형태로 형성된 무기절연막의 오목부 및 볼록부 중 적어도 어느 하나의 높이는 약 100~1000Å인 것을 특징으로 하는 박막트랜지스터 기판.

청구항 6.

제 4 항에 있어서,

상기 박막트랜지스터는

상기 기판 상에 형성된 액티브층과;

상기 액티브층을 덮도록 형성된 게이트 절연막 상에 상기 게이트라인과 접속된 게이트 전극과;

상기 게이트 전극을 덮도록 형성된 층간 절연막 상에 상기 데이터라인과 접속된 소스 전극과;

상기 층간 절연막 상에 형성되며 상기 소스 전극과 액티브층을 사이에 두고 마주보는 드레인 전극을 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 7.

제 6 항에 있어서,

상기 무기 절연막은 상기 데이터라인, 소스 전극 및 드레인 전극과의 접촉면과, 상기 유기 보호막과의 접촉면이 다른 상기 층간 절연막인 것을 특징으로 하는 박막트랜지스터 기판.

청구항 8.

제 7 항에 있어서,

상기 층간 절연막은 상기 데이터라인, 소스 전극 및 드레인 전극과의 접촉면이 평탄한 표면을 가지는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 9.

제 6 항에 있어서,

상기 소스 전극, 상기 드레인 전극, 상기 데이터라인과 동일 패턴으로 그들 상에 형성된 무기 보호막을 추가로 구비하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 10.

제 4 항에 있어서,

상기 박막트랜지스터는

상기 기판 상에 형성된 게이트 전극과;

상기 게이트 전극을 덮도록 형성된 게이트 절연막 상에 형성된 아몰퍼스 실리콘형 활성층과;

상기 활성층의 채널 영역을 노출시키도록 형성된 오믹접촉층과;

상기 채널 영역을 사이에 두고 마주보는 소스 전극 및 드레인 전극을 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 11.

제 10 항에 있어서,

상기 무기 절연막은 상기 활성층, 오믹접촉층, 소스 전극 및 드레인 전극 중 적어도 어느 하나와의 접촉면과, 상기 유기 보호막과의 접촉면이 다른 상기 게이트 절연막인 것을 특징으로 하는 박막트랜지스터 기판.

청구항 12.

제 11 항에 있어서,

상기 게이트 절연막은 상기 데이터라인, 소스 전극 및 드레인 전극과의 접촉면이 평탄한 표면을 가지는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 13.

제 10 항에 있어서,

상기 소스 전극, 상기 드레인 전극, 데이터라인과 동일 패턴으로 그들 상에 형성된 무기 보호막을 추가로 구비하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 14.

기판 상에 게이트 전극 및 게이트라인을 포함하는 제1 도전 패턴군을 형성하는 단계와;

상기 제1 도전 패턴군을 덮도록 무기 절연막을 형성하는 단계와;

상기 무기절연막 상에 데이터라인, 소스 전극 및 드레인 전극을 포함하는 제2 도전패턴군을 형성함과 아울러 상기 무기 절연막을 상기 제2 도전패턴군과 중첩되는 영역과 비중첩되는 영역의 표면이 다르도록 표면처리하는 단계와;

상기 제2 도전 패턴군을 덮도록 유기 보호막을 형성하는 단계와;

상기 유기 보호막 상에 화소전극을 포함하는 제3 도전 패턴군을 형성하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 15.

제 14 항에 있어서,

상기 제2 도전패턴군을 형성함과 아울러 상기 무기 절연막을 표면처리하는 단계는

상기 제2 도전패턴군 상에 상기 제2 도전패턴군과 동일 패턴의 무기 보호막을 형성하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 16.

제 15 항에 있어서,

상기 제2 도전패턴군을 형성함과 아울러 상기 무기 절연막을 표면처리하는 단계는

상기 무기 절연막 상에 데이터 금속층 및 무기 보호막을 순차적으로 적층하는 단계와;

상기 무기 보호막 상에 포토레지스트 패턴을 형성하는 단계와;

상기 포토레지스트패턴을 이용하여 상기 무기 보호막 및 데이터 금속층의 일부를 1차 식각하는 단계와;

상기 포토레지스트 패턴을 이용하여 상기 데이터 금속층을 2차 식각하여 상기 제2 도전 패턴군을 형성함과 아울러 상기 2차 식각시 이용된 식각가스를 이용하여 상기 무기 절연막을 표면처리하는 단계를 포함하는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 17.

제 16 항에 있어서,

상기 2차 식각시 이용된 식각가스는 Cl_2 , O_2 , $\text{Cl}_2 + \text{O}_2$ 등의 식각가스인 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 18.

박막트랜지스터를 보호하는 유기 보호막과의 접촉면이 요철형태의 표면을 가지며, 상기 유기보호막과의 비접촉면이 평탄한 표면을 가지는 무기 절연막을 포함하는 박막트랜지스터 기판과;

상기 박막트랜지스터 기판과 액정을 사이에 두고 대향하는 칼라필터 기판과;

상기 유기 보호막과 접촉하는 상기 요철형태의 표면을 가지는 무기 절연막과 중첩되는 영역에 형성되며 상기 박막트랜지스터 기판과 칼라필터 기판을 합착시키는 합착제를 구비하는 것을 특징으로 하는 액정 표시 패널.

청구항 19.

칼라필터 기판을 마련하는 단계와;

박막트랜지스터를 보호하는 유기 보호막과의 접촉면이 요철형태의 표면을 가지며, 상기 유기보호막과의 비접촉면이 평탄한 표면을 가지는 무기 절연막을 포함하는 박막트랜지스터 기판을 마련하는 단계와;

상기 유기 보호막과 접촉하는 상기 요철형태의 표면을 가지는 무기 절연막과 중첩되는 영역에 형성되는 합착제를 이용하여 상기 칼라필터 기판과 상기 박막트랜지스터 기판을 합착하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막트랜지스터 기판, 이의 제조방법, 이를 가지는 액정 표시 패널과 이 액정 표시 패널의 제조방법에 관한 것으로, 특히 유기막과 무기막 간의 분리 현상을 방지할 수 있는 박막트랜지스터 기판, 이의 제조방법, 이를 가지는 액정 표시 패널과 이 액정 표시 패널의 제조방법에 관한 것이다.

통상, 액정 표시 장치(Liquid Crystal Display; LCD)는 액정 표시 패널에 매트릭스 형태로 배열된 액정셀들 각각이 비디오 신호에 따라 광투과율을 조절하게 함으로써 화상을 표시하게 된다.

이러한 액정 표시 장치는 도 1에 도시된 바와 같이 액정을 사이에 두고 합착제(48)에 의해 합착되는 박막 트랜지스터 기판(40) 및 칼라 필터 기판(42)을 구비한다.

칼라 필터 기관(42)은 빛샘 방지를 위한 블랙 매트릭스와, 칼라 구현을 위한 칼라 필터, 화소전극과 수직전계를 이루는 공통전극과, 그들 위에 액정 배향을 위해 도포된 상부 배향막을 포함한다.

박막 트랜지스터 기관(40)은 하부기관(1) 상에 서로 교차되게 형성된 게이트라인 및 데이터라인과, 그들의 교차부에 형성된 박막트랜지스터(Thin Film Transistor : TFT)와, 박막트랜지스터와 접속된 화소전극과, 그들 위에 액정 배향을 위해 도포된 하부 배향막을 포함한다.

여기서, 박막트랜지스터는 무기보호막(26) 및 유기보호막(18)에 의해 보호된다. 유기 보호막(18)은 무기보호막(26) 상에 개구율을 높이기 위해 형성된다. 즉, 저유전율의 유기 보호막(18)을 사이에 두고 형성되는 화소 전극과 신호라인 간의 기생 캐패시터의 용량값은 고유전율의 무기보호막을 사이에 두고 형성되는 이들 간의 기생 캐패시터의 용량값에 비해 최소화된다. 이러한 유기 보호막(18)에 의해 화소 전극과 신호라인이 중첩될 수 있어 개구율이 높아진다.

그러나, 무기보호막(26)과 유기 보호막(18)은 이들 간의 접합력이 상대적으로 떨어진다. 특히, 합착제와 중첩되는 영역에서 무기 보호막(26) 및 유기 보호막(18)이 분리되는 경우가 종종 발생된다.

이러한 문제점을 해결하기 위해 합착제와 중첩되는 영역의 유기 보호막을 선택적으로 제거된 액정 표시 패널이 제안되었다. 그러나, 하부기관 상에 박막트랜지스터를 이용하여 구동회로부를 형성하는 경우, 합착제와 중첩되는 구동회로부는 투명 도전막의 패터닝시 침식되는 경우가 종종 발생된다. 또한, 유기보호막이 제거된 영역에 합착제를 형성하는 경우 합착제를 통해 박막트랜지스터 기관에 가해지는 압력을 무기보호막으로는 견디지 못해 구동회로부가 손상되는 경우가 종종 발생된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 유기막과 무기막 간의 분리 현상을 방지할 수 있는 박막트랜지스터 기관, 이의 제조방법, 이를 가지는 액정 표시 패널과 이 액정 표시 패널의 제조방법을 제공하는 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 박막트랜지스터 기관은 칼라필터 기관과 합착제에 의해 합착되며, 기관 상에 형성되며 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와; 상기 박막트랜지스터를 보호하는 유기 보호막과; 상기 게이트라인 및 데이터라인 사이에 형성되며 상기 합착제와 중첩되는 영역에서 상기 유기 보호막과의 접촉면이 요철형태로 형성된 무기절연막을 구비하는 것을 특징으로 한다.

여기서, 상기 요철 형태로 형성된 무기막의 오목부 및 볼록부 중 적어도 어느 하나의 높이는 약 100~1000Å인 것을 특징으로 한다.

한편, 상기 박막트랜지스터는 상기 기관 상에 형성된 액티브층과; 상기 액티브층을 덮도록 형성된 게이트 절연막 상에 상기 게이트라인과 접속된 게이트 전극과; 상기 게이트 전극을 덮도록 형성된 층간 절연막 상에 상기 데이터라인과 접속된 소스 전극과; 상기 소스 전극과 액티브층을 사이에 두고 마주보는 드레인 전극을 포함하는 것을 특징으로 한다.

이 때, 상기 무기 절연막은 상기 데이터라인, 소스 전극 및 드레인 전극과의 접촉면과, 상기 유기 보호막과의 접촉면이 다른 상기 층간 절연막인 것을 특징으로 한다.

그리고, 상기 층간 절연막은 상기 데이터라인, 소스 전극 및 드레인 전극과의 접촉면이 평탄한 표면을 가지는 것을 특징으로 한다.

한편, 상기 박막트랜지스터는 상기 기관 상에 형성된 게이트 전극과; 상기 게이트 전극을 덮도록 형성된 게이트 절연막 상에 형성된 활성층과; 상기 활성층의 채널 영역을 노출시키도록 형성된 오믹접촉층과; 상기 채널 영역을 사이에 두고 마주보는 소스 전극 및 드레인 전극을 포함하는 것을 특징으로 한다.

이 때, 상기 무기 절연막은 상기 활성층, 오믹접촉층, 소스 전극 및 드레인 전극 중 적어도 어느 하나와의 접촉면과, 상기 유기보호막과의 접촉면이 다른 상기 게이트 절연막인 것을 특징으로 한다.

그리고, 상기 게이트 절연막은 상기 데이터라인, 소스 전극 및 드레인 전극과의 접촉면이 평탄한 표면을 가지는 것을 특징으로 한다.

한편, 상기 소스 전극, 상기 드레인 전극, 상기 데이터라인과 동일 패턴으로 그들 상에 형성된 무기 보호막을 추가로 구비하는 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명에 따른 박막트랜지스터 기판은 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와; 상기 박막트랜지스터를 보호하는 유기 보호막과; 상기 게이트라인 및 데이터라인 사이에 형성되며 상기 유기 보호막과의 접촉면과, 상기 유기 보호막과의 비접촉면이 다른 형태로 형성된 무기 절연막을 구비하는 것을 특징으로 한다.

여기서, 상기 데이터라인, 상기 박막트랜지스터의 소스 전극 및 드레인 전극 상에 이들과 동일 패턴으로 형성되는 무기 보호막을 추가로 구비하는 것을 특징으로 한다.

한편, 상기 무기 절연막은 상기 유기 보호막과의 접촉면이 요철형태로, 상기 유기막과의 비접촉면이 평탄하게 형성된 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명에 따른 박막트랜지스터 기판의 제조방법은 기판 상에 게이트 전극 및 게이트라인을 포함하는 제1 도전 패턴군을 형성하는 단계와; 상기 제1 도전 패턴군을 덮도록 무기 절연막을 형성하는 단계와; 상기 무기막 상에 데이터라인, 소스 전극 및 드레인 전극을 포함하는 제2 도전패턴군을 형성함과 아울러 상기 무기 절연막을 제2 도전패턴군과 중첩되는 영역과 비중첩되는 영역의 표면이 다르도록 표면처리하는 단계와; 상기 제2 도전 패턴군을 덮도록 유기 보호막을 형성하는 단계와; 상기 유기 보호막 상에 화소전극을 포함하는 제3 도전 패턴군을 형성하는 단계를 포함하는 것을 특징으로 한다.

여기서, 상기 제2 도전패턴군을 형성함과 아울러 상기 무기 절연막을 표면처리하는 단계는 상기 제2 도전패턴군 상에 제2 도전패턴군과 동일 패턴의 무기 보호막을 형성하는 단계를 포함하는 것을 특징으로 한다.

한편, 상기 제2 도전패턴군을 형성함과 아울러 상기 무기 절연막을 표면처리하는 단계는 상기 무기 절연막 상에 데이터 금속층 및 무기 보호막을 순차적으로 적층하는 단계와; 상기 무기 보호막 상에 포토레지스트 패턴을 형성하는 단계와; 상기 포토레지스트패턴을 이용하여 상기 무기 보호막 및 데이터 금속층의 일부를 1차 식각하는 단계와; 상기 포토레지스트 패턴을 이용하여 상기 데이터 금속층을 2차 식각하여 상기 제2 도전 패턴군을 형성함과 아울러 상기 2차 식각시 이용된 식각가스를 이용하여 상기 무기 절연막을 표면처리하는 단계를 포함하는 것을 특징으로 한다.

이 때, 상기 2차 식각시 이용된 식각가스는 Cl_2 , O_2 , $\text{Cl}_2 + \text{O}_2$ 등의 식각가스인 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 패널은 박막트랜지스터를 보호하는 유기 보호막과의 접촉면이 요철형태의 표면을 가지며, 상기 유기보호막과의 비접촉면이 평탄한 표면을 가지는 무기 절연막을 포함하는 박막트랜지스터 기판과; 상기 박막트랜지스터 기판과 액정을 사이에 두고 대향하는 칼라필터 기판과; 상기 유기 보호막과 접촉하는 상기 요철형태의 표면을 가지는 무기 절연막과 중첩되는 영역에 형성되며 상기 박막트랜지스터 기판과 칼라필터 기판을 합착시키는 합착제를 구비하는 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 패널의 제조방법은 칼라필터 기판을 마련하는 단계와; 박막트랜지스터를 보호하는 유기 보호막과의 접촉면이 요철형태의 표면을 가지며, 상기 유기보호막과의 비접촉면이 평탄한 표면을 가지는 무기 절연막을 포함하는 박막트랜지스터 기판을 마련하는 단계와; 상기 유기 보호막과 접촉하는 상기 요철형태의 표면을 가지는 무기 절연막과 중첩되는 영역에 형성되는 합착제를 이용하여 상기 칼라필터 기판과 상기 박막트랜지스터 기판을 합착하는 단계를 포함하는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면들을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예를 도 2 내지 도 8을 참조하여 상세히 설명하기로 한다.

도 2는 본 발명에 따른 액정 표시 패널을 나타내는 평면도이며, 도 3은 도 2에서 선 "I-I'", "II-II'"를 따라 절취한 액정 표시 패널을 나타내는 단면도이다.

도 2 및 도 3을 참조하면, 본 발명에 따른 액정 표시 패널은 박막트랜지스터 기관(140)과, 컬러필터 기관(142)과, 박막트랜지스터 기관(140)과 칼라필터 기관(142)을 합착하기 위한 합착제(148)를 구비한다.

컬러필터 기관(142)에는 빛샘 방지를 위한 블랙 매트릭스와, 칼라 구현을 위한 칼라 필터와, 화소 전극(122)과 수직전계를 이루는 공통전극을 포함하는 컬러필터 어레이가 상부기관 상에 형성된다.

박막트랜지스터 기관(140)은 게이트 라인(102) 및 데이터 라인(104)과 접속된 TFT(130)와, TFT(130)를 보호하는 무기 보호막(128) 및 유기 보호막(118)과, TFT(130)와 접속된 화소 전극(122)을 구비한다. 여기서, TFT(130)는 N형 또는 P형으로 형성되지만, 이하에서는 N형으로 형성된 경우만을 설명하기로 한다.

게이트 라인(102)은 게이트 패드(150)를 통해 게이트 드라이버(도시하지 않음)와 접속된다. 데이터 라인(104)은 데이터 패드(160)를 통해 데이터 드라이버(도시하지 않음)와 접속된다.

TFT(130)는 화소 전극(122)에 비디오 신호를 충전한다. 이를 위하여, TFT(130)는 게이트 라인(102)과 접속된 게이트 전극(106), 데이터 라인(104)과 접속된 소스 전극(108), 무기 보호막(128) 및 유기 보호막(118)을 관통하는 화소 콘택홀(120)을 통해 화소 전극(122)과 접속된 드레인 전극(110), 게이트 전극(106)에 의해 소스 전극(108) 및 드레인 전극(110) 사이에 채널을 형성하는 액티브층(114)을 구비한다.

액티브층(114)은 버퍼막(116)을 사이에 두고 하부 기관(101) 위에 형성된다. 게이트 라인(102)과 접속된 게이트 전극(106)은 액티브층(114)의 채널 영역(114C)과 게이트 절연막(112)을 사이에 두고 중첩되게 형성된다.

소스 전극(108) 및 드레인 전극(110)은 게이트 전극(106)과 층간 절연막(126)을 사이에 두고 절연되게 형성된다. 그리고, 데이터 라인(104)과 접속된 소스 전극(108)과, 드레인 전극(110)은 층간 절연막(126) 및 게이트 절연막(112)을 관통하는 소스 콘택홀(124S) 및 드레인 콘택홀(124D) 각각을 통해 n^+ 불순물이 주입된 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D) 각각과 접속된다. 또한, 액티브층(114)은 오프 전류를 감소시키기 위하여 채널 영역(114C)과 소스 및 드레인 영역(114S, 114D) 사이에 n^- 불순물이 주입된 엘디디(Lightly Doped Drain; LDD) 영역(미도시)을 더 구비하기도 한다.

무기 보호막(128)은 소스 전극(108), 드레인 전극(110) 및 데이터 라인(104) 상에 이들(108, 110, 104)과 동일 패턴으로 형성된다. 무기 보호막(128)과 중첩되는 영역의 층간 절연막(126)은 평탄한 표면을 가지도록 형성된다. 무기 보호막(128)과 중첩되지 않는 영역의 층간 절연막(126)은 요철 형태의 표면을 가지도록 형성된다. 이 때, 도 4에 도시된 바와 같이 요철 형태로 형성된 층간 절연막(126)의 오목부 및 볼록부 중 적어도 어느 하나의 높이(H)는 예를 들어 약 100~1000Å이다. 그리고, 층간 절연막(126)은 무기 보호막(128)과 동일한 SiNx , SiO_2 등과 같은 무기 절연물질로 형성된다.

유기 보호막(118)은 개구율을 높히도록 무기 보호막(128)이 형성된 하부 기관(101) 상에 형성된다. 이러한 유기보호막(118)은 요철 형태의 층간 절연막(126)과 접촉하게 된다. 특히, 유기 보호막(118)은 합착제(148)와 대응되는 영역에서 요철 형태의 층간 절연막(126)과 접촉하게 되므로 유기 보호막(118)과 층간 절연막(126) 간의 접합력이 상대적으로 향상된다. 이에 따라, 합착제(148)와 대응되는 영역에서 유기 보호막(118)과 층간 절연막(126) 간의 분리 현상이 개선된다.

이와 같이, 본 발명에 따른 액정 표시 패널은 요철형태의 층간 절연막(126)과 유기 보호막(118)이 접촉하게 되므로 합착제(148)와 대응되는 영역에서 박막 간 분리현상이 방지된다.

또한, 본 발명에 따른 액정 표시 패널은 박막트랜지스터(130)를 이용하여 하부기관(101) 상에 형성된 구동회로부가 유기 보호막에 의해 보호되므로 투명 도전막 패터닝시 구동회로부가 침식되는 것이 방지된다.

뿐만 아니라, 본 발명에 따른 액정 표시 패널은 합착제(148)를 통해 박막트랜지스터(130)에 가해지는 압력을 유기 보호막(118)으로 견디게 되므로 구동회로부의 손상이 방지된다.

도 5a 내지 도 5g는 본 발명에 따른 액정 표시 패널의 제조방법을 설명하기 위한 단면도이다.

도 5a를 참조하면, 하부 기판(101) 상에 버퍼막(116)이 형성되고, 그 위에 액티브층(114)이 형성된다.

버퍼막(116)은 하부 기판(101) 상에 SiO_2 등과 같은 무기 절연 물질이 전면 증착되어 형성된다.

액티브층(114)은 버퍼막(116) 상에 아몰퍼스-실리콘을 증착한 후 그 아몰퍼스-실리콘을 레이저로 결정화하여 폴리-실리콘이 되게 한 다음, 그 폴리-실리콘을 포토리소그래피 공정과 식각 공정으로 패터닝함으로써 형성된다.

도 5b를 참조하면, 액티브층(114)이 형성된 버퍼막(116) 상에 게이트 절연막(112)이 형성되고, 그 위에 게이트 전극(106) 및 게이트 라인(102)을 포함하는 제1 도전 패턴군이 형성된다.

게이트 절연막(112)은 액티브층(114)이 형성된 버퍼막(116) 상에 SiO_2 등과 같은 무기 절연 물질이 전면 증착되어 형성된다.

게이트 전극(106) 및 게이트 라인(102)을 포함하는 제1 도전 패턴군은 게이트 절연막(112) 상에 게이트 금속층을 형성한 후, 그 게이트 금속층을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 형성된다.

그리고, 게이트 전극(106)을 마스크로 이용하여 액티브층(114)에 n^+ 불순물을 주입하여 게이트 전극(106)과 비중첩된 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D)이 형성된다. 이러한 액티브층(114)의 소스 및 드레인 영역(114S, 114D)은 게이트 전극(106)과 중첩되는 채널 영역(114C)을 사이에 두고 마주하게 된다.

도 5c를 참조하면, 제1 도전 패턴군이 형성된 게이트 절연막(112) 상에 층간 절연막(126)이 형성되고, 층간 절연막(126) 및 게이트 절연막(112)을 관통하는 소스 및 드레인 콘택홀(124S, 124D)이 형성된다.

층간 절연막(126)은 게이트 라인(102) 및 게이트 전극(106)을 포함하는 제1 도전 패턴군이 형성된 게이트 절연막(112) 상에 SiN_x , SiO_2 등과 같은 무기 절연 물질이 전면 증착되어 형성된다.

이어서, 포토리소그래피 공정 및 식각 공정으로 층간 절연막(126) 및 게이트 절연막(112)을 관통하여 액티브층(114)의 소스 및 드레인 영역(114S, 114D)을 각각 노출시키는 소스 및 드레인 콘택홀(124S, 124D)이 형성된다.

도 5d를 참조하면, 층간 절연막(126) 상에 데이터 라인(104), 소스 전극(108) 및 드레인 전극(110)을 포함하는 제2 도전 패턴군과; 제2 도전 패턴군과 동일 패턴의 무기 보호막(128)이 형성된다. 이에 대하여 도 6a 내지 도 6c를 결부하여 상세히 설명하기로 한다.

도 6a에 도시된 바와 같이 층간 절연막(126) 상에 데이터 금속층(162)과 무기 절연막(164)이 순차적으로 증착된다. 데이터 금속층(162)은 Mo, W, Al, Cu, Cr, MoW 등의 단일층 또는 이들을 이용한 다층 구조로 형성된다. 무기 절연막(164)은 SiN_x , SiO_x 등과 같은 무기 절연물질이 이용된다.

그런 다음, 무기 절연막(164) 상에 포토레지스트를 전면 도포한 후 포토마스크를 이용하여 포토레지스트를 노광 및 현상함으로써 포토레지스트 패턴(166)이 형성된다. 그 포토레지스트 패턴(166)을 마스크로 무기 절연막(164) 및 데이터 금속층(162)을 1차 건식 식각한다. 1차 건식 식각시 SF_6 , O_2 , $\text{SF}_6 + \text{O}_2$ 등의 식각가스가 이용된다. 이에 따라, 무기 절연막(164)이 패터닝됨으로써 도 6b에 도시된 바와 같이 데이터 금속층(162) 상에 무기 보호막(128)이 형성된다. 그리고, 데이터 금속층(162)은 무기 보호막(128) 패터닝시 이용되는 식각가스에 반응하여 포토레지스트 패턴을 따라 일부 패터닝된다.

그런 다음, 포토레지스트 패턴(166)을 마스크로 데이터 금속층(162)이 2차 건식 식각된다. 2차 건식 식각시 Cl_2 , O_2 , $\text{Cl}_2 + \text{O}_2$ 등의 식각가스가 이용된다. 이에 따라, 도 6c에 도시된 바와 같이 데이터 라인(104), 소스 전극(108) 및 드레인 전극(110)을 포함하는 제2 도전 패턴군이 형성된다. 이 때, 층간 절연막(126)은 2차 건식식각시 이용된 가스에 의해 스퍼터링되어 요철형태의 표면을 가지게 된다. 이에 따라, 층간 절연막(126)의 표면적은 상대적으로 넓어져 추후에 형성되는 유기 보호막(118)과의 접촉 계면이 증대된다.

한편, 건식 식각 가스 대신에 TAMA 브러시 세정 공정을 이용하여 유기 보호막과 접촉하는 무기 보호막의 표면을 요철 형태로 형성할 수도 있다. 이 경우 무기 보호막을 형성한 후 무기 보호막의 표면을 요철 형태로 형성하기 위해 약 10분 이상의 세정공정이 필요하다. 반면에 건식 식각 공정을 이용하는 경우 데이터 금속층(162)의 패터닝과 동시에 층간 절연막(126)의 표면이 스퍼터링되므로 별도의 공정이 불필요하다.

또한, 세정 공정을 이용하여 요철 형태로 형성된 무기 보호막의 오목부 및 볼록부의 크기는 건식 식각 공정을 이용하여 요철 형태로 형성된 층간 절연막의 요철 형태의 오목부 및 볼록부의 크기보다 작다. 이에 따라, 건식 식각 공정을 이용하여 요철 형태로 형성된 층간 절연막(126)은 세정 공정을 이용하여 요철 형태로 형성된 무기 보호막에 비해 유기 보호막(118)과의 접합력이 증대된다.

도 5e를 참조하면, 제2 도전 패턴군이 형성된 층간 절연막(126) 상에 유기보호막(118)이 형성되고, 무기 보호막(128) 및 유기 보호막(118)을 관통하는 화소 콘택홀(120)이 형성된다.

유기 보호막(118)은 데이터 라인(104) 및 드레인 전극(110)이 형성된 층간 절연막(126) 상에 포토 아크릴 등과 같은 유기 절연 물질이 전면 증착되어 형성된다.

이어서, 포토리소그래피 공정 및 식각 공정으로 유기 보호막(118) 및 무기 보호막(128)을 관통하는 화소 콘택홀(120)이 형성된다. 화소 콘택홀(120)은 무기 보호막(128) 및 유기 보호막(118)을 관통하여 TFT(130)의 드레인 전극(110)을 노출시킨다.

도 5f를 참조하면, 유기 보호막(118) 상에 화소 전극(122)을 포함하는 제3 도전패턴군이 형성된다.

화소 전극(122)을 포함하는 제3 도전패턴군은 유기 보호막(118) 상에 ITO 등의 투명 도전막을 증착한 후, 그 투명 도전막을 포토리소그래피 공정 및 건식 식각 공정으로 패터닝함으로써 형성된다.

도 5g를 참조하면, 화소 전극(122)이 형성된 박막트랜지스터 기관(140)이 합착제(148)에 의해 별도로 마련된 칼라필터 기관(142)과 합착된다.

도 7은 본 발명의 제2 실시 예에 따른 박막트랜지스터 기관을 나타내는 단면도이다.

도 7에 도시된 박막트랜지스터 기관은 도 2 및 도 3에 도시된 박막트랜지스터 기관과 대비하여 폴리 실리콘형 박막트랜지스터 대신에 아몰퍼스 실리콘형 박막트랜지스터를 이용하는 것을 제외하고는 동일한 구성요소를 구비한다.

아몰퍼스 실리콘형 박막트랜지스터는 기관(101) 상에 형성되며 게이트라인과 접속된 게이트 전극(206)과, 데이터라인과 접속된 소스 전극(208)과, 화소전극(222)과 접속된 드레인 전극(210)과, 소스 및 드레인 전극(208,210) 사이의 채널을 형성하는 활성층(214)과, 소스 및 드레인 전극(208,210) 각각과 활성층(214)과의 오믹접촉을 위한 오믹접촉층(216)을 구비한다.

소스 전극(208), 드레인 전극(210) 및 데이터라인(104) 상에는 그들과 동일 패턴의 무기 보호막(228)이 형성된다. 무기 보호막(228)과 중첩되는 영역의 게이트 절연막(212)은 평탄한 표면을 가지도록 형성된다. 무기 보호막(228)과 중첩되지 않는 영역의 게이트 절연막(212)은 요철 형태의 표면을 가지도록 형성된다. 이 때, 요철 형태로 형성된 게이트 절연막(212)의 오목부 및 볼록부 중 적어도 어느 하나의 높이는 예를 들어 약 100~1000 Å이다. 그리고, 게이트 절연막(212)은 무기보호막(228)과 동일한 SiNx 등과 같은 무기 절연물질로 형성된다.

유기 보호막(218)은 개구율을 높히도록 무기 보호막(228)이 형성된 하부 기관(101) 상에 포토 아크릴과 같은 유기 절연물질로 형성된다. 이러한 유기보호막(218)은 요철 형태의 게이트 절연막(212)과 접촉하게 된다. 특히, 유기 보호막(218)은 합착제(148)와 대응되는 영역에서 요철 형태의 게이트 절연막(212)과 접촉하게 되므로 유기 보호막(218)과 게이트 절연막(212) 간의 접합력이 상대적으로 향상된다. 이에 따라, 합착제(148)와 대응되는 영역에서 유기 보호막(218)과 게이트 절연막(212) 간의 분리 현상이 개선된다.

이와 같이, 본 발명에 따른 액정 표시 패널은 요철형태의 게이트 절연막(212)과 유기 보호막(218)이 접촉하게 되므로 합착제(148)와 대응되는 영역에서 박막 간 분리현상이 방지된다.

또한, 본 발명에 따른 액정 표시 패널은 박막트랜지스터를 이용하여 하부기관(101) 상에 형성된 구동회로부가 유기보호막(218)에 의해 보호되므로 투명 도전막 패터닝시 구동회로부가 침식되는 것이 방지된다.

뿐만 아니라, 본 발명에 따른 액정 표시 패널은 합착제를 통해 박막트랜지스터에 가해지는 압력을 유기 보호막(218)으로 견디게 되므로 구동회로부의 손상이 방지된다.

도 8은 종래와 본 발명에 따른 액정 표시 패널의 박막 간의 접합력을 비교한 도면이다. 도 8에서 가로축은 종래와 본 발명에 따른 액정 표시 패널을, 세로축은 무기막과 유기막 간의 접합력을 나타낸다.

도 8에 도시된 바와 같이 본 발명에 따른 액정 표시 패널(C)은 종래 유기막과 무기막이 접촉되는 종래 액정 표시 패널(A)에 비해 상대적으로 접합력이 증대된다. 또한, 본 발명에 따른 종래 액정 표시 패널(C)은 합착제의 면적이 증대된 액정 표시 패널(B)에 비해 유기막과 무기막 간의 접합력이 증대됨을 알 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 박막트랜지스터 기관, 이의 제조방법, 이를 가지는 액정 표시 패널과 이 액정 표시 패널의 제조방법은 데이터 금속층의 식각가스를 이용하여 층간 절연막 및 게이트 절연막 중 적어도 어느 하나의 무기절연막을 표면처리한다. 이에 따라, 무기절연막과 유기보호막 간의 접촉면이 증대되어 무기절연막과 유기 보호막 간의 분리 현상이 방지된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 종래 액정 표시 패널을 나타내는 단면도이다.

도 2는 본 발명의 제1 실시 예에 따른 액정 표시 패널을 나타내는 평면도이다.

도 3은 도 2에서 선 "I-I'", "II-II'"를 따라 절취한 액정 표시 패널을 나타내는 단면도이다.

도 4는 도 3에 도시된 "A"영역을 확대한 도면이다.

도 5a 내지 도 5g는 도 3에 도시된 액정 표시 패널의 제조방법을 설명하기 위한 단면도이다.

도 6a 내지도 6c는 도 5d에 도시된 제2 도전패턴군 및 무기 보호막의 제조방법을 구체적으로 설명하기 위한 단면도이다.

도 7은 본 발명의 제2 실시 예에 따른 액정 표시 패널을 나타내는 단면도이다.

도 8은 종래와 본 발명에 따른 액정 표시 패널의 박막 간 접합력을 나타내는 도면이다.

< 도면의 주요부분에 대한 설명 >

101 : 기관 102 : 게이트 라인

104 : 데이터 라인 106,206 : 게이트 전극

108,208 : 소스 전극 110,210 : 드레인 전극

112,212 : 게이트 절연막 114 : 액티브층

116 : 버퍼층 118,218 : 유기 보호막

122,222 : 화소 전극 120,124S,124D,220 : 콘택홀

126 : 층간 절연막 128,228 : 무기보호막

130 : 박막 트랜지스터 140 : 박막트랜지스터 기판

142 : 칼라필터 기판 148 : 합착제

150 : 게이트 패드 160 : 데이터 패드

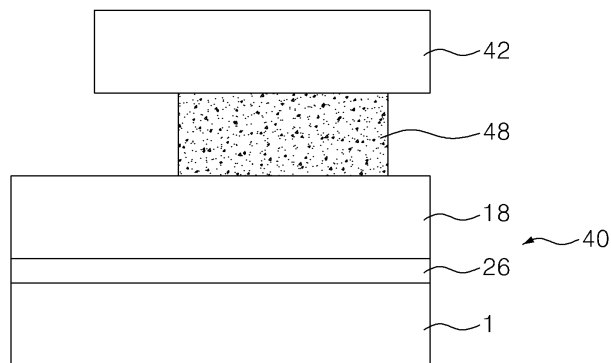
162 : 데이터 금속층 164 : 무기 절연막

166 : 포토레지스트 패턴 214 : 활성층

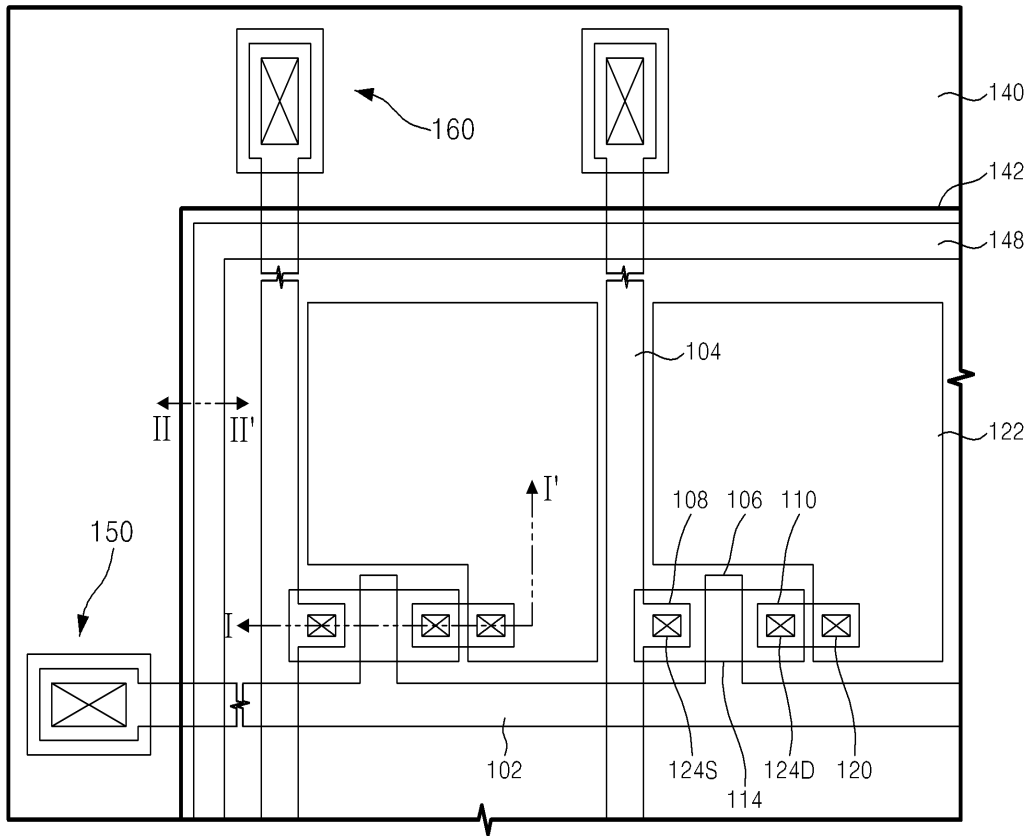
216 : 오믹접촉층

도면

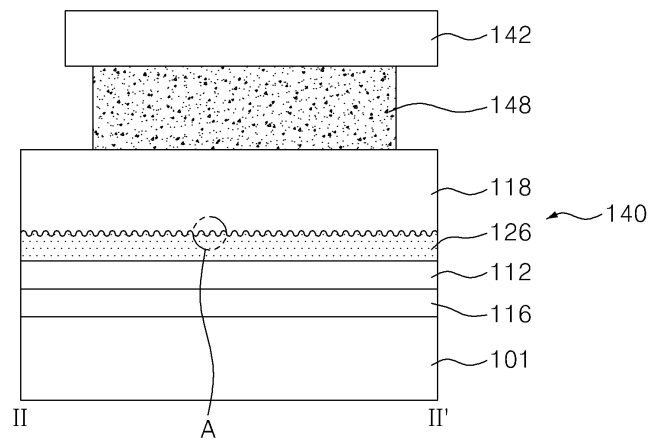
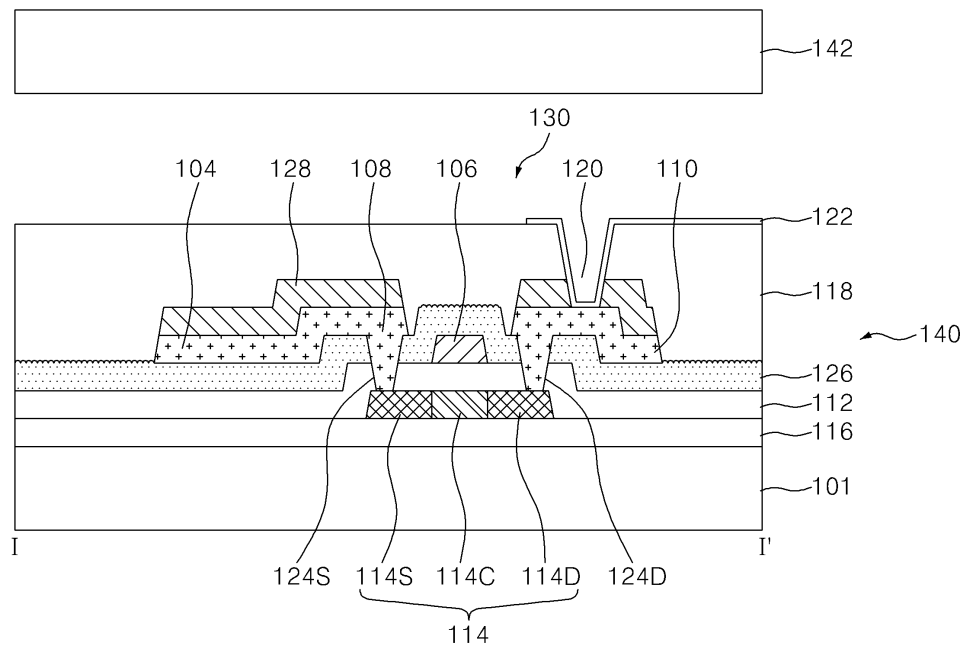
도면1



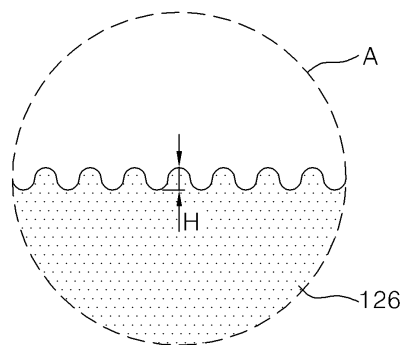
도면2



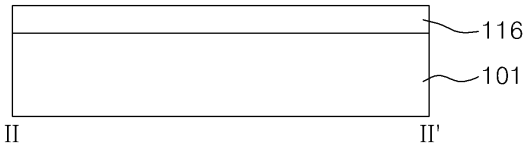
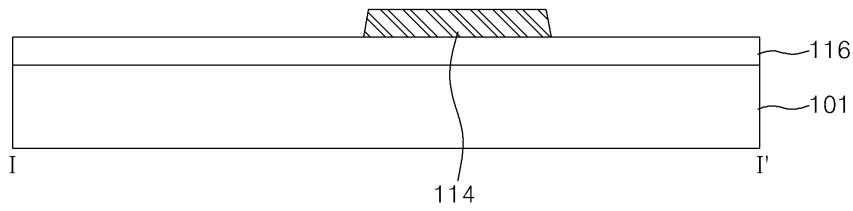
도면3



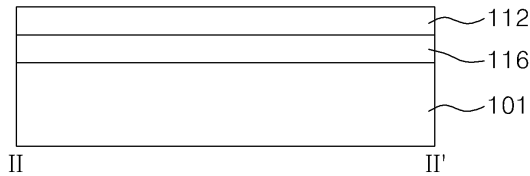
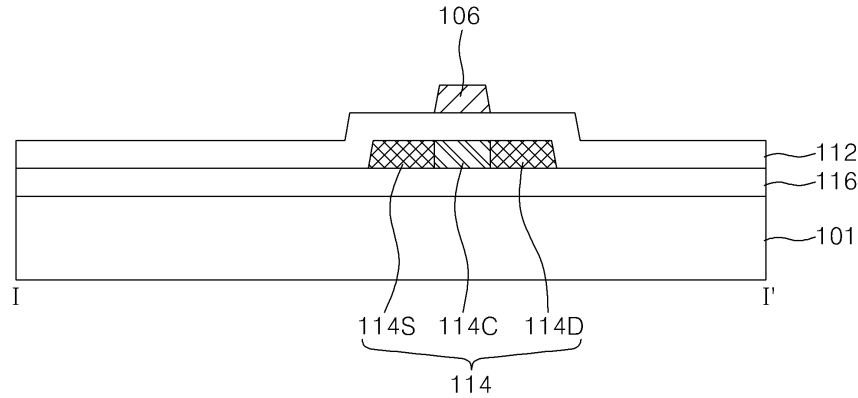
도면4



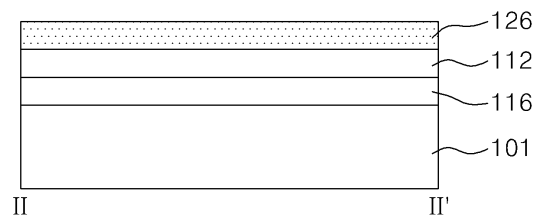
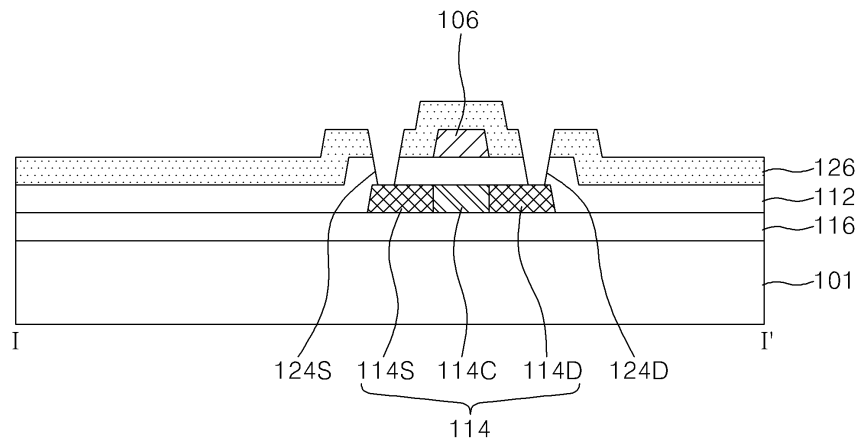
도면5a



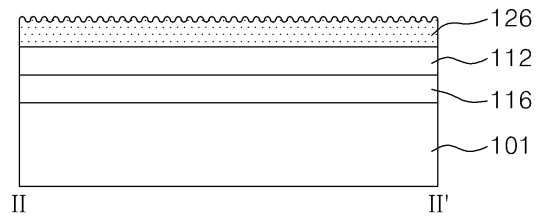
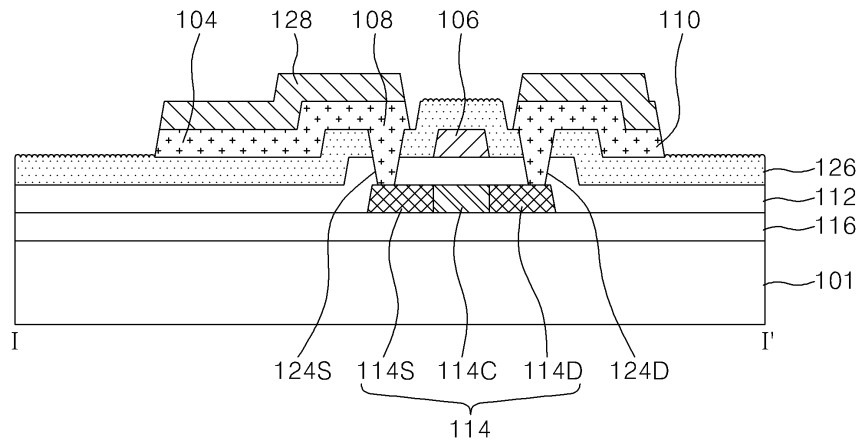
도면5b



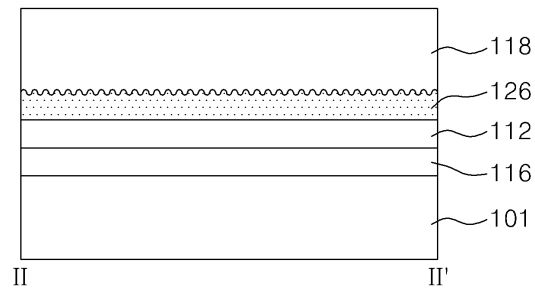
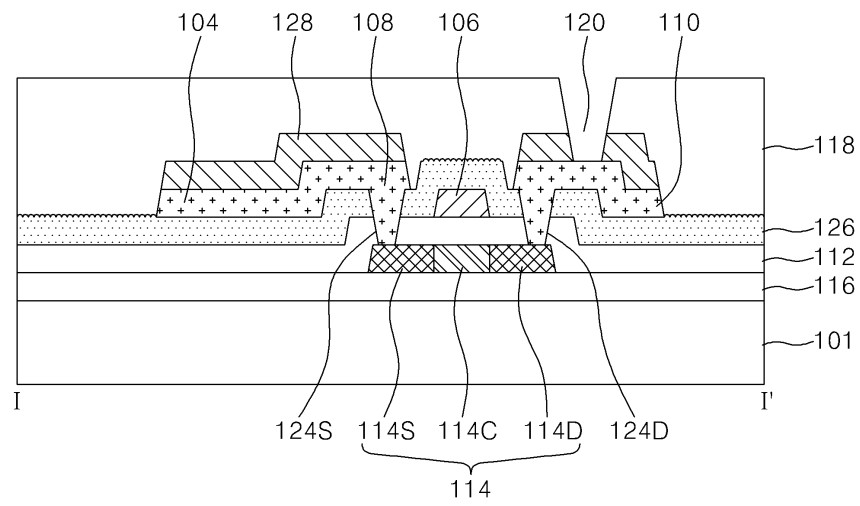
도면5c



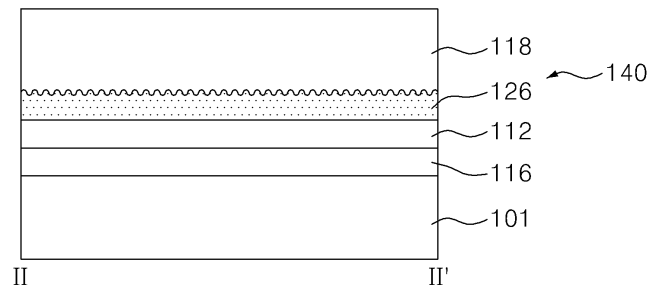
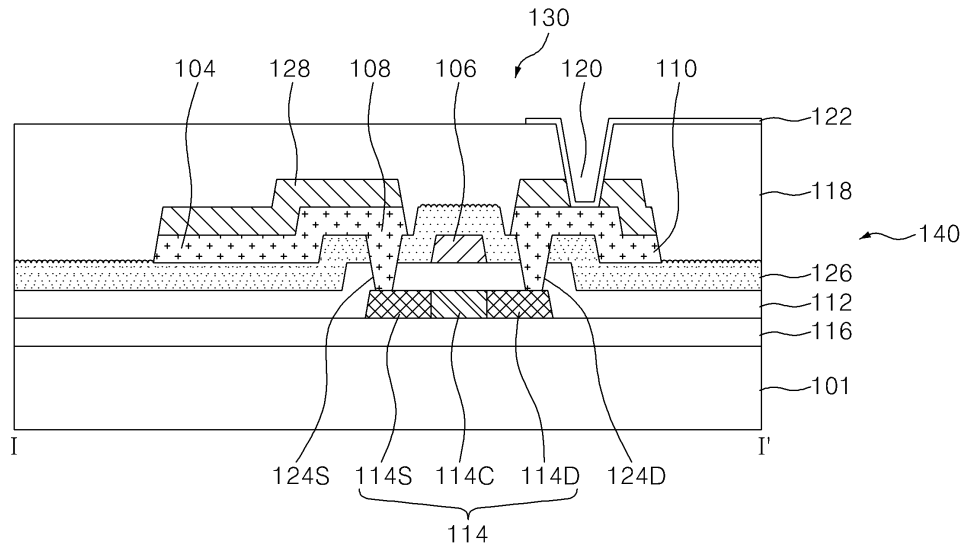
도면5d



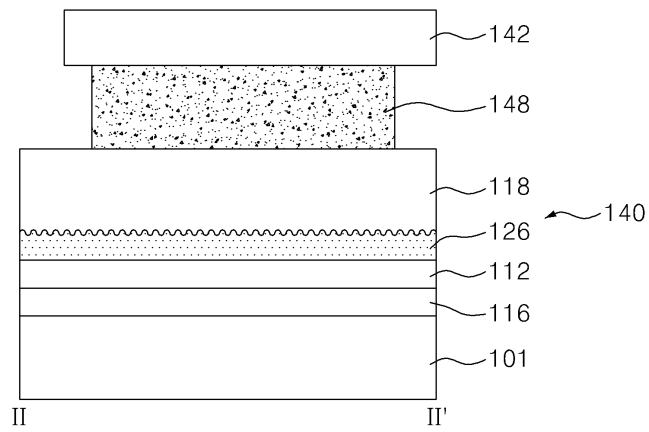
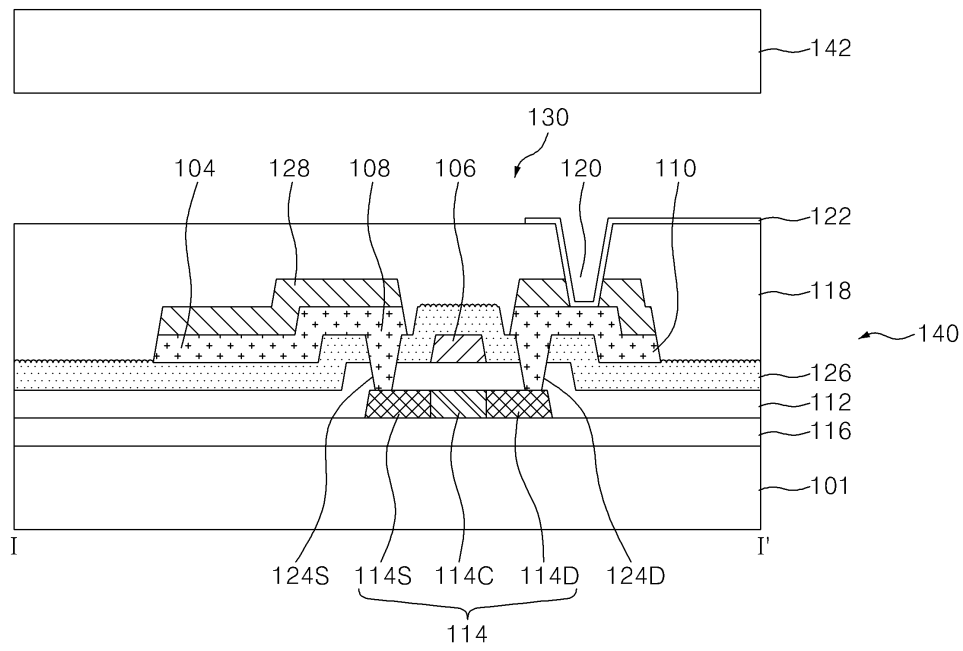
도면5e



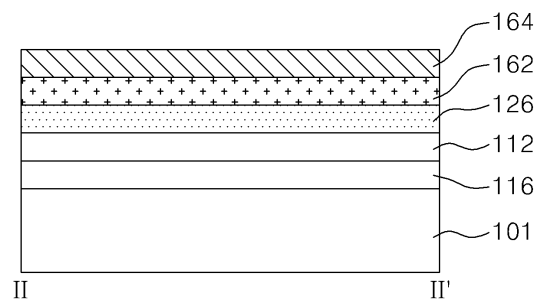
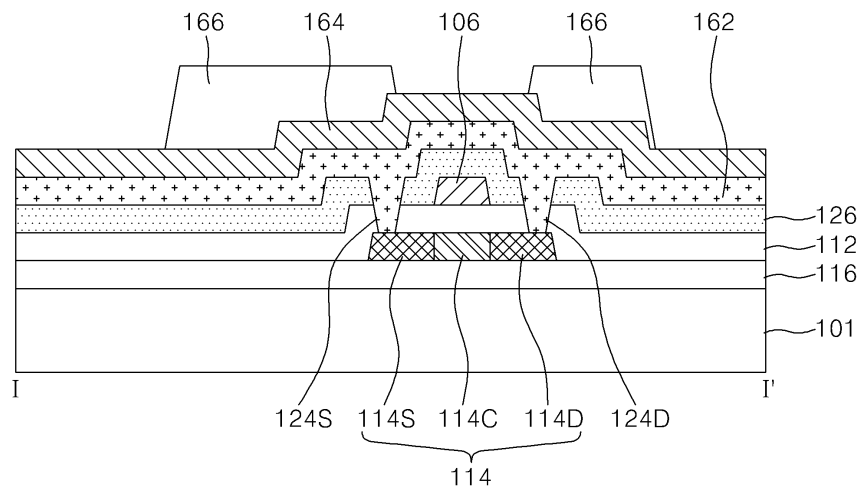
도면5f



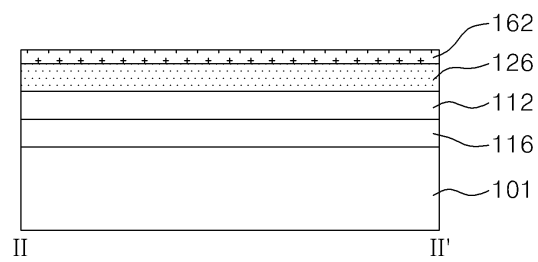
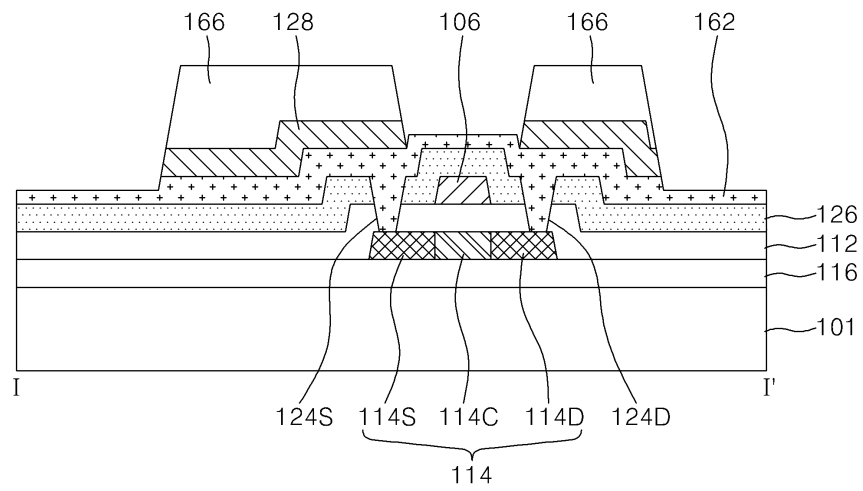
도면5g



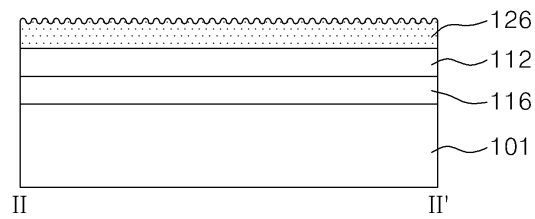
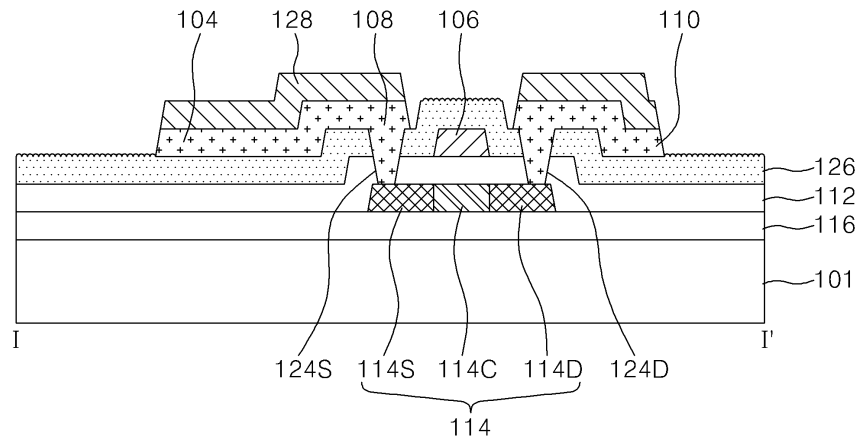
도면6a



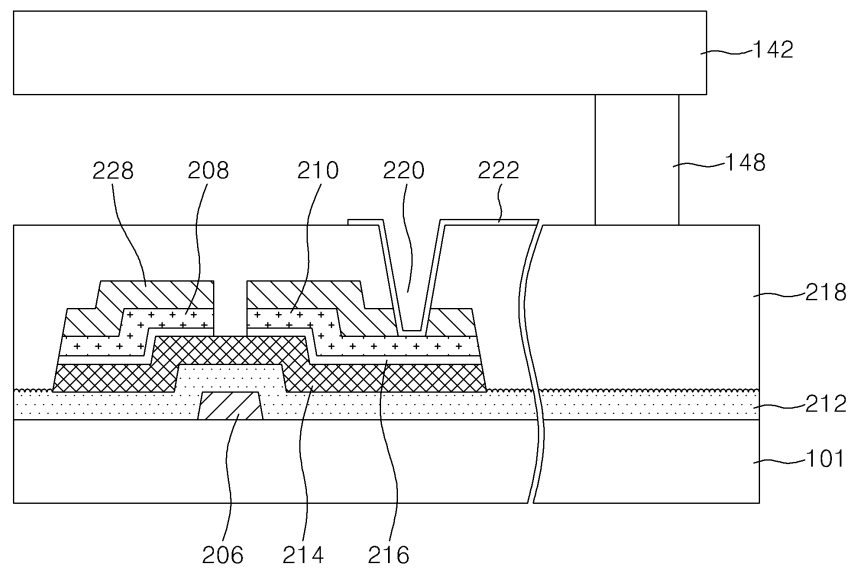
도면6b



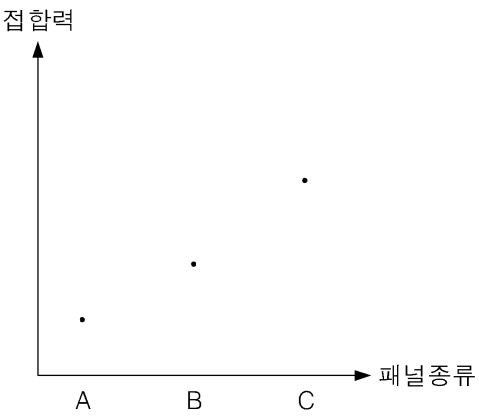
도면6c



도면7



도면8



专利名称(译)	薄膜晶体管基板，其制造方法以及具有该薄膜晶体管基板的液晶显示面板及该液晶显示面板的制造方法		
公开(公告)号	KR1020070042249A	公开(公告)日	2007-04-23
申请号	KR1020050097923	申请日	2005-10-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	YOU CHUN GI		
发明人	YOU, CHUN GI		
IPC分类号	G02F1/136		
CPC分类号	G02F2201/50 G02F1/136227 G02F2202/02		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋，云何		
其他公开文献	KR101272488B1		
外部链接	Espacenet		

摘要(译)

本发明提供能够防止无机膜与有机层之间偏析的薄膜晶体管基板，其制造方法以及具有该薄膜晶体管基板的LCD面板，以及该LCD面板的制造方法。根据本发明的薄膜晶体管基板包括与栅极线和数据线连接的薄膜晶体管；保护薄膜晶体管的有机钝化；门线；并且无机绝缘膜形成为具有有机钝化和有机钝化的接触表面的不同无接触侧的形式，它形成在数据线之间。

