



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1345 (2006.01)

(11) 공개번호 10-2007-0037111
(43) 공개일자 2007년04월04일

(21) 출원번호 10-2005-0092351
(22) 출원일자 2005년09월30일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 엄성진
서울 양천구 신월4동 430-11호 서울연립 다동 302호

(74) 대리인 이수웅

전체 청구항 수 : 총 10 항

(54) 액정표시장치용 박막 트랜지스터 기판 및 이의 제조 방법

(57) 요약

액정표시장치용 박막 트랜지스터 기판 및 이의 제조 방법이 제공된다. 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기판은, 다수의 게이트 라인, 다수의 게이트 라인에 교차하도록 형성된 다수의 데이터 라인, 게이트 라인에 연결되는 게이트 전극 및 데이터 라인에 연결되는 드레인 전극과 소스 전극을 구비하는 박막 트랜지스터, 박막 트랜지스터와 연결된 화소 전극 및 각각의 게이트 라인 및 각각의 데이터 라인에 테스트 신호를 전달하며 적층 구조를 갖는 MPS(Mass Production System) 배선을 포함한다.

대표도

도 2

특허청구의 범위

청구항 1.

다수의 게이트 라인;

상기 다수의 게이트 라인에 교차하도록 형성된 다수의 데이터 라인;

상기 게이트 라인에 연결되는 게이트 전극 및 상기 데이터 라인에 연결되는 드레인 전극과 소스 전극을 구비하는 박막 트랜지스터;

상기 박막 트랜지스터와 연결된 화소 전극; 및

상기 각각의 게이트 라인 및 상기 각각의 데이터 라인에 테스트 신호를 전달하며 적층 구조를 갖는 MPS(Mass Production System) 배선을 포함하는 액정표시장치용 박막 트랜지스터 기판.

청구항 2.

제 1 항에 있어서,

상기 MPS 배선 가운데 상기 게이트 라인과 연결되는 게이트 MPS 배선은 상기 게이트 라인의 연장에 의해 형성되고, 상기 MPS 배선 가운데 상기 데이터 라인과 연결되는 데이터 MPS 배선은 상기 데이터 라인의 연장에 의해 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기판.

청구항 3.

제 2 항에 있어서,

적층 구조의 상기 게이트 MPS 배선과 상기 데이터 MPS 배선의 사이에는 이들 사이의 절연을 위한 절연층이 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기판.

청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 게이트 MPS 배선과 상기 데이터 MPS 배선은 소정의 오차 범위 내에서 실질적으로 동일한 저항값을 갖도록 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기판.

청구항 5.

제 4 항에 있어서,

상기 게이트 MPS 배선은 알루미늄(Al) 또는 이를 포함하는 합금 물질에 의해 형성되고, 상기 데이터 MPS 배선은 몰리브덴(Mo) 또는 이를 포함하는 합금 물질에 의해 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기판.

청구항 6.

다수의 게이트 라인을 형성하는 단계;

상기 다수의 게이트 라인과 교차하도록 다수의 데이터 라인을 형성하는 단계;

상기 게이트 라인과 연결되는 게이트 전극 및 상기 데이터 라인과 연결되는 드레인 전극과 소스 전극을 구비하는 박막 트랜지스터를 형성하는 단계;

상기 박막 트랜지스터와 연결되도록 화소 전극을 형성하는 단계; 및

상기 각각의 게이트 라인 및 상기 각각의 데이터 라인에 테스트 신호를 전달하는 적층 구조의 MPS(Mass Production System) 배선을 형성하는 단계를 포함하는 액정표시장치용 박막 트랜지스터 기판의 제조 방법.

청구항 7.

제 6 항에 있어서,

상기 MPS 배선 가운데 상기 게이트 라인과 연결되는 게이트 MPS 배선은 상기 게이트 라인의 연장에 의해 형성되고, 상기 MPS 배선 가운데 상기 데이터 라인과 연결되는 데이터 MPS 배선은 상기 데이터 라인의 연장에 의해 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기관의 제조 방법.

청구항 8.

제 7 항에 있어서,

상기 적층 구조의 MPS 배선을 형성하는 단계는, 상기 게이트 MPS 배선과 상기 데이터 MPS 배선 사이에 이들 사이의 절연을 위한 절연층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기관의 제조 방법.

청구항 9.

제 6 항 내지 제 8 항 중 어느 한 항에 있어서,

적층 구조의 상기 게이트 MPS 배선과 상기 데이터 MPS 배선은 소정의 오차 범위 내에서 실질적으로 동일한 저항값을 갖도록 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기관의 제조 방법.

청구항 10.

제 9 항에 있어서,

상기 게이트 MPS 배선은 알루미늄(Al) 또는 이를 포함하는 합금 물질에 의해 형성되고, 상기 데이터 MPS 배선은 몰리브덴(Mo) 또는 이를 포함하는 합금 물질에 의해 형성되는 것을 특징으로 하는 액정표시장치용 박막 트랜지스터 기관의 제조 방법.

명세서**발명의 상세한 설명****발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정표시장치용 박막 트랜지스터 기관 및 이의 제조 방법에 관한 것으로, 더욱 상세하게는 기관의 효율을 보다 향상시킬 수 있도록 개량된 액정표시장치용 박막 트랜지스터 기관과 이의 제조 방법에 관한 것이다.

근래들어 액정표시장치가 디스플레이 수단으로 각광받고 있다.

액정표시장치는 패널의 내부에 주입된 액정의 전기적, 광학적 성질을 이용하여 디스플레이 기능을 수행하는데, 소형, 경량 및 저소비 전력 등의 장점에 의해 컴퓨터 모니터나 이동 통신 단말기 등의 다양한 분야에 폭넓게 응용되고 있는 추세이다.

이러한 액정표시장치는 구동방식의 차이에 따라, 스위칭 소자 및 TN(Twisted Nematic) 액정을 이용한 액티브 매트릭스(Active matrix) 표시방식과 STN(Super-Twisted Nematic) 액정을 이용한 패시브 매트릭스(passive matrix) 표시방식으로 크게 구분할 수 있다.

상기 두 표시방식의 가장 큰 차이점은, 액티브 매트릭스 표시방식이 박막 트랜지스터(TFT)를 스위치로 이용하여 LCD를 구동하는 방식인데 반해, 패시브 매트릭스 표시방식은 트랜지스터를 사용하지 않기 때문에 이와 관련한 복잡한 회로를 필요로 하지 않는다는 것이다. 그러나 화질과 관련된 기술상 우위에 있는 액티브 매트릭스 표시방식의 액정표시장치가 널리 사용되고 있다.

액티브 매트릭스 표시방식의 액정표시장치의 구성과 동작, 이의 제조 과정에 대해 간략히 설명하면 다음과 같다.

액티브 매트릭스 표시방식을 사용하는 액정표시장치는, 통상, 컬러 필터를 포함하는 상부 기관과 박막 트랜지스터를 포함하는 하부 기관 그리고 그 사이의 공간에 충전된 액정층 등을 포함하여 구성된다. 즉, 액티브 매트릭스 표시방식을 사용하는 액정표시장치는 전극이 형성되어 있는 두 장의 기관(상부 기관 및 하부 기관)과 그 사이에 충전되어 있는 액정층 등으로 이루어지며, 상기 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하여 소정의 영상을 디스플레이할 수 있도록 구성된 장치이다.

이와 같은 액티브 매트릭스 표시방식 액정표시장치에 구비되는 하부 기관은 포토, 식각, 증착과 같은 여러 단계의 제조 공정의 반복을 통해 형성되는 게이트 라인, 데이터 라인 및 박막 트랜지스터 등이 구비된 표시 영역과, 완성된 하부 기관에 테스트 신호 등의 인가를 통해 완성된 기관의 불량 여부를 판별할 수 있도록 하기 위한 MPS 배선 등이 구비된 주변 영역으로 구분할 수 있다.

테스트 공정 등이 완료되면 주변 영역은, 스크라이빙(scribing) 및 브레이킹(breaking) 등의 공정을 통해 완제품 형성 전에 제거된다.

도 1은 종래의 액정표시장치용 박막 트랜지스터 기관을 나타낸 평면도 및 이의 부분 확대도이다.

도 1에 도시된 바와 같이, 종래의 액정표시장치용 박막 트랜지스터 기관은 유리 기관 등의 대형 절연 기관(110) 및 절연 기관(110) 상에 형성되는 다수의 표시 패널(120) 등에 의해 구성된다. 각각의 표시 패널(120)은 추후 액정표시장치의 하부 기관의 기능을 수행하게 된다.

앞서 간단히 언급했던 바와 같이, 절연 기관(110)의 주변 영역에는 표시 패널(120)에 테스트 신호를 인가하기 위한 다수의 패드(A, B, C, D) 및 이들로부터 인가된 신호를 표시 패널(120)의 각각의 게이트 라인 및 데이터 라인에 인가하는 MPS 배선 등이 형성된다.

다수의 패드(A, B, C, D)들은 각각 짝수(even), 홀수(odd) 게이트 라인 및 짝수, 홀수 데이터 라인에 테스트 신호를 인가하는 기능을 수행하나, 이에 대한 상세한 구분과 설명은 생략하기로 한다.

그런데, 근래들어 기관의 효율이 강조되는 추세에 따라 주변 영역으로 사용 가능한 기관의 마진(margine)이 감소하게 되면서 MPS 배선의 형성이 가능한 주변 영역의 면적이 크게 감소되었다. 이러한 기관의 마진 감소는 주변 영역에 위치하는 MPS 배선 사이의 단락 등을 유발할 수 있는데, MPS 배선 사이에 단락 등의 불량이 발생될 경우 테스트 결과의 왜곡 등으로 인한 액정표시장치의 품질 저하 등이 발생될 수 있다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 테스트 성능 및 기관의 이용 효율을 보다 향상시킬 수 있도록 개량된 액정표시장치용 박막 트랜지스터 기관과 이의 제조 방법을 제공하는 것이다.

본 발명의 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해되어질 수 있을 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기관은, 다수의 게이트 라인, 다수의 게이트 라인과 교차하도록 형성된 다수의 데이터 라인, 게이트 라인과 연결되는 게이트 전극 및 데이터 라인과 연결되는 드레인 전극과 소스 전극을 구비하는 박막 트랜지스터, 박막 트랜지스터와 연결된 화소 전극 및 각각의 게이트 라인 및 각각의 데이터 라인에 테스트 신호를 전달하며 적층 구조를 갖는 MPS(Mass Production System) 배선을 포함한다.

여기서 MPS 배선은, MPS 배선 가운데 게이트 라인과 연결되는 게이트 MPS 배선은 게이트 라인의 연장에 의해 형성되고, 데이터 라인과 연결되는 데이터 MPS 배선은 데이터 라인의 연장에 의해 형성됨으로써 이루어진 적층 구조를 갖는 것이 좋다.

이때, 적층 구조의 게이트 MPS 배선과 데이터 MPS 배선의 사이에는 이들 사이의 절연을 위한 절연층이 형성될 수 있다.

또한, 게이트 MPS 배선과 데이터 MPS 배선은 소정의 오차 범위 내에서 실질적으로 동일한 저항값을 갖도록 형성되는 것이 좋다.

게이트 MPS 배선은 알루미늄(Al) 또는 이를 포함하는 합금 물질에 의해 형성되고, 데이터 MPS 배선은 몰리브덴(Mo) 또는 이를 포함하는 합금 물질에 의해 형성될 수 있다.

또한, 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기관의 제조 방법은, 다수의 게이트 라인을 형성하는 단계, 다수의 게이트 라인과 교차하도록 다수의 데이터 라인을 형성하는 단계, 게이트 라인과 연결되는 게이트 전극 및 데이터 라인과 연결되는 드레인 전극과 소스 전극을 구비하는 박막 트랜지스터를 형성하는 단계, 박막 트랜지스터와 연결되도록 화소 전극을 형성하는 단계 및 각각의 게이트 라인 및 각각의 데이터 라인에 테스트 신호를 전달하는 적층 구조의 MPS(Mass Production System) 배선을 형성하는 단계를 포함한다.

이때, MPS 배선은, MPS 배선 가운데 게이트 라인과 연결되는 게이트 MPS 배선은 게이트 라인의 연장에 의해 형성되고, 데이터 라인과 연결되는 데이터 MPS 배선은 데이터 라인의 연장에 의해 형성됨으로써 이루어진 적층 구조를 갖는 것이 좋은데, 이 경우, 적층 구조의 게이트 MPS 배선과 데이터 MPS 배선의 사이에 이들 사이의 절연을 위한 절연층 형성 단계가 더 포함될 수 있다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있을 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것으로, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다.

도 2는 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기관을 나타낸 부분 평면도 및 이의 부분 단면도이다.

도 2에 도시된 바와 같이 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기관은 절연 기관(210) 및 표시 패널(220) 등을 포함하여 구성되며, 표시 패널(220)의 주변 영역에는 테스트 신호를 인가하기 위한 다수의 패드(A, B, C, D) 및 MPS 배선 등이 구비된다.

이때, 본 발명의 일 실시예에 따른 박막 트랜지스터 기관에 구비되는 MPS 배선은, 확대도에 나타낸 바와 같이, 게이트 MPS 배선층(230), 절연층(240) 및 데이터 MPS 배선층(250)을 구비하는 다층 구조로 구성될 수 있다. 이의 상세한 설명을 위해, 먼저 표시 패널(220)의 구조 및 동작에 대해 간략히 설명하면 다음과 같다.

절연 기관(210) 상에는 금속 물질에 의해 게이트 라인과 데이터 라인이 매트릭스 형태로 형성되고, 게이트 라인과 데이터 라인이 교차하는 지점에 스위칭 소자인 박막 트랜지스터(도시되지 않음)가 형성됨으로써 표시 패널(220)이 구성된다.

자세히 도시되지는 않았지만, 박막 트랜지스터는 게이트 전극, 소스 전극, 드레인 전극, 액티브층 및 오믹 접촉층 등으로 구성되며, 드레인 전극이 화소 전극과 연결되어 단위 화소를 이룬다.

이때, 박막 트랜지스터는 게이트 라인을 통해 게이트 전극에 게이트 신호가 인가되면 데이터 라인에 인가된 데이터 신호가 오믹 접촉층 및 액티브층을 통해 소스 전극에서 드레인 전극으로 전달되도록 동작한다.

즉, 소스 전극에 데이터(소스) 신호가 인가되면 소스 전극과 연결된 화소 전극에 이와 대응되는 전압이 인가되는데, 이로 인해 화소 전극과 공통 전극 사이에 전압차가 발생한다. 공통 전극은 박막 트랜지스터 기판과 대향하는 기판(통상, 컬러필터 기판)의 전면에 형성된 투명 전극을 이룬다.

그리고, 화소 전극과 공통 전극의 전압 차이로 인해 그 사이에 게재되어 있는 액정의 분자 배열이 변화되며, 액정의 분자 배열의 변화로 인해 화소의 광 투과량이 변하게 되어 각각의 화소별로 인가된 데이터 신호의 차에 따라 화소의 색상 차이가 발생된다. 이와 같은 색상의 차이를 이용하여 액정표시장치의 화면을 컨트롤 할 수 있게 되는 것이다.

여기서, 도 2에 도시된 바와 같은 본 발명의 일 실시예에 따른 박막 트랜지스터 기판은, 게이트 라인의 연장에 의해 게이트 MPS 배선(230)을 형성하고 데이터 라인의 연장에 의해 데이터 MPS 배선(250)을 형성할 수 있도록 하였다. 그리고 이들 사이의 단락을 방지하기 위한 절연층으로는 표시 패널(220)의 게이트 절연층(240)을 연장하여 사용할 수 있도록 하였다.

다시 말해, 절연 기판(210)의 주변 영역에 병렬적으로 배치되어 상대적으로 넓은 공간을 사용하던 MPS 배선을, 표시 패널(220) 내의 게이트층 및 데이터층의 연장에 의한 적층 구조를 이용하도록 함으로써, 산술적으로 계산하더라도, 2배 효율적인 공간 활용이 가능할 수 있도록 한 것이다.

이때, 게이트 MPS 배선(230)과 데이터 MPS 배선(250) 사이의 절연층(240)으로는 표시 패널(220) 내의 게이트 절연층의 연장층만이 사용될 수도 있으나, 표시 패널(220)의 제조 공정에 따라 반도체층 등이 추가로 형성된 적층 구조가 이용될 수도 있을 것임은 당업자에 있어 자명할 것이다.

또한, 도 2에 도시된 본 발명의 실시예에 대한 도면에 있어서는 게이트 MPS 배선(230)이 하부에 형성되고 데이터 MPS 배선(250)이 상부에 형성된 구조가 사용되는 것으로만 나타내었으나, 표시 패널(220) 내에 탑 게이트(top gate) 방식의 박막 트랜지스터가 사용되는 등의 경우에는 데이터 MPS 배선(250)이 하부에 위치되고 게이트 MPS 배선(230)이 상부에 형성될 수 있음 또한 당업자에 있어서는 자명할 것이다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해되어야만 한다.

발명의 효과

상기한 바와 같은 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기판과 이의 제조 방법에 의하면 보다 적은 면적을 이용한 MPS 배선의 형성이 가능하게 되었다.

이에 따라, 기판을 보다 효율적으로 이용함과 아울러 보다 정확한 테스트가 가능해져, 결국, 액정표시장치의 수율 증가 및 품질 향상을 이룰 수 있게 되었다는 등의 장점이 있다.

도면의 간단한 설명

도 1은 종래의 액정표시장치용 박막 트랜지스터 기판을 나타낸 평면도 및 이의 부분 확대도이다.

도 2는 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기판을 나타낸 부분 평면도 및 이의 부분 단면도이다.

<도면의 주요 부분에 관한 부호의 설명>

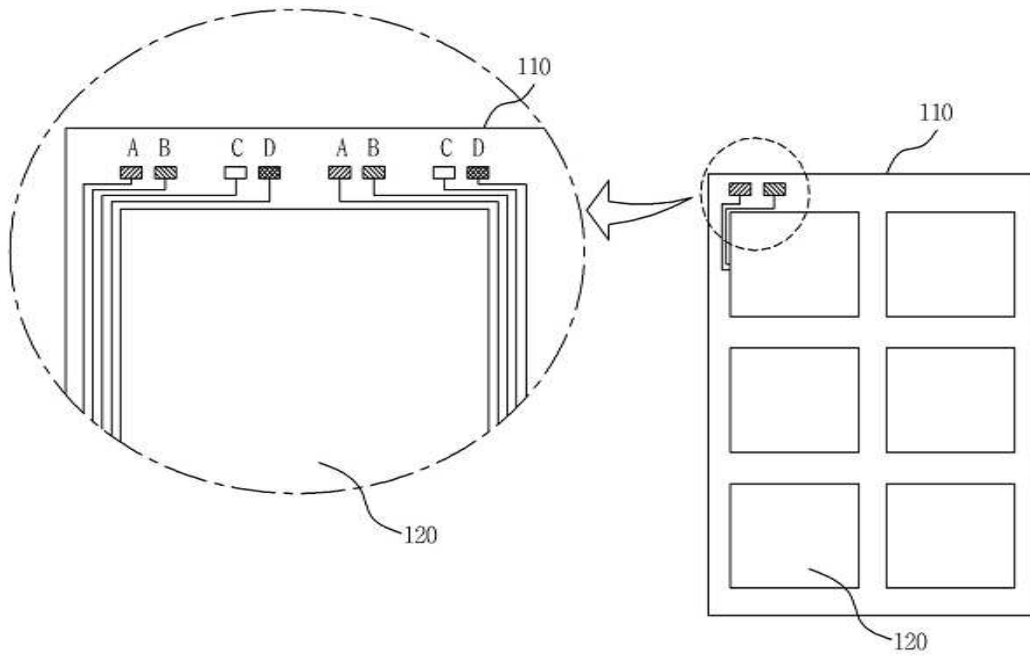
210 : 기판 220 : 표시 패널

230 : 게이트층 240 : 절연층

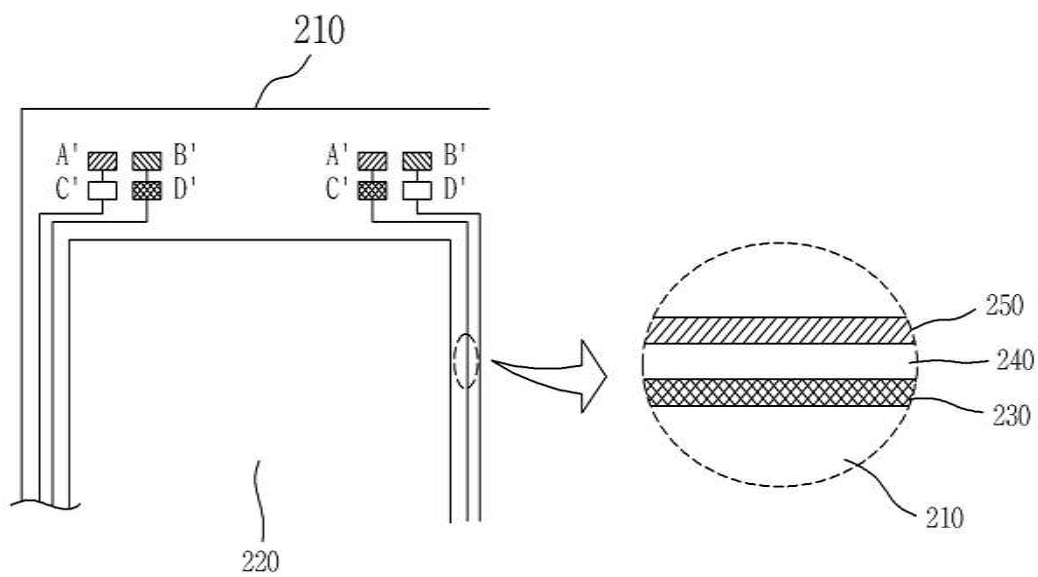
250 : 데이터층

도면

도면1



도면2



专利名称(译)	用于液晶显示装置的薄膜晶体管基板及其制造方法		
公开(公告)号	KR1020070037111A	公开(公告)日	2007-04-04
申请号	KR1020050092351	申请日	2005-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	UM SUNGJIN 엄성진		
发明人	엄성진		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/1345 G02F1/136286 H01L29/786 H01L27/124 G02F2201/123 B32B2457/202		
代理人(译)	Yisuung		
其他公开文献	KR101102040B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种用于LCD（液晶显示器）的薄膜晶体管基板及其制造方法，以有效地使用基板，并通过使用小面积形成MPS（批量生产系统）生产线来进行精确测试。组织：A多条数据线与多条栅极线交叉。薄膜晶体管包括连接到栅极线的栅电极，以及连接到数据线的漏电极和源电极。像素电极连接到薄膜晶体管。MPS线（250）具有堆叠结构，并将栅极信号传输到每条栅极线和每条数据线。通过栅极线的延伸形成连接到栅极线的MPS线的栅极MPS线，并且通过延伸形成连接到数据线的MPS线的数据MPS线。数据线。在栅极MPS线和数据MPS线之间形成绝缘层（240），两者都具有堆叠结构。©KIPO 2007

