

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2006-0104707
(43) 공개일자 2006년10월09일

(21) 출원번호 10-2005-0027063

(22) 출원일자 2005년03월31일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 노수동
경북 예천군 호명면 한어리 184번지

(74) 대리인 특허법인네이트

심사청구 : 없음

(54) 액정표시장치 및 그 제조방법

요약

본 발명은 액정표시장치용 어레이 기판에 관한 것으로, 특히 MVA 모드(Multi-domain Vertical Alignment mode)의 액정표시장치의 제조방법에 관한 것이다.

본 발명에 따른 MVA모드 액정표시장치는, 단일 화소를 다수의 도메인(domain)으로 형성하기 위해 상판에 리브(rib)를 하판에 상기 리브(rib)에 대응한 화소전극에 슬릿(slit)을 구성하는 구조에 있어서, 상기 리브(rib)를 형성함과 동시에 액정표시장치의 갭(gap)을 유지하는 스페이서(spacer)를 동시에 형성하는 것을 특징으로 한다.

또한, 상기 스페이서(spacer)는 제 1 기판의 블랙매트릭스(black matrix) 상부에 구성하며, 상기 스페이서가 대응하는 부분의 제 2 기판에는 배선과, 배선의 상부에 액티브층과, 금속층과 보호막을 적층하여 구성하는 것을 특징으로 한다.

대표도

도 6

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치를 개략적으로 도시한 사시도이고,

도 2는 종래에 따른 멀티 도메인 VA 모드 액정표시장치의 일부를 확대 도시한 단면도이고,

도 3a 내지 도 3d는 종래의 제 1 예에 따른 멀티 도메인 VA 모드 액정표시장치용 컬러필터 기판의 제조공정을 공정순서에 따라 도시한 공정 단면도이고,

도 4a 내지 도 4c는 종래의 제 2 예에 따른 멀티 도메인 VA 모드 액정표시장치용 컬러필터 기관의 제조공정을 공정순서에 따라 도시한 공정 단면도이고,

도 5는 본 발명에 따른 멀티 도메인 VA 모드 액정표시장치의 한 화소를 확대한 평면도이고,

도 6은 도 5의 VII-VII을 따라 절단한 단면도이고,

도 7a 내지 도 7d는 도 5의 VII-VII을 따라 절단하여, 본 발명에 따른 액정표시장치용 어레이기관의 제조공정을 공정순서에 따라 도시한 공정 단면도이고,

도 8a 내지 도 8f는 도 5의 VII-VII을 따라 절단하여, 본 발명의 제 1 실시예에 따른 액정표시장치용 컬러필터 기관의 제조공정을 공정순서에 따라 도시한 공정 단면도이고,

도 9a 내지 도 9c는 도 5의 VII-VII을 따라 절단하여, 본 발명의 제 2 실시예에 따른 액정표시장치용 컬러필터 기관의 제조공정을 공정순서에 따라 도시한 공정 단면도이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 제 1 기관 102 : 게이트 배선

106 : 게이트 절연막 112 : 반도체층

120 : 보호막 126 : 화소 전극

200 : 제 2 기관 202 : 블랙매트릭스

204 : 컬러필터 206 : 공통 전극

210 : 리브 212 : 스페이서

S : 슬릿

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 멀티도메인을 형성하기 위한 리브와, 갭을 유지하기 위한 스페이서를 포함하는 MVA(Multi-domain Vertical Alignment)모드 액정표시장치의 제조방법에 관한 것이다.

일반적으로 액정표시장치의 구동원리는, 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛의 편광상태가 변화되어 화상정보를 표현할 수 있다.

이하, 도면을 참조하여 액정표시장치의 일반적인 구성을 알아본다.

도 1은 일반적인 액정표시장치를 개략적으로 도시한 사시도이다.

도시한 바와 같이, 일반적인 액정표시장치(51)는 블랙매트릭스(6)와 서브컬러필터(7a,7b,7c)가 구성되고, 상기 블랙매트릭스 및 서브 컬러필터(6,7a,7b,7c)의 하부에 공통전극(9)이 형성된 상부기관(5)과, 화소영역(P)과 화소영역 상에 형성된 화소전극(17)과 스위칭소자(T)를 포함한 어레이배선(12,24)이 형성된 하부기관(22)으로 구성되며, 상기 상부기관(5)과 하부기관(22) 사이에는 액정(11)이 충전되어 있다.

상기 하부기관(22)은 어레이 기관이 라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트배선(12)과 데이터배선(24)이 형성된다.

상기 화소영역(P)은 상기 게이트배선(12)과 데이터배선(24)이 교차하여 정의되는 영역이다. 상기 화소영역(P)상에 형성되는 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명도전성 금속을 사용한다.

전술한 바와 같이 구성되는 액정표시장치는 상기 박막트랜지스터(T)와 박막트랜지스터에 연결된 화소전극(17)이 매트릭스 내에 존재함으로써 영상을 표시한다.

상기 게이트배선(12)은 상기 박막트랜지스터(T)의 제 1 전극인 게이트전극(30)을 구동하는 펄스전압을 전달하며, 상기 데이터배선(24)은 상기 박막트랜지스터(T)의 제 2 전극인 소스전극(34)을 구동하는 신호전압을 전달하는 수단이다.

이때, 상기 소스 전극(34)과 이격하여 위치하고 상기 화소 전극(17)과 연결된 드레인 전극(36)과, 상기 소스 및 드레인 전극의 하부에는 액티브층(32)이 구성된다.

전술한 바와 같은 구성으로 제작되는 액정표시장치는 광시야각 구현과 고휘도의 구현을 위한 다양한 연구가 진행되고 있다.

시야각을 넓히는 방법으로는 한 화소를 여러 영역으로 나누어 각 영역마다 액정분자의 배향을 다르게 하여 화소의 특성이 그 속에 들어있는 여러 영역의 특성의 평균값이 되게 하는 다중영역(multi-domain)기술, 위상차 필름을 써서 시야방향의 변화에 대한 위상차의 변화를 줄이는 위상보상기술, 수평 방향 전기장(lateral electric field)을 걸어 주어 액정의 방향자가 배향막에 나란한 평면에서 꼬이게 하는 IPS모드, 수직 배향막과 유전율 이방성이 음인 액정(negative LC)을 쓰는 수직 배향(Vertical Alignment)모드 등이 있다.

전술한 다수의 방법 중 상기 VA 모드에 대해 간략히 설명한다.

VA모드는 계조 전압에 대한 반응시간의 변화의 폭이 작아 응답특성이 일반적으로 사용되는 TN(Twisted Nematic)모드에 비해 좋다.

투과율이 100%에서 50%로 바뀌는 반응시간이 TN은 약 50ms이나 VA는 30ms로 빠르다.

일반적으로, VA 모드는 수직 배향제와 유전율 이방성이 음인 액정과 음의 위상차판을 써서 시야각이 커지는 반면 명암대비가 떨어지지만 유전율 이방성이 음인 액정을 쓰는 수직 배향된 멀티-도메인(다중 영역)의 액정패널은 명암대비율이 달라지지 않는다.

도 2는 일반적인 멀티도메인 구조의 VA 모드 액정표시장치의 일부를 확대한 단면도이다.

도시한 바와 같이, 제 1 기관(22) 상에는 화소전극(17)이 구성되고, 상기 제 1 기관(22)과 마주보는 제 2 기관(5) 상에는 차단층(블랙매트릭스)(6)과, 차단층(6)의 상부에는 컬러필터(7b)와 공통전극(9)이 구성된다.

상기 제 1 기관(22)과 제 2 기관(5)의 사이 영역에는 액정층(11)이 구성된다.

전술한 바와 같은 구성에서, 상기 공통전극(9)과 화소전극(17) 사이에 전압을 인가하게 되면, 상기 공통전극(9)과 화소전극(17)사이에는 수직 전계가 분포하게 된다.

이때, VA 모드에서 시야각을 넓히기 위해 멀티 도메인(multi-domain)기술을 적용하여 시야각을 넓히고자 할 때, 화소 전극을 부분적으로 식각한 슬릿(slit) 또는 홀(hole)을 이용하여 전기장을 대칭되는 방향으로 왜곡하는 방법을 사용할 수 있다.

더 나아가서는 상기 화소 전극(17)에 구성한 슬릿(S)과 슬릿(S)의 중심부에 대응하는 공통 전극(9)의 하부에 돌출형태의 리브(rib)를 형성함으로써, 화소 영역을 대칭되는 영역으로 더욱 분할 할 수 있다.

이때, 전술한 바와 같은 구성에서 상기 리브(rib)가 형성된 공통 전극(9)의 하부에, 상기 두 기판(5,22)의 이격된 겹을 유지하기 위한 스페이서(spacer, SP)가 형성된 구조가 제안되었다.

그런데, 전술한 바와 같은 종래의 다중 도메인 VA 모드 액정표시장치용 컬러필터기판을 형성하기 위해 모두 6개의 마스크 공정을 진행해야 한다.

이에 대해 이하, 공정 단면도를 참조하여 설명한다.

도 3a 내지 도 3d는 종래의 제 1 예에 따른 다중 도메인 VA 모드 액정표시장치용 컬러필터기판의 제조공정을 공정순서에 따라 도시한 공정 단면도이다.

도 3a는 제 1 마스크 공정을 나타낸 도면으로, 투명한 기판(5) 상에 블랙수지(black resin)를 도포하거나 크롬 및 산화크롬(Cr/CrO_x)을 증착하고 제 1 마스크 공정으로 패터닝하여, 블랙매트릭스(6)를 형성한다.

상기 블랙매트릭스(6)는 하부 어레이기판(미도시)의 구성에 따라 다양한 형태로 구성할 수 있으며, 일반적으로는 격자형상으로 형성된다.

도 3b는 제 2 내지 제 4마스크 공정을 나타낸 도면으로, 상기 블랙매트릭스(6)가 구성된 기판(5)의 전면에 적색 안료가 포함된 안료 수지를 도포한 후 제 2 마스크 공정으로 패터닝하여, 소정의 순서에 따라 부분적으로 적색 컬러필터(미도시)를 형성한다.

다음으로, 상기 적색 컬러필터(미도시)가 형성된 기판(5)의 전면에 녹색 안료가 포함된 안료 수지를 도포한 후 제 3 마스크 공정으로 패터닝하여, 상기 적색컬러필터의 이웃하는 화소에 녹색 컬러필터(7b)를 형성한다.

다음으로, 상기 적색 및 녹색 컬러필터(미도시, 7b)가 형성된 기판(5)의 전면에 파란색 안료가 포함된 안료 수지를 도포한 후 제 4 마스크 공정으로 패터닝하여, 상기 적색 및 녹색 컬러필터의 이웃하는 화소에 청색 컬러필터(미도시)를 형성한다.

이때, 상기 컬러필터는 다양한 재료 및 방법을 통해 형성할 수 있다.

도 3c는 제 5 마스크 공정을 나타낸 도면으로, 상기 컬러필터(7b)가 형성된 기판(5)의 전면에 투명한 공통 전극(9)을 형성하고 연속하여, 상기 투명한 공통 전극(9) 상부에 수지(resin)를 도포한 후 제 5 마스크 공정으로 패터닝하여, 돌출형상의 리브(rib,R)를 형성한다.

도 3d는 제 6 마스크 공정을 나타낸 도면으로, 리브(R)가 형성된 기판(5)의 전면에 고분자 수지를 도포한 후 제 6 마스크 공정으로 패터닝하여, 상기 블랙매트릭스(6)에 대응하여 기둥형상의 스페이서(SP)를 형성한다.

이상과 같이, 스페이서 및 리브(SP,R)를 포함하는 VA 모드 액정표시장치용 컬러필터기판은 6 마스크 공정을 통해 제작될 수 있다.

이러한 공정은 앞서 설명한 도 1과 같은 TN모드 액정표시장치용 컬러필터 기판에 비해, 2 마스크 공정이 추가되기 때문에, 공정시간 지연 및 비용증가에 따른 생산수율이 저하되는 문제가 있다.

따라서, 이러한 문제를 해결하기 위한 공정으로, 상기 리브와 스페이서를 동시에 형성하는 공정이 제안되었다.

이에 대해, 이하 공정도면을 참조하여 설명한다.

도 4a 내지 도 4c는 종래의 제 2 예에 따른 다중 도메인 VA 모드 액정표시장치용 컬러필터기판의 제조공정을 공정순서에 따라 도시한 공정 단면도이다.

도 4a는 제 1 마스크 공정을 나타낸 도면으로, 다수의 화소 영역(P)이 정의된 투명한 기판(50)상에 블랙수지(black resin)를 도포한 후 제 1 마스크 공정으로 패터닝하여 블랙매트릭스(black matrix, 52)를 형성한다.

도 4b는 제 2 내지 4 마스크 공정을 나타낸 도면으로, 상기 블랙매트릭스(black matrix)가 형성된 기판(50)에 앞서 제 1 예에서 언급한 바와 같이, 적색과 녹색과 청색의 컬러필터(54a, 54b, 미도시)를 형성한다.

이때, 특징적인 것을 상기 적색과 녹색의 컬러필터(54a, 54b, 미도시)를 형성하는 공정에서, 상기 블랙매트릭스(52)의 상부에 컬러필터를 적층하여 구성하는 것이다.

이와 같이 하면, 상기 적층된 블랙매트릭스와 적색 및 녹색 컬러필터는 화소영역에 대응하는 영역에 비해 높은 단차를 얻을 수 있다.

도 4c는 제 5 마스크 공정을 나타낸 도면으로, 상기 컬러필터(54a, 54b, 미도시)가 형성된 기판(50)의 전면에 고분자 수지를 도포한 후 제 5 마스크 공정으로 패터닝하여, 상기 적색과 녹색의 컬러필터(54a, 54b)가 겹쳐 구성된 블랙 매트릭스(52)의 상부와 상기 화소 영역(P)에 대응하여 제 1 돌출부(R1)와 제 2 돌출부(R2)를 형성한다.

이때, 상기 제 1 돌출부(R1)와 하부에 적층된 컬러필터(54a, 54b)는 스페이서의 기능을 하게 되고, 상기 제 2 돌출부(R2)는 멀티 도메인(multi domain)을 유도하기 위한 기능을 하게 된다.

상기 제 1 돌출부(R1)와 그 하부의 적층된 컬러필터(54a, 54b)의 높이(H)는 약 $4\mu\text{m}$ 로 형성될 수 있다.

전술한 바와 같은 5 마스크 공정을 통해 종래의 제 2 예에 따른 멀티 도메인 VA 모드 액정표시장치용 컬러필터기판을 제작할 수 있다.

그런데, 전술한 제 2 예는 앞서 설명한 종래의 제 1 예와 비교하여 마스크 공정을 한 단계 줄일 수 있지만, 전술한 구성은 상기 블랙매트릭스 및 그 상부의 컬러필터 적층 구조의 단차에 의해 상기 공통 전극(56)이 단선되는 불량률이 발생하는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 전술한 문제를 해결하기 위해 제안된 것으로, 상기 공통 전극의 단선불량률이 발생하지 않는 동시에, 단순화된 공정으로 상기 스페이서(spacer)와 리브(rib)를 동시에 구성할 수 있는 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는 다수의 화소 영역이 구성되고 서로 이격하여 합착된 제 1 기판과 제 2 기판과; 상기 화소 영역의 경계에 대응하는 상기 제 1 기판의 일면에 구성된 블랙매트릭스와; 상기 화소 영역에 구성된 컬러필터와; 상기 컬러필터와 블랙매트릭스의 전면에 구성된 공통 전극과; 상기 화소 영역에 대응하여 구성되고 a의 높이를 가지는 제 1 돌출부와; 상기 블랙매트릭스에 대응하여 구성되고, $a < b$ 를 만족하는 b의 높이를 가지며 구성된 제 2 돌출부와; 상기 제 2 기판의 마주보는 일면에 교차하여 구성된 게이트 배선과 데이터 배선과; 상기 제 2 돌출부에 대응하는 게이트 배선의 상부에 위치하는 섬형상의 구성층과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성된 박막트랜지스터와; 상기 화소 영역 구성되고 다수의 슬릿을 포함하는 화소 전극

을 포함한다.

상기 화소 전극의 슬릿은 상기 화소 영역을 중심으로 대칭되게 구성된 꺾쇠형상(>)이고, 상기 리브는 상기 슬릿 사이에 위치하도록 구성하며, 상기 게이트 배선의 상부에 위치한 섬형상의 구성층은 반도체층과 금속층의 적층구조인 것을 특징으로 한다.

상기 반도체층과 금속층의 상부에 보호막을 형성하여 발생하는 보호막의 단차 높이와, 상기 제 2 돌출부의 높이와, 상기 돌출부 하부 컬러필터의 단차 높이의 합은 상기 제 1 기판과 제 2 기판의 겹과 동일한 것을 특징하며 이때, 상기 제 2 돌출부 하부의 컬러필터 단차의 높이는 $0.8\mu\text{m} \sim 0.9\mu\text{m}$ 이고, 상기 제 2 돌출부의 높이 b는 $1.9\mu\text{m} \sim 2.1\mu\text{m}$ 이고, 상기 보호막이 이루는 단차의 높이는 $0.6\mu\text{m} \sim 0.8\mu\text{m}$ 인 것을 특징으로 한다.

상기 제 1 돌출부의 높이 a는 $1.3\mu\text{m} \sim 1.5\mu\text{m}$ 인 것을 특징으로 한다.

본 발명에 따른 액정표시장치용 어레이기판의 제조방법은 기판 상에 일 방향으로 연장된 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와; 상기 화소 영역에 다수의 슬릿을 포함하는 화소 전극을 형성하는 단계와; 상기 게이트 배선에 대응하여 섬형상의 구성층을 형성하는 단계와 상기 섬형상의 구성층 상부에 보호막을 형성하는 단계를 포함한다.

본 발명의 제 1 특징에 따른 액정표시장치용 컬러필터 기판의 제조방법은 기판 상에 다수의 화소 영역을 정의하는 단계와; 상기 화소 영역의 경계에 대응하여 블랙매트릭스를 형성하는 단계와; 상기 화소영역 중 상,하로 이웃한 화소 영역의 상부에 일 방향으로 동일한 색상의 컬러필터를 형성하는 단계와; 상기 컬러필터가 형성된 기판의 전면에 공통 전극을 형성하는 단계와; 상기 공통 전극의 상부에 감광성 수지를 도포하여 감광층을 형성하는 단계와; 상기 감광층의 이격된 상부에 투과부와 차단부로 구성된 마스크를 위치시키고 하부의 감광층을 노광하는 단계와; 상기 감광층을 현상하여, 상기 화소 영역에 대응하여 c의 폭을 가지는 제 1 돌출부와, 상기 블랙매트릭스에 대응하여 $c < d$ 를 만족하는 d의 폭을 가지는 제 2 돌출부를 형성하는 단계와; 상기 제 1 및 제 2 돌출부를 가열하는 공정을 진행하여, h1의 높이를 가지는 제 1 돌출부와, $h1 > h2$ 를 만족하는 h2의 높이를 가지는 제 2 돌출부를 형성하는 단계를 포함한다.

본 발명의 제 2 특징에 따른 액정표시장치용 컬러필터 기판 제조방법은 기판 상에 다수의 화소 영역을 정의하는 단계와; 상기 화소 영역의 경계에 대응하여 블랙매트릭스를 형성하는 단계와; 상기 화소영역 중 상,하로 이웃한 화소 영역에 일 방향으로 동일한 색상의 컬러필터를 형성하는 단계와; 상기 컬러필터가 형성된 기판의 전면에 공통 전극을 형성하는 단계와; 상기 공통 전극의 상부에 감광성 수지를 도포하여 감광층을 형성하는 단계와; 상기 감광층의 이격된 상부에 투과부와 차단부와 반투과부로 구성된 마스크를 위치시키고 하부의 감광층을 노광하는 단계와;

상기 감광층을 현상하여, 상기 화소 영역에 대응하여 L1의 높이를 가지는 제 1 돌출부와, 상기 블랙매트릭스에 대응하여 $L1 < L2$ 를 만족하는 L2의 폭을 가지는 제 2 돌출부를 형성하는 단계와; 상기 제 1 및 제 2 돌출부를 가열하는 공정을 진행하여, L1'의 높이를 가지는 제 1 돌출부와, $L1' > L2'$ 를 만족하는 L2'의 높이를 가지는 제 2 돌출부를 형성하는 단계를 포함한다.

본 발명의 특징에 따른 액정표시장치 제조방법은 제 1 기판과 제 2 기판에 화소 영역을 정의하는 단계와; 상기 화소 영역의 경계에 대응하는 상기 제 1 기판의 일면에 블랙매트릭스를 형성하는 단계와; 상기 화소 영역에 컬러필터를 형성하는 단계와; 상기 컬러필터와 블랙매트릭스의 전면에 공통 전극을 형성하는 단계와; 상기 화소 영역에 대응하여 a의 높이를 가지는 제 1 돌출부를 형성하는 단계와; 상기 블랙매트릭스에 대응하여 구성되고, $a < b$ 를 만족하는 b의 높이를 가지며 구성된 제 2 돌출부를 형성하는 단계와; 상기 제 2 기판의 마주보는 일면에 교차하여 게이트 배선과 데이터 배선을 형성하는 단계와; 상기 제 2 돌출부에 대응하는 게이트 배선의 상부에 위치하는 섬형상의 구성층을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 구성된 박막트랜지스터를 형성하는 단계와; 상기 화소 영역 구성되고 다수의 슬릿을 포함하는 화소 전극을 형성하는 단계와; 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.

이하, 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.

-- 제 1 실시예 --

본 발명에 따른 제 1 실시예의 특징은, 리브와 스페이서를 동시에 형성함에 있어, 히팅시 패턴폭에 따라 수축 특성이 달라지는 감광성 수지의 특성을 이용하여 높이가 다른 리브와 스페이서를 동시에 형성하는 것이며 동시에, 상기 스페이서에 대응하는 하부 기판에 높은 단차를 형성하는 것이다.

도 5는 본 발명에 따른 멀티 도메인 VA 모드 액정표시장치의 한 화소를 확대한 확대 평면도이다.

도시한 바와 같이, 기관(100)상에 일 방향으로 연장하여 게이트 배선(102)을 구성하고, 상기 게이트 배선(102)과 교차하여 화소 영역(P)을 정의하는 데이터 배선(114)을 구성한다.

상기 게이트 배선(102)과 데이터 배선(114)이 교차하는 지점에는 상기 게이트 배선(102)과 연결된 게이트 전극(104)과, 게이트 전극(104) 상부에 적층된 액티브층(108) 및 오믹콘택층(미도시)과 상기 액티브층(108)의 일측 상부에는 상기 데이터 배선(114)과 연결된 소스 전극(116)과, 이와는 소정간격 이격된 드레인 전극(118)을 포함하는 박막트랜지스터(T)를 구성한다.

상기 화소 영역(P)에는 상기 드레인 전극(118)과 접촉하는 화소 전극(126)을 구성하는데, 상기 화소 전극(126)에는 다수의 슬릿(S)을 구성한다.

이때, 상기 슬릿(S)의 형상은 바람직하게는 화소 영역(P)을 중심으로 대칭되되는 꺾쇠형상(<)으로 구성한다.

상기 슬릿(S) 사이에 대응하는 상부기관(미도시)에는 리브(210)와 스페이서(212)를 구성한다.

전술한 구성에서 특징적인 것은, 상기 리브(210)를 형성하면서 스페이서(212)를 구성하게 되는데, 상기 블랙매트릭스(202)의 하부에 위치하며 스페이서(212)는 하부 기관(100)에 형성한 게이트 배선(102)에 대응하여 위치하도록 하는 것이다.

상기 스페이서(212)에 대응하는 게이트 배선(102)의 상부에는 높은 단차를 주기 위해 섬형상의 반도체층(112)과 금속층(120)을 적층하여 구성한다.

이로써, 상기 스페이서(212)와 그 하부의 컬러필터(204)가 형성한 단차의 높이와, 상기 반도체층(112)과 금속층(120)으로 인해 상부에 형성한 보호막(미도시)의 단차의 높이를 이용하여 패널의 꺾을 유지를 하는 기능을 하도록 하는 것을 특징으로 한다.

이에 대해, 이하 도 6을 참조하여 설명한다.

도 6은 도 5의 VII-VII를 따라 절단한 본 발명에 따른 멀티 도메인 VA 모드 액정표시장치의 일부를 도시한 단면도이다.

도시한 바와 같이, 다수의 화소 영역(P)이 정의된 제 1 기관(100)에는 상기 화소 영역(P)의 일 측에 박막트랜지스터(T)를 구성하고, 상기 화소 영역(P)의 일측을 지나가는 게이트 배선(102)의 상부에는 섬형상의 반도체층(112)과 금속층(120)을 적층하여 구성한다.

또한, 상기 화소 영역(P)에는 상기 박막트랜지스터(T)와 접촉한 화소 전극(126)을 구성하고, 상기 화소 전극(126)에는 다수의 슬릿(S)을 구성한다.

전술한 바와 같은 다수의 구성을 포함하는 제 1 기관(100)과 대응하는 제 2 기관(200)의 일면에는 상기 화소 영역(P)의 경계에 대응하여 블랙매트릭스(202)를 구성하고, 상기 화소영역에 대응하여 컬러필터(204)를 구성한다.

이때, 상기 블랙매트릭스(202)는 상기 박막트랜지스터(T)에 대응한 부분까지 연장하여 구성할 수도 있다.

이때, 컬러필터(204)의 상부에는 투명한 공통 전극(206)을 구성하고, 상기 화소 전극(126)을 식각하여 형성한 슬릿(S)과 슬릿(S)의 중심에 대응하는 공통 전극(206)의 하부에는 돌출된 리브(제 1 돌출부, 210)를 구성하고, 상기 반도체층(112)과 금속층(120)이 적층된 게이트 배선(102)에 대응하는 공통 전극(206)의 하부에는 스페이서(제 2 돌출부, 212)를 구성한다.

이때, 상기 금속층 및 박막트랜지스터(120,T)의 상부에는 보호막(112)을 형성하며, 상기 게이트 배선(102)의 상부에서 상기 보호막(122)은 상기 금속층(120)과 반도체층(112)에 의해 단차를 형성한다.

그리고, 상기 스페이서 및 블랙매트릭스의 사이에 위치하는 컬러필터 또한 단차가 발생하게 된다.

이때, 상기 컬러필터(204)의 단차 높이(H1)는 대략 $0.7\mu\text{m}\sim 0.9\mu\text{m}$ 로 형성되고, 상기 스페이서(212)는 $1.9\mu\text{m}\sim 2.1\mu\text{m}$ 의 높이(H2)로 형성되고, 상기 보호막(122)의 단차의 높이(H3)는 $0.6\mu\text{m}\sim 0.8\mu\text{m}$ 로 형성된다.

결과적으로, 상기 스페이서(212)의 높이(H2)와 상기 보호막(122)의 단차 높이(H3)와 상기 컬러필터의 단차높이(H1)를 합한 값이 상기 두 기관의 이격된 갭이 되는 결과를 얻을 수 있다.

전술한 바와 같이 구성된 액정표시장치의 어레이 기관 및 컬러필터 기관의 제조공정을 이하, 도면을 참조하여 설명한다.

이하, 도 7a 내지 도 7c는 도 4의 VII-VII을 따라 절단하여, 본 발명에 따른 멀티 도메인 VA 모드 액정표시장치용 어레이 기관의 제조공정을 공정 순서에 따라 도시한 공정 단면도이다.

도 7a에 도시한 바와 같이, 기관(100)상에 도전성 금속을 증착하고 패터닝하여, 일 방향으로 연장된 게이트 배선(도 5의 102)을 형성 한다.

상기 도전성 금속은 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 구리(Cu), 티타늄(Ti), 몰리브덴(Mo), 텅스텐(W)등을 포함하는 저항이 낮은 도전성 금속 그룹을 말하며, 이러한 금속 그룹 중 선택된 하나 또는 둘 이상의 금속을 증착하고 패터닝하여 상기 게이트 배선(102)을 형성할 수 있다.

이때, 게이트 배선(102)의 일부 또는 게이트 배선(102)에서 돌출 연장한 부분을 게이트 전극(104)으로 한다.

다음으로, 상기 게이트 배선 및 게이트 전극(102,104)이 형성된 기관(100)의 전면에 게이트 절연막(106)을 형성한다.

상기 게이트 절연막(106)은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 하나 또는 그 이상의 물질을 선택 증착하여 형성한다.

다음으로, 상기 게이트 절연막(106)이 형성된 기관(100)의 전면에 비정질 실리콘(a-Si:H)과 불순물이 도핑된 비정질 실리콘(n+ 또는 p+ a-Si:H)을 증착하고 패터닝하여, 상기 게이트 전극(104)에 대응하는 상부에 액티브층(108)과 오믹 콘택층(110)을 형성하는 동시에, 상기 게이트 배선(104)의 상부에 섬형상의 반도체층(112)을 형성한다.

이때, 상기 오믹 콘택층(110)은 비정질 실리콘층을 형성한 후, 비정질 실리콘의 표면에 불순물을 도핑(doping)하는 방식으로 형성할 수 도 있다.

도 7b에 도시한 바와 같이, 상기 액티브층(108)과 오믹 콘택층(110)과 반도체층(112)이 형성된 기관(100)의 전면에 앞서 언급한 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하고 패터닝하여, 상기 오믹 콘택층(110)의 상부에 이격된 소스 전극(116)과 드레인 전극(118)을 형성하고, 상기 소스 전극(116)에 연결되고 상기 게이트 배선(102)과 교차하는 데이터 배선(도 5의 114)을 형성하고 상기 반도체층(112)의 상부에 섬형상의 금속층(120)을 형성한다.

도 7c에 도시한 바와 같이, 상기 소스 및 드레인 전극(116,118)과 데이터 배선(114)과 섬형상의 금속층이 형성된 기관(100)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹중 선택된 하나 또는 그 이상의 물질을 증착하여 보호막(122)을 형성한다.

이때, 상기 보호막은 전술한 무기절연막 뿐 아니라 경우에 따라서, 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 도포하여 형성할 수도 있다.

연속하여, 상기 보호막(122)을 패터닝하는 공정을 진행하여 상기 드레인 전극(116)의 일부를 노출하는 드레인 콘택홀(124)을 형성 한다.

도 7d에 도시한 바와 같이, 상기 드레인 콘택홀(124)을 포함하는 보호막(122)이 형성된 기관(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 드레인 전극(118)과 접촉하는 화소 전극(126)을 형성한다.

이때, 화소 영역(P)의 중심을 기준으로 상.하 대칭되는 방향으로 슬릿(slit,S)을 형성한다. 상.하에 대칭적으로 구성된 슬릿은 중심이 연결되지 않은 꺾쇠형상(>)으로 구성한다.

전술한 구성에서, 특징적인 것은 멀티 도메인(multi domain)을 형성하기 위해, 상기 화소 전극(126)에 다수의 슬릿(slit)을 구성한 것과, 상기 게이트 배선(102)에 대응하여 반도체층(112)과 금속층(120)을 적층하여 구성함으로써 보호막의 단차의 높이(H3)가 $0.6\mu\text{m}\sim 0.8\mu\text{m}$ 가 되도록 형성한 것을 특징으로 한다.

이상과 같은 방법으로 본 발명에 따른 멀티 도메인 VA 모드 액정표시장치용 어레이기판을 제작할 수 있다.

이하, 전술한 바와 같은 공정으로 제작한 어레이 기판과 합착되는 컬러필터 기판의 제조공정을 이하, 공정 도면을 참조하여 설명한다.

도 8a 내지 도 8f는 도 4의 VII-VII을 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이다.

도 8a는 제 1 마스크 공정을 도시한 도면으로, 다수의 화소 영역(P)이 정의된 투명한 기판(200)상에 블랙수지(black resin)를 도포한 후 제 1 마스크 공정으로 패틴하여 상기 화소영역의 경계에 대응하여 블랙매트릭스(202)를 형성한다.

이때, 상기 블랙매트릭스의 두께는 약 $1.3\mu\text{m}\sim 1.4\mu\text{m}$ 의 두께로 형성 한다.

도 8b는 제 2 내지 제 4 마스크 공정을 도시한 도면으로, 상기 블랙매트릭스(202)가 형성된 기판(200)의 전면에 컬러안료를 포함하는 안료수지를 도포하여 컬러필터(204)를 형성한다.

이때, 상기 컬러필터(204)는 상.하로 이웃하는 화소영역에 동일한 컬러필터가 패틴되도록 한 스트라이프(stripe) 구조로 형성하며, 제 2 내지 제 4 마스크 공정으로 적색과 녹색과 청색의 컬러필터를 형성한다.

도 8c에 도시한 바와 같이, 상기 컬러필터(7)가 형성된 기판(200)의 전면에 인듐-틴-옥사이드와(ITO) 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하여 공통 전극(206)을 형성한다.

이하, 도 8d 내지 도 8f는 제 5 마스크 공정을 나타낸 도면이다.

도 8d는 제 5 마스크 공정을 도시한 도면으로, 상기 공통 전극(206)이 형성된 기판(200)의 전면에 감광성 수지를 도포하여 감광층(208)을 형성하고, 상기 감광층(208)의 이격된 상부에 투과부(F1)와 차단부(F2)로 구성된 마스크(M)를 위치시킨다.

상기 마스크(M)에 구성된 차단부(F2)는 그 폭(W1,W2)을 서로 달리 구성하는 것을 특징으로 한다.

즉, 화소 영역(P)에 대응한 부분과 블랙매트릭스(202)에 대응한 부분의 폭을 다르게 구성해야 한다.(W1??W2)

예를 들면, 상기 화소 영역(P)에 대응하는 부분의 폭(W1)은 $10\mu\text{m}\sim 11\mu\text{m}$ 가 되도록 하고, 상기 블랙매트릭스(202)에 대응하는 부분의 폭(W2)은 $20\mu\text{m}\sim 30\mu\text{m}$ 가 되도록 한다.

다음으로, 상기 마스크(M)의 상부에서 빛을 조사하여 하부의 감광층(208)을 노광한 후, 현상액을 이용하여 현상하는 공정을 진행한다.

이와 같이 하면, 도 8e에 도시한 바와 같이, 폭이 서로 다른 제 1 패턴(210)과 제 2 패턴(212)이 형성된다.

앞서 설명한 도 4의 구성에서, 상기 제 1 패턴(210)은 꺾쇠형상의 슬릿(도 4의 S) 사이에 위치하여 꺾쇠형상으로 구성하고, 상기 제 2 패턴(212)은 상기 제 1 패턴(210)에서 상기 게이트 배선(도 4의 102)의 상부에 구성한다.

전술한 바와 같이 형성된 제 1 패턴(210)과 제 2 패턴(212)을 포함한 기판(200)에 열을 가하는 공정을 진행한다.

이와 같이 하면, 상기 제 1 패턴(210)과 제 2 패턴(212)은 동시에 수축하게 되면서 그 높이가 낮아지는데, 이때 상기 제 1 패턴(210)의 수축률이 상기 제 2 패턴(212)의 수축률에 비해 빠르다.

따라서, 앞서 언급한 바와 같이 폭이 $10\mu\text{m}\sim 11\mu\text{m}$ 일 경우에 가열공정을 진행하게 되면, 높이가 $1.3\mu\text{m}\sim 1.5\mu\text{m}$ 의 높이로 수축하게 되고, 폭이 $20\mu\text{m}\sim 30\mu\text{m}$ 일 경우 가열공정을 진행하게 되면 $2.0\mu\text{m}\sim 2.2\mu\text{m}$ 의 높이로 수축하게 된다.

따라서, 폭을 달리하여 패터닝될 경우 수축률의 차이가 발생하는 특성을 이용하여, 서로 다른 높이를 가지는 패터를 형성할 수 있다.

이때, 상기 제 1 패터(210)은 화소 영역을 다수의 도메인(domain)을 분할하는 리브(rib)로 기능하게 되고, 상기 제 2 패터는 갭(gap)을 유지하는 스페이서(spacer)의 기능을 하게 된다.

이상으로 5 마스크 공정을 통해 본 발명의 제 1 실시예에 따른 액정표시장치용 컬러필터를 제작할 수 있다.

전술한 공정은, 상기 감광층의 수축특성을 이용하여 리브와 스페이서를 동시에 형성한 예를 설명하였다.

이하, 제 2 실시예를 통해 전술한 컬러필터 기판의 제조공정의 변형예를 설명한다.

-- 제 2 실시예 --

본 발명의 제 2 실시예는, 상기 리브와 스페이서를 구성함에 있어 슬릿 또는 하프톤 마스크를 이용하는 것을 특징으로 한다.

도 9a 내지 도 9c는 본 발명의 제 2 실시예에 따른 멀티 도메인 VA 모드 액정표시장치용 컬러필터 기판의 제조공정을 도시한 도면이다.

도 9a는 제 1 내지 제 4 마스크 공정으로 제작된 컬러필터 기판을 도시한 단면도이다.

상기 제 1 내지 제 4 마스크 공정은 앞서 언급한 제 1 실시예의 공정과 동일하므로 설명을 생략한다.

도시한 바와 같이, 다수의 화소 영역(P)이 정의된 기판(300)상에, 상기 화소 영역(P)의 주변에 대응하여 블랙매트릭스(302)를 형성하고, 상기 블랙매트릭스(302)가 형성된 기판(300)에 적,녹,청 컬러필터(304)를 형성한다.

상기 적,녹,청 컬러필터(304)가 형성된 기판(300)의 전면에 투명한 공통 전극(306)을 형성한다.

상기 공통 전극(306)이 형성된 기판(300)의 전면에 감광성 수지를 도포하여 감광층을 형성하고, 상기 감광층(308)의 이격된 상부에 투과부(F1)와 차단부(F2)와 반투과부(F3)로 구성된 마스크(M)를 위치시킨다.

이때, 상기 차단부(F2)는 상기 블랙매트릭스(302)에 대응한 부분에 위치하도록 하고, 상기 반투과부(F3)는 상기 화소 영역(P)에 대응하여 위치하도록 한다.

이때, 상기 화소 영역에 구성된 반투과부의 폭(W1)과 상기 블랙매트릭스에 대응한 투과부의 폭(W2)은 동일하다.

전술한 바와 같이 구성된 마스크(M)의 상부로 빛을 조사하여 하부의 감광층(308)을 노광(exposure)하고 현상(develop)하는 공정을 진행한다.

이와 같이 하면, 도 9b에 도시한 바와 같이, 상기 화소 영역(P)과 상기 블랙매트릭스(302)의 상부에는 제 1 패터(310)과 제 2 패터(312)이 형성된다.

앞서 설명한 도 4의 구성에서, 상기 제 1 패터(310)은 꺾쇠형상의 슬릿(도 4의 S) 사이에 위치하여 꺾쇠형상으로 구성하고, 상기 제 2 패터(312)은 상기 게이트 배선(도 4의 102)에 대응하여 구성한다.

이때, 상기 제 1 패터(310)은 상기 마스크(M)의 반투과부에 대응하여 형성된 것으로, 상부로부터 일부가 식각되어 낮은 높이로 형성되었고, 상기 제 2 패터(312)은 상기 마스크(도 9a의 M)의 차단부에 대응하여 형성된 것으로 그 높이는 최초 도포된 감광층의 높이와 같은 것을 특징으로 한다.

전술한 바와 같은 제 1 패턴(310)과 제 2 패턴(312)이 형성된 기판(300)에 열을 가하는 공정을 진행하게 되면, 상기 제 1 패턴(310)과 제 2 패턴(312)은 동시에 동일한 비율로 수축하게 된다.

따라서, 도 9c에 도시한 바와 같이, 상기 화소 영역(P)에는 낮은 높이의 제 1 패턴(310)이 형성되고, 상기 블랙매트릭스(302)에 대응하는 제 2 패턴(312)은 상기 제 1 패턴(310)에 비해 높게 형성되는 결과를 얻을 수 있다.

이로써, 상기 제 1 패턴(310)은 화소 영역(P)을 다수의 도메인으로 분할하는 리브(rib)로서의 기능을 하게 되고, 상기 제 2 패턴(312)은 갭(gap)을 유지하는 스페이서의 기능을 하게 된다.

전술한 공정에서, 상기 마스크(도 9a의 M)의 반투과부(F3)는 다수의 슬릿(slit) 또는 반투명막으로 형성할 수 있다.

상기 슬릿은 광 강도를 낮추는 효과가 있고, 상기 반투명막은 광량을 줄이는 효과가 있으므로 상기 감광층을 상부로부터 일부만 노광하도록 할 수 있다.

전술한 바와 같은 제 1 및 제 2 실시예의 공정으로 본 발명에 따른 멀티 도메인 VA모드 액정표시장치용 어레이기판 및 컬러필터 기판을 제작할 수 있다.

발명의 효과

따라서, 본 발명에 따라 멀티 도메인 VA 모드 액정표시장치를 제작하게 되면 아래와 같은 효과를 얻을 수 있다.

첫째, 공통 전극의 하부에 리브와 스페이서를 동시에 구성함으로써 공정을 단순화 하는 효과가 있다.

둘째, 상기 리브와 스페이서를 동시에 형성하는 구조에서, 상기 스페이서의 하부에 단차를 부여하는 구조를 도입하지 않았기 때문에 공통 전극의 단선불량이 발생하는 것을 방지할 수 있어, 고화질의 액정표시장치를 제작할 수 있는 효과가 있다.

셋째, 서로 대칭되는 액정배열 특성을 가지는 멀티 도메인을 형성함으로써, 시야각 보상을 통한 광시야각 특성을 얻을 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1.

다수의 화소 영역이 구성되고 서로 이격하여 합착된 제 1 기판과 제 2 기판과;

상기 화소 영역의 경계에 대응하는 상기 제 1 기판의 일면에 구성된 블랙매트릭스와;

상기 화소 영역에 구성된 컬러필터와;

상기 컬러필터와 블랙매트릭스의 전면에 구성된 공통 전극과;

상기 화소 영역에 대응하여 구성되고 a의 높이를 가지는 제 1 돌출부와;

상기 블랙매트릭스에 대응하여 구성되고, $a < b$ 를 만족하는 b의 높이를 가지며 구성된 제 2 돌출부와;

상기 제 2 기판의 마주보는 일면에 교차하여 구성된 게이트 배선과 데이터 배선과;

상기 제 2 돌출부에 대응하는 게이트 배선의 상부에 위치하는 섬형상의 구성층과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성된 박막트랜지스터와;

상기 화소 영역 구성되고 다수의 슬릿을 포함하는 화소 전극
을 포함하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 화소 전극의 슬릿은 상기 화소 영역을 중심으로 대칭되게 구성된 꺾쇠형상(>)이고, 상기 리브는 상기 슬릿 사이에 위치하도록 구성된 액정표시장치.

청구항 3.

제 2 항에 있어서,

상기 게이트 배선의 상부에 위치한 섬형상의 구성층은 반도체층과 금속층의 적층구조인 것을 특징으로 하는 액정표시장치.

청구항 4.

제 3 항에 있어서,

상기 반도체층과 금속층의 상부에 보호막을 형성하여 발생하는 보호막의 단차 높이와, 상기 제 2 돌출부의 높이와, 상기 돌출부 하부 컬러필터의 단차 높이의 합은 상기 제 1 기판과 제 2 기판의 갭과 동일한 것을 특징으로 하는 액정표시장치.

청구항 5.

제 4 항에 있어서,

상기 제 2 돌출부 하부의 컬러필터 단차의 높이는 $0.8\mu\text{m} \sim 0.9\mu\text{m}$ 이고, 상기 제 2 돌출부의 높이 b는 $1.9\mu\text{m} \sim 2.1\mu\text{m}$ 이고, 상기 보호막이 이루는 단차의 높이는 $0.6\mu\text{m} \sim 0.8\mu\text{m}$ 인 것을 특징으로 하는 액정표시장치.

청구항 6.

제 1 항에 있어서,

상기 제 1 돌출부의 높이 a는 $1.3\mu\text{m} \sim 1.5\mu\text{m}$ 인 것을 특징으로 하는 액정표시장치.

청구항 7.

기판 상에 일 방향으로 연장된 게이트 배선을 형성하는 단계와;

상기 게이트 배선과 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와;

상기 화소 영역에 다수의 슬릿을 포함하는 화소 전극을 형성하는 단계와;

상기 게이트 배선에 대응하여 섬형상의 구성층을 형성하는 단계와

상기 섬형상의 구성층 상부에 보호막을 형성하는 단계

를 포함하는 액정표시장치용 어레이 기판 제조방법.

청구항 8.

제 7 항에 있어서,

상기 박막트랜지스터는 게이트 전극과 액티브층과 소스 전극과 이하는 이격되고 상기 화소 전극과 접촉하는 드레인 전극으로 형성된 액정표시장치용 어레이기판 제조방법.

청구항 9.

제 8 항에 있어서,

상기 섬형상의 구성층은 상기 액티브층과 동일한 공정으로 형성한 반도체층과, 상기 소스 및 드레인 전극과 동일한 공정으로 형성된 금속층이 적층되어 형성된 액정표시장치용 어레이기판 제조방법.

청구항 10.

제 9 항에 있어서,

상기 섬형상의 구성층에 의한 상기 보호막의 단차 높이는 $0.6\mu\text{m} \sim 0.8\mu\text{m}$ 인 것을 특징으로 하는 액정표시장치용 어레이 기판 제조방법.

청구항 11.

제 7 항에 있어서,

상기 화소 전극의 슬릿은 상기 화소 영역을 중심으로 대칭되게 구성된 꺾쇄형상(>)이고, 상기 리브는 상기 슬릿 사이에 위치하도록 형성한 액정표시장치 제조방법.

청구항 12.

기판 상에 다수의 화소 영역을 정의하는 단계와;

상기 화소 영역의 경계에 대응하여 블랙매트릭스를 형성하는 단계와;

상기 화소영역 중 상,하로 이웃한 화소 영역의 상부에 일 방향으로 동일한 색상의 컬러필터를 형성하는 단계와;

상기 컬러필터가 형성된 기판의 전면에 공통 전극을 형성하는 단계와;

상기 공통 전극의 상부에 감광성 수지를 도포하여 감광층을 형성하는 단계와;

상기 감광층의 이격된 상부에 투과부와 차단부로 구성된 마스크를 위치시키고 하부의 감광층을 노광하는 단계와;

상기 감광층을 현상하여, 상기 화소 영역에 대응하여 c 의 폭을 가지는 제 1 돌출부와, 상기 블랙매트릭스에 대응하여 $c < d$ 를 만족하는 d 의 폭을 가지는 제 2 돌출부를 형성하는 단계와;

상기 제 1 및 제 2 돌출부를 가열하는 공정을 진행하여, h_1 의 높이를 가지는 제 1 돌출부와, $h_1 > h_2$ 를 만족하는 h_2 의 높이를 가지는 제 2 돌출부를 형성하는 단계

를 포함하는 액정표시장치용 컬러필터 기판 제조방법.

청구항 13.

제 12 항에 있어서,

상기 화소 영역에 대응하는 마스크의 차단부는 c 의 폭을 가지며, 상기 블랙매트릭스에 대응하는 마스크의 차단부는 $c < d$ 의 관계를 만족하는 d 의 폭을 가지도록 구성된 것을 특징으로 하는 액정표시장치용 컬러필터 기판 제조방법.

청구항 14.

제 12 항에 있어서,

상기 리브는 평면적으로 꺾쇄형상(>)으로 구성된 액정표시장치용 컬러필터 기판 제조방법.

청구항 15.

제 12 항에 있어서,

상기 컬러필터의 블랙매트릭스의 상부에 걸쳐구성되며, 상기 블랙매트릭스에 의해 발생하는 컬러필터 단차의 높이는 $0.8\mu\text{m} \sim 0.9\mu\text{m}$ 인 액정표시장치용 컬러필터 기판 제조방법.

청구항 16.

제 12 항에 있어서,

상기 제 2 돌출부의 높이 h_2 는 $1.9\mu\text{m} \sim 2.1\mu\text{m}$ 인 액정표시장치용 컬러필터 기판 제조방법.

청구항 17.

제 12 항에 있어서,

상기 블랙매트릭스는 블랙수지를 도포하여 형성하는 액정표시장치용 컬러필터 기판 제조방법.

청구항 18.

제 12 항에 있어서,

상기 컬러필터는 상,하로 이웃한 화소영역에 걸쳐 동일한 색상이 형성되는 스트라이프 구조로 형성된 액정표시장치용 컬러필터 기판 제조방법.

청구항 19.

기판 상에 다수의 화소 영역을 정의하는 단계와;

상기 화소 영역의 경계에 대응하여 블랙매트릭스를 형성하는 단계와;

상기 화소영역 중 상,하로 이웃한 화소 영역에 일 방향으로 동일한 색상의 컬러필터를 형성하는 단계와;

상기 컬러필터가 형성된 기판의 전면에 공통 전극을 형성하는 단계와;

상기 공통 전극의 상부에 감광성 수지를 도포하여 감광층을 형성하는 단계와;

상기 감광층의 이격된 상부에 투과부와 차단부와 반투과부로 구성된 마스크를 위치시키고 하부의 감광층을 노광하는 단계와;

상기 감광층을 현상하여, 상기 화소 영역에 대응하여 L1의 높이를 가지는 제 1 돌출부와, 상기 블랙매트릭스에 대응하여 $L1 < L2$ 를 만족하는 L2의 폭을 가지는 제 2 돌출부를 형성하는 단계와;

상기 제 1 및 제 2 돌출부를 가열하는 공정을 진행하여, L1'의 높이를 가지는 제 1 돌출부와, $L1' > L2'$ 를 만족하는 L2'의 높이를 가지는 제 2 돌출부를 형성하는 단계

를 포함하는 액정표시장치 제조방법.

청구항 20.

제 19 항에 있어서,

상기 마스크의 반투과부는 상기 화소영역에 대응하여 위치하고, 상기 마스크의 차단부는 상기 블랙매트릭스에 대응하여 구성된 액정표시장치 제조방법.

청구항 21.

제 19 항에 있어서,

상기 투과부와 차단부의 폭은 동일하게 구성된 액정표시장치 제조방법.

청구항 22.

제 1 기판과 제 2 기판에 화소 영역을 정의하는 단계와;

상기 화소 영역의 경계에 대응하는 상기 제 1 기판의 일면에 블랙매트릭스를 형성하는 단계와;

상기 화소 영역에 컬러필터를 형성하는 단계와;

상기 컬러필터와 블랙매트릭스의 전면에 공통 전극을 형성하는 단계와;

상기 화소 영역에 대응하여 a의 높이를 가지는 제 1 돌출부를 형성하는 단계와;

상기 블랙매트릭스에 대응하여 구성되고, $a < b$ 를 만족하는 b의 높이를 가지며 구성된 제 2 돌출부를 형성하는 단계와;

상기 제 2 기관의 마주보는 일면에 교차하여 게이트 배선과 데이터 배선을 형성하는 단계와;

상기 제 2 돌출부에 대응하는 게이트 배선의 상부에 위치하는 섬형상의 구성층을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 구성된 박막트랜지스터를 형성하는 단계와;

상기 화소 영역 구성되고 다수의 슬릿을 포함하는 화소 전극을 형성하는 단계와;

상기 제 1 기관과 제 2 기관을 합착하는 단계

을 포함하는 액정표시장치용 어레이기관 제조방법.

청구항 23.

제 22 항에 있어서,

상기 화소 전극의 슬릿은 상기 화소 영역을 중심으로 대칭되게 형성된 꺾쇠형상(>)이고, 상기 리브는 상기 슬릿과 슬릿의 중심에 대응하여 위치하고 꺾쇠형상인 액정표시장치 제조방법.

청구항 24.

제 22 항에 있어서,

상기 게이트 배선의 상부에 위치한 섬형상의 구성층은 반도체층과 금속층의 적층구조인 것을 특징으로 하는 액정표시장치 제조방법.

청구항 25.

제 24 항에 있어서,

상기 반도체층과 금속층의 상부에 보호막을 형성하여 발생하는 보호막의 단차 높이와, 상기 제 2 돌출부의 높이와, 상기 돌출부 하부 컬러필터의 단차 높이의 합은 상기 제 1 기관과 제 2 기관의 갭과 동일한 것을 특징으로 하는 액정표시장치 제조방법.

청구항 26.

제 25 항에 있어서,

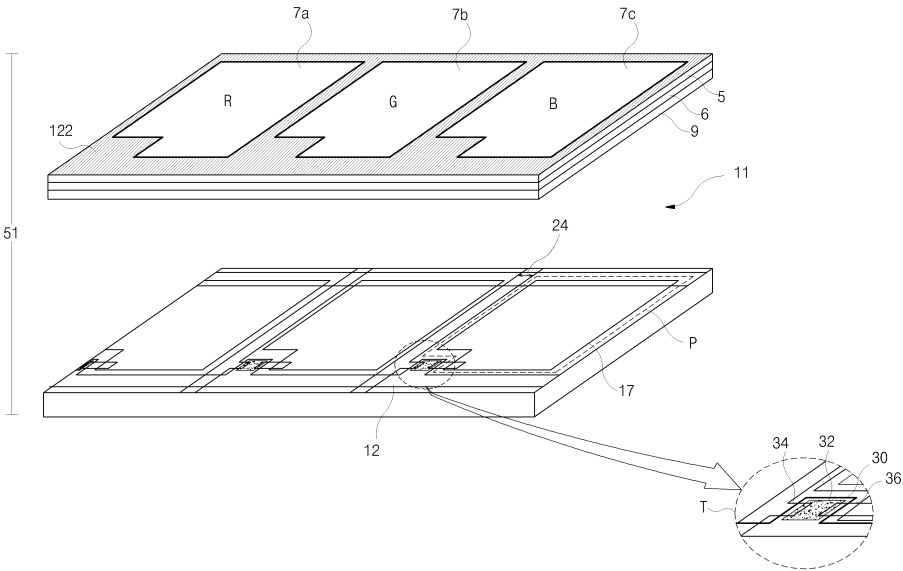
상기 제 2 돌출부 하부의 컬러필터 단차의 높이는 $0.8\mu\text{m} \sim 0.9\mu\text{m}$ 이고, 상기 제 2 돌출부의 높이 b는 $1.9\mu\text{m} \sim 2.1\mu\text{m}$ 이고, 상기 보호막이 이루는 단차의 높이는 $0.6\mu\text{m} \sim 0.8\mu\text{m}$ 인 것을 특징으로 하는 액정표시장치 제조방법.

청구항 27.

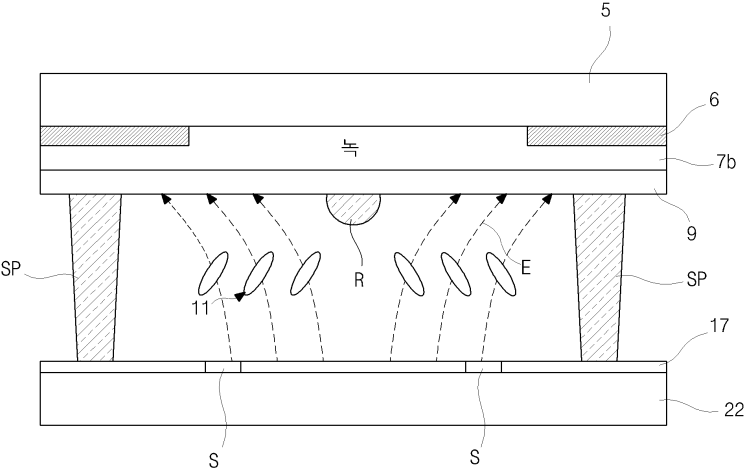
제 22 항에 있어서,
상기 제 1 돌출부의 높이 a는 $1.3\mu\text{m}\sim 1.5\mu\text{m}$ 인 것을 특징으로 하는 액정표시장치 제조방법.

도면

도면1



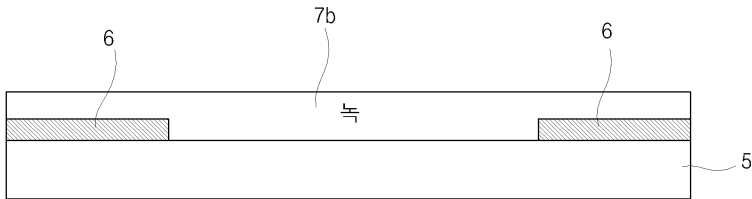
도면2



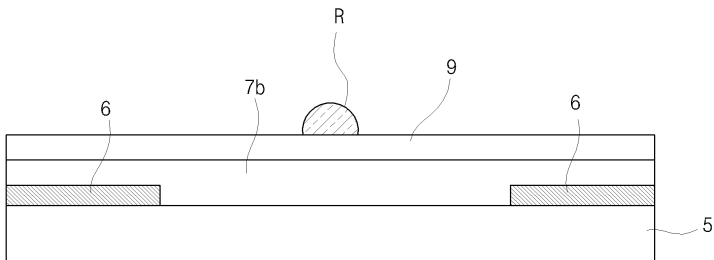
도면3a



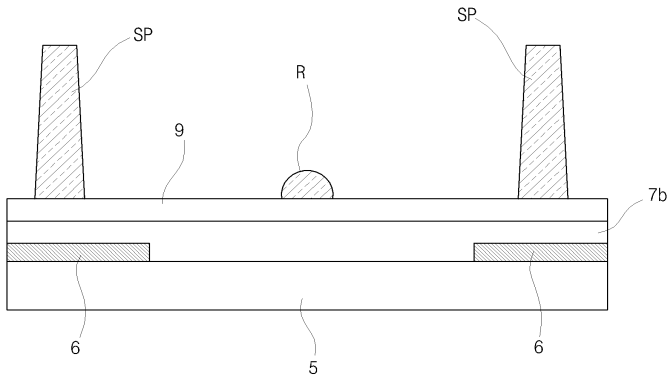
도면3b



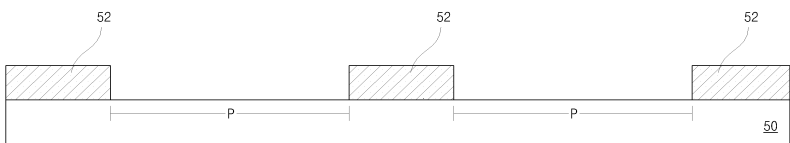
도면3c



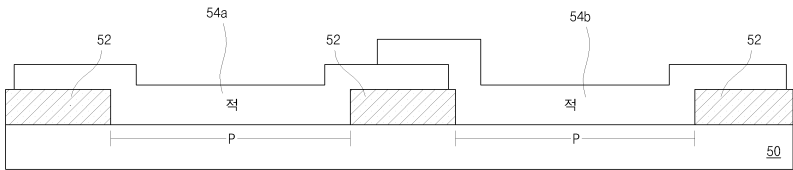
도면3d



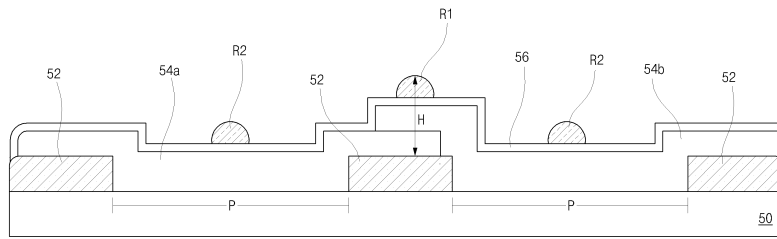
도면4a



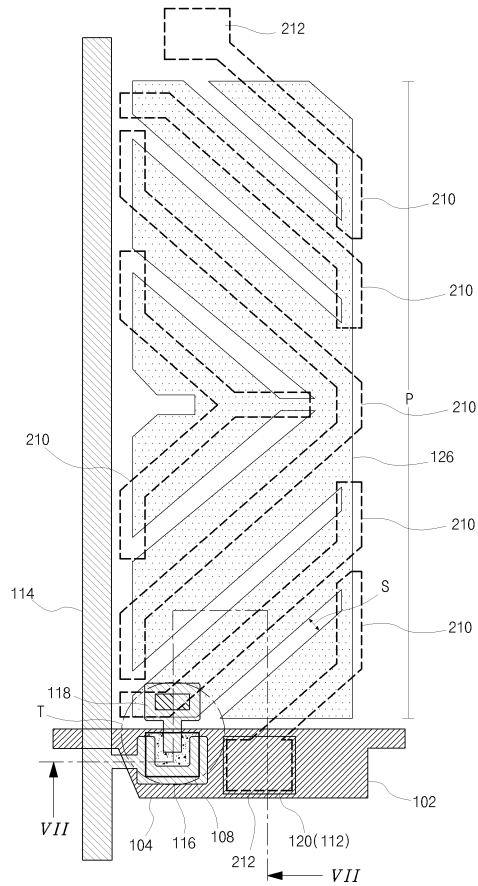
도면4b



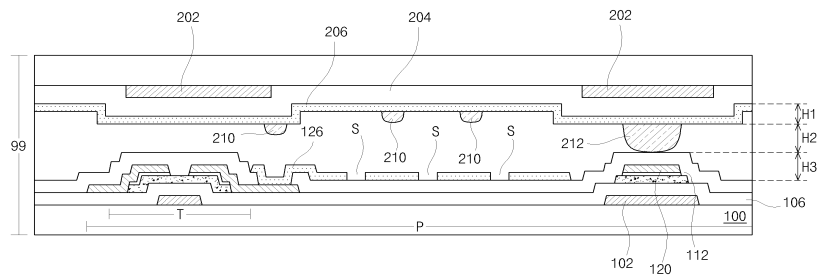
도면4c



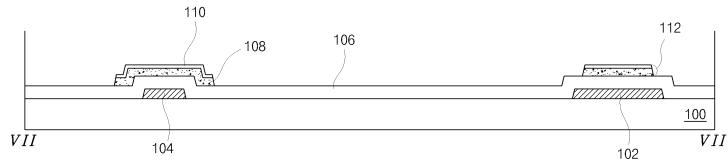
도면5



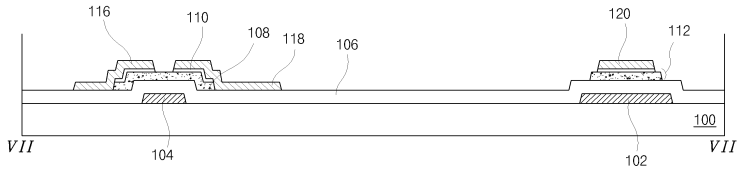
도면6



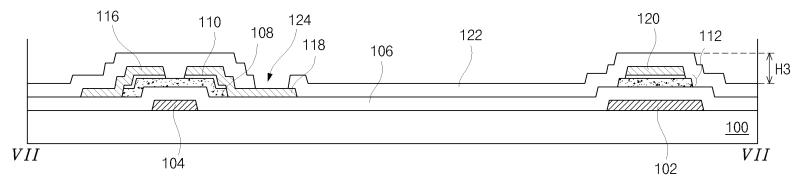
도면7a



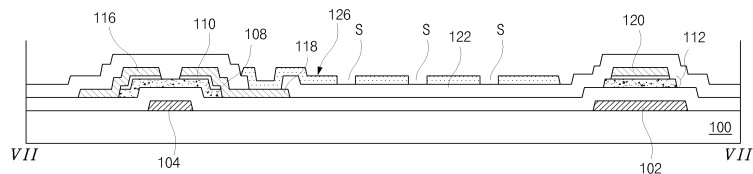
도면7b



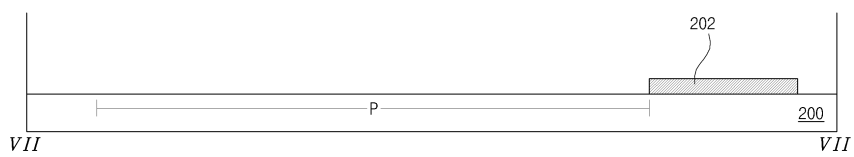
도면7c



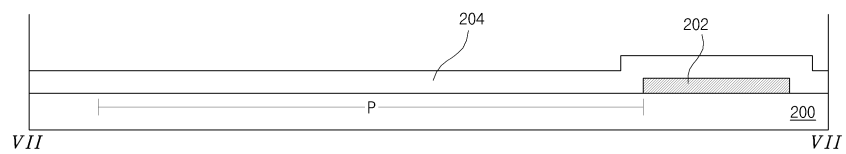
도면7d



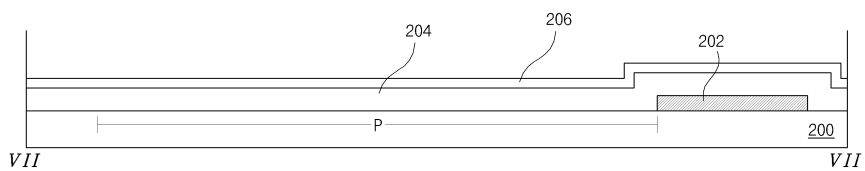
도면8a



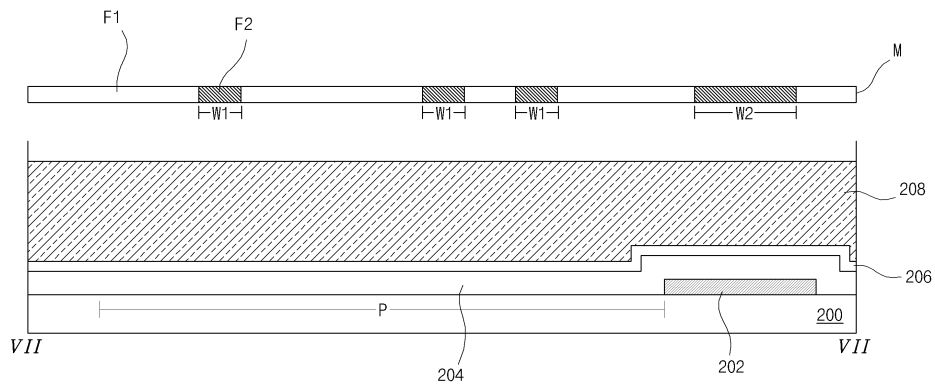
도면8b



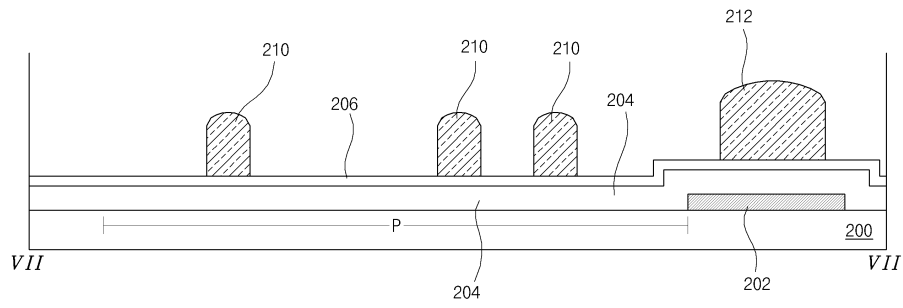
도면8c



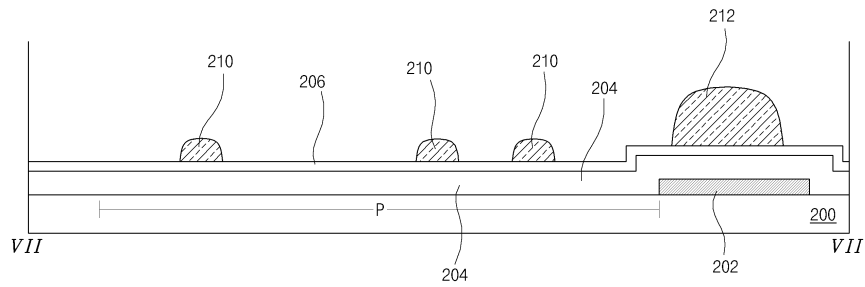
도면8d



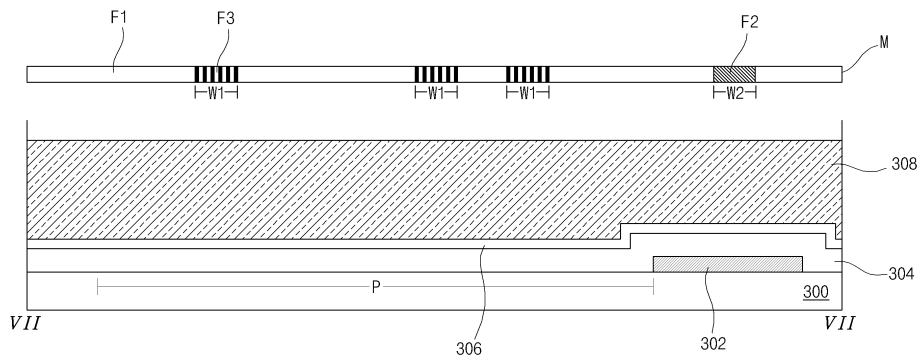
도면8e



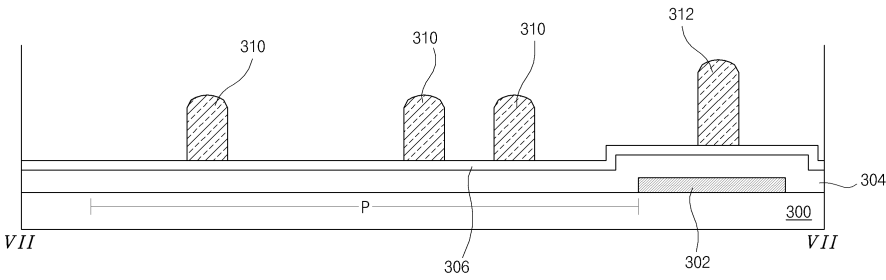
도면8f



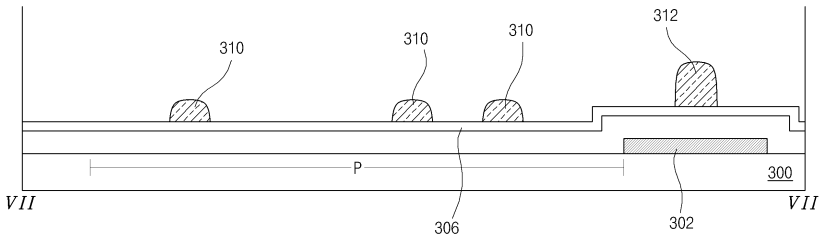
도면9a



도면9b



도면9c



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020060104707A	公开(公告)日	2006-10-09
申请号	KR1020050027063	申请日	2005-03-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	ROH SU DONG		
发明人	ROH, SU DONG		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/13394 G02F1/133707 G02F1/1393 G02F1/136209 G02F2201/122 G02F1/133516 G02F1/133509 G02F1/133512 G02F1/134309 G02F2001/13396		
外部链接	Espacenet		

摘要(译)

用于液晶显示器的阵列基板技术领域本发明涉及一种用于液晶显示器的阵列基板，更具体地，涉及一种以MVA模式（多域垂直对准模式）制造液晶显示装置的方法。为了将单个像素形成为多个域，根据本发明的MVA模式液晶显示装置包括顶板上的肋，对应于肋的像素电极上的狭缝，还形成用于形成肋并保持液晶显示装置的间隙的间隔物。间隔物形成在第一基板的黑矩阵上，并且在对应于间隔物的部分的第二基板上形成布线，在布线上形成有源层，堆叠金属层和保护膜并且它的特征在于：配置。6

