

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁷ G02F 1/136	(11) 공개번호 특2000-0071744 (43) 공개일자 2000년11월25일
(21) 출원번호 10-2000-0020798	
(22) 출원일자 2000년04월19일	
(30) 우선권주장	평성11년특허원제1120 1999년04월20일 일본(JP)
(71) 출원인	닛쁜덴끼 가부시끼가이샤 카네코 히사시
(72) 발명자	일본국 도요쿄오도 미나토구 시바 5쵸오메 7반 1고 킥카와히로노리 일본국동경도미나토구시바5쵸메7반1고 와타나베타카히코 일본국동경도미나토구시바5쵸메7반1고 이하라히로후미 일본국동경도미나토구시바5쵸메7반1고 나카타신이치 일본국동경도미나토구시바5쵸메7반1고 오카모토마모루 일본국동경도미나토구시바5쵸메7반1고 야마모토유지 일본국동경도미나토구시바5쵸메7반1고 사카모토미치아키 일본국동경도미나토구시바5쵸메7반1고 최달용
(74) 대리인	

심사청구 : 있음**(54) 액정 표시장치 및 박막 트랜지스터 패널의 제조방법****요약**

본 발명은 산출량 및 신뢰성이 향상된 LCD(이하 LCD라고 한다) 및 상기 LCD에 포함된 TFT를 제조하는 방법을 제공함을 목적으로 하는 것으로서, 본 발명에 의한 LCD는 투명성 절연기판(60 및 61)과, 상기 투명성 절연기판(60 및 61) 사이에 좁게 끼워진 액정(23)과, 제1의 투명성 절연기판(60)을 덮도록 형성된 TFT와, 비감광성 수지로 이루어진 제1의 절연막(25b), 및 상기 제1 및 제2의 절연막(25b, 25a)에 형성된 스루홀의 내부 측면을 피복하는 감광성 수지로 이루어진 제2의 절연막(25a)을 포함한다. LCD의 산출량과 신뢰성은 상기 제2의 절연막(25a)의 완만한 형상으로 인하여 향상된다.

대표도**도9****색인어**

LCD, TFT, 기판, 액정, 감광, 절연막, 스루홀, 수지

명세서**도면의 간단한 설명**

도 1은 종래의 LCD의 일 예를 도시하는 평면도.

도 2는 도 1의 LCD의 A-A'선에 따른 단면도.

도 3의 a 내지 e는 도 1의 LCD의 제조방법을 도시하는 공정도.

도 4는 종래의 LCD의 다른 예를 도시하는 평면도.

도 5는 도 4의 LCD의 A-A'선에 따른 단면도.

도 6은 본 발명의 제1의 실시예에 따른 LCD를 도시하는 평면도.

도 7은 도 6의 LCD의 A-A'선에 따른 단면도.

도 8은 도 6의 LCD의 B-B'선에 따른 단면도.

도 9의 a 내지 e는 도 6의 LCD의 제조방법을 도시하는 공정도.

도 10은 본 발명의 제3의 실시예에 따른 LCD를 도시하는 평면도.

도 11은 도 10의 LCD의 A-A'선에 따른 단면도.

도 12는 도 10의 LCD의 B-B'선에 따른 단면도.

<도면의 주요부분에 대한 간단한 설명 설명>

11, 12 : 투명성 절연기판 13 : 주사선

13a : 게이트 전극 14 : 게이트절연막

15 : 반도체층 16 : 신호선

16a : 소스전극 16b : 드레인전극

17 : 패시베이션막 18 : 블랙 매트릭스

19 : 컬러 필터 20 : 오버코트

21 : 화소전극 22 : 대향전극

23 : LC층 24 : 공통전극

25, 25a, 25b : 총간막 40 : 경화부

60 : TFT 패널 61 : 대향패널

100 : 포토 마스크 200 : 차양부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 산출량 및 신뢰성이 향상된 LCD(이하 LCD라고 한다) 및 상기 LCD에 포함된 TFT를 제조하는 방법에 관한 것이다.

도 1 및 도 2에 도시되어 있는 특개평10(1998)-206888호 공보에 개시된 종래의 LCD는 TFT(TFT ; 이하 TFT라고 한다) 기판(6) 및 대향 기판(61)을 포함하고 있다. 상기 대향 패털(61)은 투명성 절연기판(12), 투명성 대향전극(22) 및 상기 대향 전극(22)상에 배치되어 있는 액정 배향층(도시되지 않음)을 포함하고 있다.

TFT 패널(60)은 투명성 절연기판(11)을 포함하는 것으로서, 상기 투명성 절연기판(11)상에는 공통전극(24)과, 주사선(13) 및 상기 주사선(13)에 접속된 게이트 전극(13a)이 배치되어 있다. 게이트 절연막(14), 반도체층(15), 신호선(16), 상기 신호선(16)에 접속된 소스전극(16a), 드레인전극(16b) 및 패시베이션막(17)은 상기 공통전극(24)상에 배치되어 있다.

상기 패시베이션막(17)상에는 블랙 매트릭스(18), 감광성의 컬러 수지로 이루어진 컬러 필터(19), 및 감광성의 투명 수지로 이루어진 오버코트(20)는 배치되어 있다. 상기 컬러 필터(19) 및 오버코트(20) 내에는 스루홀(through-hole)이 형성되어 있다.

상기 오버코트(20)상에는 스루홀을 통하여 상기 드레인전극(16b)에 접속된 투명성 화소전극(21)이 배치되어 있다.

TFT 패널(60) 및 대향패널(61)은 각각의 LC 배향층(액정 배향층)(도시되지 않음)이 서로 마주 보도록 배치되고, 각 LC 배향층 사이에는 LC층(23)이 배치되도록 되어있다.

도 3a 내지 도 3d는 도 1 및 도 2에 도시된 LCD의 제조의 일련의 단계를 도시하고 있다.

도 2에 도시된 바와 같이, 패터닝에 의해 투명성 절연기판(11)상에 공통전극(24), 주사선(13) 및 게이트 전극(13a)이 형성된다. 이어서, 공통전극(24)상에 게이트 절연막(14)을 형성한 후에, 드레인전극(16b) 및 패시베이션막(17)이 형성된다.

그 후, 도 3a에 도시된 바와 같이, 패시베이션막(17)상에 컬러 필터(19)가 형성되고, 도 3b에 도시된 바와 같이, 포토 마스크(100)에 의해 감광된 후에, 도 3c에 도시된 바와 같이 에칭이 시행되어 다시 도 3e에 도시된 바와 같이, 오버코트(20) 및 투명성 화소전극(21)을 형성한다. 이에 따라, 도 2에 도시된

TFT 패널(60)이 형성된다.

다음에, 대향패널(61)과 TFT 패널(60) 사이에 LC층(23)을 배치하며, TFT 패널(60)과 대향패널(61)을 서로 붙여 합쳐서 도 2에 도시된 LCD가 제조된다.

또한, 도 4 및 도 5에 도시된 특개평9(1999)-152625호공보에 개시된 다른 종래의 기술에 의한 LCD는 유사하게 TFT 패널(60)과 대향 기판(61)을 포함하고 있다.

대향패널(61)은 투명성 절연기판(12), 블랙 매트릭스(18), 컬러 필터(19), 투명한 대향전극(22) 및 상기 투명한 대향전극(22)상에 배치된 LC 배향층(도시되지 않음)을 포함하고 있다.

TFT 패널(60)은 투명성 절연기판(11)을 포함하고 있으며, 상기 투명성 절연기판(11)상에는 공통전극(24), 주사선(13) 및 상기 주사선(13)에 접속된 게이트 전극(13a)을 포함하고 있다. 상기 공통전극(24)상에는 게이트 절연막(14), 반도체층(15), 신호선(16), 상기 신호선(16)에 접속된 소스전극(16a), 드레인전극(16b) 및 패시베이션막(17)을 포함하고 있다.

상기 패시베이션막(17)상에는 감광성의 투명 수지로 이루어진 층간 절연막(25)이 형성되어 있다. 상기 층간 절연막(25)에는 스루홀을 통하여 드레인전극(16b)에 접속된 투명성 화소전극(21)이 배치되어 있다.

TFT 패널(60)과 대향패널(61)은 LC 배향층(도시되지 않음)이 서로 마주 보도록 배치되고, 각 LC 배향층 사이에는 LC층(23)이 배치되어 있다.

상기의 LCD는 이하와 같이 제조된다.

투명성 절연기판(11)상의 층간 절연막(25)은 도포 및 예비 소성(prebaking)에 의해 준비된 4.5μ 정도의 두께의 감광성 투명 수지를 노광, 현상 및 소성하여 형성된다.

상기에서, 층간 절연막(25)을 4.5μ 의 두께로 형성하는 이유는 다음과 같다. 신호선(16)과 화소전극(21) 사이의 결합용량이 작으면, 화소전극(21)의 전위는 신호선(16)에 의해 영향을 받는다. 층간 절연막(25)의 두께가 두터우면 상기 화소전극(21)의 전위의 변동을 억제할 수가 있다.

전위의 변동량(α)은 다음 식(1)과 같이 표시된다.

$$\alpha = C_{pi-s} / (C_{pi-s} + C_{lc} + C_{str}) \cdots (1)$$

여기서, C_{pi-s} 는 신호선(16)과 화소전극(21) 사이의 결합용량이고, C_{lc} 는 화소전극(21)과 대향전극(1) 사이의 액정용량이며, C_{str} 은 화소전극(21)과 공통전극(24) 사이의 보조용량이다.

상기와 같이 수지를 사용하여 층간 절연막(25)이 형성되는 경우, 화학 기상증착(이하, CVD라고 한다) 공정에 비해 후막화가 보다 용이해 진다. 따라서, 층간 절연막(25)은 가능한 두텁게 형성되어 결합용량을 감소시키고, 신호선(16)과 화소전극(21)을 오버랩시킨다. 그에 따라, 표시에 관계 없는 영역을 은폐하는 블랙 매트릭스(18)의 면적이 감소하여 화소면적에 대한 유효한 표시면적의 비율(개구율)을 향상시킨다.

현재의 LCD 제조용의 노광장치(optical aligner)의 위치조정의 정밀도는 0.5μ 정도이기 때문에, 신호선(16)과 화소전극(21)간의 오버랩 량은 1μ 정도가 필요해진다.

비유전율이 3인 아크릴계 수지가 층간 절연막(25)으로 사용되는 경우, 질화실리콘의 오버랩이 없이 층간 절연막(25)으로 사용되는 LCD에서의 누화(crosstalk)와 같은 소량의 누화(crosstalk)를 얻기 위해서는 층간 절연막(25)의 막 두께는 3μ 이상이 필요하다. 화소전극(21) 및 신호선(16)의 패터닝 디멘션이 예상치 보다도 크게 된 경우를 고려하면 4.5μ 정도의 막 두께가 필요하게 된다.

그런데, 전술한 특개평10(1998)-206888호공보 기재의 종래의 기술에서는 감광성의 컬러 수지로서 일반적으로 네가형의 감광기(photosensitive group)가 사용된다. 따라서, 도 3a 및 도 3 b에 도시된 바와 같은 포토 마스크(100)를 사용하여 노광된 부분은 경화되어 경화부(30)를 형성한다. 그러나, 컬러 수지는 노광용 광이 심부까지 충분히 도달하도록 하지 않으므로, 컬러 필터(19)의 표면만이 경화된다.

상기의 상태로 현상을 하면, 심부는 충분히 경화되지 않아 예칭 레이트가 빨라져서 도 3c에 도시된 바와 같은 오버행(overhang)의 형상을 갖게 한다.

또한, 노광, 현상 및 소성을 위해 컬러 필터(19)상에 오버코트(20)가 도포 및 예비 소성(pre-baking)되는 경우, 오버코트(20)의 스루홀의 지름이 컬러 필터(19)의 스루홀의 지름보다도 크면, 스루홀은 도 3(d)에 도시된 바와 같이 중심부에 상기와 같은 오버행(overhang)형상으로 되어 화소전극(21)과 드레인전극(16b) 사이의 콘택트 성능을 악화시킨다.

상기의 발생을 방지하기 위해서, 도 3e에 도시된 바와 같이 오버코트(20)의 스루홀의 지름은 컬러 필터(19)의 스루홀의 지름보다 작아야만 한다. 그런데, 지름을 크게하기 위해서는 노광을 위한 오버랩 마진(overlapping margin)이 고려되어야만 한다. 따라서, 개구부의 면적이 좁게 되고, 개구율이 저하된다는 문제점이 발생.

반면에, 전술한 특개평9(1997)-152625호공보 기재의 종래의 기술에서 스루홀을 구비한 층간 절연막을 형성하기 위해 보통 포지형 감광성 수지가 사용된다. 그 이유는 네가형 수지가 사용된 경우에, 예컨대 먼지의 흔입에 의해 발생될 수 있는 현상 이후의 미 노광부(non-exposed portion)가 제거되는 것이 포지형 수지를 사용하여서는 방지될 수 있기 때문이다. 만일 비노광부가 제거된다면, 의도하지 않은 부분에 스루홀이 형성되어 쇼트의 실패를 발생시킨다.

그러나, 포지형이 사용되는 경우에는 현상에 의해 제거되지 않는 부분이 남거나, 또는 반응되지 않는 감광기가 비 노광부에 남게 되어 투과율을 떨어뜨린다.

만일, 현상후에 전면에 빛을 조사하여 감광기를 반응시키더라도, 일반적인 포지형의 투명성 수지는 네가

형 수지 보다 투과율이 낮게 된다.

예를들면, JSR(주)로부터 입수 가능한 두께가 $4.5\text{ }\mu\text{m}$ 인 포지형 아크릴계 수지 PC403을 사용하면, 가시광 대의 투과율은 평균95%가 된다. 감광기가 광에 반응하는 350 내지 420nm 사이의 파장대에서의 투과율은 매우 낮게 되고, 백색의 일부가 황색으로 된다는 문제점을 갖는다.

발명이 이루고자하는 기술적 과제

본 발명은 상기의 문제점을 고려하여 이루어진 것으로서, 산출량 및 신뢰성을 향상시킬 수 있는 LCD 및 그 내부에 포함되는 TFT 기판을 제조하는 방법을 제공할 수가 있다.

본 발명의 제1의 특징에 의한 액정표시장치(LCD)는 제1 및 제2의 투명성 패널과, 상기 제1의 투명성 패널과 상기 제2의 투명성 패널 사이에 좁게 끼워진 액정을 포함하며, 상기 제1의 투명성 패널은 절연기판과, 상기 절연기판을 덮는 매트릭스 형태로 배열된 다수의 화소소자와, 조합된 화소전극과, 상기 TFT를 피복하면서 상기 TFT용 스루홀을 포함하는 제1 및 제2의 절연막과, 상기 화소소자의 대응하는 로우(row)의 상기 TFT의 게이트에 각각 접속된 다수의 주사선과, 상기 화소소자의 대응하는 컬럼(column)의 소스전극, 및 상기 스루홀과 상기 TFT를 통하여 화소전극에 접속된 드레인전극에 각각 접속된 다수의 신호선을 포함하며, 상기 화소소자의 각각은 TFT를 포함하며, 상기 제1의 투명성 패널은 절연기판을 포함하고, 상기 제1의 절연막은 비감광성 수지로 이루어지고, 상기 제2의 절연막은 감광성 수지로 이루어져 상기 스루홀 각각의 내부의 측벽을 피복한다.

본 발명의 제1의 특징에 따르면, LCD의 산출량과 신뢰성이 향상되는데, 그 이유는 제1 및 제2의 절연막에 형성된 스루홀의 측면은 완만한 형상의 제2의 절연막으로 피복되기 때문이다.

본 발명의 제2의 특징에 의한 액정표시장치(LCD)에 사용되는 TFT 패널의 제조방법은 제1의 투명성 절연기판을 덮는 TFT를 형성하는 공정과, 상기 TFT를 덮는 비감광성의 제1의 절연막을 형성하는 공정과, 상기 제1의 절연막상에 감광성의 제2의 절연막을 형성하는 공정과, 상기 제2의 절연막을 포토 마스크를 사용함으로서 노광하여 웨이퍼를 형성하는 공정과, 현상용 알칼리 현상액에 상기 웨이퍼를 담그는 공정과, 노광용 상기 웨이퍼를 노광하는 공정과, 상기 제2의 절연막을 상기 제2의 절연막의 유리 전이점보다 고온의 온도로 가열하는 공정과, 상기 제2의 절연막을 덮는 화소전극을 형성하는 공정을 포함하고 있다.

본 발명의 제2의 특징에 따르면, 스루홀의 측면을 피복하는 제2의 절연막은 완만하게 변형되어 스루홀의 상부 및 하부의 주위에 존재하는 소자들 사이의 접속을 보장해 준다.

본 발명의 상기 및 다른 목적, 특징 및 장점은 이하의 기술로부터 보다 명확해 질 것이다.

발명의 구성 및 작용

이하, 본 발명은 도 6 내지 도 12와 관련하여 기술될 것이며, 도 1 내지 도 5에 사용된 동일한 참조번호는 도 1 내지 도 5에 도시된 소자와 동일하거나 유사한 소자에 부여될 것이다.

제1의 실시예

도 6 내지 도 8에 도시된 바와 같이, LCD는 TFT 패널(이하, TFT패널 이라 함)(60) 및 대향패널(61)을 구비하고 있다.

상기 대향패널(61)에는 투명 절연기판(12), 투명한 대향전극(22) 및 대향전극(12)상에 배치된 LC 배향층(도시되지 않음)을 포함한다.

TFT 패널(60)에는 투명성 절연기판(11)이 형성되어 있으며, 상기 투명성 절연기판(11)상에는 공통전극(24), 주사선(13), 상기 주사선(13)에 접속된 게이트 전극(13a)이 배치되어 있다. 공통전극(24)상에는 게이트 절연막(14), 반도체층(15), 신호선(16), 상기 신호선(16)에 접속된 소스전극(16a)과 드레인전극(16b), 및 패시베이션막(17)이 배치되어 있다.

상기 패시베이션막(17)상에는 블랙 매트릭스(18), 비감광성의 컬러 수지로 이루어진 제1의 절연막으로서의 컬러 필터(19), 감광성의 투명한 수지로 이루어진 오버코트(20)가 배치되어 있다. 상기 컬러 필터(19) 및 오버코트(20)에는 스루홀이 형성되어 있다.

상기 오버코트(20)상에는 도면상에 도시되지 않은 스루홀을 통해 드레인전극(16b)에 접속된 화소전극(21)이 배치되어 있다.

그리고, TFT 패널(60)과 대향패널(61)은 LC 배향층이 서로 마주 보도록 배치되고, 각 LC 배향층 사이에는 LC층(23)이 배치되어 있다.

다음에, 상기의 구성을 갖는 LCD의 제조방법이 도 9a 내지 도 9e를 참조하여 기술될 것이다.

투명성 절연기판(11)상에 스퍼터링 및 포토리소그라피기술을 사용하여 패터닝에 의해 크롬막이 형성된 후, 주사선(13), 게이트 전극(13a) 및 공통전극(24)을 형성한다.

이어서, CVD에 의해 게이트 절연막(14)이 되는 질화실리콘막을 전면상에 형성한다. 게이트 절연막(14)상에 도핑되지 않은 비정질 실리콘(이하, a-Si라 한다)과, n+형으로 도핑된 비정질 실리콘(이하, n+형 a-Si라 한다)를 연속하여 CVD에 의해 형성하여 패터닝한 후 반도체층(15)을 형성한다.

n+형 a-Si는 드레인전극(16b)과, a-Si 사이 및 소스전극(16a)과 a-Si 사이의 오믹 콘택트를 확보해

준다. 이어서, 반도체층(15)상에 크롬을 스팍터링에 의해 형성하고 패터닝하여 신호선(16), 드레인전극(6a) 및 소스전극(6b)를 형성한다.

그 후에, n+형 a-Si를 에칭하는 가스를 사용하여 드라이 에칭을 행하여 드레인전극(6a)과 소스전극(6b) 사이의 n+형 a-Si를 제거한다. 상기와 같이 n+형 a-Si를 제거하면, n+형 a-Si를 통하여 드레인전극(6a) 및 소스전극(6b) 사이의 전류가 직접 흐르는 것이 방지된다.

그 후에, CVD에 의해 질화실리콘을 형성하고 패터닝하여 패시베이션막(17)을 형성한다. 상기 패시베이션막(17)은 이온 등의 불순물이 반도체층(15)에 흔입함에 기인한 TFT의 동작 불량을 방지하는 것이다.

상기와 같이 제조된 TFT상에 아크릴계의 감광성 폴리머중에 흑색 안료를 분산하여 준비된 블랙 수지를 포토리소그라피공정에 의해 패터닝하여 블랙 매트릭스(18)를 형성한다.

블랙 수지는 절연성이 높은 것을 사용하면 양호하다. 블랙 수지의 절연성이 낮으면 TFT상에 배치된 블랙 매트릭스(18) 그 자체에 어떤 전위를 제공하여, 트랜지스터의 백 채널의 활성화를 방지하여 양호한 표시를 실현 할 수 없게 한다.

다음에, 아크릴계의 폴리머중에 R.G.B의 안료를 분산하여 준비된 비감광성의 재료를 스핀 코팅에 의해서 두께가 $1\mu m$ 정도가 되도록 도포한다. $100^{\circ}C$ 의 핫 플레이트상에서 1분간 웨이퍼를 예비 소성함으로서 용제를 휘발시켜 반경화 상태의 컬러 필터(19)를 형성한다.

여기서, 컬러 필터(19)를 형성할 때의 예비 소성의 온도 및 시간은 $60^{\circ}C$ 내지 $100^{\circ}C$ 및 30초 내지 5분의 사이에서 선정할 수가 있다. 이 경우에, 온도가 높고 시간이 길수록 후술하는 에칭 레이트가 늦어지게 된다.

이어서, 도 9b에 도시된 바와 같이 컬러 필터(19)상에 포지형 감광성이이고 투명성이 높은 수지를 스핀 코팅하고 섭씨 80도의 핫 플레이트상에서 1분간 가열하여 예비 소성을 행하여 오버코트(20)를 형성한다. 상층의 오버코트(20)용 용제가 하층의 컬러 필터(19)를 침입하지 않도록 용제가 선택된다.

여기서, 오버코트(20)를 형성하기 위한 수지로는 아크릴계, 폴리이미드계, BCB(벤조시클로부텐 ; benzocyclobutene)을 사용할 수가 있다. 또한, 오버코트(20)를 형성할 때의 예비 소성의 온도 및 시간은 $60^{\circ}C$ 내지 $100^{\circ}C$ 및 30초 내지 5분 사이에서 선정할 수가 있다. 이 경우에 하층에 미치는 영향을 회피하기 위해 컬러 필터(19)를 형성할 때의 온도보다 낮게 하는 것이 바람직하다.

그 후에, 도 9(c)에 도시된 바와 같이, 스템퍼를 써서 $100mJ/cm^2$ 정도 에너지의 빛을 조사하고 포토 마스크(100)를 통하여 오버코트(20)를 노광한다.

다음에, 투명성 절연기판(11)을 알칼리 현상액(TMAH : 테트라메틸암모늄히드록사이드 : 2.38% 함유)중에 140초 동안 담궈서 현상을 행한다. 여기서, TMAH는 0.1% 내지 0.4% 사이에서 선정할 수가 있다. 또한, 담그는 시간은 20초 내지 350초 사이에서 선정할 수가 있다.

여기서 사용한 오버코트(20)는 포지형이기 때문에, 빛이 조사된 부분의 수진는 다음 공정인 현상시에 현상액중에 용해한다. 컬러 필터(19)는 용제를 휘발시켰을 뿐이므로 알칼리 현상액에 용해한다. 따라서, 도 9d에 도시된 바와 같이, 현상과 동시에 컬러 필터(19)의 웨트 에칭이 행하여 진다.

오버코트(20)의 차양부(200)를 적절한 크기가 되도록 형성하지 않으면 안된다. 차양부(200)가 짧으면, 후 공정의 리플로우 공정에서 측면의 피복은 어렵게 되기 때문이다.

기본적으로 하층의 에칭속도가 상층의 에칭속도에 비하여 빠르지 않으면 차양부(200)가 형성되지 않는다. 에칭속도는 오버코트(20), 컬러 필터(19) 각각의 조성 내지는 예비 소성온도와 시간에 크게 의존한다. 예비 소성온도가 높으며 시간을 길게 하면 에칭속도가 감소한다. 상층의 오버코트(20)의 예비 소성온도가 하층의 컬러 필터(19)의 예비 소성온도 보다 높으면, 오버코트(20)의 예비 소성시에 컬러 필터(19)의 상태가 변하기 때문에 에칭속도의 제어가 어렵게 된다.

따라서, 상층의 오버코트(20)의 소성온도를 하층의 컬러 필터(19)보다도 낮게 설정하지 않으면 안된다. 상층의 오버코트(20)의 소성온도가 낮기 때문에 에칭속도가 빠르게 되는 경향이 있지만, 오버코트(20)의 조성에 의해 조정을 행한다.

또한, 스루홀의 지름을 정밀도 좋게 형성하기 위해 그리고, 차양부(200)의 형성을 잘 제어하여 행하기 위해, 실제 제조시에는 현상시간의 마진을 늘릴 필요가 있다. 현상시간의 마진을 늘리는데는 현상액의 농도를 내리는 것이 유효한다.

즉, 스루홀 지름의 허용 사이즈를 $\pm 1.5\mu m$ 라고 하면, 상기의 TMAH 0.3% 현상액에서는 140초의 현상시간에 대하여 허용시간이 ± 25 초 정도이고, TMAH 0.15% 현상액에서는 현상시간이 250초이고 허용시간이 ± 45 초 정도가 된다.

현상 후에, 투명성 절연기판(11)의 전면에 대하여 $300mJ/cm^2$ 의 에너지 밀도의 빛으로 노광을 행한다. 상기 공정은 오버코트(20)중의 감광기를 반응시켜 투명성을 올리기 위한 것이다.

다음에, 오븐에서 오버코트(20)의 유리 전이점보다 고온의 온도로 가열하면, 도 9e에 도시된 바와 같이, 오버코트(20)는 형상을 변화(리플로우)하고 스루홀 측면을 피복하여 완만한 경사를 형성한다.

이 때에, 가열온도를 지나치게 높게 설정하면, 컬러 필터(19)의 변색을 초래하는 경우가 있으므로 주의가 필요하다. 현재 널리 쓰고 있는 컬러 필터의 내열성은 섭씨 230도 정도가 일반적이므로, 오버코트(20)의 유리 전이점은 이 온도보다도 낮게 할 필요성이 있다. 경사가 형성되는 범위는 오버코트(20)의 형성조건, 에칭의 조건을 적절히 선택함으로서 제어가 가능하다.

오버코트(20)는 컬러 필터(19)로부터 용출하는 이온등의 불순물이 액정층에 흔입하는 것을 방지하고 또

한 TFT 패널(60)상을 평탄화하기 위해서 액정층의 두께를 면 내에서 균일성이 양호하게 제어 가능하게 함과 아울러 차이(discrimination)가 발생하는 것을 억제하여 양호한 표시를 얻도록 해준다.

컬러 필터(19) 및 오버코트(10)의 재료로서 아크릴계 폴리머를 썼지만, 폴리아미드 등의 투명한 절연막이면 사용이 가능하다.

오버코트(20)상에 ITO(Indium-Tin-Oxide)를 스팍터링에 의해 형성하고, 패터닝함에 의해 화소전극(21)을 형성한다. 상기와 같이 하여 TFT 패널(60)이 얻어진다.

또한, 패시베이션막(17)의 패터닝을 오버코트(20)의 형성 전에 행했는데, 형성 이후에 행하더라도 좋다. 오버코트(20)나 컬러 필터(19)의 에칭 잔사 등이 스루홀 내에 남아 콘택트성을 나쁘게 하는 경우에는 오버코트(20)의 형성후에 행하는 쪽이 잔사를 제거할 수 있어서 보다 유효하다.

또한, 컬러 필터(19)에 스루홀을 개구하는 공정은 컬러 수지를 쓴 블랙 수지에 스루홀을 개구 할 때의 공정과 마찬가지로 행할 수 있다.

투명성 절연기판(12)상에는 ITO를 스팍터링에 의해 형성하고 대향전극(12)을 형성하여 대향패널(61)이 얻어진다.

상기와 같이 형성된 TFT 패널(60)상과 대향패널(61)상에 폴리아미드로 이루어진 LC 배향층을 각각 형성 한다. 양 패널(60, 61)을 액정이 90도 트위스트(twist)하여 배향하도록 러빙 처리한다. 이어서, 갭에 상응한 지름을 갖는 폴리머 베이스를 전면에 살포하고 LC 배향층이 서로 마주 보도록 겹쳐 접착하고, 양 패널(60 및 61) 사이에 네마틱 액정을 주입함으로써 LCD가 제조된다.

이와 같이, 제1의 실시예에 있어서의 LCD는 오버코트(20) 및 컬러 필터(19)에 대하여 동시에 웨트 에칭을 행한 후에 오버코트(20)를 리플로우 시켜 도 9e에 도시된 바와 같이 오버코트(20)는 스루홀 측면을 덮어 완만한 경사가 형성되도록 한다.

이에 따라, 화소전극(21)과 드레인전극(16b)을 접속하는 스루홀의 형상이 매끈하게 변화된 순방향의 테이퍼(taper)의 형태로 되고, 화소전극(21)에 단 갈라짐(steps)이 생기지 않기 때문에 결함이 있는 화소가 거의 생기지 않고 산출량이 향상됨과 동시에 신뢰성도 향상된다.

또한, 제1의 실시예에 있어서, LCD는 오버코트(20)와 컬러 필터(19)의 노광 포槛 마진을 취할 필요가 없음으로 인해 표시에 무관한 영역을 감소시킬 수 있기 때문에 고개구율의 LCD를 얻을 수 있다.

또한, 제1의 실시예에 있어서의 LCD는 오버코트(20) 및 컬러 필터(19)의 에칭과 소성이 동시에 행하여지기 때문에 각각 별도 공정으로 행한 경우에 비하여 공정수가 단축된다. 또한, 포토리소그라피용의 포토마스크(100)도 1장으로 끝나기 때문에 마스크 제조비용이 감소한다.

제2의 실시예

제2의 실시예의 LCD의 구성은 도 6의 구성과 동일하지만, 다음과 같은 제조방법에 따라 제조된다.

제1의 실시예와 유사하게, 투명성 절연기판(11)상에 주사선(13), 게이트 전극(13a), 공통전극(24), 게이트 절연막(14), 반도체층(15), 신호선(16), 소스전극(16a) 및 드레인전극(16b)를 형성한다. 그 후에, CVD에 의해 질화실리콘막을 형성하여 패시베이션막(17)을 형성해 둔다(패터닝 공정은 행하지 않는다).

그 후에, 제1의 실시예와 같이, 컬러 필터(19) 및 오버코트(20)를 형성한다. 이 때에, 오버코트(20)에는 패시베이션막(17)의 부식액(예를들면 플루오르화수소산)에 대하여 내성이 있는 것을 사용한다.

오버코트(20)의 형성 후에, 레지스트 등을 도포하지 않고 그대로 패시베이션막(17)의 에칭을 행한다. 그 후에, 제1의 실시예와 같이, 화소전극(21)을 형성하고 TFT 패널(60)을 제조한다.

이와 같이 형성된 TFT 패널(60) 및 대향패널(61)에 폴리아미드로 이루어진 LC 배향층을 각각 형성한다. 양 패널(60 및 61)을 액정이 90도 트위스트하여 배향하도록 러빙(rubbing)처리를 한다. 그 후에, 갭에 상응한 지름을 갖는 폴리머계를 전면에 살포하고 LC 배향층 끼리 마주 보도록 겹쳐서 접착하고 양 패널(60 및 61) 사이에 네마틱 액정을 주입함으로써 LCD를 제조한다.

이와 같이, 제2의 실시예에서는, 오버코트(20)의 형성 후에 레지스트 등을 도포하지 않고 그대로 패시베이션막(17)의 에칭을 행하는 경우에도 오버코트(20)를 리플로우시켜 스루홀 측면이 형성된다. 이 때문에, 화소전극(21)과 드레인전극(16b)을 접속하는 스루홀의 형상이 매끈하게 변화된 순방향의 테이퍼(taper)의 형상이 되고 화소전극(21)의 단갈라짐(discrimination)이 생기지 않는다. 따라서, 제1의 실시예와 마찬가지로, 결함이 있는 화소가 생기기 어렵게 되어 산출량이 향상됨과 동시에 신뢰성도 향상한다.

또한, 제2의 실시예에서는, 제1의 실시예와 같이, 오버코트(20)와 컬러 필터(19)와의 포槛 마진을 취할 필요가 없으므로 높은 개구율의 LCD를 얻을 수 있다.

또한, 제2의 실시예에서는, 제1의 실시예와 같이, 오버코트(20) 및 컬러 필터(19)의 에칭 및 소성이 동시에 행하여지기 때문에 각각 별도 공정으로 행한 경우에 비하여 공정이 단축된다.

또한, 포토리소그라피용의 포토 마스크(100)도 1장으로 끝나기 때문에 마스크 제조비용이 감소한다.

또한, 패시베이션막(17)의 에칭이 오버코트(20)를 마스크로 하여 행하여지기 때문에, 패시베이션막(17)의 패터닝용에 수지의 도포, 노광, 현상 등을 할 필요가 없어 공정이 단축된다. 또한, 포토리소그라피용의 포토 마스크(100)도 필요 없게 되므로 마스크 제조비용이 감소한다.

제3의 실시예

도 10내지 도 12에 도시된 바와 같이, 본 발명의 제3의 실시예에 의한 LCD는 TFT 패널(60) 및

대향패널(61)을 포함하고 있다.

TFT 패널(60)의 투명성 절연기판(11)상에는 주사선(13), 상기 주사선(13)에 접속된 게이트 전극(13a), 공통전극(24)이 형성되어 있다. 공통전극(24)상에는 게이트 절연막(14), 반도체층(15), 신호선(16), 상기 신호선(16)에 접속된 소스전극(16a), 드레인전극(16b) 및 패시베이션막(17)이 배치되어 있다.

패시베이션막(17)상에는 감광막(25a) 및 비감광막(25b)을 포함하는 층간절연막(25)이 배치되어 있다. 상기 막(25b)은 제1의 층간절연막이며, 상기 막(25a)은 제2의 층간절연막이다.

층간 절연막(25)에는 스루홀이 형성되어 이씨고 상기 스루홀의 측면은 감광성의 층간 절연막(25)에 의해 피복되어 있다. 또한, 층간 절연막(25)상에는 TFT의 소스전극(16a)과 스루홀을 통하여 접속된 투명성 화소전극(21)이 형성되어 있다. 상기들의 상부에는 도시되지 않은 LC 배향층이 형성되어 있다.

대향패널(61)의 투명성 절연기판(12)상에는 블랙 매트릭스(18), 컬러 필터(19) 및 투명한 대향전극(22)이 형성되어 있다. 대향전극(12)상에는 도시되지 않은 LC 배향층이 형성되어 있다.

TFT 패널(60)과 대향패널(61)은 도시되지 않은 LC 배향층이 서로 마주 보도록 배치되고 마주 보는 LC 배향층 사이에는 LC층(23)이 배치되는 구성으로 되어 있다.

다음에, 상기와 같은 구성을 같은 LCD의 제조방법이 기술될 것이다.

우선, 투명성 절연기판(11)에 제1의 실시예와 같이, 주사선(13), 게이트 전극(13a), 게이트 절연막(14), 반도체층(15), 신호선(16), 드레인전극(16a), 소스전극(16b) 및 패시베이션막(17)을 형성한다.

상기와 같이 형성한 TFT상에 아크릴계로서 투명성이 높은 폴리머를 스피n 코팅에 의해 두께 $4\mu m$ 정도가 되도록 도포시킨다.

이어서, $100^{\circ}C$ 의 핫 플레이트상에서 1분간 가열하여 용제를 휘발시켜 예비 소성을 행하여, 반경화 상태의 층간절연막(25b)을 형성한다. 상기 층간절연막(25b)은 감광성이 없는 것이기 때문에, 두께 $4\mu m$ 라도 가시광대의 투과율이 99% 이상인 대단히 투명도가 높게 된다.

층간절연막(25b)상에 포지형 감광성이이며 투명성이 높은 수지재료를 두께 $0.5\mu m$ 정도가 되도록 스피n 코팅하고, 섭씨 $80^{\circ}C$ 의 핫 플레이트상에서 1분간 가열하고 예비 소성을 행하여 층간절연막(25a)을 형성한다.

상층의 층간절연막(25a)의 용제가 하층의 층간절연막(25b)를 침범하지 않도록 용제를 선택 할 필요가 있다. 이 후에, 스텝퍼를 써서 $100mJ/cm^2$ 정도 에너지의 빛을 조사하여 층간절연막(25a)을 노광한다.

투명성 절연기판(11)을 알칼리 현상액(TMAH : 2.38% 함유)중에 120초 담궈서 현상을 행한다. 현상과 동시에 층간절연막(25a 및 25b)의 웨트 애칭이 행해진다.

현상 후에, 투명성 절연기판(11)의 전면에 대하여 $300mJ/cm^2$ 의 에너지 밀도의 빛으로 노광을 행한다. 상기 공정은 층간절연막(25a) 중의 감광기를 반응시켜 투명성을 올리기 위함이다. 층간절연막(25a)은, 감광성이기 때문에 비감광성 재료에 비하여 투과율은 낮지만, 막 두께가 $0.5\mu m$ 정도로 얇기 때문에 가시광대의 투과율은 99% 이상이다. 따라서, 층간절연막(25a)과 층간절연막(25b)을 통과하더라도 가시광대의 투과율은 98% 이상이 된다. 또한, 종래의 후자의 종래의 기술과 같이, 감광성의 수지만으로 층간절연막(25)을 형성한 경우에 비해 백색의 황색으로의 전환율이 적게 된다.

다음에, 오븐에서 층간절연막(25a)의 유리 전이점보다 고온의 온도로 가열하면 층간절연막(25a)은 형상을 변화하여 스루홀 측면을 피복하여 완만한 경사를 형성한다.

층간절연막(25a 및 25b)의 재료로서 아크릴계 폴리머를 썼지만 폴리이미드 등의 투명하고 스피n 코팅에 의해 형성이 가능한 절연막이면 사용이 가능하다.

층간절연막(25a)상에 ITO(Indium-Tin-Oxide)를 스팍터링에 의해 형성하고, 패터닝함에 의해 화소전극(21)을 형성한다. 상기와 같이 TFT 패널(60)을 얻는다.

다른 쪽의 투명 절연기판(12)에는 블랙 매트릭스(18) 및 컬러 필터(19)를 포토리소그라피공정에 의해 형성하고 상기 ITO를 스팍터링에 의해 형성하여 대향전극(12)을 형성한다.

상기와 같이 형성된 TFT 패널(60) 및 대향패널(61)에 폴리이미드로서 이루어진 LC 배향층을 각각 형성한다. 양 패널(60 및 61)을 액정이 90° 트위스트하여 배향하도록 러빙(rubbing) 처리를 행한다. 그 후에, 캡에 상응한 지름을 갖는 폴리머계를 전면에 살포하고 LC 배향층이 서로 마주 보도록 겹쳐서 접착하고 양 패널(60 및 61) 사이에 네마틱 액정을 주입하여 LCD를 얻는다.

상기와 같이, 제3의 실시예에서는 제1의 실시예와 같이, 층간절연막(25a)을 리플로우 시켜 스루홀 측면을 형성하기 때문에 화소전극(21)과 드레인전극(16b)을 접속하는 콤택트 훌의 형상이 매끈하게 변화된 순방향의 테이퍼(taper)의 형상으로 되어 화소전극(21)의 단 갈라짐(discrimination)이 생기지 않는다. 따라서, 결함있는 화소가 생기기 어렵게 되어 산출량 및 신뢰성도 향상된다.

또한, 제3의 실시예에서는, 층간절연막(25b)의 대부분에는 감광기가 없으므로 대단히 투과율이 높게 되어 대단히 밝은 표시가 가능해진다.

제4의 실시예

제4의 실시예는 제3의 실시예를 일부 변형하여 제조한 것이다.

제3의 실시예에서와 유사하게 제4의 실시예에서, 한 쌍의 투명성 절연기판(11)의 하나의 상부에는 주사선(13), 게이트 전극(13a), 공통전극(24), 게이트 절연막(14), 반도체층(15), 신호선(16), 드레인전극(16b) 및 소스전극(16a)을 형성한다. 그 후에, CVD에 의해 질화실리콘을 형성하여 패시베이션

막(17)을 형성해 둔다(패터닝은 행하지 않는다).

그 후에, 제3의 실시예와 같이, 층간절연막(25a) 및 층간절연막(25b)를 형성한다. 이 때에, 층간절연막(25b)에는 패시베이션막(17)의 부식액(예를들면 플루오르화수소산)에 대한 내성이 있는 것을 쓴다.

층간 절연막(25)의 형성 후에, 수지를 도포하지 않고 그대로 패시베이션막(17)의 에칭을 행한다. 그 후에, 제3의 실시예와 같이, 화소전극(21)을 형성하여 TFT 패널(60)을 형성한다.

상기와 같이 형성된 TFT 패널(60) 및 대향패널(61)에 폴리아미드로 이루어진 LC 배향층을 각각 형성한다. 양 패널(60 및 61)을 액정이 90도 트위스트하여 배향하도록 러빙처리를 한다. 그 후에, 캡에 상응한 지름을 갖는 폴리머계를 전면에 살포하고 LC 배향층이 서로 마주 보도록 겹쳐서 접착하고 양 패널(60 및 61) 사이에 네마틱 액정을 주입하여 LCD가 얻어진다.

이와 같이, 제4의 실시예에서는 층간 절연막(25)의 형성 후에 레지스트등을 도포하지 않고 그대로 패시베이션막(17)의 에칭을 하는 경우에도 제3의 실시예와 같이, 층간절연막(25a)을 리플로우시켜 스루홀 측면이 형성되기 때문에 화소전극(21)과 드레인전극(16b)을 접속하는 스루홀의 형상이 매끈하게 변화된 순방향의 테이퍼의 형상이 된다. 따라서, 화소전극(21)의 단갈라짐이 생기지 않아서 결함이 있는 화소가 생기기 어렵게 되어 산출량 및 신뢰성도 향상한다.

또한, 제4의 실시예에서는 층간절연막(25b)의 대부분에 감광기가 없어지기 때문에 항상 투과율이 높게 되어 대단히 밝은 표시가 가능해진다.

또한, 제4의 실시예로서, 패시베이션막(17)의 에칭이 층간절연막(25a)을 마스크로 하여 행하여지기 때문에 패시베이션막(17)의 패터닝용으로 수지의 도포, 노광, 현상 등을 할 필요가 없어서 공정이 단축된다. 또한, 포토리소그라파용의 포토 마스크(100)도 필요 없게 되어 마스크 제조비용이 감소한다.

발명의 효과

본 발명에 관한 LCD 및 그 제조방법에 의하면, 비감광성 수지로 이루어진 제1의 절연막상에 감광성의 수지로 이루어진 제2의 절연막을 형성하고, 제1 및 제2의 절연막을 포함하는 층에 형성되는 스루홀의 측면을 제2의 절연막에 의해 매끄러운 형상으로 피복하도록 하여 스루홀 상하의 접속성을 향상시키도록 했기 때문에 산출량 및 신뢰성을 향상시킬 수 있다.

전술한 실시예는 단지 예시로서 기술되었으므로, 본 발명은 전술한 실시예에 한정되는 것이 아니고, 본 발명의 본질을 벗어남이 없이 본 분야의 기술자에 의해 다양한 수정 및 변경이 용이하게 이루어 질수 있음을 주지의 사실이다.

(57) 청구의 범위

청구항 1

제1 및 제2의 투명성 패널(60 및 61)과, 상기 제1의 투명성 패널(60)과 상기 제2의 투명성 패널(61) 사이에 좁게 끼워진 액정(63)을 포함하며, 상기 제1의 투명성 패널(60)은 절연기판(11)과, 상기 절연기판(11)을 덮는 매트릭스 형태로 배열된 다수의 화소소자와, 조합된 화소전극(21)과, 상기 TFT를 피복하면서 상기 TFT용 스루홀을 포함하는 제1 및 제2의 절연막(25b, 및 25a)과, 상기 화소소자의 대응하는 로우(row)의 상기 TFT의 게이트에 각각 접속된 다수의 주사선(13)과, 상기 화소소자의 대응하는 컬럼(column)의 소스전극(21) 및 상기 스루홀 및 상기 TFT를 통하여 화소전극에 접속된 드레인전극에 각각 접속된 다수의 신호선(16)을 포함하며, 상기 화소소자의 각각은 TFT를 구비하는 액정표시장치에 있어서,

상기 제1의 절연막(25b)은 비감광성 수지로 이루어지고, 상기 제2의 절연막(25a)은 감광성 수지로 이루어지고 상기 스루홀 각각의 내부의 측벽을 피복하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1항에 있어서,

상기 제1의 절연막(25b)은 컬러 필터이고, 상기 제2의 절연막(25a)은 오버코트인 것을 특징으로 하는 액정표시장치.

청구항 3

제 1항에 있어서,

상기 제1 및 제2의 절연막(25b 및 25a) 둘 모두는 투명성 레지스트로 이루어진 층간절연막인 것을 특징으로 하는 액정표시장치.

청구항 4

제 1항에 있어서,

상기 제1 및 제2의 절연막(25b 및 25a)의 두께의 합은 $3\mu m$ 이상인 것을 특징으로 하는 액정표시장치.

청구항 5

액정표시장치에 사용하기 위한 박막 트랜지스터 패널(60)의 제조방법에 있어서,
 제1의 투명성 절연기판(11)을 덮는 TFT를 형성하는 공정과,
 상기 TFT를 덮는 비감광성의 제1의 절연막(25b)을 형성하는 공정과,
 상기 제1의 절연막(25b)상에 감광성의 제2의 절연막(25a)을 형성하는 공정과,
 상기 제2의 절연막(25a)을 포토 마스크(100)를 사용함으로서 노광하여 웨이퍼를 형성하는 공정과,
 현상용 알칼리 현상액에 상기 웨이퍼를 담그는 공정과,
 노광용 상기 웨이퍼를 노광하는 공정과,
 상기 제2의 절연막(25a)을 상기 제2의 절연막(25a)의 유리 전이점보다 고온의 온도로 가열하는 공정과,
 상기 제2의 절연막(25a)을 덮는 화소전극(21)을 형성하는 공정을 포함하는 것을 특징으로 하는 박막 트랜지스터 패널의 제조방법.

청구항 6

제 5항에 있어서,
 포토리소그라피기술을 사용하여 패터닝 한 후, 상기 제1의 투명성 절연기판(11)상에 금속막을 형성하는
 공정과,
 주사선(13), 게이트 전극(13a), 및 공통전극(24)을 형성하는 공정과,
 게이트절연막(14)이 되는 질화실리콘막을 상기 공통전극(24)의 전면상에 형성하는 공정과,
 상기 게이트절연막(14)을 덮는 도핑된 비정질 실리콘막과 도핑되지 않은 비정질 실리콘막을 연속하여 형
 성함으로서 반도체층(15)을 형성 및 패터닝하는 공정과,
 질화실리콘층을 형성 및 패터닝하여 패시베이션막(17)을 형성하는 공정을 포함하는 것을 특징으로 하는
 박막 트랜지스터 패널의 제조방법.

청구항 7

제 5항에 있어서,
 상기 제1의 절연막 형성공정은 소정의 두께를 갖는 제1의 절연막(25b)을 형성하도록 비감광성의 수지를
 도포하는 공정과, 상기 비감광성의 수지를 가열하여 반경화상태의 컬러 필터(19)를 형성하는 공정을 포
 함하고,
 상기 제2의 절연막 형성공정은 상기 컬러 필터(19)상에 감광성이며 투명한 수지를 도포하는 공정과, 상
 기 감광성이며 투명한 수지를 가열하여 오버코트(20)를 형성하는 공정을 포함하는 것을 특징으로 하는
 박막 트랜지스터 패널의 제조방법.

청구항 8

제 7항에 있어서,
 감광성이며 투명한 수지를 가열하는 온도는 비감광성 수지를 가열하는 온도보다 낮은 것을 특징으로 하
 는 박막 트랜지스터 패널의 제조방법.

청구항 9

제 5항에 있어서,
 상기 제2의 절연막(25a)의 가열 후에, 상기 제2의 절연막(25a) 및 상기 제2의 절연막(25a)의 하부의 하
 부층은 제2의 절연막 가열공정에서 에칭되는 것을 특징으로 하는 박막 트랜지스터 패널의 제조방법.

청구항 10

제 5항에 있어서,
 상기 제1의 절연막 형성공정은 비감광성인 투명한 수지로 이루어진 제1의 층간절연막을 형성하는 공정
 과,
 상기 층간절연막상에 감광성이며 투명한 수지로 이루어진 제2의 층간절연막을 형성하는 공정을 포함하는
 것을 특징으로 하는 박막 트랜지스터 패널의 제조방법.

청구항 11

제 10항에 있어서,
 상기 제2의 층간절연막이 형성된 후에, 제2의 층간절연막 및 상기 제2의 층간절연막의 하부의 하부층이
 에칭되는 것을 특징으로 하는 박막 트랜지스터 패널의 제조방법.

청구항 12

제 9항에 있어서,

질화실리콘층을 형성 및 패터닝하여 패시베이션층(17)을 형성하며 상기 패시베이션층(17)을 에칭하는 공정을 또한 포함하는 것을 특징으로 하는 박막 트랜지스터 패널의 제조방법.

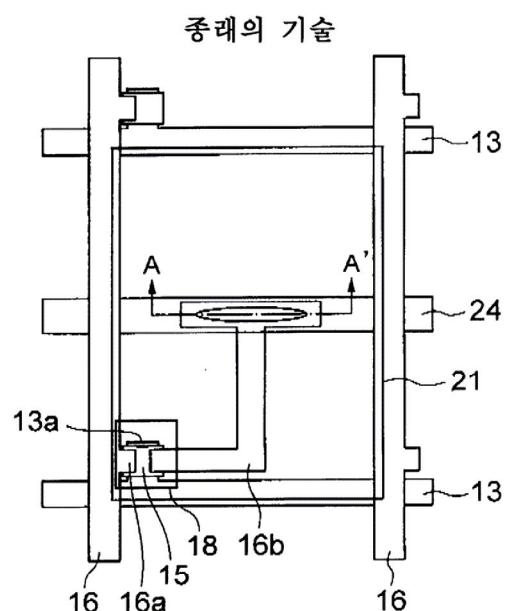
청구항 13

제 11항에 있어서,

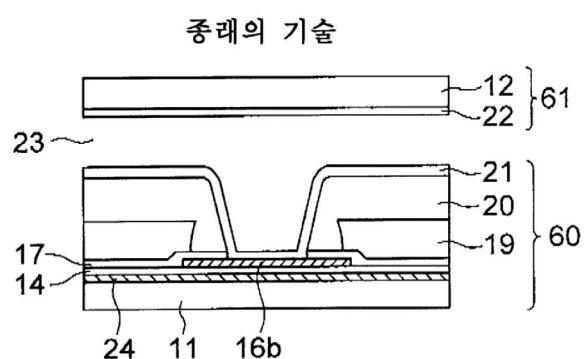
질화실리콘층을 형성 및 패터닝하여 패시베이션층(17)을 형성하며 상기 패시베이션층(17)을 에칭하는 공정을 또한 포함하는 것을 특징으로 하는 박막 트랜지스터 패널의 제조방법.

도면

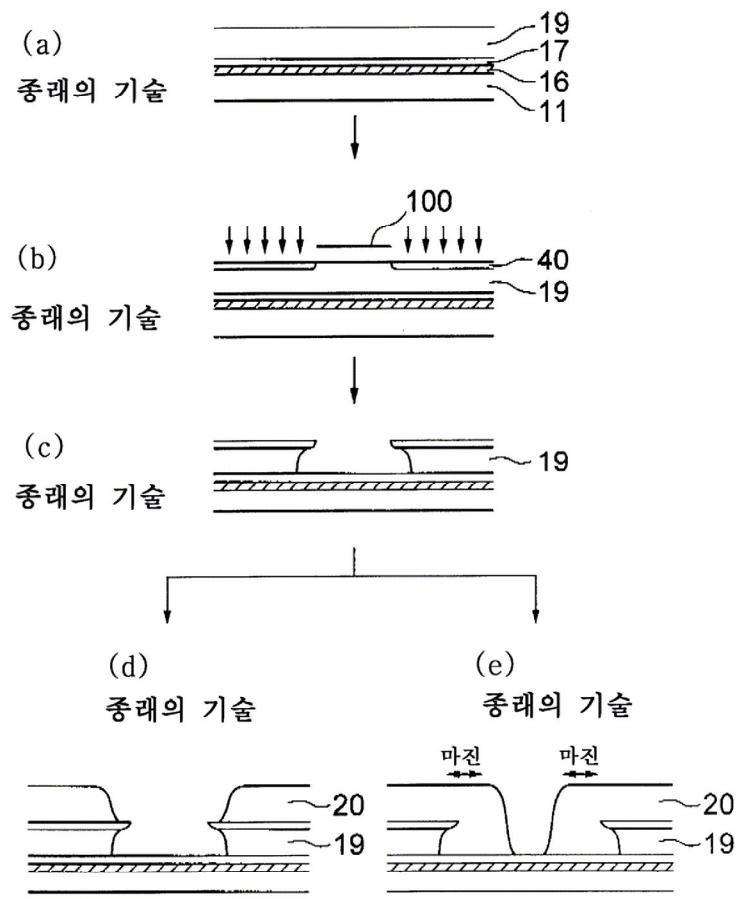
도면1



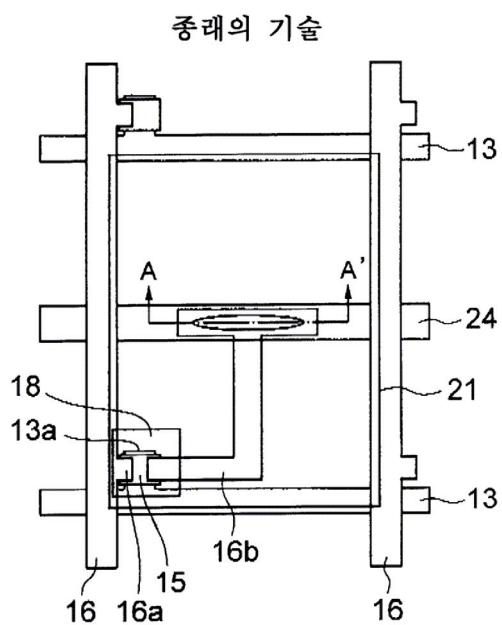
도면2



도면3

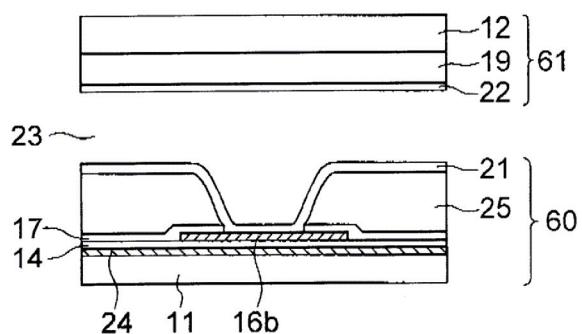


도면4

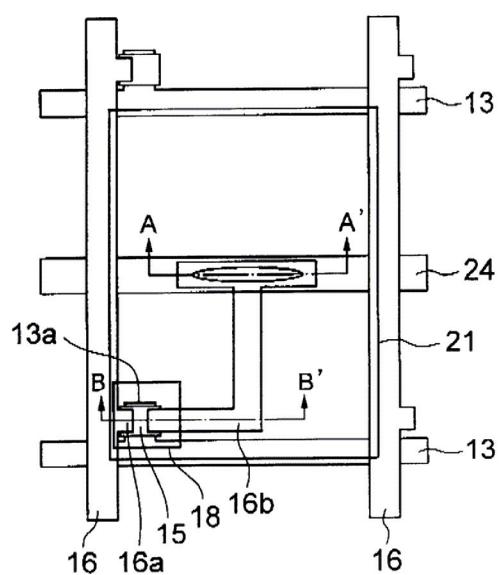


도면5

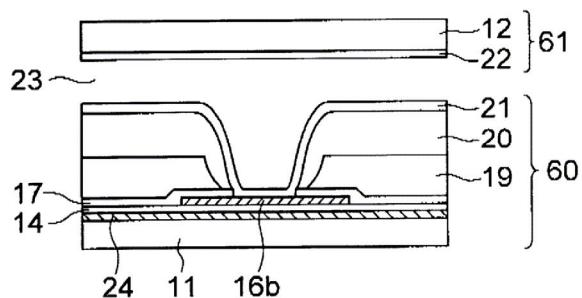
종래의 기술



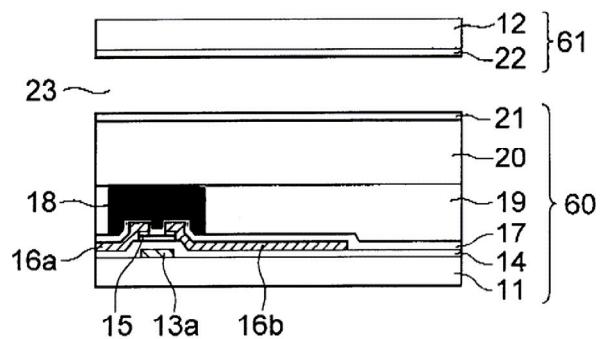
도면6



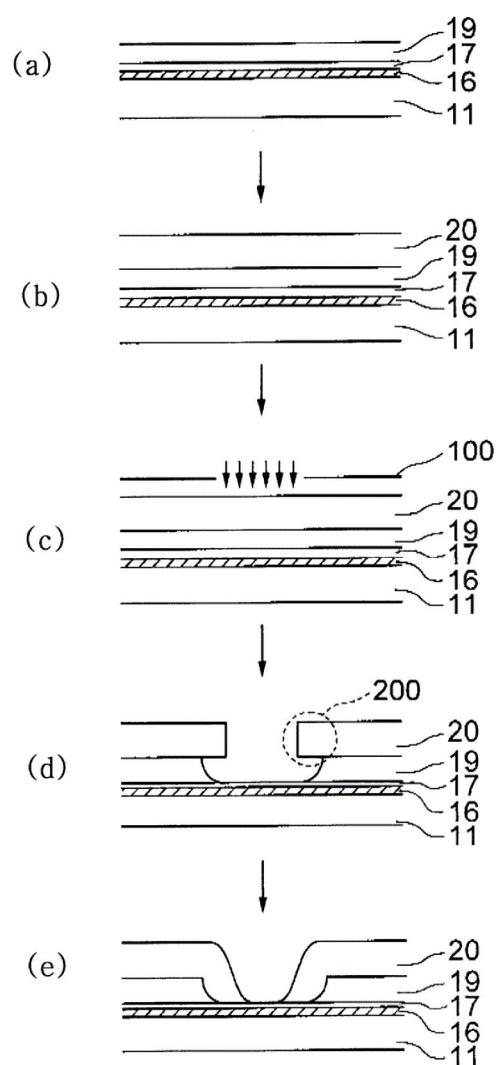
도면7



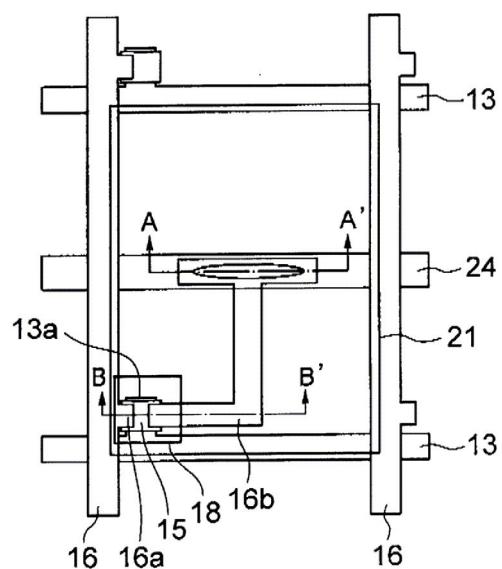
도면8



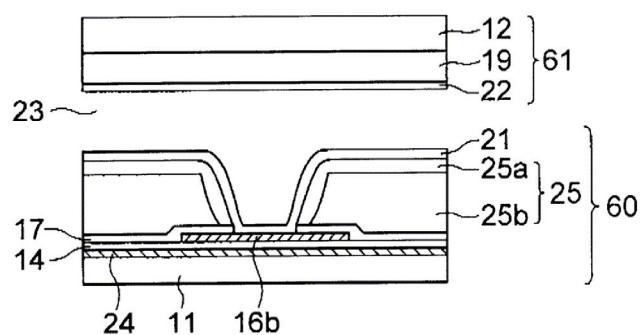
도면9



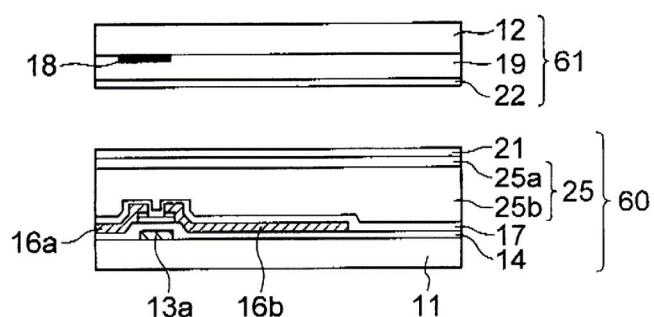
도면10



도면11



도면12



专利名称(译)	液晶显示装置和薄膜晶体管面板的制造方法		
公开(公告)号	KR1020000071744A	公开(公告)日	2000-11-25
申请号	KR1020000020798	申请日	2000-04-19
申请(专利权)人(译)	日本地方自己兴趣可否来.)		
[标]发明人	KIKKAWA HIRONORI 킥카와히로노리 WATANABE TAKAHIKO 와타나베타카히코 IHARA HIROFUMI 이하라히로후미 NAKATA SHINICHI 나카타신이치 OKAMOTO MAMORU 오카모토마모루 YAMAMOTO YUJI 야마모토유지 SAKAMOTO MICHIAKI 사카모토미치아키		
发明人	킥카와히로노리 와타나베타카히코 이하라히로후미 나카타신이치 오카모토마모루 야마모토유지 사카모토미치아키		
IPC分类号	G02F1/136 G02F1/1333 G02F1/1335 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136213 G02F1/136227		
代理人(译)	用最甜		
优先权	1999112008 1999-04-20 JP		
其他公开文献	KR100371795B1		
外部链接	Espacenet		

摘要(译)

根据本发明的LCD包括透明绝缘基板(60和61)，发光二极管(LED)和发光二极管(LED)液晶23狭窄地夹在透明绝缘基板60和61与第一透明绝缘基板60之间由非光敏树脂制成的第一绝缘膜25b和由覆盖在第一和第二绝缘膜25b和25a中形成的通孔的内侧表面的光敏树脂制成的第二绝缘膜25a)一个。由于第二绝缘膜25a的平缓形状，LCD的产量和可靠性得到改善。9指教方面LCD，TFT，基板，液晶，光敏，绝缘膜，通孔，树脂

종래의 기술

