

특허청구의 범위

청구항 1

게이트 라인 및 데이터 라인의 교차부에 위치하는 박막트랜지스터와 접속되는 액정셀들이 형성된 액정 표시 패널과;

상기 액정 표시 패널의 데이터 라인을 구동하는 데이터 구동부와;

상기 액정 표시 패널 상에 형성된 제1 내지 제 n (여기서, n 은 1보다 큰 자연수) 스테이지로 이루어지며 정상 모드시 상기 박막트랜지스터를 턴온시키는 정상 스캔 신호를 생성하며, 검사 모드시 검사 스캔 신호를 생성하여 게이트 라인에 공급하는 게이트 구동부를 구비하며,

상기 검사 모드시 상기 제1 내지 제 n 스테이지에 불량 스테이지가 없는 경우 상기 제1 내지 제 n 스테이지는 상기 박막트랜지스터를 턴오프시키는 로우 논리의 상기 검사 스캔 신호를 생성하고,

상기 검사 모드시 상기 제1 내지 제 n 스테이지 중 적어도 어느 한 스테이지에 불량이 발생하는 경우, 상기 불량 스테이지에서부터 상기 제 n 스테이지까지는 상기 박막트랜지스터를 턴온시키는 하이 논리의 상기 검사 스캔 신호를 생성하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 검사 모드시 상기 제1 스테이지는 로우 논리의 스타트 펄스와 클럭 신호에 응답하여 검사 스캔 신호를 생성하며, 상기 제2 내지 제 n 스테이지는 이전단 스테이지의 출력 신호와 클럭 신호에 응답하여 상기 검사 스캔 신호를 생성하는 것을 특징으로 하는 액정 표시 장치.

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 제1 스테이지에서부터 상기 불량 스테이지 이전단 스테이지까지와 대응되는 액정 표시 패널에는 블랙 또는 화이트가 구현되며,

상기 불량 스테이지에서부터 상기 제 n 스테이지까지와 대응되는 상기 액정 표시 패널에는 상기 데이터 라인에 공급되는 화소 데이터 신호와 대응되는 화상이 구현되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

게이트 라인 및 데이터 라인의 교차부에 위치하는 박막트랜지스터와 접속되는 액정셀들이 형성된 액정 표시 패널 상에 형성된 제1 내지 제 n 스테이지로 이루어진 게이트 구동부로부터 생성된 검사 스캔 신호를 검사 모드시 상기 액정 표시 패널의 게이트 라인에 순차적으로 공급하는 단계와;

상기 액정 표시 패널의 데이터 라인에 화소 전압 신호를 공급하는 단계와;

상기 액정 표시 패널에 화소 전압 신호와 대응하는 화상의 표시 여부를 판단하는 단계를 포함하며,

상기 검사 모드시 상기 제1 내지 제 n 스테이지에 불량 스테이지가 없는 경우 상기 제1 내지 제 n 스테이지는 상기 박막트랜지스터를 턴오프시키는 로우 논리의 상기 검사 스캔 신호를 생성하고,

상기 검사 모드시 상기 제1 내지 제 n 스테이지 중 적어도 어느 한 스테이지에 불량이 발생하는 경우, 상기 불량 스테이지에서부터 상기 제 n 스테이지까지는 상기 박막트랜지스터를 턴온시키는 하이 논리의 상기 검사 스캔 신호를 생성하는 것을 특징으로 하는 액정 표시 장치의 검사 방법.

청구항 6

제 5 항에 있어서,

상기 제1 스테이지는 로우 논리의 스타트 펄스와 클럭 신호에 응답하여 상기 검사 스캔 신호를 생성하며, 상기 제2 내지 제n 스테이지는 이전단 스테이지의 출력 신호와 클럭 신호에 응답하여 상기 검사 스캔 신호를 생성하는 것을 특징으로 하는 액정 표시 장치의 검사 방법.

청구항 7

제 6 항에 있어서,

상기 화상의 표시 여부를 판단하는 단계는

상기 액정 표시 패널에 화소 전압 신호와 대응하는 화상이 표시되는 경우 상기 게이트 구동부를 불량으로 판단하고, 상기 액정 표시 패널에 블랙 또는 화이트 화상이 표시되는 경우, 상기 게이트 구동부를 양품으로 판단하는 단계인 것을 특징으로 하는 액정 표시 장치의 검사 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0011] 본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 특히 게이트 구동부의 불량을 판별할 수 있는 액정 표시 장치 및 그 검사 방법에 관한 것이다.
- [0012] 통상, 액정 표시 장치(Liquid Crystal Display; LCD)는 액정 표시 패널에 매트릭스 형태로 배열된 액정셀들 각각이 비디오 신호에 따라 광투과율을 조절하게 함으로써 화상을 표시하게 된다.
- [0013] 이러한 액정 표시 패널은 액정을 사이에 두고 합착제에 의해 합착되는 박막 트랜지스터 기관 및 컬러 필터 기관을 구비한다.
- [0014] 컬러 필터 기관에는 빛샘 방지를 위한 블랙 매트릭스와, 컬러 구현을 위한 컬러 필터, 화소전극과 수직전계를 이루는 공통전극과, 그들 위에 액정 배향을 위해 도포된 상부 배향막을 포함하는 컬러 필터 어레이가 상부기관 상에 형성된다.
- [0015] 박막 트랜지스터 기관에는 하부기관 상에 서로 교차되게 형성된 게이트라인 및 데이터라인과, 그들의 교차부에 형성된 박막트랜지스터(Thin Film Transistor : TFT)와, 박막트랜지스터와 접속된 화소전극과, 그들 위에 액정 배향을 위해 도포된 하부 배향막을 포함하는 박막 트랜지스터 어레이가 하부기관 상에 형성된다. 특히, 박막트랜지스터 기관의 외곽 영역에는 박막트랜지스터와 동일 공정으로 게이트 구동부가 동시에 형성된다. 이 때, 게이트 구동부에 형성되는 박막트랜지스터는 전하 이동도가 높은 폴리 실리콘형 박막트랜지스터 또는 아몰퍼스 실리콘형 박막트랜지스터가 이용된다.
- [0016] 이러한 종래 액정 표시 패널을 제조하기 위한 제조 공정은 박막트랜지스터 어레이 각각과 컬러필터 어레이 각각이 형성되는 패터닝 공정, 박막트랜지스터 기관과 칼라필터 기관이 액정을 사이에 두고 합착되는 합착 공정, 불량 액정 표시 패널을 검출하는 검사 공정 등으로 나뉘어진다.
- [0017] 이 중 검사 공정은 게이트 구동부에서 생성된 스캔 신호에 응답하여 박막트랜지스터가 턴온됨으로써 박막트랜지스터를 통해 데이터 라인으로부터의 검사용 화소 신호가 액정 셀에 공급됨으로써 액정 표시 패널의 불량 유무를 검사하게 된다. 이 때, 액정 표시 패널의 신호라인에 불량이 발생하는 경우 그 신호 라인과 접속된 화소는 정상 신호 라인과 접속된 화소와 다른 화상을 구현하게 되므로 액정 표시 패널의 불량 상태를 쉽게 확인할 수 있다.
- [0018] 그러나, 종래 액정 표시 장치의 검사 방법에서는 게이트 구동부의 제조 공정 중에 발생할 수 있는 게이트 구동부의 불량을 완벽히 검출할 수 없는 문제점이 있다. 즉, 게이트 구동부에 불량이 발생하였을 때 게이트 구동부가 비정상적으로 동작하여 정상 레벨이 아닌 비정상 레벨의 스캔 신호를 출력한다. 예를 들어, 게이트 구동부에 다수의 클럭 신호를 공급하는 클럭 라인들 간에 약하게 쇼트가 발생하는 경우, 로우 논리 스캔 신호를 생성하여야 하는 스테이지에서 로우 논리 레벨과 하이 논리 레벨 사이의 비정상 레벨의 스캔 신호를 생성하게 된다. 이러한 비정상 레벨의 스캔 신호에 응답하여 박막트랜지스터가 동작하게 되어 액정 표시 패널이 양품으로 판정

되는 문제점이 있다. 이와 같이, 비정상 레벨의 스캔 신호임에도 불구하고 양품으로 판정된 액정 표시 패널은 구동 환경이나 특정한 구동 패턴에서 불량 현상이 발생될 수 있으며 불량현상이 서서히 진행되어 시간이 경과된 후 사용자에게 불량이 인식되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0019] 따라서, 본 발명이 이루고자 하는 기술적 과제는 게이트 구동부의 불량을 판별할 수 있는 액정 표시 장치 및 그 검사 방법을 제공하는 것이다.

발명의 구성 및 작용

[0020] 상기 기술적 과제를 달성하기 위하여, 본 발명의 실시 예에 따른 액정표시장치는 게이트 라인 및 데이터 라인의 교차부에 위치하는 박막트랜지스터와 접속되는 액정셀들이 형성된 액정 표시 패널과; 상기 액정 표시 패널의 데이터 라인을 구동하는 데이터 구동부와; 상기 액정 표시 패널 상에 형성된 제1 내지 제 n (여기서, n 은 1보다 큰 자연수) 스테이지로 이루어지며 정상 모드시 상기 박막트랜지스터를 턴온시키는 정상 스캔 신호를 생성하며, 검사 모드시 상기 박막트랜지스터를 턴오프시키는 검사 스캔 신호를 생성하여 게이트 라인에 공급하는 게이트 구동부를 구비하는 것을 특징으로 한다.

[0021] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치의 구동 방법은 게이트 라인 및 데이터 라인의 교차부에 위치하는 박막트랜지스터와 접속되는 액정셀들이 형성된 액정 표시 패널 상에 형성된 제1 내지 제 n 스테이지로 이루어진 게이트 구동부로부터 생성된 박막트랜지스터를 턴오프시키는 검사 스캔 신호를 상기 액정 표시 패널의 게이트 라인에 순차적으로 공급하는 단계와; 상기 액정 표시 패널의 데이터 라인에 화소 전압 신호를 공급하는 단계와; 상기 액정 표시 패널에 화소 전압 신호와 대응하는 화상의 표시 여부를 판단하는 단계를 포함하는 것을 특징으로 한다.

[0022] 상기 기술적 과제 외에 본 발명의 다른 기술적 과제들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

[0023] 이하, 본 발명의 바람직한 실시예들을 도 1 내지 도 6을 참조하여 상세하게 설명하기로 한다.

[0024] 도 1은 본 발명에 따른 액정표시장치를 나타내는 블록도이다.

[0025] 도 1을 참조하면, 본 발명에 따른 액정표시장치는 화상 표시부(108)를 가지는 액정 표시 패널(110)과, 화상표시부(108)의 데이터라인(DL)을 구동하기 위한 데이터 구동부(104)와, 화상표시부(108)의 게이트라인(GL)을 구동하기 위한 게이트 구동부(102)를 구비한다.

[0026] 데이터 구동부(104)는 타이밍 제어부(도시하지 않음)로부터의 데이터 제어신호들에 응답하여 1 수평기간마다 1 수평 라인분의 화소 데이터 신호를 생성한다. 특히, 데이터 구동부(104)는 타이밍 제어부로부터의 디지털 화소 데이터(R, G, B)를 감마전압 발생부(도시하지 않음)로부터의 감마전압을 이용하여 아날로그 화소 데이터 신호로 변환하여 공급한다. 이러한 데이터 구동부(104)는 액정 표시 패널(110) 상에 칩 온 글래스 방식으로 실장되거나 액정 표시 패널(110)과 연결된 신호 전송 필름(도시하지 않음)상에 실장되거나 화상 표시부(108)에 형성되는 박막트랜지스터(TFT)와 동일공정으로 동시에 형성되어 액정 표시 패널(110)의 외곽 영역 상에 집적화된다.

[0027] 게이트 구동부(102)는 액정 표시 패널(110)의 외곽 영역 상에 집적화되어 형성된다. 이를 위해, 게이트 구동부(102)는 액정 표시 패널(110)의 화상 표시부(108)에 형성되는 박막트랜지스터(TFT)와 동일공정으로 동시에 형성된다. 이 때, 게이트 구동부(102)에 형성되는 박막트랜지스터는 전하 이동도가 높은 폴리 실리콘형 박막트랜지스터 또는 아몰퍼스 실리콘형 박막트랜지스터가 이용된다. 예를 들어, CMOS형 박막트랜지스터, NMOS형 박막트랜지스터 또는 PMOS형 박막트랜지스터를 이용하여 게이트 구동부(102)를 액정 표시 패널(110)의 외곽 영역 상에 집적화한다.

[0028] 이러한 게이트 구동부(102)는 액정 표시 패널(110)의 외곽 영역의 일측 상에 형성되거나 액정 표시 패널(110)이 대형화됨에 따라서 길어지는 게이트 라인(GL)으로 인해 발생될 수 있는 신호 지연을 방지하기 위해 액정 표시 패널(110)의 외곽 영역의 양측 상에 형성될 수도 있다.

[0029] 게이트 구동부(102)는 타이밍 제어부로부터의 게이트 제어신호들에 응답하여 1 수평 기간마다 스캔 신호를 생성한다. 이를 위해, 게이트 구동부(102)는 스캔 신호를 제1 내지 제 n 게이트 라인(GL1 내지 GL n)에 순차적으로 공급하기 위한 제1 내지 제 n 스테이지(쉬프트 레지스터)(SR1 내지 SR n)를 구비한다.

- [0030] 이러한 제1 내지 제n 스테이지(SR1 내지 SRn)에는 정상 모드시 정상 스캔 신호를 생성하며, 검사 모드시 검사 스캔 신호를 생성한다.
- [0031] 구체적으로, 정상 모드시 제1 내지 제n 스테이지(SR1 내지 SRn)에는 제1 및 제2 전원 전압(VSS, VDD)과 함께 다수의 클럭 신호(CLK)가 선택적으로 공급되고, 하이 논리의 스타트 신호(Vst) 또는 전단 스테이지(SR1 내지 SRn-1)의 출력 신호가 공급된다. 제1 스테이지(SR1)는 하이 논리의 스타트 펄스(Vst)와 클럭 신호(CLK)에 응답하여 제1 게이트 라인(GL1)으로 정상 스캔 신호, 즉 하이 논리의 스캔 신호(Von)를 출력한다. 그리고, 제2 내지 제n 스테이지(SR2 내지 SRn)는 이전단 스테이지(SR1 내지 SRn-1)의 출력 신호와 클럭 신호(CLK)에 응답하여 제2 내지 제n 게이트 라인(GL2 내지 GLn) 각각에 하이 논리의 스캔 신호(Von)를 순차적으로 출력한다.
- [0032] 검사 모드시 제1 내지 제n 스테이지(SR1 내지 SRn)에는 제1 및 제2 전원 전압(VSS, VDD)과 함께 다수의 클럭 신호(CLK)가 선택적으로 공급되고, 로우 논리의 스타트 펄스(Vst) 또는 전단 스테이지(SR1 내지 SRn-1)의 출력 신호가 공급된다. 제1 스테이지(SR1)는 도 3에 도시된 바와 같이 로우 논리의 스타트 펄스(Vst)와 클럭 신호(CLK)에 응답하여 제1 게이트 라인(GL1)으로 검사 스캔 신호, 즉 로우 논리의 스캔 신호(Voff)를 출력한다. 그리고, 제2 내지 제n 스테이지(SR2 내지 SRn)는 이전단 스테이지(SR1 내지 SRn-1)의 로우 논리의 스캔 신호(Voff)와 클럭 신호(CLK)에 응답하여 제2 내지 제n 게이트 라인(GL2 내지 GLn) 각각에 검사 스캔 신호인 로우 논리의 스캔 신호(Voff)를 순차적으로 출력한다.
- [0033] 이와 같이, 제1 내지 제n 스테이지(SR1 내지 SRn) 중에 불량 스테이지가 없는 경우, 제1 내지 제n 스테이지(SR1 내지 SRn)는 로우 논리의 스캔 신호(Voff)를 출력한다.
- [0034] 반면에 제1 내지 제n 스테이지(SR1 내지 SRn) 중에 적어도 하나의 불량 스테이지(SR)가 있는 경우, 도 4에 도시된 바와 같이 불량 스테이지(SR)의 이전단에 위치하는 정상 스테이지(SR)는 로우 논리의 스캔 신호(Voff)를 출력하고, 불량 스테이지(SR)에서부터 마지막에 위치하는 불량 스테이지(SR)까지 하이 논리의 스캔 신호(Von)를 출력한다. 예를 들어, 제2 스테이지(SR2)에 불량이 발생된 경우, 제2 내지 제n 스테이지들(SR2 내지 SRn)은 하이 논리의 스캔 신호(Von)를 출력한다.
- [0035] 액정 표시 패널(110)의 화상 표시부(108)에는 게이트라인들(GL)과 데이터라인들(DL)의 교차로 마련되는 영역마다 박막트랜지스터(TFT)와, 그 박막트랜지스터(TFT)와 접속된 액정셀들(C1c)이 형성된다.
- [0036] 액정셀(C1c)들 각각은 박막트랜지스터(TFT)와 접속된 화소전극과, 그 화소전극과 액정을 사이에 두고 형성되며 화소 전극과 전계를 이루는 공통전극을 구성되므로 등가적으로 액정 캐패시터(C1c)로 표시될 수 있다. 이러한 액정셀(C1c)은 박막 트랜지스터(TFT)를 통해 공급된 화소 데이터 신호와 공통 전압(Vcom)과의 차전압을 충전하고 충전된 전압에 따라 액정을 구동하여 광투과율을 조절하게 된다.
- [0037] 그리고, 액정 표시 패널(110)의 화상 표시부 이외의 외곽 영역에는 다수의 검사 패드들(106)이 형성된다. 이 검사 패드들(106)을 통해 검사 공정시 게이트 구동부(102)에 제1 및 제2 전원 전압(VSS, VDD)과 함께 다수의 클럭 신호(CKV) 및 로우 논리의 스타트 펄스(Vst)가 공급된다.
- [0038] 이러한 액정 표시 패널(110)은 검사 모드시 제1 내지 제n 스테이지(SR1 내지 SRn)에 불량이 없는 경우, 제1 내지 제n 스테이지(SR1 내지 SRn)에서 생성된 로우 논리의 스캔 신호에 응답하여 제1 내지 제n 게이트 라인(GL1 내지 GLn)과 접속된 박막트랜지스터들(TFT)은 턴오프된다. 이에 따라, 데이터 라인(DL)에 공급된 화소 데이터 신호에 상관없이 액정 표시 패널(110)은 화이트(노멀리 화이트 모드) 또는 블랙(노멀리 블랙 모드)을 표시한다.
- [0039] 반면에, 액정 표시 패널(110)은 도 5a 및 도 5b에 도시된 바와 같이 검사 모드시 제1 내지 제n 스테이지(SR1 내지 SRn) 중 어느 하나에 불량이 발생되는 경우, 불량 스테이지(SR)를 기준으로 이전 영역(A)과 이후 영역(B)이 다르게 표현된다.
- [0040] 즉, 정상 스테이지(SR)와 대응되는 영역(A)의 게이트 라인과 접속된 박막트랜지스터들은 정상 스테이지로부터의 로우 논리의 스캔 신호에 응답하여 턴오프된다. 이에 따라, 데이터 라인(DL)에 공급된 화소 데이터 신호와 상관없이 액정 표시 패널(110)의 정상 스테이지(SR)와 대응되는 영역(A)은 화이트 또는 블랙을 표시한다.
- [0041] 불량 스테이지(SR)와 대응하는 영역(B)의 게이트 라인(GL)과 접속된 박막트랜지스터들(TFT)은 불량 스테이지(SR)와 그 불량 스테이지(SR) 다음단에 위치하는 스테이지들(SR)로부터의 하이 논리의 스캔 신호에 응답하여 턴온된다. 턴온된 박막트랜지스터(TFT)를 통해 데이터 라인(DL)에 공급되는 화소 데이터 신호가 액정셀(C1c)에 공급됨으로써 액정 표시 패널(110)의 불량 스테이지(SR)와 대응되는 영역(B)은 화소 데이터 신호에 대응하는 화

상을 표시한다.

[0042] 도 6은 본 발명에 따른 액정 표시 장치의 검사 방법을 설명하기 위한 흐름도이다.

[0043] 먼저, 완성된 액정 표시 장치의 제1 스테이지(SR1)에는 검사 패드를 통해 로우 논리의 스타트 펄스($V_{st(off)}$), 제1 및 제2 전원 전압(VDD, VSS)과 다수의 클럭 신호(CLK)가 공급된다(S1단계). 그리고, 제2 내지 제n 스테이지(SR2 내지 SRn)에는 검사 패드(106)를 통해 이전단 스테이지의 출력 신호와, 제1 및 제2 전원 전압(VDD, VSS)과 클럭 신호(CLK)가 공급된다.

[0044] 제1 내지 제n 스테이지(SR1 내지 SRn)는 입력된 신호에 응답하여 제1 내지 제n 게이트 라인(GL1 내지 GLn)에 순차적으로 직류 형태의 검사 스캔 신호, 즉 로우 논리의 스캔 신호를 공급한다. 검사 스캔 신호에 응답하여 화상 표시부의 박막트랜지스터(TFT)를 턴오프된다. 그런 다음, 제1 내지 제m 데이터 라인(DL1 내지 DLm)에 화소 데이터 신호가 공급된다.

[0045] 이 후, 액정 표시 패널의 화상 표시부(108)에 화소 데이터 신호와 대응하는 화상의 표시 여부를 판단한다(S2단계). 화소 데이터 신호와 대응하는 화상이 화상 표시부(108)에 표시되면, 다수의 스테이지들(SR) 중 어느 스테이지(SR)에 불량 발생되었는지 판단할 수 있게 된다. 즉, 화소 데이터 신호와 대응하는 화상이 표시되기 시작하는 액정셀(C1c)과 대응하는 게이트 라인(GL)과 접속된 스테이지(SR)에서 불량 발생되었음을 검출할 수 있게 된다(S3단계). 그리고, 화소 데이터 신호와 상관없이 블랙 또는 화이트 화상이 화상 표시부(108)에 표시되면, 다수의 스테이지들(SR) 모두가 양품으로 판단된다(S4단계).

[0046] 이와 같이, 게이트 구동부(102)의 불량 유무를 판단한 후, 액정셀(C1c)의 불량 유무를 판단한다. 또는 액정셀(C1c)의 불량 유무를 판단한 후, 게이트 구동부(102)의 불량 유무를 판단할 수도 있다.

[0047] 액정셀(C1c)의 불량 유무의 판단 방법에 대해 구체적으로 설명하면 다음과 같다.

[0048] 먼저, 게이트 구동부(102)를 통해 제1 내지 제n 게이트 라인(GL1 내지 GLn)에 하이 논리의 스캔 신호를 동시에 공급함으로써 화상 표시부의 박막트랜지스터들(TFT)이 동시에 턴온된다. 턴온된 박막트랜지스터(TFT)들을 통해 적색 액정셀(C1c)과 대응하는 데이터 라인들(DL)으로부터의 적색 데이터 신호가 적색 액정셀(C1c)에 공급된다. 이 때, 정상 적색 액정셀(C1c)은 적색 화상을 구현하는 반면에 불량 적색 액정셀(C1c)은 블랙 또는 화이트 화상을 구현한다. 그런 다음, 턴온된 박막트랜지스터(TFT)들을 통해 녹색 액정셀(C1c)과 대응하는 데이터 라인들(DL)으로부터의 녹색 데이터 신호가 녹색 액정셀(C1c)에 공급된다. 이 때, 정상 녹색 액정셀(C1c)은 녹색 화상을 구현하는 반면에 불량 녹색 액정셀(C1c)은 블랙 또는 화이트 화상을 구현한다. 그런 다음, 턴온된 박막트랜지스터(TFT)들을 통해 청색 액정셀(C1c)과 대응하는 데이터 라인들(DL)으로부터의 청색 데이터 신호가 청색 액정셀(C1c)에 공급된다. 이 때, 정상 청색 액정셀(C1c)은 청색 화상을 구현하는 반면에 불량 청색 액정셀(C1c)은 블랙 또는 화이트 화상을 구현한다.

[0049] 한편, 본 발명에 따른 액정 표시 장치는 화상 표시부에 형성된 박막트랜지스터와 동시에 형성되는 박막트랜지스터로 이루어진 게이트 구동부를 예로 들어 설명하였지만, 이외에도 화상 표시부에 형성된 박막트랜지스터와 동시에 형성되는 박막트랜지스터로 이루어진 데이터 구동부에도 적용될 수 있다.

발명의 효과

[0050] 상술한 바와 같이, 본 발명에 따른 액정 표시 장치 및 그 검사방법은 검사 모드시 다수의 스테이지에서 로우 논리의 스캔 신호를 순차적으로 생성한다. 이에 따라, 정상 스테이지와 대응하는 화상 표시부는 블랙 또는 화이트 화상을 구현하고, 불량 스테이지와 대응하는 화상 표시부에서는 데이터 신호와 대응하는 화상을 구현한다. 이와 같이 화상 표시부에 구현되는 화상을 통해 다수의 스테이지 중 어느 스테이지에서 불량 발생되었음을 쉽게 검출할 수 있어 불량 액정 표시 장치의 유출을 미연에 방지할 수 있으며, 불량 분석이 용이해진다.

[0051] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

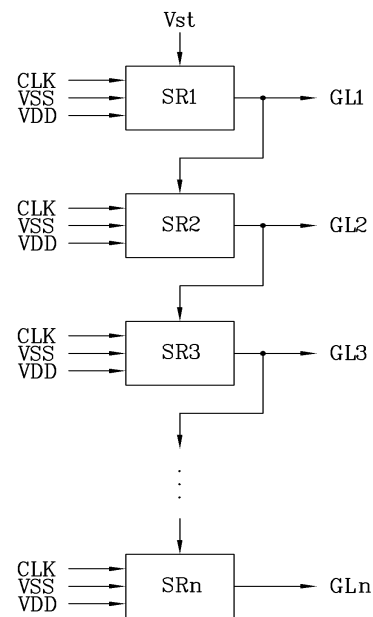
도면의 간단한 설명

[0001] 도 1은 본 발명에 따른 액정 표시 장치를 나타내는 블록도이다.

[0002] 도 2는 도 1에 도시된 게이트 구동부를 상세히 나타내는 블록도이다.

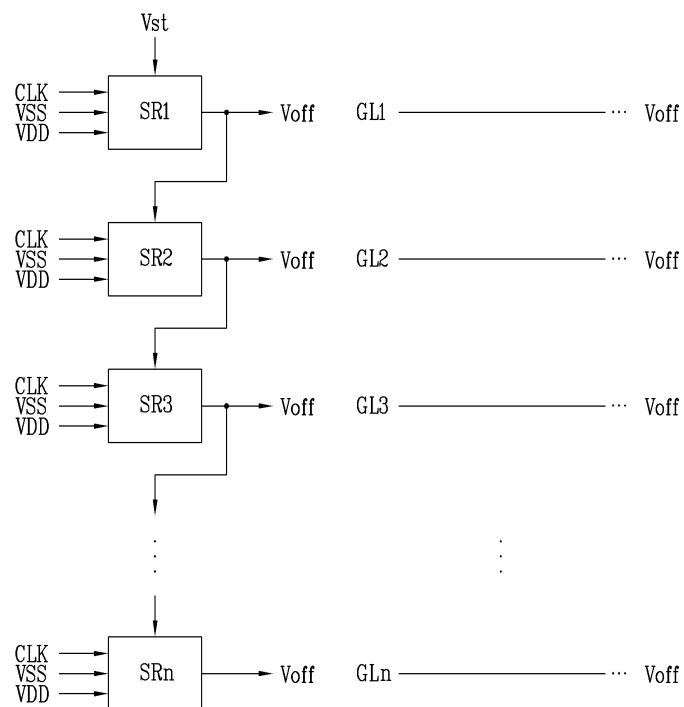
도면2

102

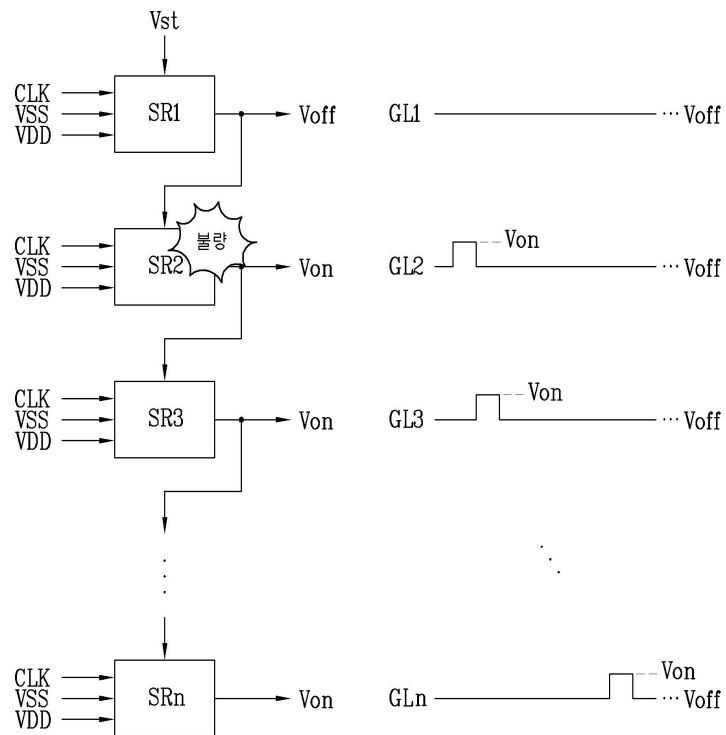


도면3

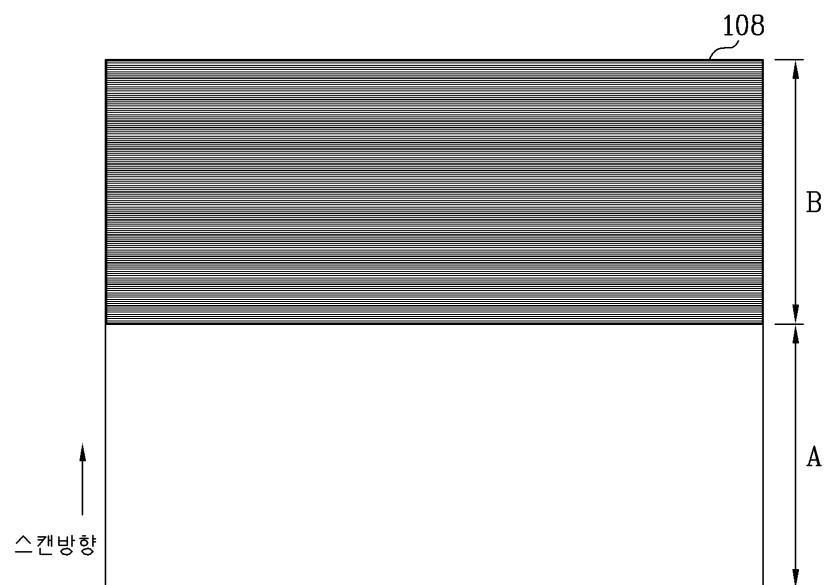
102



도면4



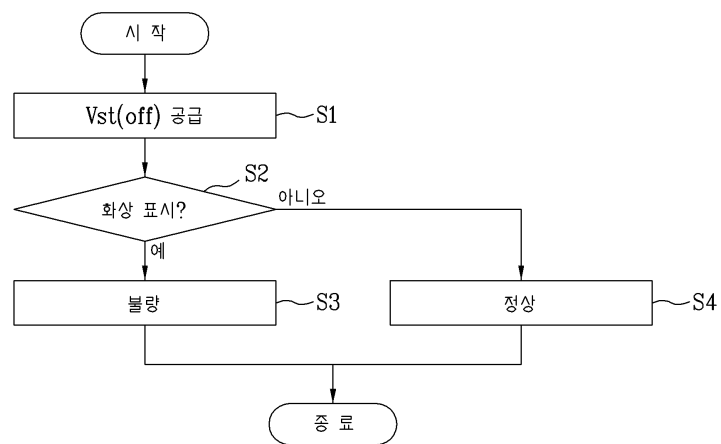
도면5a



도면5b



도면6



专利名称(译)	标题：液晶显示装置及其检查方法		
公开(公告)号	KR101502366B1	公开(公告)日	2015-03-16
申请号	KR1020070057069	申请日	2007-06-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KONG CHUNG SIK 공충식 JANG CHANG JAE 장창재		
发明人	공충식 장창재		
IPC分类号	G02F1/133 G02F1/13		
CPC分类号	G09G3/3648 G09G3/006		
代理人(译)	PARK , YOUNG BOK		
其他公开文献	KR1020080109138A		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其检查方法技术领域本发明涉及一种能够识别栅极驱动器中的缺陷的液晶显示装置及其检查方法。根据本发明实施例的液晶显示器包括液晶显示板，该液晶显示板具有连接到位于栅极线和数据线的交叉点处的薄膜晶体管的液晶单元；一种用于驱动液晶显示板数据线的数据驱动器；薄膜晶体管包括形成在液晶显示面板上的第一至第n级（n是大于1的自然数），并产生用于在正常模式下导通薄膜晶体管的正常扫描信号，并且栅极驱动器用于产生要关闭的检查扫描信号并将产生的扫描信号提供给栅极线。

