



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년08월06일

(11) 등록번호 10-1414042

(24) 등록일자 2014년06월25일

(51) 국제특허분류(Int. Cl.)

G02F 1/1335 (2006.01) G06F 3/045 (2006.01)

G06F 3/041 (2006.01)

(21) 출원번호 10-2007-0126732

(22) 출원일자 2007년12월07일

심사청구일자 2012년11월19일

(65) 공개번호 10-2009-0059726

(43) 공개일자 2009년06월11일

(56) 선행기술조사문헌

JP07295723 A*

KR100350536 B1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

조종환

경기도 안산시 상록구 반석로 44, 신안1차아파트
124동 501호 (본오동)

(74) 대리인

오세준, 권혁수, 송윤호

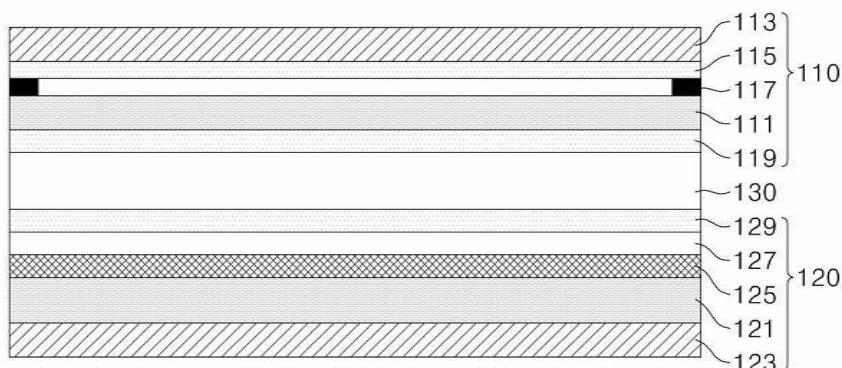
전체 청구항 수 : 총 17 항

심사관 : 김영태

(54) 발명의 명칭 터치패널 액정표시장치

(57) 요약

본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 패널의 두께가 얇고, 투과율 및 시인성 등이 향상된 정전용량 방식 터치패널 액정표시장치에 관한 것이다. 본 발명의 일 실시예에 따른 액정표시장치는, 제1 절연 기판, 상기 제1 절연 기판 상에 형성되는 투명 도전막 및 상기 투명 도전막 상에 형성되는 제1 편광판을 포함하는 상부 기판; 제2 절연 기판, 상기 제2 절연 기판 상에 형성되는 제2 편광판 및 상기 제2 절연 기판을 사이에 두고 상기 제2 편광판과 반대측에 형성되는 박막 트랜지스터와 컬러 필터를 포함하는 하부 기판; 및 상기 상부 기판 및 하부 기판 사이에 개재되는 액정을 포함하며, 상기 투명 도전막은 상기 제1 편광판에 전계를 형성하여, 상기 제1 편광판의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 제1 편광판이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출한다.

대 표 도 - 도1

특허청구의 범위

청구항 1

제1 절연 기판, 상기 제1 절연 기판 상에 형성되는 투명 도전막 및 상기 투명 도전막 상에 형성되는 제1 편광판을 포함하는 상부 기판;

제2 절연 기판, 상기 제2 절연 기판 상에 형성되는 제2 편광판 및 상기 제2 절연 기판을 사이에 두고 상기 제2 편광판과 반대측에 형성되는 박막 트랜지스터를 포함하는 하부 기판;

상기 상부 기판 및 하부 기판 사이에 개재되는 액정;

상기 제1 편광판의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 투명 도전막이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 신호 검출 수단; 및

상기 제1 편광판에 형성되는 전계의 균일한 분포를 위해, 상기 투명 도전막의 일면에 형성되며 선형성 패턴을 포함하는 터치패널 액정표시장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 선형성 패턴은 은, 금, 구리 및 알루미늄으로 이루어진 군에서 선택되는 1종의 금속 또는 2종 이상의 합금을 포함하여 이루어진 터치패널 액정표시장치.

청구항 4

제1항에 있어서,

상기 상부 기판은

상기 제1 절연 기판을 사이에 두고 상기 투명 도전막과 반대측에 형성되는 정전방지 전극을 더 포함하는 터치패널 액정표시장치.

청구항 5

제1항에 있어서,

상기 신호 검출 수단은 4변 검출 방식 또는 4각 검출 방식으로 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 터치패널 액정표시장치.

청구항 6

제1항에 있어서,

상기 투명 도전막은 ITO, IZO 및 이들의 혼합물로 이루어진 군에서 선택되는 투명 도전 재료를 포함하여 이루어진 터치패널 액정표시장치.

청구항 7

제1 절연 기판, 상기 제1 절연 기판 상에 형성되는 제1 편광판 및 상기 제1 절연 기판을 사이에 두고 상기 제1

편광판과 반대측에 형성되는 투명 도전막을 포함하는 상부 기판;

제2 절연 기판, 상기 제2 절연 기판 상에 형성되는 제2 편광판 및 상기 제2 절연 기판을 사이에 두고 상기 제2 편광판과 반대측에 형성되는 박막 트랜지스터를 포함하는 하부 기판;

상기 상부 기판 및 하부 기판 사이에 개재되는 액정;

상기 제1 편광판의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 투명 도전막이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 신호 검출 수단; 및

상기 제1 편광판에 형성되는 전계의 균일한 분포를 위해, 상기 투명 도전막의 일면에 형성되며 선형성 패턴을 포함하는 터치패널 액정표시장치.

청구항 8

삭제

청구항 9

제7항에 있어서,

상기 선형성 패턴은 은, 금, 구리 및 알루미늄으로 이루어진 군에서 선택되는 1종의 금속 또는 2종 이상의 합금을 포함하여 이루어진 터치패널 액정표시장치.

청구항 10

제7항에 있어서,

상기 제1 절연 기판의 두께는 0.01 내지 5mm인 터치패널 액정표시장치.

청구항 11

제7항에 있어서,

상기 제1 절연 기판은 폴리카보네이트, 폴리에틸렌테레프탈레이트, 폴리메틸메타크릴레이트 및 폴리에테르술폰으로 이루어진 군에서 선택되는 1종 이상의 고분자 재료를 포함하여 이루어진 터치패널 액정표시장치.

청구항 12

제7항에 있어서,

상기 신호 검출 수단은 4변 검출 방식 또는 4각 검출 방식으로 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 터치패널 액정표시장치.

청구항 13

액정표시패널;

상기 액정표시패널 상에 형성되는 투명 고분자막;

상기 투명 고분자막 상에 형성되는 투명 도전막;

상기 투명 도전막 상에 형성되는 투명 절연 물질로 형성되는 오버코트층;

상기 오버코트층의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 투명 도전막이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 신호 검출 수단; 및

상기 오버코트층에 형성되는 전계의 균일한 분포를 위해, 상기 투명 도전막의 일면에 형성되며 선형성 패턴을 포함하는 터치패널 액정표시장치.

청구항 14

제13항에 있어서,

상기 오버코트층은 SiO_2 를 포함하여 이루어진 터치패널 액정표시장치.

청구항 15

제13항에 있어서,

충격 방지를 위해 상기 투명 고분자막을 사이에 두고 상기 투명 도전막과 반대측에 형성된 쿠션층을 더 포함하는 터치패널 액정표시장치.

청구항 16

제15항에 있어서,

상기 쿠션층은 실리콘, 열경화성 수지 또는 광경화성 수지를 포함하여 이루어진 터치패널 액정표시장치.

청구항 17

삭제

청구항 18

제13항에 있어서,

상기 선형성 패턴은 은, 금, 구리 및 알루미늄으로 이루어진 군에서 선택되는 1종의 금속 또는 2종 이상의 합금을 포함하여 이루어진 터치패널 액정표시장치.

청구항 19

제13항에 있어서,

상기 투명 고분자막을 사이에 두고 상기 투명 도전막과 반대측에 형성된 정전방지 전극을 더 포함하는 터치패널 액정표시장치.

청구항 20

제13항에 있어서,

상기 투명 고분자막은 폴리카보네이트, 폴리에틸렌테레프탈레이트, 폴리메틸메타크릴레이트 및 폴리에테르술폰으로 이루어진 군에서 선택되는 1종 이상의 고분자 재료를 포함하여 이루어진 터치패널 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 패널의 두께가 얇고, 투과율 및 시인성 등이 향상된 정전용량 방식 터치패널 액정표시장치에 관한 것이다.

배경 기술

[0002] 오늘날 정보화 시대의 도래와 함께 다양한 정보의 신속한 전달을 위해, 영상, 그래픽, 문자 등의 각종 정보를

표시하는 고성능의 디스플레이에 대한 요구가 급증하고 있다. 이와 같은 요구에 따라 최근 디스플레이 산업은 급속한 성장을 보이고 있다.

[0003] 특히, 액정표시장치(LCD)는 음극선관(CRT)에 비해 소비 전력이 낮고, 경량화가 가능하며, 유해 전자파를 방출하지 않는 차세대 첨단 디스플레이 소자로 수년간 크게 진보하여 왔다. 한편, 최근에는 고화질의 디지털 방송 시대를 맞이하여 30인치급 이상의 대화면 디스플레이로 플라즈마 디스플레이 패널(Plasma Display Panel: PDP)과 함께 액정표시장치가 크게 주목을 받고 있다.

[0004] 액정표시장치는 2개의 기판 사이에 고체와 액체의 중간 물질인 액정을 주입하여 두 기판에 배치된 전극 간에 형성되는 전계에 의해 액정 분자의 배열을 변화시킴으로써 명암을 발생시켜 화상을 표시하는 디스플레이 장치로서, 전자시계, 전자계산기, PC 및 TV 등에 폭넓게 사용되고 있다.

[0005] 근래 액정표시장치에 터치 패널 기술을 접목한 터치패널 액정표시장치의 수요가 차량 탑재용 등의 용도로 비약적으로 증가하고 있으며, 그에 따라 터치패널 액정표시장치의 성능 개선을 위한 연구가 활발하게 진행되고 있다. 터치 패널은 조작자가 표시 화면의 상부에 설치된 투명한 면을 펜 또는 손가락 등의 위치 신호 입력 수단으로 터치함으로써 시스템을 조작하는 장치로서 저항막 방식의 터치 패널이 비용 및 정밀도 측면에서 우수하여 가장 널리 사용되고 있다. 그러나, 저항막 방식 터치 패널은 필름과 글래스의 2장 구조이므로 투과율이 다른 방식에 비해 낮고, 유효 화면의 면적이 좁고, 필름을 밀착시켜 쇼트시키는 구조이므로 동작 온도 범위가 좁으며 경시 변화에 약하다는 결점을 갖고 있다. 아울러, 패널의 두께가 증가하고 투과율이 감소하며, 이물 관리의 어려움으로 인한 공정상 수율이 감소한다는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는, 두께가 얇고, 투과율 및 시인성이 등의 성능이 향상된 정전용량 방식의 터치패널 액정표시장치를 제공하는 데 있다.

과제 해결수단

[0007] 상술한 기술적 과제를 달성하기 위하여, 본 발명은 제1 절연 기판, 상기 제1 절연 기판 상에 형성되는 투명 도전막 및 상기 투명 도전막 상에 형성되는 제1 편광판을 포함하는 상부 기판; 제2 절연 기판, 상기 제2 절연 기판 상에 형성되는 제2 편광판 및 상기 제2 절연 기판을 사이에 두고 상기 제2 편광판과 반대측에 형성되는 박막 트랜지스터와 컬러 필터를 포함하는 하부 기판; 및 상기 상부 기판 및 하부 기판 사이에 개재되는 액정을 포함하며, 상기 투명 도전막은 상기 제1 편광판에 전계를 형성하여, 상기 제1 편광판의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 제1 편광판이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 터치패널 액정표시장치를 제공한다.

[0008] 본 발명은 또한, 제1 절연 기판, 상기 제1 절연 기판 상에 형성되는 제1 편광판 및 상기 제1 절연 기판을 사이에 두고 상기 제1 편광판과 반대측에 형성되는 투명 도전막을 포함하는 상부 기판; 제2 절연 기판, 상기 제2 절연 기판 상에 형성되는 제2 편광판 및 상기 제2 절연 기판을 사이에 두고 상기 제2 편광판과 반대측에 형성되는 박막 트랜지스터와 컬러 필터를 포함하는 하부 기판; 및 상기 상부 기판 및 하부 기판 사이에 개재되는 액정을 포함하며, 상기 투명 도전막은 상기 제1 편광판에 전계를 형성하여, 상기 제1 편광판의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 제1 편광판이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 터치패널 액정표시장치를 제공한다.

[0009] 본 발명은 또한, 액정표시패널; 상기 액정표시패널 상에 형성되는 투명 고분자막; 상기 투명 고분자막 상에 형성되는 투명 도전막; 및 상기 투명 도전막 상에 형성되는 투명 절연 물질로 형성되는 오버코트층을 포함하며, 상기 투명 도전막은 상기 오버코트층에 전계를 형성하여, 상기 오버코트층의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 오버코트층이 용량 결합함에 의해 상기 위치 신호 입력 수단의 접촉 위치를 검출하는 터치패널 액정표시장치를 제공한다.

[0010] 본 발명은 또한, 액정표시패널; 상기 액정표시패널 상에 형성되는 투명 도전막; 및 상기 투명 도전막 상에 형성되는 투명 고분자막을 포함하며, 상기 투명 도전막은 상기 투명 고분자막에 전계를 형성하여, 상기 투명 고분자막의 소정 위치에 접촉되는 위치 신호 입력 수단 및 상기 투명 고분자막이 용량 결합함에 의해 상기 위치

신호 입력 수단의 접촉 위치를 검출하는 터치패널 액정표시장치를 제공한다.

효과

- [0011] 상술한 바와 같이 본 발명의 실시예들에 따른 액정 표시 장치는 다음과 같은 효과를 적어도 하나 이상 갖는다.
- [0012] 첫째, 일반적으로는 상판에 ITO 등의 전극을 증착하지 않는 PLS(Plane to Line Switching), FFS(Fringe Field Switching) 및 IPS(In-Plane Switching) 모드 등의 액정 디스플레이 패널 구조에 활용되어, 두께를 획기적으로 감소시키고, 뉴톤 링의 발생 현상을 개선시킬 수 있으며, 투과율을 향상시킬 수 있다.
- [0013] 둘째, 손가락을 위치 신호 입력 수단으로 사용하는 경우에도, 손가락으로 흐르는 전류는 건전지를 손으로 손대었을 경우의 1/5 이하인 10~20 μ A 정도이기 때문에 인체에 전혀 영향을 주지 않는다.
- [0014] 셋째, 도전막에 의해 LCD 내부에 방출되는 정전기나 전자파 등은 도전막보다 그라운드되는 구조로 되어 있으므로, 터치 화면상에 체류하는 정전기를 없애거나 터치 화면상에 먼지가 붙기 어렵다.
- [0015] 넷째, 터치 센서로 기능하는 상부 기판의 편광판 표면에 스크래치가 발생하더라도 검출 성능에 문제가 없으며, 최저 반사화 등의 광학 특성을 얻을 수 있는 박막 설계가 용이하다.
- [0016] 다섯째, 리워크(Rework)성이 우수하며, 제조 공정을 단순화하고 자재 원가를 절감하여 제조 비용을 크게 감소시킬 수 있다.

발명의 실시를 위한 구체적인 내용

- [0017] 이하, 도면을 참조하여 본 발명을 더욱 상세하게 설명한다. 도면에서는 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다.
- [0018] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 소자 또는 층이 다른 소자 또는 층의 "위" 또는 "상"에 있다고 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다.
- [0019] 공간적으로 상대적인 용어인 "아래", "하부", "위", "상부" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 대하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다.
- [0020] 이하, 도 1 및 도 2를 참조하여 본 발명의 제1 실시예에 따른 액정표시장치에 대하여 설명한다. 도 1은 본 발명의 제1 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다. 도 2는 본 발명의 제1 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다.
- [0021] 본 실시예에 따른 액정표시장치는 상부 기판(110), 하부 기판(120) 및 이들의 사이에 개재되는 액정(130)을 포함한다. 본 실시예에 따른 액정표시장치는 터치 패널이 별도로 구비될 필요가 없으며, 상부 기판(110) 자체가 터치 패널의 기능을 할 수 있다.
- [0022] 상부 기판(110)은 유리 또는 투명 고분자 재료로 형성되는 제1 절연 기판(111), 제1 절연 기판(111) 상에 형성되는 투명 도전막(115) 및 투명 도전막(115) 상에 형성되는 제1 편광판(113)을 포함한다.
- [0023] 투명 도전막(115)은 예를 들어 ITO, IZO 또는 이들의 혼합물로 형성될 수 있으며, 투명 도전막(115)의 형성에는 스퍼터링(sputtering) 또는 화학기상증착법(Chemical Vapor Deposition, CVD) 등의 방법이 이용될 수 있다. 아

날로그 방식을 채용할 경우 투명 도전막(115)은 제1 절연 기판(111)의 전면에 형성되며, 디지털 방식을 채용할 경우 도전막 패턴을 형성하여 선택적으로 터치 신호가 감지되도록 할 수 있다.

[0024] 상기 제1 편광판(113)은 PVA(PolyVinyl Alcohol) 필름, TAC(Tri Acetyl Cellulose) 필름 등을 이용하여 형성될 수 있으며, 편광 기능과 아울러 터치 센서로서도 기능하게 된다. 이는 제1 편광판(113)이 유전층으로서 펜 또는 손가락 등의 위치 신호 입력 수단과 함께 기생 커패시턴스(Parasitic Capacitance)를 형성할 수 있기 때문이다.

[0025] 도 2에 도시된 바와 같이, 투명 도전막(115)에 위치 검출용 신호(전류)가 인가되면 제1 편광판(113)에 균일한 전계가 형성되며, 펜 또는 손가락과 같은 위치 신호 입력 수단이 제1 편광판(113)에 접촉되면 기생 커패시턴스에 충전된 전하가 위치 신호 입력 수단에 흡수되면서, 위치 신호 입력 수단이 접촉한 지점의 전하 하중이 변화하게 된다. 따라서, 이러한 전하 하중의 변화를 A/D 변환기(Analog/Digital Converter, ADC) 등의 변환 회로를 통하여 측정함으로써 위치 신호 입력 수단의 접촉 위치를 검출할 수 있게 된다.

[0026] 위치 신호 입력 수단의 접촉 위치의 검출을 위해 4변 검출 방식과 4각 검출 방식 등이 채용될 수 있다. 4변 검출 방식은 도 3에 도시된 바와 같이 제1 편광판의 네 변으로부터 신호 입력 수단의 접촉 지점(P)까지의 거리(Xa, Xb, Ya, Yb)를 측정하고, 측정된 값을 이용하여 신호 입력 수단이 접촉된 지점(P)의 위치를 구한다. 한편, 4각 검출 방식은 도 4에 도시된 바와 같이 제1 편광판의 네 꼭지점으로부터 신호 입력 수단의 접촉 지점(P)까지의 거리(L1, L2, L3, L4)를 측정하고, 측정된 값을 이용하여 신호 입력 수단이 접촉된 지점(P)의 위치를 구한다.

[0027] 투명 도전막(115)의 일면에는 제1 편광판(113)에 형성되는 전계의 균일한 분포를 위해 선형성 패턴(117)이 형성될 수 있다. 선형성 패턴(117)은, 예를 들어 은, 금, 구리, 알루미늄 또는 이들의 합금으로 투명 도전막의 일면 가장자리에 형성될 수 있다. 선형성 패턴(117)을 이용하면, 투명 도전막(115)에 검출용 신호가 인가될 때 선형성 패턴에 균일한 전압이 인가되어 제1 편광판(113) 전체에 균일한 전계가 형성되므로 더욱 정확한 접촉 위치 검출이 가능하게 된다.

[0028] 상기 제1 절연 기판(111)을 사이에 두고 상기 투명 도전막(115)과 반대측에는 터치 센서의 감도를 저하시키는 노이즈를 제거하기 위하여 정전방지 전극(119)이 형성될 수 있다. 정전방지 전극(119)은 예를 들어 ITO, IZO 또는 이들의 혼합물로 형성될 수 있으며, 정전방지 전극(119)의 형성에는 스퍼터링(sputtering) 또는 화학기상증착법(Chemical Vapor Deposition, CVD) 등의 방법이 이용될 수 있다.

[0029] 하부 기판(120)은 제2 절연 기판(121), 제2 편광판(123), 박막 트랜지스터(125)와 컬러 필터(127) 및 전극층(129)을 포함한다.

[0030] 제2 편광판(123)은 제2 절연 기판(121)을 사이에 두고 박막 트랜지스터(125) 및 컬러 필터(127)와 반대측에 형성된다. 제2 절연 기판(121) 및 제2 편광판(123)은 각각 앞서 설명한 제1 절연 기판(111) 및 제1 편광판(113)과 동일한 재료 및 방법으로 형성될 수 있다.

[0031] 박막 트랜지스터(125)는 게이트 신호에 응답하여 데이터 신호를 후술할 전극층에 형성되는 화소 전극에 공급한다. 이를 위해, 박막 트랜지스터(125)는 게이트 신호를 공급하는 게이트 라인과 접속된 게이트 전극, 데이터 신호를 공급하는 데이터 라인과 접속된 소스 전극, 화소 전극과 접속된 드레인 전극, 게이트 전극과 게이트 절연막을 사이에 두고 중첩되면서 소스 전극과 드레인 전극 사이에 채널을 형성하는 활성층, 활성층과 소스 전극 및 드레인 전극과의 오믹 접촉을 위한 오믹 접촉층을 구비한다.

[0032] 전극층(129)에는 화소 전극이 형성된다. 화소 전극은 공통 전극과 함께 각각에 인가된 화소 전압 및 공통 전압의 차이에 의해 액정(130)에 전계를 인가하며, 그에 의해 액정(130)의 광투과량이 조절된다. 공통 전극은 PLS, FFS 및 IPS 구조와 같이 하부 기판(120)의 전극층(129)에 수평 전극 방식으로 형성될 수 있을 뿐만 아니라, 상부 기판(110)의 제1 절연 기판(111) 하부에 형성될 수도 있다.

[0033] 박막 트랜지스터(125) 및 컬러 필터(127)를 포함한 하부 기판(120)의 모든 구성에는 본 발명의 목적에 반하지 않는 한 기존의 공지 기술 및 향후 개발될 다양한 기술들이 채용될 수 있다.

[0034] 다음으로, 도 5 및 도 6를 참조하여 본 발명의 제2 실시예에 따른 액정표시장치에 대하여 설명한다. 도 5은 본 발명의 제2 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다. 도 6는 본 발명의 제2 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다. 설명의 편의상 제1 실시예와

동일한 구성 요소에 대해서는 동일한 참조 번호를 사용하며, 그 설명을 생략하거나 간략화한다.

- [0035] 본 실시예에 따른 액정표시장치는 상부 기판(110), 하부 기판(120) 및 이들의 사이에 개재되는 액정(130)을 포함한다. 본 실시예에 따른 액정표시장치 또한 상기 제1 실시예에 따른 액정표시장치와 마찬가지로, 터치 패널이 별도로 구비될 필요가 없으며, 상부 기판(110) 자체가 터치 패널의 기능을 할 수 있다.
- [0036] 본 실시예에 따른 액정표시장치는 상부 기판(110)의 투명 도전막(115)이 제1 절연 기판(111)의 하부에 형성되어 제1 편광판(113) 및 제1 절연 기판(111)이 동시에 유전층으로서 기생 커패시턴스(Parasitic Capacitance)를 형성한다는 점에 제1 실시예에 따른 액정표시장치와 차이가 있다.
- [0037] 본 실시예에 따른 액정표시장치는 터치 센서의 감도를 저하시키는 노이즈가 미비하다고 판단될 경우에 적극 활용될 수 있는 구조이다. 즉, 액정표시장치로부터 방출되는 전자파를 차폐시키기 위해 표면 전기 저항이 낮은 도전막을 형성하고, EMI(electromagnetic interference)용 도전 면에 대전, 대자 부하를 제거하기 위해서 EMI용 전극 라인을 배치하고 아스 접지로 EMI 효과를 한층 높일 경우에 적극 활용될 수 있다.
- [0038] 다만, 투명 도전막(115)이 제1 절연 기판(111)의 하면에 위치하여 신호가 약해질 수 있으므로 제1 절연 기판(111)의 두께를 0.01 내지 5mm로 얇게 형성하는 것이 바람직하다. 또한, 평판성이 있는 폴리카보네이트, 폴리에틸렌테레프탈레이트, 폴리메틸메타크릴레이트 및 폴리에테르술폰과 같은 고분자 재료를 이용하여 제1 절연 기판을 형성하는 것이 바람직하다.
- [0039] 상기 제1 및 제2 실시예에 따른 액정표시장치는 PLS, FFS 및 IPS 구조 등에 활용될 수 있으며, 그에 의해 두께를 획기적으로 감소시키고, 뉴톤 링을 개선시킬 수 있으며, 투과율을 향상시킬 수 있다. 또한, 상부 기판의 편광판 표면에 스크래치가 발생하더라도 검출 성능에는 문제가 없으며, 최저 반사화 등의 광학 특성을 얻을 수 있는 박막 설계가 용이하다.
- [0040] 다음으로, 도 7 및 도 8을 참조하여 본 발명의 제3 실시예에 따른 액정표시장치에 대하여 설명한다. 도 7은 본 발명의 제3 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다. 도 8은 본 발명의 제3 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다. 본 실시예 및 후술될 제4 및 제5 실시예에 따른 액정표시장치는 앞서 설명한 제1 및 제2 실시예와 달리 별도의 터치 패널을 구성하여 액정표시패널에 합착한 구조이다. 따라서, 상부 기판, 하부 기판 및 액정을 포함하는 액정표시패널의 구조는 특별히 제한되지 않으므로, 이에 대한 상세한 설명은 생략한다. 액정표시패널의 구성에는 본 발명의 목적에 반하지 않는 한 기존의 공지 기술 및 향후 개발될 다양한 기술들이 채용될 수 있다.
- [0041] 본 실시예에 따른 액정표시장치는 액정표시패널, 투명 고분자막(241), 투명 도전막(242), 오버코트층(247)을 포함한다.
- [0042] 투명 고분자막(241)은 액정표시패널 상에, 예를 들어 폴리카보네이트, 폴리에틸렌테레프탈레이트, 폴리메틸메타크릴레이트 및 폴리에테르술폰 등의 투명 고분자 재료로 형성될 수 있다. 유리를 대신하여 이와 같은 투명 고분자막(241)을 이용할 경우, 투명 고분자막(241)의 굴절률이 투명 도전막(242)을 비롯한 다른 층들과의 굴절률과 유사하여, 시인성을 향상시킬 수 있다. 투명 고분자막(241)의 두께는 경도 및 투과율을 고려할 때 0.01 내지 5mm가 바람직하다.
- [0043] 투명 도전막은 투명 고분자막(241) 상에 예를 들어 ITO, IZO 또는 이들의 혼합물로 형성될 수 있다. 형성 방법으로는 스퍼터링 또는 화학기상증착법 등이 이용될 수 있다.
- [0044] 오버코트층(247)은 투명 도전막(242) 상에 예를 들어 SiO_2 와 같은 투명 도전 물질로 형성될 수 있다. 오버코트층(247)은 유전층으로서 기생 커패시턴스(Parasitic Capacitance)를 형성하여 터치 센서로서 기능하게 된다.
- [0045] 도 8에 도시된 바와 같이, 투명 도전막(242)에 위치 검출용 신호(전류)가 인가되면 오버코트층(247)에 전계가 형성되며, 펜 또는 손가락과 같은 위치 신호 입력 수단이 오버코트층(247)에 접촉되면 기생 커패시턴스에 충전된 전하가 위치 신호 입력 수단에 흡수되면서, 전하 하중이 변화하게 되어 A/D 변환기(Analog/Digital Converter, ADC) 등의 변환 회로를 통하여 위치 신호 입력 수단의 접촉 위치를 검출할 수 있게 된다.
- [0046] 투명 고분자막(241)을 사이에 두고 상기 투명 도전막(242)과 반대측에는 충격 방지를 위한 쿠션층(245)이 형성될 수 있다. 쿠션층(245)의 두께는 충격 방지 성능 및 투과율을 고려할 때 0.01 내지 5mm가 바람직하다. 쿠션층(245)은 예를 들어 실리콘, 열경화성 수지 또는 광경화성 수지로 형성될 수 있다. 상기 열경화성 수지의 경화를

위하여 가열하는 온도는 30~300°C 가 바람직하며, 상기 광경화성 수지의 경화를 위해서는 2,000mJ/cm² ~ 5,000mJ/cm² 정도의 자외선(UV)을 조사하는 것이 바람직하다. 투명 도전막(242)의 일면에는 투명 고분자막(241)에 형성되는 전계의 균일한 분포를 위해 선형성 패턴(245)이 형성될 수 있다. 선형성 패턴(245)은, 예를 들어 은, 금, 구리, 알루미늄 또는 이들의 합금으로 투명 고분자막(241)의 일면 가장자리에 형성될 수 있다. 선형성 패턴(241)을 이용하면, 투명 고분자막(241)에 검출용 신호가 인가될 때 선형성 패턴에 균일한 전압이 인가되어 오버코트층(247) 전체에 균일한 전계가 형성되므로 더욱 정확한 접촉 위치 검출이 가능하게 된다.

- [0047] 투명 고분자막(241)을 사이에 두고 투명 도전막과(242) 반대측에는 터치 센서의 감도를 저하시키는 노이즈를 제거하기 위하여 정전방지 전극(243)이 형성될 수 있다. 정전방지 전극(243)은 예를 들어 ITO, IZO 또는 이들의 혼합물로 형성될 수 있으며, 정전방지 전극(243)의 형성에는 스퍼터링(sputtering) 또는 화학기상증착법 (Chemical Vapor Deposition, CVD) 등의 방법이 이용될 수 있다. 정전방지 전극(243)과 쿠션층(245)의 위치 관계는 특별히 제한되지 않는다. 즉, 도 7 및 도 8에 도시된 바와 같이 쿠션층(245)과 투명 고분자막(241) 사이에 정전방지 전극(243)이 형성될 수 있을 뿐만 아니라, 정전방지 전극(243)과 투명 고분자막(241) 사이에 쿠션층(245)이 형성될 수도 있다.
- [0048] 본 실시예에 있어서, 위치 신호 입력 수단의 접촉 위치의 검출을 위해 4번 검출 방식과 4각 검출 방식이 모두 채용될 수 있다.

- [0049] 다음으로, 도 9 및 도 10을 참조하여 본 발명의 제4 실시예에 따른 액정표시장치에 대하여 설명한다. 도 9는 본 발명의 제4 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다. 도 10은 본 발명의 제4 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다. 설명의 편의상 제3 실시예와 동일한 구성 요소에 대해서는 동일한 참조 번호를 사용하며, 그 설명을 생략하거나 간략화한다.
- [0050] 본 실시예에 따른 액정표시장치는 액정표시패널, 액정표시패널 상에 형성되는 쿠션층(245), 쿠션층(245) 상에 형성되는 투명 도전막(242) 및 투명 도전막(242) 상에 형성되는 투명 고분자막(241)을 포함한다.
- [0051] 본 실시예에 따른 액정표시장치는 투명 도전막(242)이 투명 고분자막(241)의 하부에 위치하여 투명 고분자막(241)이 유전층으로서 기생 커패시턴스(Parasitic Capacitance)를 형성한다는 점에서 제3 실시예에 따른 액정표시장치와 차이가 있다. 즉, 투명 고분자막(241)이 터치 센서로서 기능하여 위치 신호 입력 수단의 접촉 위치를 검출하게 된다.
- [0052] 다음으로, 도 11 및 도 12를 참조하여 본 발명의 제5 실시예에 따른 액정표시장치에 대하여 설명한다. 도 11은 본 발명의 제5 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다. 도 12는 본 발명의 제5 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다. 설명의 편의상 제3 실시예와 동일한 구성 요소에 대해서는 동일한 참조 번호를 사용하며, 그 설명을 생략하거나 간략화한다.
- [0053] 본 실시예에 따른 액정표시장치는 액정표시패널, 액정표시패널 상에 형성되는 투명 도전막(242), 투명 도전막 상에 형성되는 쿠션층(245) 및 쿠션층(245) 상에 형성되는 투명 고분자막(241)을 포함한다.
- [0054] 본 실시예에 따른 액정표시장치는 투명 도전막(242)이 투명 고분자막(241)과 쿠션층(245)의 하부에 위치하여 투명 고분자막(241)과 쿠션층(245)이 유전층으로서 기생 커패시턴스(Parasitic Capacitance)를 형성한다는 점에서 제3 실시예에 따른 액정표시장치와 차이가 있다. 즉, 투명 고분자막(241)이 터치 센서로서 기능하여 위치 신호 입력 수단의 접촉 위치를 검출하게 된다.
- [0055] 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야의 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.
- [0056] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

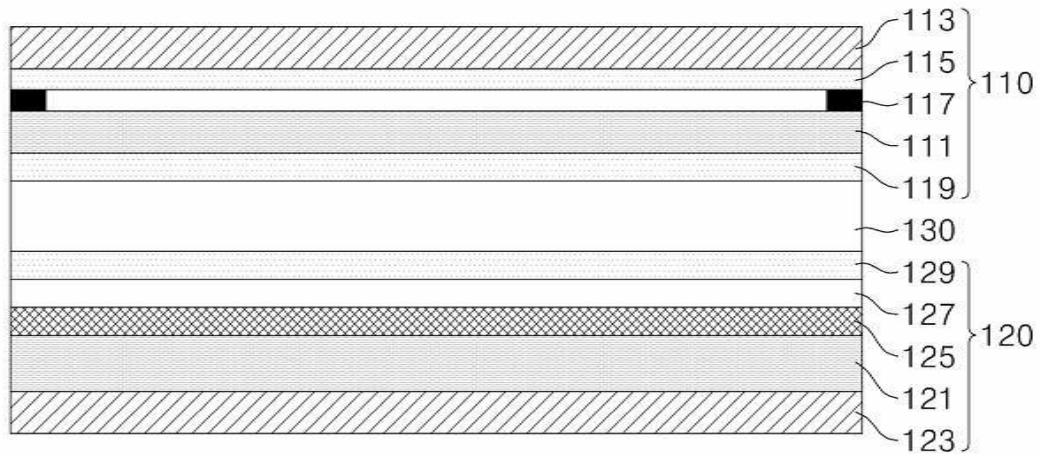
- [0057] 도 1은 본 발명의 제1 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다.
- [0058] 도 2는 본 발명의 제1 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다.
- [0059] 도 3은 4번 검출 방식에 따른 위치 신호 입력 수단의 접촉 위치 검출 방법을 설명하기 위한 도면이다.
- [0060] 도 4는 4각 검출 방식에 따른 위치 신호 입력 수단의 접촉 위치 검출 방법을 설명하기 위한 도면이다.
- [0061] 도 5는 본 발명의 제2 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다.
- [0062] 도 6은 본 발명의 제2 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다.
- [0063] 도 7은 본 발명의 제3 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다.
- [0064] 도 8은 본 발명의 제3 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다.
- [0065] 도 9는 본 발명의 제4 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다.
- [0066] 도 10은 본 발명의 제4 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다.
- [0067] 도 11은 본 발명의 제5 실시예에 따른 터치패널 액정표시장치의 구성을 개략적으로 나타낸 단면도이다.
- [0068] 도 12는 본 발명의 제5 실시예에 따른 터치패널 액정표시장치의 동작 원리를 설명하기 위한 도면이다.

[0069] <도면의 주요부분에 대한 부호의 설명>

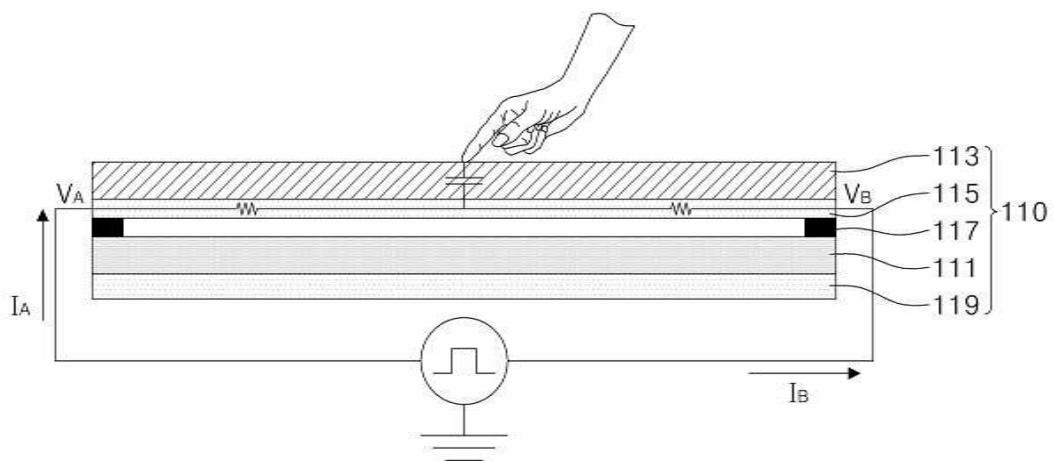
[0070]	110: 상부 기판	111: 제1 절연 기판
[0071]	113: 제1 편광판	115: 투명 도전막
[0072]	117: 선형성 패턴	119: 정전방지 전극
[0073]	120: 하부 기판	121: 제2 절연 기판
[0074]	123: 제2 편광판	125: 박막 트랜지스터
[0075]	127: 컬러 필터	129: 전극층
[0076]	130: 액정	210: 상부 기판
[0077]	220: 하부 기판	230: 액정
[0078]	241: 투명 고분자막	242: 투명 도전막
[0079]	243: 정전방지 전극	245: 선형성 패턴
[0080]	247: 오버코트층	245: 쿠션층

도면

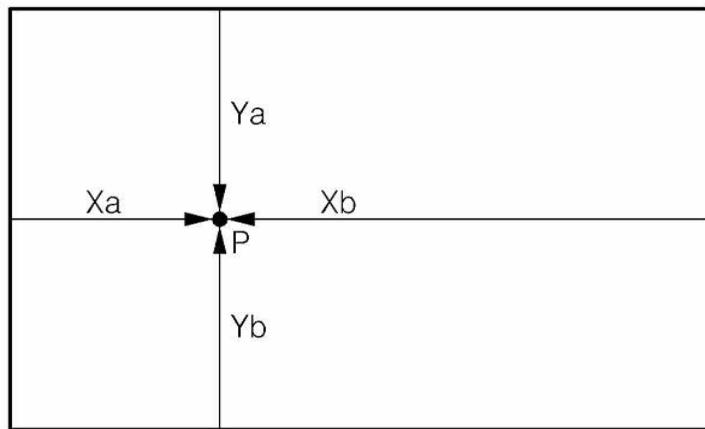
도면1



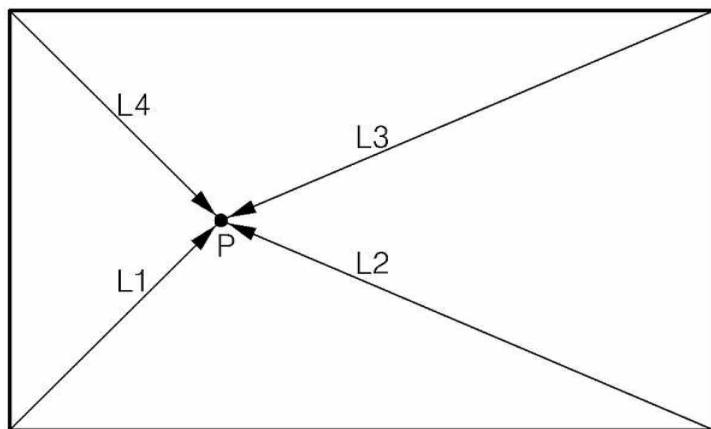
도면2



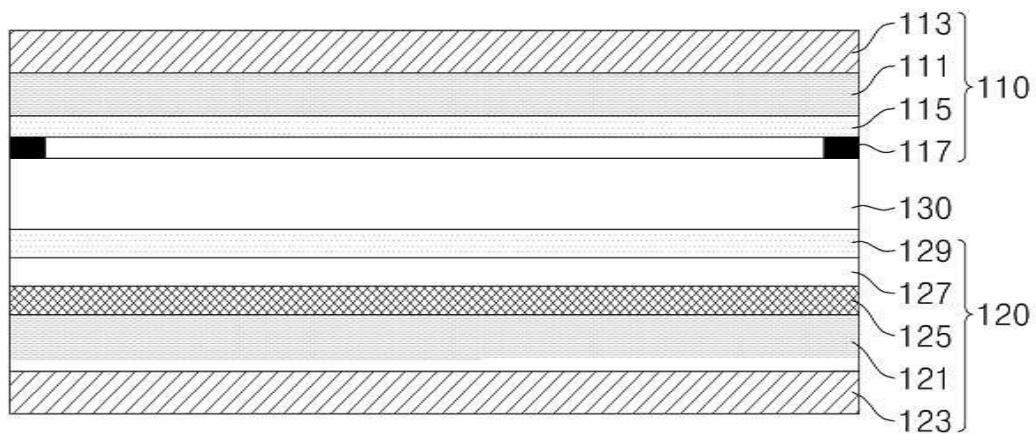
도면3



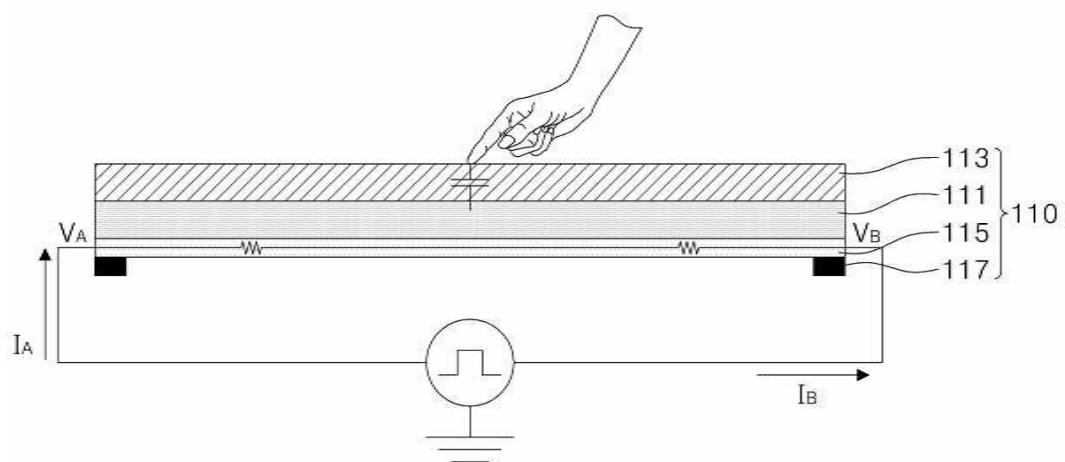
도면4



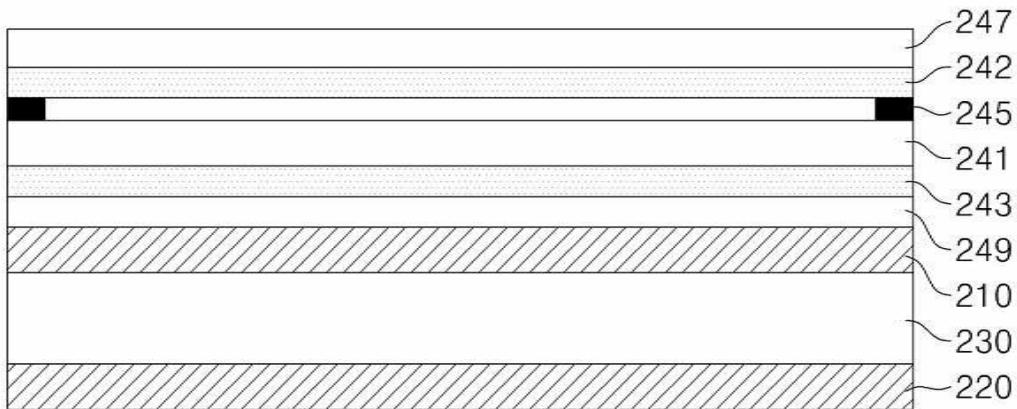
도면5



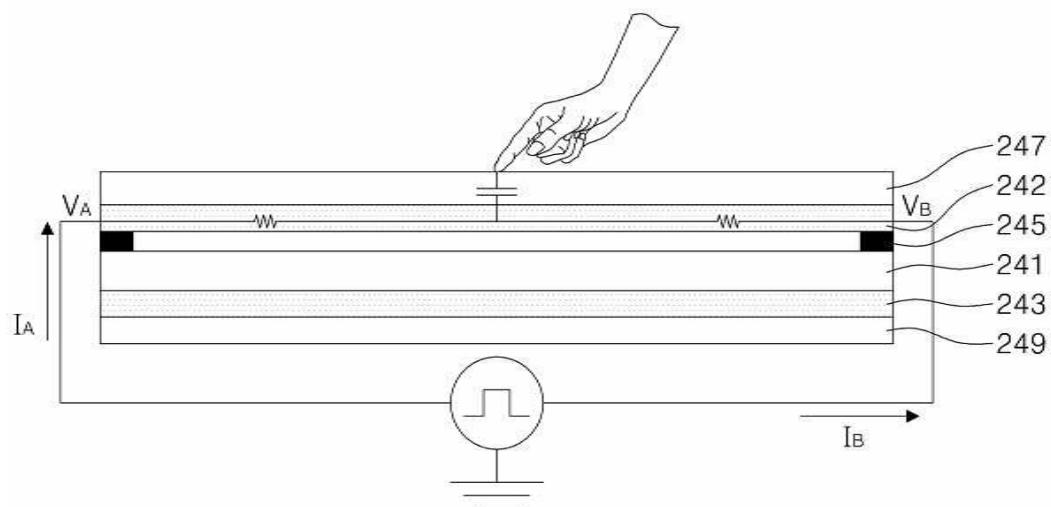
도면6



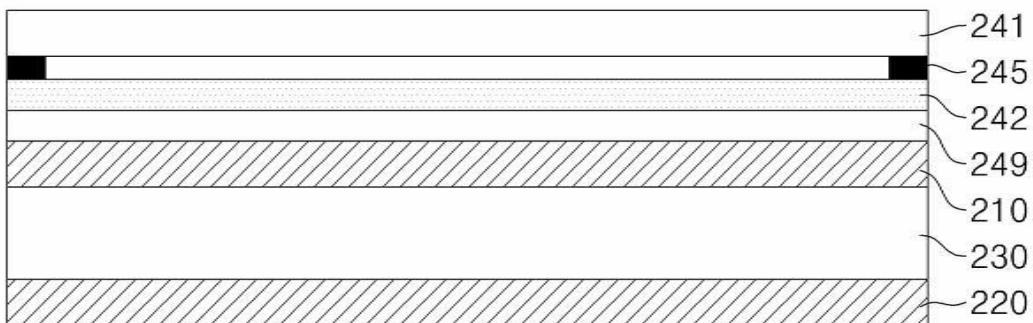
도면7



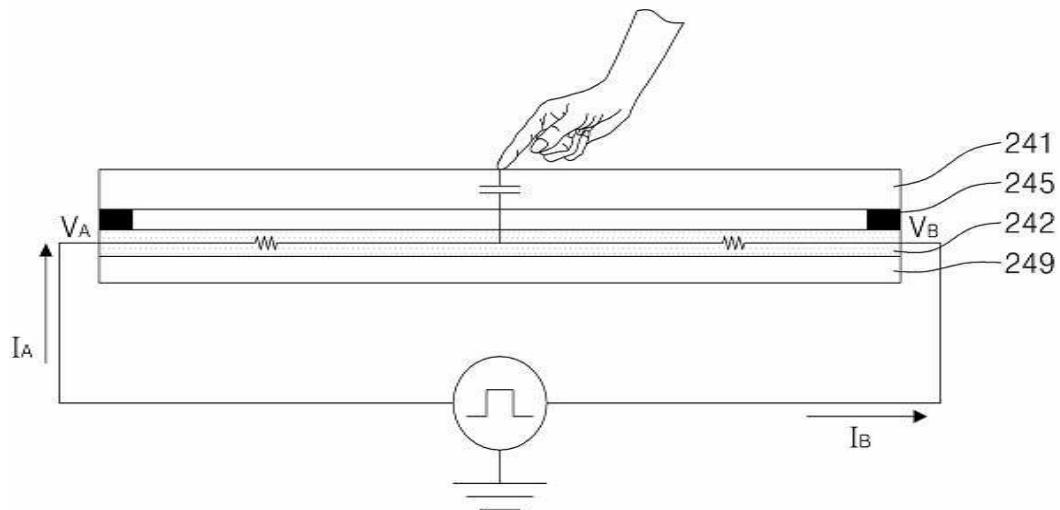
도면8



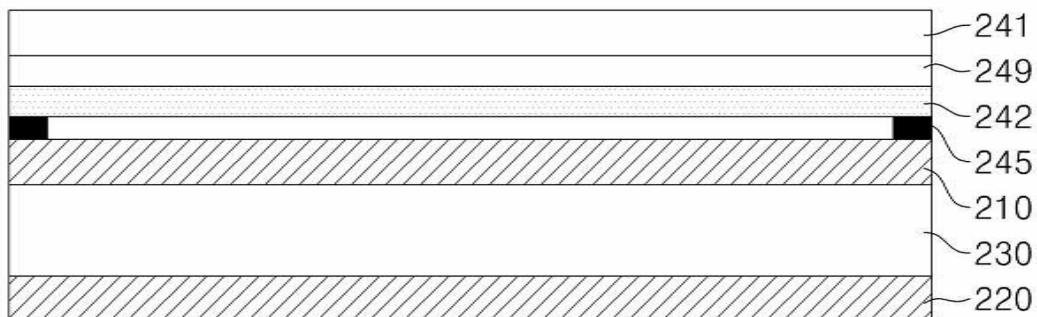
도면9



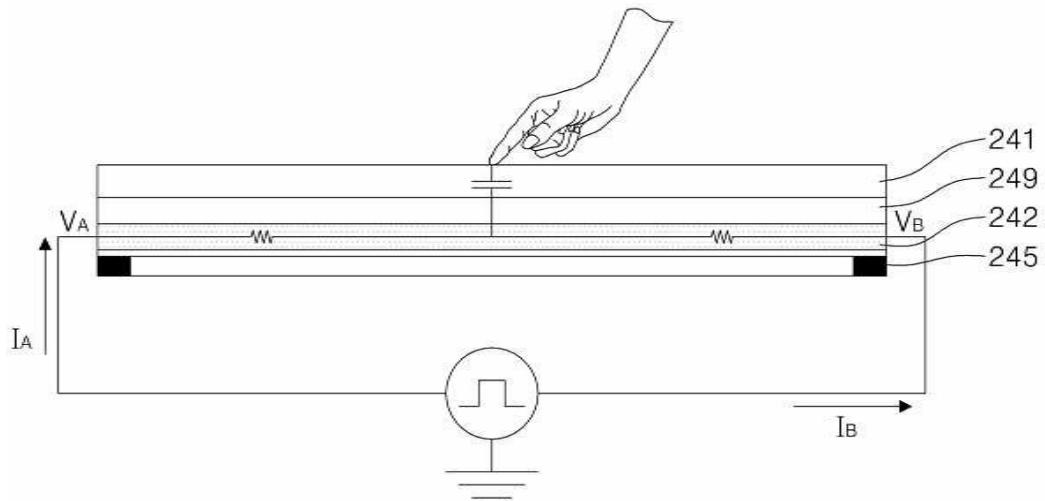
도면10



도면11



도면12



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제13항

【변경전】

상기 오버코팅층에 형성되는

【변경후】

상기 오버코트층에 형성되는

专利名称(译)	触控面板液晶显示器		
公开(公告)号	KR101414042B1	公开(公告)日	2014-08-06
申请号	KR1020070126732	申请日	2007-12-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHO JONG WHAN		
发明人	CHO, JONG WHAN		
IPC分类号	G02F1/1335 G06F3/045 G06F3/041		
CPC分类号	G06F3/044 G06F3/0443 G02F1/1335 G06F3/0354 G06F3/0412 G06F3/0416 H01B5/14		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋，云何		
其他公开文献	KR1020090059726A		
外部链接	Espacenet		

摘要(译)

液晶显示器包括上基板，下基板和插入在上基板和下基板之间的液晶层。上基板包括第一绝缘基板，第一绝缘基板上的透明导电层，以及透明导电层上的第一偏振器。下基板包括第二绝缘基板，第二绝缘基板上的第二偏振器和薄膜晶体管层。第二绝缘基板位于薄膜晶体管层和第二偏振器之间。透明导电层允许在第一偏振器上形成电场，使得与第一偏振器接触的位置信号输入单元与透明导电层电容耦合。

