(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년05월16일
(11) 등록번호 10-1395223
(24) 등록일자 2014년05월08일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01)
(21) 출원번호 10-2006-0121184
(22) 출원일자 2006년12월04일
심사청구일자 2011년11월21일
(65) 공개번호 10-2008-0050674
(43) 공개일자 2008년06월10일
(56) 선행기술조사문헌
KR1020060056633 A*
KR1019990044634 A*
JP2000147482 A*
KR1020060029408 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
김강우
서울특별시 강남구 도곡로6길 13, 503호 (도곡동)
엄윤성
경기도 용인시 수지구 상현로 30-9,
상현마을쌍용2차 아파트 216동 1702호 (상현동)
(뒷면에 계속)
(74) 대리인
오세준, 권혁수, 송윤호

전체 청구항 수 : 총 10 항 심사관 : 윤성주

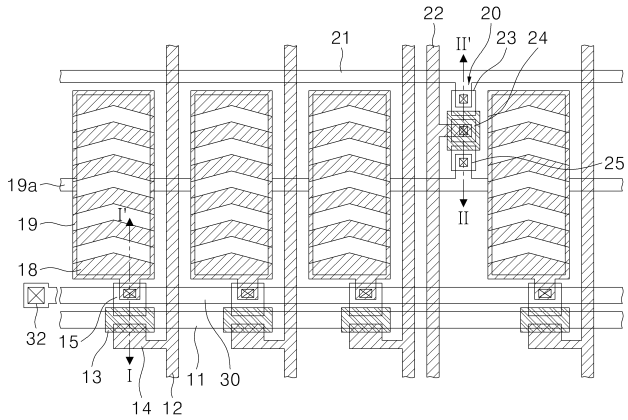
(54) 발명의 명칭 **액정 표시 장치**

(57) 요 약

본 발명은 터치 센서를 내장하고, 게이트 쉴딩 라인을 구비하여 빛샘 현상을 방지한 터치 패널 내장형 액정 표시 장치에 관한 것이다.

본 발명에 따른 액정 표시 장치는, 매트릭스 형상으로 배치된 게이트 라인과 데이터 라인 및 이에 접속되는 화상 표시 소자를 가지는 표시 기판; 액정을 사이에 두고 상기 표시 기판과 합착되는 대향 기판; 상기 대향 기판의 가압에 의하여 작동되는 터치 센서; 상기 대향 기판에 상기 게이트 라인과 나란하게 형성되어 상기 게이트 라인에 의한 전기장을 차단하는 게이트 쉴딩(shielding) 라인;을 포함한다.

대 표 도 - 도1



(72) 발명자

성동기

경기도 성남시 분당구 장미로 139, 매화마을주공2 단지아파트 211동 1001호 (야탑동)

조선아

부산광역시 금정구 수림로 46-4 (장전동)

특허청구의 범위

청구항 1

매트릭스 형상으로 배치된 게이트 라인과 데이터 라인 및 이에 접속되는 화상 표시 소자를 가지는 표시 기판;

액정을 사이에 두고 상기 표시 기판과 합착되는 대향 기판;

상기 대향 기판의 가압에 의하여 작동되는 터치 센서;

상기 대향 기판에 상기 게이트 라인과 나란하게 형성되고 공통 전압을 수신하여 상기 게이트 라인에 의한 전기장을 차단하는 게이트 쉴딩(shielding) 라인을 포함하고,

상기 터치 센서는,

상기 데이터 라인과 평행하게 배치되는 제1 터치 도전 라인;

상기 제1 터치 도전 라인과 절연된 상태로 상기 게이트 라인과 평행하게 배치되는 제2 터치 도전 라인;

상기 제1 터치 도전 라인과 접속되는 제1 터치 패드;

상기 제2 터치 도전 라인과 접속되며, 상기 제1 터치 패드와 인접하게 배치되는 제2 터치 패드;

상기 대향 기판의 가압에 의하여 상기 제1 터치 패드와 제2 터치 패드를 전기적으로 접속하고 터치 신호를 공급하는 도전 스페이서를 포함하는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 액정은 수평 전계 방식 액정인 것을 특징으로 하는 액정 표시 장치.

청구항 3

제2항에 있어서,

상기 화상 표시 소자는,

상기 공통 전압이 인가되는 공통 전극;

상기 게이트 라인과 데이터 라인에 접속되는 박막 트랜지스터;

상기 박막 트랜지스터에 접속되며, 상기 공통 전극과 전계를 형성하는 화소 전극;을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 도전 스페이서는,

상기 표시 기판 방향으로 돌출되도록 상기 대향 기판에 형성되는 스페이서;

상기 스페이서의 표면에 피복되는 도전막;을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제1항에 있어서,

상기 게이트 쉴딩 라인은, 상기 게이트 라인의 양 측에 각각 구비되는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제1항에 있어서,

상기 게이트 쉴딩 라인은, 상기 게이트 라인과 공통 전극 사이에 배치되는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제7항에 있어서,

상기 게이트 쉴딩 라인은, 상기 게이트 라인의 일부와 중첩되는 것을 특징으로 하는 액정 표시 장치.

청구항 9

제5항에 있어서,

상기 게이트 쉴딩 라인은, 2 ~ 4㎛의 폭을 가지는 것을 특징으로 하는 액정 표시 장치.

청구항 10

제1항에 있어서,

상기 게이트 쉴딩 라인에 상기 공통 전압을 인가하는 공통 전압 인가 수단이 더 구비되는 것을 특징으로 하는 액정 표시 장치.

청구항 11

제10항에 있어서,

상기 공통 전압 인가 수단은 상기 대향 기판의 외곽부에 배치되는 것을 특징으로 하는 액정 표시 장치.

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0025] 본 발명은 터치 패널 내장형 액정 표시 장치에 관한 것으로서, 특히 터치 센서를 내장하고, 게이트 쉴딩 라인을 구비하여 빛샘 현상을 방지한 터치 패널 내장형 액정 표시 장치에 관한 것이다.

[0026] 터치 패널은 음극선관(Cathode Ray Tube), 액정 표시 장치(Liquid Crystal Display), 전계 방출 표시 장치(Field emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel) 및 전계 발광 소자(Electro Luminescence Device) 등의 화상 표시면에 설치되어 사용자가 화면을 가압하면서 컴퓨터 등의 정보를 입력하는 입력 수단이다.

[0027] 이러한 터치 패널은 동작원리에 따라 저항막식과 정전용량식으로 나뉜다. 저항막식 터치패널은 2개의 대향하는 도전막층에 전압이 인가된 상태에서 사용자가 화면을 눌러 대향하는 두 도전막층이 접촉하게 되고, 그 접촉점에서 발생하는 전압 또는 전류 변화를 검출하여 접촉점의 좌표값을 읽는 방식이다.

[0028] 그리고 정전용량식 터치 패널은 1개의 투명한 도전성 필름 또는 투명 도전성 글래스에 정전 용량의 충, 방전 상태가 반복되는 가운데, 펜 형태의 입력수단인 스타일러스(stylus)와 도전성 필름 사이에 소량의 전하가 축적되고 이 전하량을 입력점으로부터 검출하여 좌표값을 환산하는 방식이다. 이러한 정전용량식 터치패널은 상기 스타일러스에 전기를 공급해 주어야 하기 때문에 최근에는 평판 표시장치 중 액정표시 패널과 일체로 구성되는 아날로그 입력방식의 저항막 방식의 터치패널이 주로 사용되고 있다.

[0029] 그런데 이러한 터치 패널 내장형 액정 표시 장치에서는 게이트 라인과 공통 전극 사이에 발생하는 래터럴 필드(lateral field)에 의하여 빛샘 현상이 발생하는 문제점이 있다. 이 문제점을 해결하기 위하여 블랙 매트릭스의 폭을 늘리는 경우에는 투과율, 개구율이 감소하는 문제가 있다.

발명이 이루고자 하는 기술적 과제

[0030] 본 발명이 이루고자 하는 기술적 과제는 게이트 쉴딩 라인으로 빛샘을 제어하여 투과율 및 개구율을 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

[0031] 전술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시 장치는, 매트릭스 형상으로 배치된 게이트 라인과 데이터 라인 및 이에 접속되는 화상 표시 소자를 가지는 표시 기판; 액정을 사이에 두고 상기 표시 기판과 합착되는 대향 기판; 상기 대향 기판의 가압에 의하여 작동되는 터치 센서; 상기 대향 기판에 상기 게이트 라인과 나란하게 형성되어 상기 게이트 라인에 의한 전기장을 차단하는 게이트 쉴딩(shielding) 라인;을 포함한다.

[0032] 구체적으로 상기 화상 표시 소자는, 공통 전압이 인가되는 공통 전극; 상기 게이트 라인과 데이터 라인에 접속되는 박막 트랜지스터; 상기 박막 트랜지스터에 접속되며, 상기 공통 전극과 전계를 형성하는 화소 전극;을 포함하는 것을 특징으로 한다.

[0033] 그리고 상기 터치 센서는, 상기 데이터 라인과 평행하게 배치되는 제1 터치 도전 라인; 상기 제1 터치 도전 라

인과 절연된 상태로 상기 게이트 라인과 평행하게 배치되는 제2 터치 도전 라인; 상기 제1 터치 도전 라인과 접속되는 제1 터치 패드; 상기 제2 터치 도전 라인과 접속되며, 상기 제1 터치 패드와 인접하게 배치되는 제2 터치 패드; 상기 대향 기판에 형성되며, 상기 대향 기판의 가압에 의하여 상기 제1 터치 패드와 제2 터치 패드를 전기적으로 접속하는 도전 스페이서;를 포함하는 것을 특징으로 한다.

[0034] 여기에서 상기 도전 스페이서는, 상기 표시 기판 방향으로 돌출되도록 상기 대향 기판에 형성되는 스페이서; 상기 스페이서의 표면에 피복되는 도전막;을 포함하는 것을 특징으로 한다.

[0035] 상기 게이트 쉴딩 라인은, 상기 게이트 라인과 공통 전극 사이에 배치되는 것이, 게이트 라인에 의한 lateral field를 효과적으로 제어할 수 있어서 바람직하다.

[0036] 또한 상기 게이트 쉴딩 라인은, 상기 게이트 라인의 양 측에 각각 구비되는 것을 특징으로 한다.

[0037] 한편 상기 게이트 쉴딩 라인은, 상기 게이트 라인의 일부와 중첩될 수도 있다.

[0038] 그리고 상기 게이트 쉴딩 라인은, 2 ~ 4㎛의 폭을 가지는 것을 특징으로 한다.

[0039] 또한 상기 게이트 쉴딩 라인에 공통 전압을 인가하는 공통 전압 인가 수단이 더 구비되어, 상기 게이트 쉴딩 라인에는 공통 전압이 인가된다.

[0040] 한편 전술한 기술적 과제를 달성하기 위한 본 발명의 다른 액정 표시 장치는, 매트릭스 형상으로 배치된 게이트 라인과 데이터 라인 및 이에 접속되는 박막 트랜지스터를 가지는 표시 기판; 액정을 사이에 두고 상기 표시 기판과 합착되며, 공통 전극을 가지는 대향 기판; 상기 대향 기판의 가압에 의하여 작동되는 터치 센서; 상기 표시 기판 상에 형성되며, 상기 박막 트랜지스터와 접속되어 화소 전압이 인가되는 화소 전극; 상기 표시 기판 상에 형성되며, 상기 화소 전극과 분리된 플로팅(floating) 전극;을 포함한다.

[0041] 여기에서 상기 화소 전극은 플로팅 전극 홀을 가지며, 상기 플로팅 전극은 상기 플로팅 전극 홀 내에 상기 화소 전극과 이격되어 섬형으로 배치되는 것을 특징으로 한다.

[0042] 또한 상기 화소 전극은 서로 평행하게 이격된 상태로 배치되는 다수개의 다리부와 상기 다리부를 연결하는 연결부를 가지며, 상기 플로팅 전극은 상기 다리부 사이에 상기 화소 전극과 이격되도록 배치되는 다수개의 섬형 전극으로 이루어질 수도 있다.

[0043] 이하에서는 본 발명의 일 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0044] < 실시예 1 >

[0045] 먼저 도1, 2, 3을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치를 설명한다. 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 평면도이고, 도 2는 도 1에서 I-I'라인을 기준으로 절취하여 얻어지는 단면도이며, 도 3은 도 1에서 Ⅱ-Ⅱ'라인을 기준으로 절취하여 얻어지는 단면도이다.

[0046] 도 1, 2, 3에 도시된 바와 같이, 본 실시예에 따른 액정 표시 장치는 표시 기판(1), 대향 기판(2), 화상 표시 소자(10), 터치 센서(20), 게이트 쉴딩 라인(30)을 포함하여 구성된다.

[0047] 먼저 표시 기판(1)은 게이트 라인(11), 데이터 라인(12) 및 화상 표시 소자(10)를 가지는 기판이다. 이 표시 기판(1)은 일반적으로 투명한 절연 기판인 유리 기판 또는 플라스틱 기판으로 이루어진다.

[0048] 게이트 라인(11)은 일정한 간격 별로 다수개가 평행하게 배열된다. 이 게이트 라인(11)에는 박막 트랜지스터를 구동하기 위한 스캔 신호가 인가된다. 이 게이트 라인(11)은 금속 단일막 또는 다중막으로 이루어진다. 한편 이 게이트 라인(11)은 하측에 투명 도전막이 형성되고, 상측에 불투명 금속막이 형성된 이중막 구조를 가지기도 한다.

[0049] 그리고 데이터 라인(12)은 게이트 라인(11)과 절연된 상태로 게이트 라인(11)과 실질적으로 직교하도록 배열된다. 이 데이터 라인(12)도 게이트 라인(11)과 마찬가지로 다수개가 서로 평행하게 배열된다. 본 실시예에서는 3개의 서브 픽셀당 1개의 터치 센서가 배치되므로, 데이터 라인(12)이 배치될 때, 도 1에 도시된 바와 같이, 3n+1번째 데이터 라인은 3n번째 데이터 라인과 더 넓게 이격되어 터치 센서의 배치 공간을 확보한다.

[0050] 이 데이터 라인(12)도 게이트 라인(11)과 마찬가지로 금속 단일막 또는 다중막으로 이루어진다. 그리고 데이터

라인(12)에는 화소 신호가 인가되며 박막 트랜지스터를 통하여 화소 전극에 화소 신호를 인가한다.

[0051] 다음으로 박막 트랜지스터는 게이트 전극, 반도체층(13), 소스/드레인 전극(14, 15)으로 이루어진다. 게이트 전극은 게이트 라인(11)과 접속되며, 게이트 라인(11)으로부터 스캔 신호를 전달받아 박막 트랜지스터의 턴온(turn on) 시간을 결정한다. 그리고 반도체층(13)은 이 게이트 전극과 게이트 절연막(16)을 사이에 두고 중첩된다. 이 반도체층(13)은 아몰퍼스 실리콘 또는 폴리 실리콘으로 이루어진다. 그리고 이 반도체층(13)의 상부에는 오믹 콘택층(17)이 더 구비되기도 한다. 오믹 컨택층(17)은 반도체층(13)과 소스/드레인 전극(14, 15) 사이에 오믹 접촉을 형성하기 위하여 구비된다.

[0052] 그리고 소스 전극(14)은 그 일단이 데이터 라인(12)과 접속되고 타단은 상기 반도체층(13)의 일부와 중첩된다. 따라서 이 소스 전극(14)에는 데이터 라인(12)으로부터 화소 신호가 인가되고, 이 화소 신호는 반도체층(13)에 형성되는 채널을 경유하여 드레인 전극(15)으로 전달된다. 드레인 전극(15)은 그 일단이 반도체층(13)의 일부와 중첩되며, 타단은 화소 전극(18)과 접속된다.

[0053] 그리고 본 실시예에서는 공통 전극(19)이 표시 기판(1)에 박막 트랜지스터와 함께 구비된다. 따라서 도 1에 도시된 바와 같이, 게이트 라인(11)과 평행하게 공통 전극 라인(19a)이 구비된다. 그리고 도 2에 도시된 바와 같이, 게이트 라인(11)과 동일한 층에 공통 전극(19)이 배치된다.

[0054] 이 공통 전극(19)은 화소 영역의 전면에 걸쳐서 넓게 형성된다. 이 공통 전극(19)은 시야각 개선을 위하여 패터닝(patterning)될 수도 있다. 공통 전극 라인(19a)에는 액정 구동을 위한 기준 전압, 즉 공통 전압이 인가되고, 이 공통 전압을 각 화소에 공급한다. 본 실시예에서는 이 공통 전극(19)이 화소 전극(18)과 함께 표시 기판(1)에 형성되므로, 화소 전극(18)과 공통 전극(19)에 의하여 형성되는 전계가 평행 전계 내지는 프린지 필드형 전계가 된다.

[0055] 물론 특정한 경우에는 이 공통 전극이 대향 기판에 형성되기도 한다. 이 경우에는 표시 기판에 형성되어 있는 화소 전극과 대향 기판에 형성되어 있는 공통 전극에 의하여 수직 전계 내지는 프린지 필드형 전계가 형성된다.

[0056] 다음으로 화소 전극(18)은 도 1, 2에 도시된 바와 같이, 드레인 전극(15)과 접속되며, 화소 영역에 배치된다. 본 실시예에서는 이 화소 전극(18)이 도 1에 도시된 바와 같이, 일정한 절개 패턴을 가지는 구조를 가진다. 이 화소 전극(18)은 시야각 개선 내지는 측면 시인성 개선을 위하여 다양한 패턴을 가질 수 있다.

[0057] 그리고 이 표시 기판(1)에는 칼라 필터가 더 구비되기도 한다. 물론 이 칼라 필터는 대향 기판에 형성될 수도 있다. 칼라 필터는 화소 영역 별로 색상을 표시하기 위하여 구비되는 것으로서, 빨강(R), 녹색(G), 파랑(B)의 3가지 색으로 구성된다. 각 서브 화소 별로 하나의 색을 가지는 칼라 필터가 구비되며, 빨강, 녹색, 파랑의 색을 가지는 서브 픽셀이 모여서 하나의 픽셀을 이룬다.

[0058] 또한 이 표시 기판(1)에는 제1 터치 도전 라인(21), 제2 터치 도전 라인(22), 제1 터치 패드(23), 제2 터치 패드(24)도 구비된다. 제1 터치 도전 라인(21)은 도 1에 도시된 바와 같이, 게이트 라인(11)과 평행하며, 도면 상에서 수직 방향의 좌표값을 결정한다. 이 제1 터치 도전 라인(21)은 게이트 라인(11) 및 공통 (19a)라인과 동일한 층에 동일한 금속으로 이루어진다.

[0059] 그리고 제1 터치 패드(23)는 제1 터치 도전 라인(21)과 접촉되며, 대향기판(2)의 가압에 의하여 대향 기판의 도전 스페이서(26)와 접속된다. 본 실시예에서는 이 제1 터치 패드(23)가 제1 하부 터치 패드(23a)와 제1 상부 터치 패드(23b)로 구성된다. 제1 하부 터치 패드(23a)는 도 3에 도시된 바와 같이, 제1 터치 도전 라인(21)과 동일한 층에 배치된다. 그리고 제1 상부 터치 패드(23b)는 컨택홀(23c)을 통하여 제1 하부 터치 패드(23a)와 접속되며, 제1 하부 터치 패드(23a)의 상측에 배치된다. 이렇게 제1 상부 터치 패드(23b)를 구비하는 것은 후술하는 제2 터치 패드(24)와의 높이를 맞추기 위한 것이다.

[0060] 다음으로 제2 터치 도전 라인(22)은 도 1에 도시된 바와 같이, 데이터 라인(12)과 평행하게 배치된다. 이 제2 터치 도전 라인(22)은 도면 상에 수평 방향의 좌표값을 결정한다. 그리고 제2 터치 패드(24)는 이 제2 터치 도전 라인(22)과 접속된다. 제2 터치 패드(24)도 제1 터치 패드(23)와 마찬가지로 제2 하부 터치 패드(24a)와 제2 상부 터치 패드(24b)로 구성된다.

[0061] 제2 하부 터치 패드(24a)는 도 3에 도시된 바와 같이, 데이터 라인(12)과 동일한 층에 동일한 금속으로 형성된다. 그리고 제2 상부 터치 패드(24b)는 컨택홀(24c)을 통하여 이 제2 하부 터치 패드(24a)와 접속되며, 도 3에 도시된 바와 같이, 제1 상부 터치 패드(23b)와 동일한 높이에 배치된다. 이렇게 하여 제1 상부 터치 패드(23b)와 제2 상부 터치 패드(24b)는 표시 기판(1) 상에서 동일한 높이에 배치되고, 도전 스페이서(26)에 의한 동시

접속이 용이해진다.

[0062] 그리고 도 1, 3에 도시된 바와 같이, 공통 라인(19a)에 접속되는 공통 전극 패드(25)가 더 구비된다. 이 공통 전극 패드(25)는 제1, 2 터치 패드(23, 24)에 터치 신호인 공통 전압을 공급한다. 즉, 후술하는 도전 스페이서(26)에 의하여 공통 전극 패드(25)와, 제1, 2 터치 패드(23, 24)가 동시에 접속되면, 공통 전극 패드(25)로부터 제1, 2 터치 패드(23, 24)로 공통 전압이 공급되고, 이 공통 전압이 제1, 2 터치 라인(21, 22)을 통하여 전달되어 터치가 이루어진 위치의 좌표값을 읽을 수 있는 것이다.

[0063] 물론 이 공통 전극 패드는, 공통 전극이 대향 기판에 구비되는 경우에는 표시 기판에 형설되지 않는다. 공통 전극이 대향 기판에 구비되는 경우에는 도전 스페이서의 표면에 구비되는 도전막에 공통 전압을 인가하기 때문이다.

[0064] 본 실시예에서는 이 공통 전극 패드(25)가 도 3에 도시된 바와 같이, 하부 공통 전극 패드(25a)와 상부 공통 전극 패드(25b)로 구성된다. 하부 공통 전극 패드(25a)는 공통 전극(19)와 동일한 층에 형성되며, 공통 라인(19a)와 접속된다. 그리고 상부 공통 전극 패드(25b)는 컨택홀(25c)에 의하여 하부 공통 전극 패드(25b)와 접속된다. 그리고 이 상부 공통 전극 패드(25b)는 전술한 제1, 2 상부 터치 패드(23b, 24b)와 동일한 높이에 배치되어 도전 스페이서(26)와의 접속을 용이하게 한다.

[0065] 다음으로 대향 기판(2)에는 게이트 쉴딩 라인(30)과 도전 스페이서(26)가 구비된다. 먼저 도전 스페이서(26)는 터치 센서(20)를 구성하는 구성요소로서, 서로 이격되어 있는 제1 터치 패드(23)와 제2 터치 패드(24)에 터치 신호를 인가하는 역할을 한다. 즉, 평상시에는 도 3에 도시된 바와 같이, 제1, 2 터치 패드(23, 24)와 일정한 간격 이격되어 절연된 상태를 유지하다가, 대향 기판(2)이 가압되는 경우에는 도 4에 도시된 바와 같이, 그 하단이 제1, 2 터치 패드(23, 24) 및 공통 전극 패드(25)와 동시에 접속되어 제1, 2 터치 패드(23, 24)에, 공통 전극 패드(25)의 공통 전압을 인가한다. 그러면, 제1, 2 터치 도전 라인(21, 22)에 의한 좌표값이 인식되는 것이다.

[0066] 본 실시예에서는 이 도전 스페이서(26)를 도 3에 도시된 바와 같이, 스페이서(26a)와 도전막(26b)으로 구성한다. 먼저 스페이서(26a)는 대향 기판(2)에 형성되며, 표시 기판(1) 방향으로 돌출된다. 이 스페이서(26a)의 높이(H)는 대향 기판(2)과 표시 기판(1) 사이의 이격 간격(D)보다 작아야 하며, 도전막(26b)이 제1, 2 터치 패드(23, 24)와 접촉되지 않은 상태에서 최대한 가깝게 접근하는 것이 터치 센서의 감도(sensitivity)를 높일 수 있어서 바람직하다.

[0067] 이 스페이서(26a)는 폴리에틸렌디옥시티오펜(poly(3,4-ethylenedioxythiophene): PEDOT), PProDOT-$(CH_3)_2$, 또는 폴리 스티렌설포네이트(polystyrenesulfonate : PSS) 등의 도전성 고분자로 형성되거나 아크릴 수지 등의 유기 절연 물질로 형성될 수 있다.

[0068] 그리고 도전막(26a)은 스페이서(26a)의 표면 특히, 하면에 피복되는 것으로서, 전도성이 우수한 금속 등을 스퍼터링에 의하여 형성한다. 이 도전막(26b)의 면적은 제1, 2 상부 터치 패드(23b, 24b) 및 상부 공통 전극 패드(25b)를 덮을 수 있는 정도이면 충분하다. 이 도전막(26b)의 면적이 커지는 것은 개구율을 감소시키므로 바람직하지 않다.

[0069] 다음으로 게이트 쉴딩 라인(30)은 게이트 라인(11)과 공통 전극(19) 사이에 발생하는 래터럴 필드(lateral field)를 제어한다. 이를 위하여 게이트 쉴딩 라인(30)은 도 1, 2에 도시된 바와 같이, 대향 기판(2) 상에서 게이트 라인(11)과 공통 전극(19) 사이의 위치에 대응되게 배치된다. 특히, 이 게이트 쉴딩 라인(30)은 게이트 라인(11) 쪽으로 접근하는 것이 바람직하다. 대향 기판(2)과 표시 기판(1)의 합착 과정에서 약간의 미스 얼라인(mis-align)이 발생하는 경우에 공통 전극(19) 쪽으로 접근된 게이트 쉴딩 라인(30)은 공통 전극(19)과 중첩되어 개구율을 감소시킬 수 있기 때문이다. 따라서 이 게이트 쉴딩 라인(30)은 게이트 라인(11)과 약간 중첩될 정도로 게이트 라인(11)에 접근해도 된다. 그리고 본 실시예에 따른 게이트 쉴딩 라인(30)은 2 ~ 4㎛의 폭을 가지는 것이 바람직하다.

[0070] 그리고 이 게이트 쉴딩 라인(30)은 게이트 라인(11)의 양 측에 각각 구비될 수도 있다.

[0071] 또한 본 실시예에 따른 액정 표시 장치에는 도 1에 도시된 바와 같이, 공통 전압 인가 수단(32)이 더 구비되어 게이트 쉴딩 라인(30)에 공통 전압이 인가된다. 이 공통 전압 인가 수단(32)은 도 1에 도시된 바와 같이, 대향 기판(2) 중에서 비표시 영역인 외곽부에 배치되는 것이 바람직하다. 구체적으로는 표시 기판(1)에 구비되며 상기 공통 라인(19a)에 공통 전압을 인가하는 공통 전압 공급 패드(도면에 미도시)와 대향 기판(2)에 구비되는 상

부 패드(도면에 미도시), 그리고 공통 전압 공급 패드와 상부 패드를 연결하는 도전성 부재(도면에 미도시)로 구성될 수 있다.

[0072] 마지막으로 표시 기판(1)과 대향 기판(2) 사이에는 액정층(40)이 구비된다. 이 액정층(40)은 화소 전극(18)과 공통 전극(19)에 의하여 형성되는 전계에 의하여 구동되며, 액정층(40)을 통과하는 빛의 투과율을 제어하여 화상을 표시하게 된다.

[0073] 본 실시예에서는 수직 전계 방식 액정 및 수평 전계 방식 액정을 모두 사용할 수 있으며, 특히, 수평 전계 방식 액정인 것이 바람직하다.

[0074] 이하에서는 시뮬레이션(simulation) 결과를 도시한 그래프인 도 5a, 5b, 5c를 참고로 하여 본 실시예에 따른 게이트 쉴딩 라인(30)의 효과를 설명한다. 도 5a는 게이트 쉴딩 라인이 없는 상태에서의 레터럴 필드(lateral field) 형성 모습을 도시한 그래프이다. 도 5a에 의하면 게이트 라인(11)과 공통 전극(19) 사이에 형성되는 래터럴 필드가 공통 전극(19) 방향으로 넓게 형성되는 것을 알 수 있다. 이 래터럴 필드에 의하여 빛샘 현상이 발생한다.

[0075] 그런데 도 5b에 의하면 게이트 쉴딩 라인(30)에 의하여 게이트 라인(11)과 공통 전극(30) 사이에 발생하는 래터럴 필드가 제한되는 것을 알 수 있다. 도 5b는 본 실시예에 따른 게이트 쉴딩 라인(30)을 구비한 액정 표시 장치에서의 레터럴 필드 형성 모습을 도시한 그래프이다. 따라서 표시 기판과 대향 기판의 약간의 미스 얼라인이 발생하더라도 게이트 쉴딩 라인에 의하여 래터럴 필드를 제한하여 빛샘 현상을 방지할 수 있는 것이다.

[0076] 또한 도 5c에 의하면 게이트 쉴딩 라인(30)의 하여 게이트 라인(11)과 공통 전극(30) 사이에 발생하는 래터럴 필드가 더욱 제한되는 것을 알 수 있다. 도 5c는 본 실시예에 따른 게이트 쉴딩 라인(30)이 게이트 라인(11) 쪽으로 더욱 접근한 상태에서의 래터럴 필드 형성 모습을 도시한 그래프이다.

[0077] 삭제

[0078] 삭제

[0079] 삭제

[0080] 삭제

[0081] 삭제

[0082] 삭제

[0083] 삭제

[0084] 삭제

[0085] 삭제

[0086] 삭제

[0087] 삭제

[0088] 삭제

[0089] 삭제

발명의 효과

[0090] 본 발명에 따르면 게이트 쉴딩 라인에 의하여 게이트 라인과 공통 전극 사이에 발생하는 래터럴 필드를 효과적으로 제한할 수 있으므로 블랙 매트릭스의 폭을 증가시키지 않고서도 빛샘 현상을 효과적으로 방지할 수 있다.

[0091] 또한 본 발명에 따르면 플로팅 전극을 구비하여 공통 전극을 대향 전극에 형성하면서도 수평 전계를 형성할 수 있어서, 개구율을 감소시키지 않을 수 있는 장점이 있다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 평면도이다.

[0002] 도 2는 도 1에서 I-I'라인을 기준으로 절취하여 얻어지는 단면도이다,

[0003] 도 3은 도 1에서 Ⅱ-Ⅱ'라인을 기준으로 절취하여 얻어지는 단면도이다.

[0004] 도 4는 도 3의 대향 기판이 가압된 경우의 변형도이다.

[0005] 도 5a, 5b, 5c는 본 발명의 일 실시예에 따른 액정 표시 장치의 래터럴 필드 형성 모습을 시뮬레이션 한 결과를 도시한 그래프들이다.

[0006] 도 6은 본 발명의 일 실시예에 따른 액정 표시 장치의 평면도이다,

[0007] 도 7는 도 6에서 I-I'라인을 기준으로 절취하여 얻어지는 단면도이다.

[0008] 도 8은 도 6에서 Ⅱ-Ⅱ'라인을 기준으로 절취하여 얻어지는 단면도이다.

[0009] 도 9는 본 발명의 일 실시예에 따른 화소 전극과 플로팅 전극의 구조를 도시하는 평면도이다.

[0010] 도 10은 본 실시예에 따른 액정 표시 장치의 전계 형성 모습을 시뮬레이션 한 결과를 도시한 그래프이다.

[0011] < 도면의 주요 부분에 대한 부호의 설명 >

[0012] 1, 101 : 표시 기판 2, 102 : 대향 기판

[0013] 11, 111 : 게이트 라인 12, 112 : 데이터 라인

[0014] 13, 113 : 반도체층 14, 114 : 소스 전극

[0015] 15, 115 : 드레인 전극 18, 118 : 화소 전극

[0016] 19, 119 : 공통 전극 20, 120 : 터치 센서

[0017] 21, 121 : 제1 터치 도전 라인

[0018] 22, 122 : 제2 터치 도전 라인

[0019] 23, 123 : 제1 터치 패드 24, 124 : 제2 터치 패드

[0020] 25 : 공통 전극 패드 26, 126 : 도전 스페이서

[0021] 130 : 게이트 쉴딩 라인 140 : 플로팅 전극

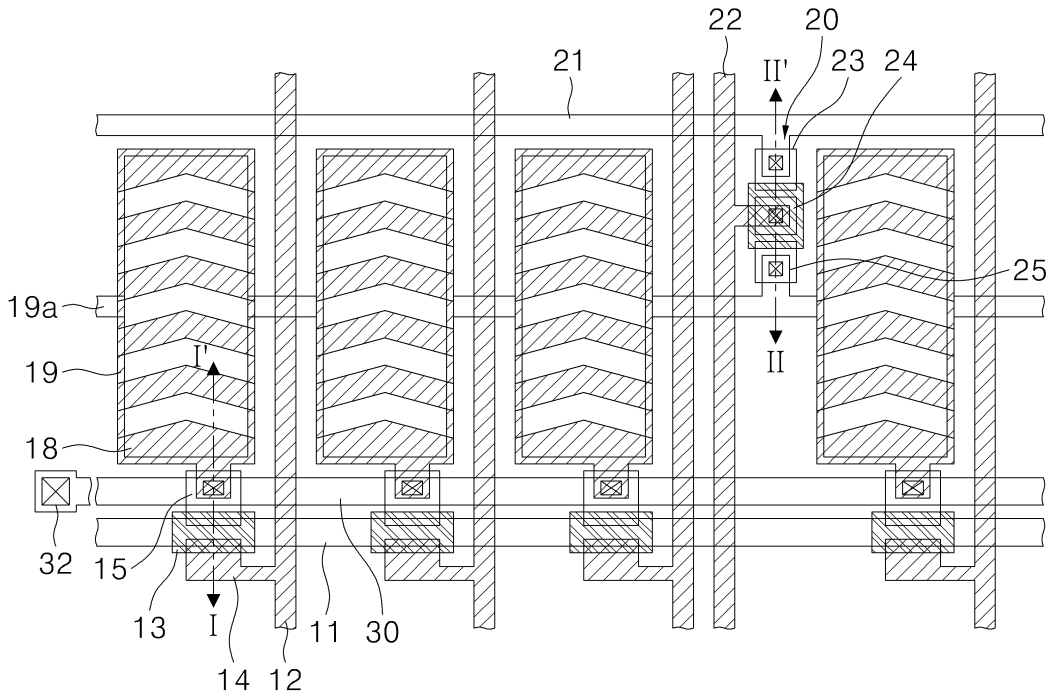
[0022] 40 : 액정층

[0023] H : 도전 스페이서의 높이

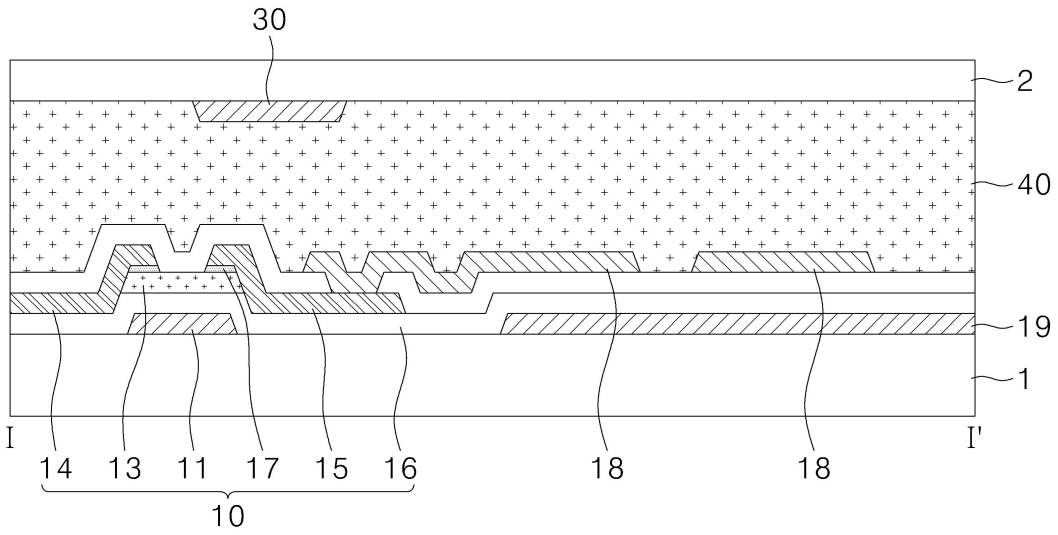
[0024] D : 표시 기판과 대향 기판 사이의 간격

도면

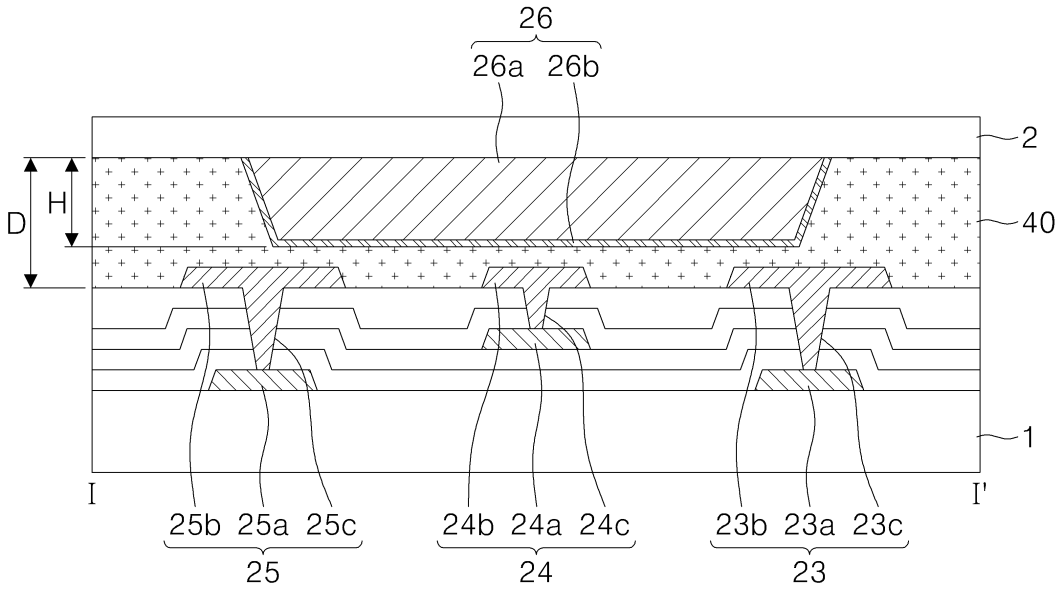
도면1



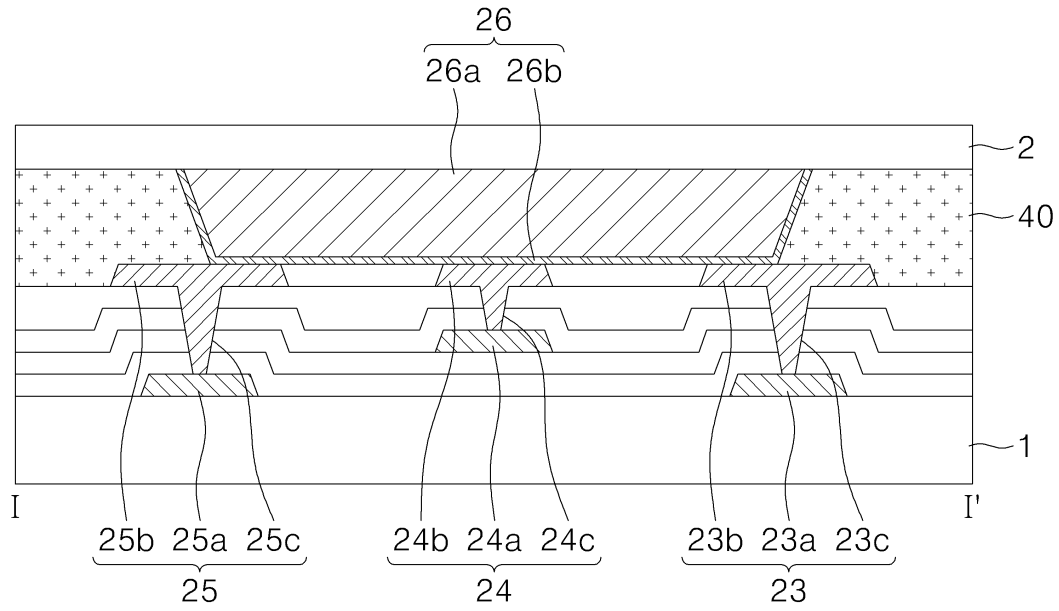
도면2



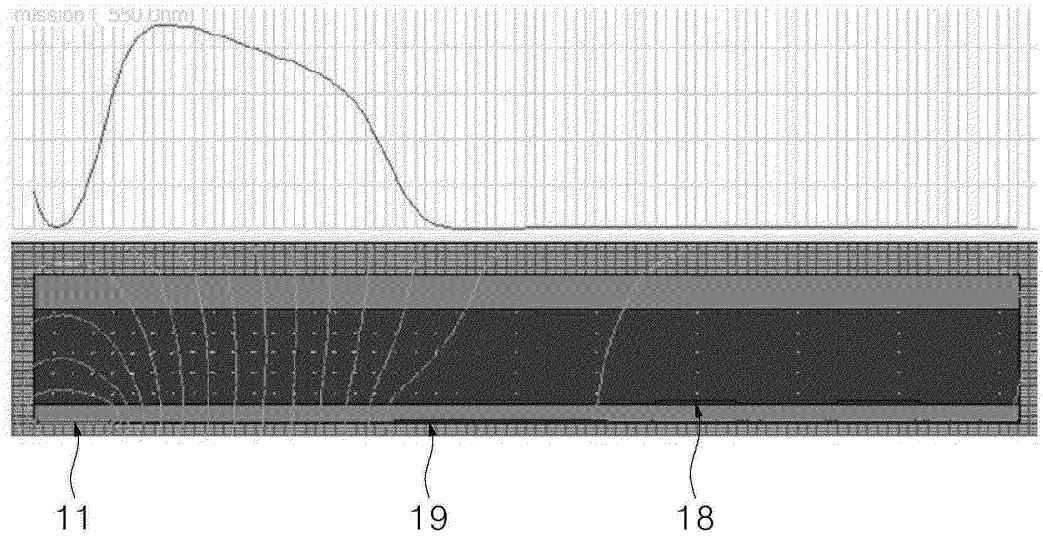
도면3


26
26a
26b
2
D
H
40
1
I
I'
25b
25a
25c
25
24b
24a
24c
24
23b
23a
23c
23

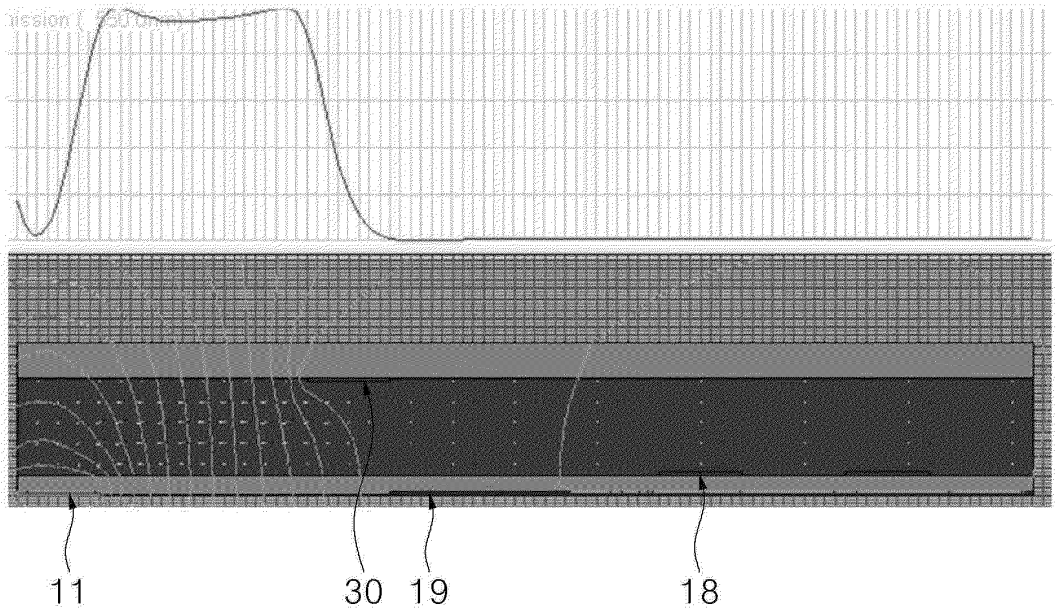
도면4


26
26a
26b
2
40
1
I
I'
25b
25a
25c
25
24b
24a
24c
24
23b
23a
23c
23

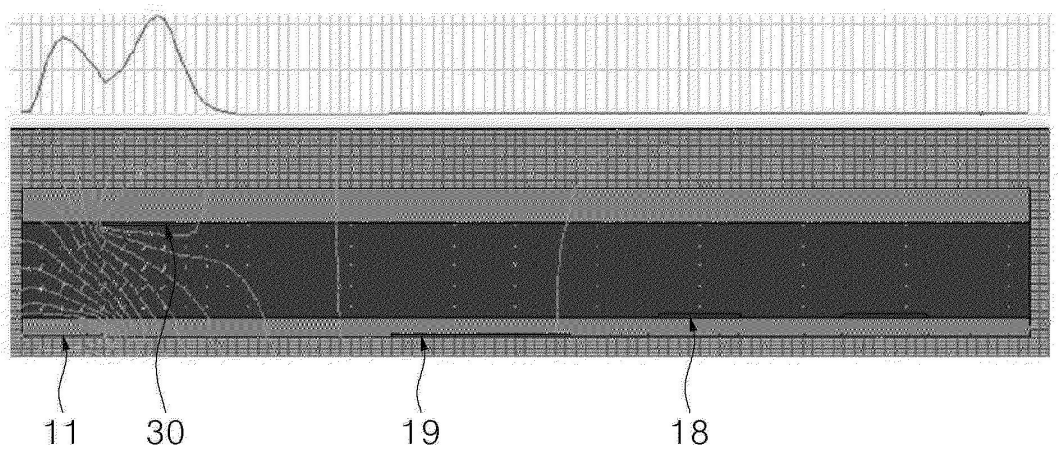
도면5a



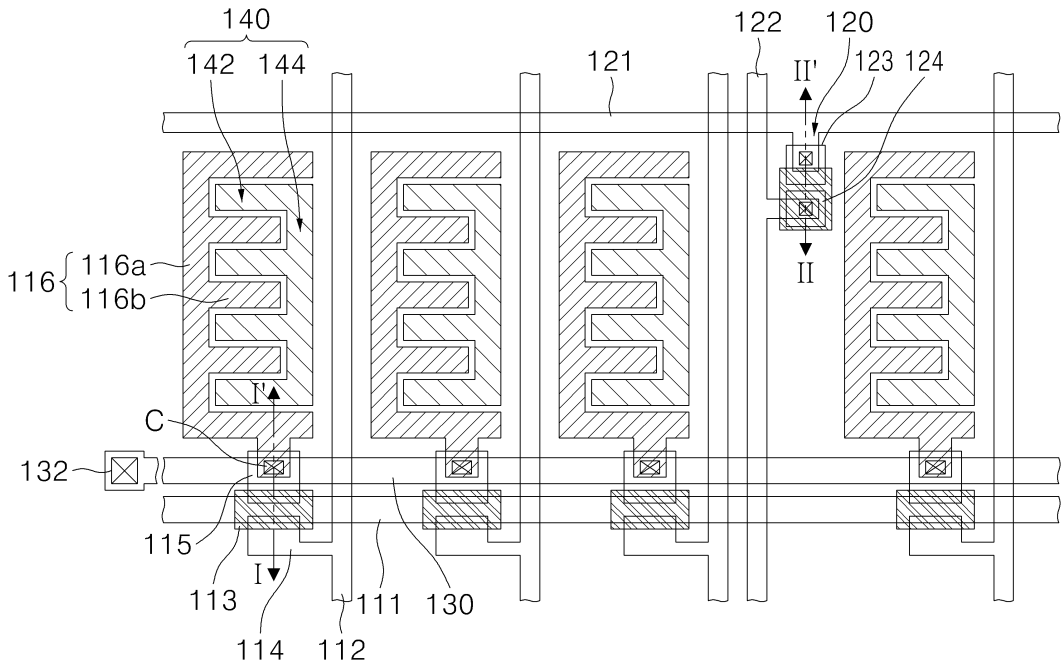
도면5b



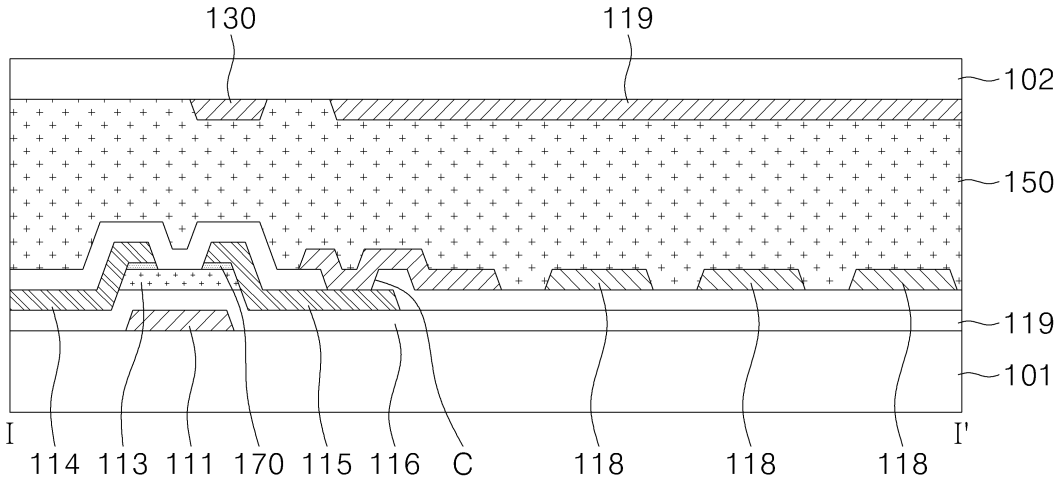
도면5c


11
30
19
18

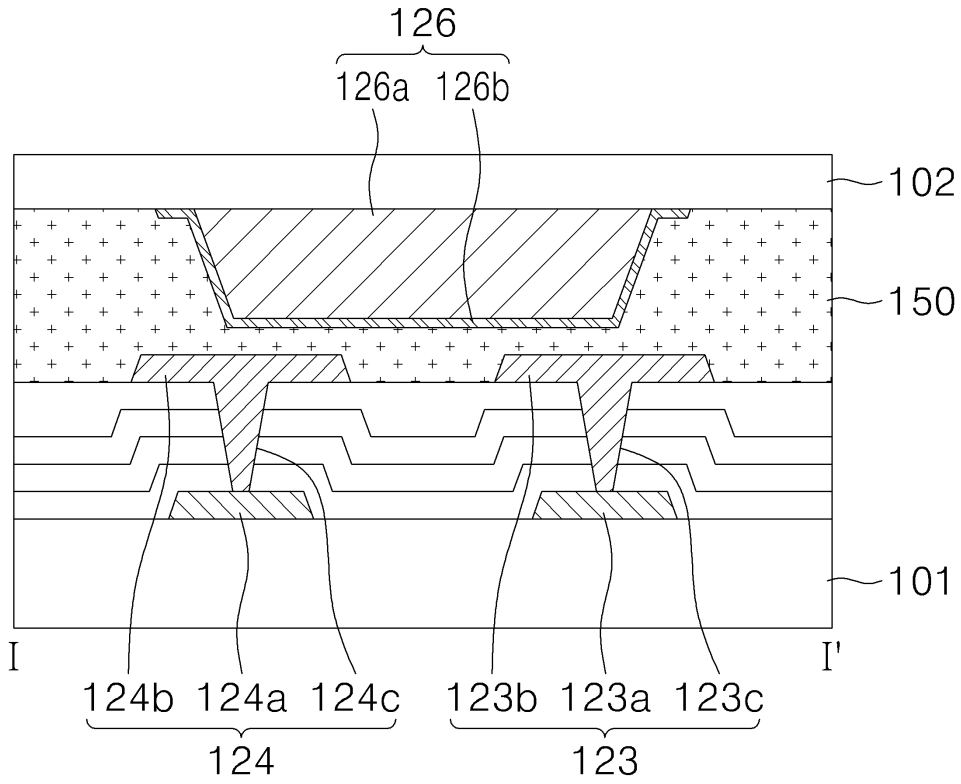
도면6


140
142
144
121
122
120
II'
123
124
II
116
116a
116b
I'
C
132
115
113
I
114
112
111
130

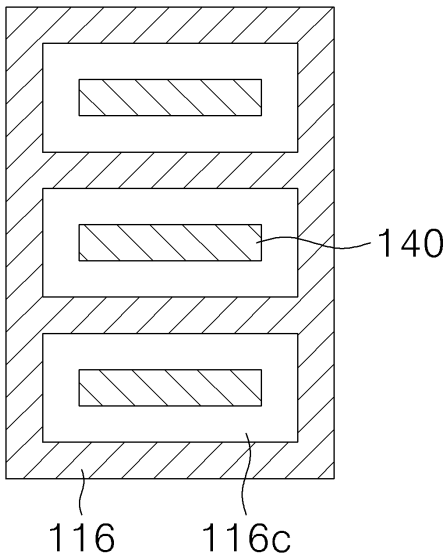
도면7


130
119
102
150
119
101
I
I'
114
113
111
170
115
116
C
118
118
118

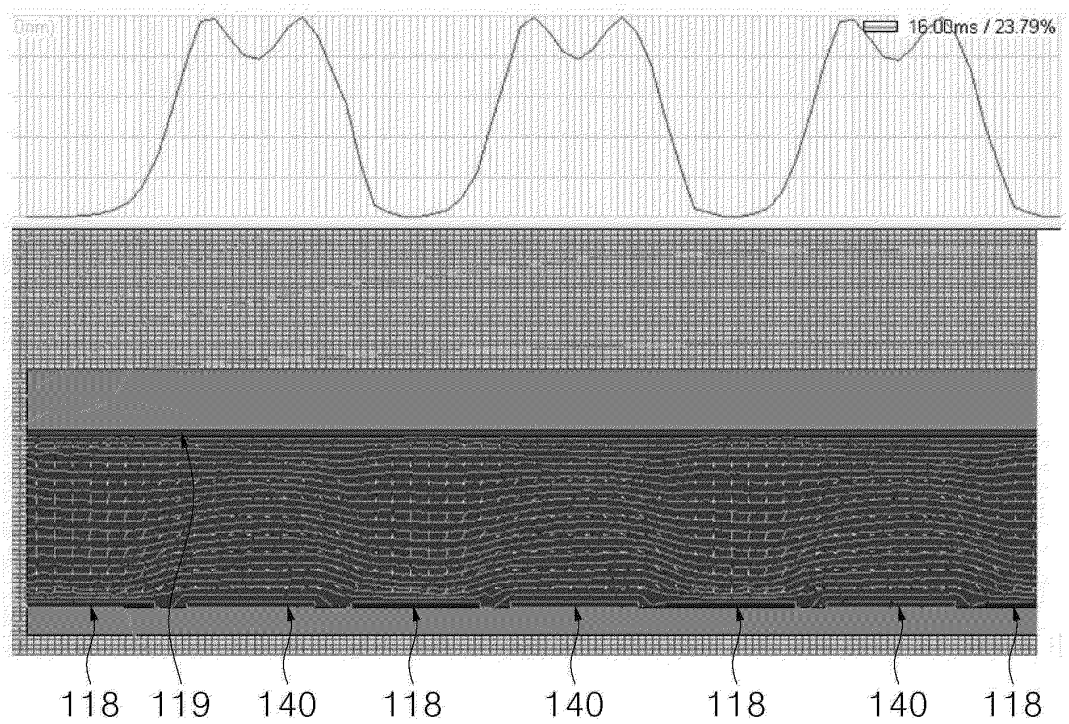
도면8


126
126a
126b
102
150
101
I
I'
124b
124a
124c
123b
123a
123c
124
123

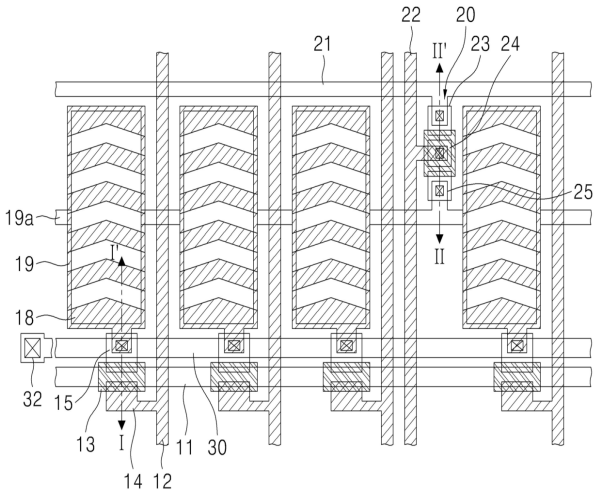
도면9



도면10



专利名称(译)	液晶显示器		
公开(公告)号	KR101395223B1	公开(公告)日	2014-05-16
申请号	KR1020060121184	申请日	2006-12-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM KANG WOO 김강우 UM YOON SUNG 엄윤성 SEONG DONG GI 성동기 CHO SEON AH 조선아		
发明人	김강우 엄윤성 성동기 조선아		
IPC分类号	G02F1/1343		
CPC分类号	G06F3/0412		
代理人(译)	KWON，HYUK SOO SE JUN OH 宋，云何		
其他公开文献	KR1020080050674A		
外部链接	Espacenet		

摘要(译)

一种用于防止漏光的液晶显示装置，包括：显示基板，具有以矩阵形式排列的栅极和数据线;以及图像显示装置，连接到栅极和数据线;相对的基板，接合到显示基板，液晶设置在其间，通过对置基板的加压操作的触摸传感器，以及与对置基板上的栅极线平行布置的栅极屏蔽线，以切断由栅极线引起的电场。