



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년04월25일
(11) 등록번호 10-1258084
(24) 등록일자 2013년04월19일

(51) 국제특허분류(Int. Cl.)

G02F 1/1335 (2006.01)

(21) 출원번호 10-2006-0052763

(22) 출원일자 2006년06월12일

심사청구일자 2011년06월13일

(65) 공개번호 10-2007-0118516

(43) 공개일자 2007년12월17일

(56) 선행기술조사문헌

KR1019980054985 A*

KR1020030089603 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김형중

경기도 고양시 일산동구 중앙로 1129, 102동 190
4호 (장항동, 호수마을)

(74) 대리인

박장원

전체 청구항 수 : 총 8 항

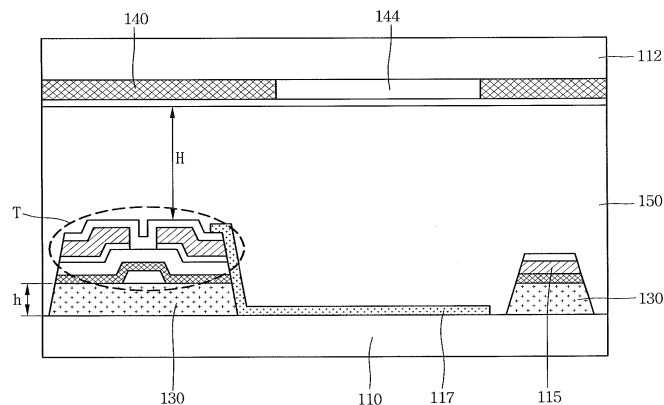
심사관 : 권성락

(54) 발명의 명칭 액정표시소자 및 그 제조방법

(57) 요약

본 발명에 의한 액정표시소자의 제조방법은 화소영역과 주변영역이 정의되며, 주변영역에 소정 높이를 가지는 더미층이 형성된 기판을 제공하는 단계와; 상기 기판의 화소영역 상에 박막트랜지스터를 형성하여 제1기판을 준비하는 단계와; 제2기판을 준비하는 단계; 및 상기 제1기판 및 상기 제2기판 사이에 액정층을 형성하는 단계를 포함하여 이루어진다.

대표도 - 도5



특허청구의 범위

청구항 1

화소영역과 주변영역이 정의된 제1 기관;

상기 제1 기관의 주변영역에 형성된 더미층;

상기 제1 기관의 상기 더미층 상에 형성된 다수의 게이트라인과 데이터라인 및 박막트랜지스터;

상기 제1 기관의 화소영역에 형성되고, 상기 박막트랜지스터와 전기적으로 연결되는 화소전극;

상기 제1 기관에 대향하여 배치되고, 상기 제1 기관의 주변영역에 대향하는 위치에 블랙매트릭스가 형성된 제2 기관; 및

상기 제1기관과 제2기관 사이에 충진된 액정층을 포함하여 구성되는 것을 특징으로 하는 액정표시소자.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 제2기관은 화소영역에 컬러필터층을 포함하는 것을 특징으로 하는 액정표시소자.

청구항 4

화소영역과 주변영역이 정의된 제1 기관과 제2 기관을 제공하는 단계;

상기 제1 기관의 주변영역에 소정 높이를 가지는 더미층을 형성하는 단계;

상기 제1 기관의 더미층 상에 박막트랜지스터를 형성하는 단계;

상기 제1 기관의 화소영역에 상기 박막트랜지스터와 전기적으로 연결되는 화소전극을 형성하는 단계;

상기 제2 기관의 주변영역에 블랙매트릭스를 형성하는 단계;

상기 제2 기관의 화소영역에 컬러필터층을 형성하는 단계;

상기 제1 기관과 제2 기관을 합착하는 단계; 및

상기 제1 기관과 제2 기관 사이에 액정층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 5

제4항에 있어서,

상기 제1 기관의 주변영역에 더미층을 형성하는 단계는, 상기 제1 기관에 절연막을 증착하고 상기 절연막을 패터닝하여 주변영역에 소정 높이를 갖는 더미층을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 6

제4항에 있어서,

상기 제1 기관의 주변영역에 더미층을 형성하는 단계는, 상기 제1 기관을 패터닝하여 주변영역에 소정 높이를 갖는 더미층을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 7

제4항에 있어서,

상기 제1 기관의 더미층 상에 박막트랜지스터를 형성하는 단계는,

패턴이 형성된 제1 기관상에 게이트라인, 게이트전극을 형성하는 단계;

상기 게이트전극을 포함하는 제1 기관 전면에 게이트절연막을 형성하는 단계; 및

상기 게이트절연막 상에 게이트라인과 수직으로 교차하여 상기 화소영역을 정의하는 데이터라인, 반도체층, 소스/드레인전극을 형성하고 각 화소영역에 형성된 게이트절연막을 노출시키는 단계를 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

청구항 8

제1항에 있어서, 상기 제2 기관과 상기 블랙매트릭스 사이에 더미층이 형성된 것을 특징으로 하는 액정표시소자.

청구항 9

제4항에 있어서, 상기 제2 기관과 상기 블랙매트릭스 사이에 더미층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시소자 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0012] 근래 정보 통신 분야의 급속한 발전으로 각종 정보를 표시해 주는 디스플레이 장치의 중요도가 갈수록 높아지고 있는 가운데, 기존의 표시장치 중의 하나인 (Cathode Ray Tube)로는 일정한 한계가 있어 최신의 추세인 경량화, 박형화에 부응할 수 없었다. 이에, 평판 디스플레이로서 액정표시소자(LCD : Liquid Crystal Display), 플라스마 표시장치(PDP : Plasma Display Panel), ELD(Electro Luminescence Display) 등이 개발되어 기대에 부응하고 있으며 이에 대한 연구와 개발이 활발히 진행되고 있다.
- [0013] 이 표시장치 중 액정표시소자는 경량화, 박형화, 저전력 등의 장점을 가진 표시장치로서, 노트북 컴퓨터 등의 디스플레이 장치뿐만 아니라 데스크탑 컴퓨터 및 대형 TV 등에 적용되어 광범위하게 사용되고 있으며 이에 대한 수요는 계속하여 증가하고 있다. 이러한 액정표시소자는 근래 갈수록 대형화, 박형화와 함께 제조공정이 자동화되는 추세이다.
- [0014] 도 1은 일반적인 액정표시소자의 단면을 개략적으로 나타낸 단면도이다. 도면에 도시한 바와 같이, 액정표시소자(1)는 제1기관(5)과 제2기관(3) 및 상기 제1기관(5)과 제2기관(3) 사이에 형성된 액정층(7)으로 구성되어 있다. 제1기관(5)은 구동소자인 박막트랜지스터(TFT : Thin Film Transistor)가 형성된 기관으로서, 도면에는 도시하지 않았지만 복수의 화소가 형성되어 있으며, 각각의 화소에는 박막트랜지스터가 형성되어 있다. 상부 기관(3)은 컬러필터(Color Filter)기관으로서, 컬러를 구현하기 위한 컬러필터층이 형성되어 있다. 또한, 상기 제1기관(5) 및 제2기관(3)에는 각각 화소전극 및 공통전극이 형성되어 있으며 액정층(7)의 액정분자를 배향하기 위한 배향막이 도포되어 있다.
- [0015] 상기 제1기관(5) 및 제2기관(3)은 실링재(Sealing material)(9)에 의해 합착되어 있으며, 그 사이에 액정층(7)이 형성되어 상기 제1기관(5)에 형성된 구동소자에 의해 액정분자를 구동하여 액정층을 투과하는 광량을 제어함으로써 정보를 표시하게 된다.
- [0016] 액정표시소자의 제조공정은 크게 제1기관(5)에 구동소자를 형성하는 구동소자 박막트랜지스터기관공정과 제2기관(3)에 컬러필터를 형성하는 컬러필터기관공정 및 셀(Cell)공정으로 구분될 수 있는데, 이러한 액정표시소자의 공정을 도 2를 참조하여 설명하면 다음과 같다.
- [0017] 우선, 구동소자 박막트랜지스터공정에 의해 제1기관(5) 상에 배열되어 화소영역을 정의하는 복수의 게이트라인(Gate Line) 및 데이터라인(Data Line)을 형성하고 상기 화소영역 각각에 상기 게이트라인과 데이터라인에 접속되는 구동소자인 박막트랜지스터를 형성한다(S101). 또한, 상기 구동소자 박막트랜지스터공정을 통해 상기 박막

트랜지스터에 접속되어 박막트랜지스터를 통해 신호가 인가됨에 따라 액정층을 구동하는 화소전극을 형성한다.

[0018] 또한, 제2기판(3)에는 컬러필터공정에 의해 컬러를 구현하는 R,G,B의 컬러필터층과 공통전극을 형성한다(S104). 이어서, 상기 제2기판(3) 및 제1기판(5)에 각각 배향막을 도포한 후 제2기판(3)과 제1기판(5) 사이에 형성되는 액정층의 액정분자에 배향규제력 또는 표면고정력(즉, 프리틸트각(Pretilt Angel)과 배향방향)을 제공하기 위해 상기 배향막을 러빙(Rubbing)한다(S102,S105). 그 후, 제1기판(5)에 셀갭(Cell Gap)을 일정하게 유지하기 위한 스페이서(Spacer)를 산포하고 제2기판(3)의 외곽부에 실링재를 도포한 후 상기 제1기판(5)과 제2기판(3)에 압력을 가하여 합착한다(S103,S106,S107). 한편, 상기 제1기판(5)과 제2기판(3)은 대면적의 기판으로 이루어져 있다. 다시 말해서, 대면적의 기판에 복수의 패널(Panel)영역이 형성되고, 상기 패널영역 각각에 구동소자인 TFT 및 컬러필터층이 형성되기 때문에 낱개의 액정패널을 제작하기 위해서는 상기 기판을 절단, 가공해야만 한다(S108). 이후, 상기와 같이 가공된 개개의 액정패널에 액정주입구를 통해 액정을 주입하고 상기 액정주입구를 봉지하여 액정층을 형성한 후 각 액정패널을 검사함으로써 액정표시소자를 제작하게 된다(S109, S110).

[0019] 따라서 제1기판과 제2기판의 사이에 액정을 주입하게 되는데 제1기판과 제2기판의 간격(셀갭; cell gap)만큼 액정이 충전되어야만 한다.

[0020] 도 3과 도 4는 액정표시장치용 일부 화소를 도시한 평면도와 도 3의 I-I'에 따라 절단한 단면도이다.

[0021] 도시한 바와 같이, 박막트랜지스터가 형성된 제1기판(10)에 게이트라인(13)과 데이터라인(15)이 각각 매트릭스 형태(matrix)로 교차하여 형성하고, 상기 게이트라인(13)과 데이터라인(15)의 교차지점에는 박막트랜지스터(T)가 형성된다. 상기 박막트랜지스터(T)는 게이트전극(25), 액티브층(19), 소스전극(21), 드레인전극(23)으로 구성된다. 상기 게이트라인(13)과 데이터라인(15)이 교차되어 정의되는 면적의 전면에는 화소전극(17)이 형성되며 이 영역을 화소영역이라고 한다. 화소전극(17)은 드레인전극(23)과 측면접촉되어 있다.

[0022] 이와 같은 구성에서 제2기판(12)의 상기 화소영역에는 화상을 구현하는 영역으로 컬러필터(44)가 형성된다. 상기 화소영역을 제외한 부분, 즉, 데이터 배선(15) 및 게이트 배선(13)이 형성된 구간은 빛샘 현상이 발생하는 영역이기 때문에, 블랙매트릭스(black matrix)(40)가 이 부분을 가려주는 역할을 하게 된다. 또한, 상기 박막트랜지스터(T)의 상부에도 빛샘을 막기 위해 블랙매트릭스(40)가 형성된다.

[0023] 상기한 제1기판(11)과 제2기판(12) 사이에는 액정(50)이 충전되는데, 이때의 셀갭은 H_0 에 해당한다.

[0024] 이때 블랙매트릭스(40)가 형성되는 영역은 화상이 표현되는 부분이 아니기 때문에 액정의 배향 및 액정량 등과 관련이 없는 부분이다. 그런데 일괄적으로 소자나 컬러필터 등을 형성하여 기판을 준비하여 두 기판을 합착하게 되면 두 기판 사이의 셀 갭만큼 그대로 액정이 충전되어야만 한다. 액정은 고가이기 때문에 액정량의 증가는 제품 비용의 증가로 이어지므로 액정량 마진을 줄이는 것이 바람직하다. 따라서 액정의 배향이나 양에 영향을 받는 화소영역은 액정량과 셀갭이 미세하게 제어되어야 하지만 블랙매트릭스로 가려지는 영역은 그럴 필요가 없으므로 액정량 저감을 위해 액정을 저감할 수 있는 방안이 요구되었다.

발명이 이루고자 하는 기술적 과제

[0025] 상기한 문제점을 해결하기 위해 본 발명은 화상이 표현되지 않는 블랙매트릭스가 형성되는 주변영역에 소정의 높이를 가진 더미층을 형성한 패턴드 글라스를 사용하여 액정표시소자를 제조함으로써 주변영역의 셀갭을 줄여 두 기판 사이에 사용되는 액정량을 줄여 단가가 저감된 액정표시소자 및 그 제조방법을 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

[0026] 본 발명에 의한 액정표시소자는 화소영역과 주변영역이 정의되고, 상기 주변영역에 소정 높이를 가지는 더미층과 상기 더미층 위에 형성된 다수의 게이트라인과 데이터라인 및 박막트랜지스터를 구비한 제1기판과; 상기 제1기판에 대향하는 제2기판; 및 제1기판과 제2기판 사이에 충전된 액정층을 포함하는 것을 특징으로 하며, 이러한 액정표시소자를 제조하는 방법은 화소영역과 주변영역이 정의되며, 주변영역에 소정 높이를 가지는 더미층이 형성된 기판을 제공하는 단계와; 상기 기판의 화소영역 상에 박막트랜지스터를 형성하여 제1기판을 준비하는 단계와; 제2기판을 준비하는 단계; 및 상기 제1기판 및 상기 제2기판 사이에 액정층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

[0027] 상기한 더미층을 형성하여 기판을 제공하는 단계는 기판에 절연막을 증착하고 절연막을 패터닝하여 형성하는 단

계를 포함한다.

- [0028] 또한 상기한 더미층을 형성하는 다른 단계는 기판을 패터닝하여 형성하는 단계를 포함한다.
- [0029] 상기한 더미층은 제1기판 또는/그리고 제2기판에 형성되는 것을 특징으로 한다.
- [0030] 액정표시소자에서 화소전극이 형성된 영역은 액정의 배향에 따라 화상이 구현되는 영역이며, 화상이 구현되지 않는 부분은 블랙매트릭스가 형성되는 영역이다. 본 발명에서는 화소영역과 주변영역을 정의하여 이하 설명하는 바, 화소영역은 화소전극이 형성된 영역으로 액정의 배향에 따라 화상이 구현되는 영역으로 정의하며, 화소영역이 아닌 부분, 즉 주변영역은 게이트라인과 데이터라인이 형성된 부분과 박막트랜지스터 부분을 포함한 블랙매트릭스가 형성되는 영역으로 정의한다.
- [0031] 따라서 본 발명은 주변영역에 일정한 높이를 가진 더미층을 형성함으로써 주변영역의 단차를 높게 형성하여 결과적으로 주변영역의 셀갭을 줄이게 되고 액정량을 저감할 수 있게 하는 데 특징이 있다.
- [0032] 본 발명에서는 액정량 마진을 감소시키기 위한 방법으로 화소영역을 제외한 주변영역에 더미층(dummy layer)을 형성하는 것을 특징으로 한다. 즉, 주변영역의 단차를 높게 형성하여 결과적으로 주변영역 부분의 셀갭을 줄이고, 주변영역 부분에 충전된 액정의 량을 줄일 수 있게 되는 데 그 특징이 있다. 따라서 본 발명에서 더미층은 액정량 저감을 위해 일정 높이로 패틴을 형성한 것을 말한다. 액정 자체는 고가의 물질이며 액정표시소자를 만들기 위해서는 두 기판 사이의 아주 좁은 틈에 액정을 주입시켜야 하는데 액정 주입시 시간이 많이 걸리는 단점이 있다. 따라서 주변 영역의 셀갭을 줄이고 액정의 사용량을 줄이게 되면 액정량 저감으로 인한 단가 하락은 물론 액정주입시간도 줄어드는 이점이 있다.
- [0033] 상기 더미층 상에는 게이트라인, 데이터라인 및 박막트랜지스터 소자가 형성되기 때문에 상부가 평평하게 형성되는 것이 바람직하다. 따라서 기판 전 구간에 증착한 후 패터닝하는 것이 바람직하다. 다만 평평한 방법으로 패터닝된 더미층을 형성할 수 있다면 다른 방법도 가능할 것이다. 이러한 방식으로 더미층이 패터닝된 기판을 패터너드 글라스(patterned glass)라고 한다.
- [0034] 상기 더미층은 주변영역에만 형성되는 것이 특징이다. 액정표시소자의 화상부위는 액정의 배향이나 액정량에 따라 구현되는 화상이 달라진다. 그런데 상기한 바와 같은 더미층을 화상영역에 형성할 경우 더미층이 존재하는 부분은 셀갭이 다른 곳보다 작아지며 결국 충전된 액정량이 줄어들어 빛의 양이나 휘도 등이 달라질 수밖에 없어 구현되는 화상이 달라지게 된다. 또한 더미층의 단차가 큰 경우에는 빛샘의 우려도 있다. 그러나 주변영역에만 더미층이 형성되는 경우에는 액정이 이상배향을 갖더라도 블랙매트릭스에 의해 가려지므로 문제가 없다.
- [0035] 상기한 더미층을 이용한 액정표시소자를 도면을 참조하여 실시예와 함께 설명한다.
- [0036] 도 5는 본 발명에 의한 박막트랜지스터의 일부소자를 나타낸 단면도이다. 박막트랜지스터(T)가 형성된 제1기판(110)은 대향하는 제2기판(112)과 합착시 게이트라인(미도시)과 데이터라인(115) 및 박막트랜지스터(T)가 형성된 부분에 대응하는 제2기판(112) 상에 블랙매트릭스(140)가 형성되어 주변영역을 형성하게 된다. 도시한 바에 따르면 박막트랜지스터(T)가 형성된 부분의 제1 기판(110)과 제2 기판(112)의 사이, 데이터라인(115)과 제2 기판(112) 사이 및 도시하지는 않았지만 게이트라인(미도시)과 제2 기판(112) 사이에 다른 영역과 단차를 형성하며 쌓인 더미층(130)이 형성되어 있다. 더미층이 형성된 곳은 모두 블랙매트릭스가 형성되어야 할 곳에 해당하는데, 상기 더미층(130)은 액정표시소자의 종류나 용도 등 필요에 따라 적절한 높이로 형성이 가능하다. 이 때 박막트랜지스터(T)와 다른 구성요소를 고려할 때 상기 더미층은 약 5000Å 정도의 높이를 가지는 것이 바람직하다.
- [0037] 본 발명에서 더미층(130)이 형성된 제1 기판(110)은 더미층이 없을 때보다 화소영역의 셀갭이 줄어들게 된다. 도 5를 참조하여 보면 더미층(130)의 높이가 h라고 할 때 더미층(130)이 없을 때의 셀갭(H₀, 도4 참조)보다 h만큼 줄어들게 된다. 따라서 주변영역 부근에서 셀갭이 줄어드는 만큼 액정을 적게 주입하여도 되는 이점이 생기게 된다.
- [0038] 도 5와 같은 실시예에 의해 액정표시소자를 제조하기 위해서 상기 더미층을 형성하는 방법은 다음과 같다.
- [0039] 도면에는 도시하지 않았지만, 먼저 액정표시소자에 쓰이는 제1 기판(미도시; 도 5의 110 참조)을 준비한다. 액정표시소자에는 여러 가지 기판이 쓰일 수 있으나 기판이 바람직하다. 상기 제1 기판(110)에 더미층을 형성하기 위한 절연층을 소정의 높이로 증착한다. 절연막은 질화규소(SiNx) 또는 산화규소(SiOx) 등으로 이루어진 물질을 사용하여 증착할 수 있다. 상기 높이는 액정표시소자에 따라 달라질 수 있고 전체적인 셀갭에 따라서도 달라질

수 있는 등 변화가 가능하다. 다만, 다른 기관에 형성되는 구조와 비교하여 5000Å가 바람직하다. 그 다음 주변 영역에만 상기 절연층이 남도록 패터닝한다.

[0040] 도 6은 절연층으로 더미층이 형성된 기관을 도시한 단면도이다. 도시한 바와 같이 기관(210)의 일부분, 즉 주변 영역에 절연층(211)이 남아 더미층을 형성하게 된다. 도 5에 도시한 실시예는 상기한 방법으로 더미층을 형성한 것을 나타낸 것이다.

[0041] 더미층을 형성하는 또 다른 방법은 기관 자체에 더미층을 형성하는 것이다. 기관의 경우 절연체 등을 증착하는 방법이 아니라 기관을 에칭하는 등의 방법으로 패턴의 형성이 가능하다.

도 7은 기관(310) 자체에 더미층(311)이 형성된 기관을 도시한 단면도이다. 도시한 바와 같이 기관의 일부분, 즉 주변 영역에 해당하는 기관(310)에 더미층(311)이 형성되게 된다.

[0042] 도 8은 더미층(430)을 제2기관(412)에 형성한 액정표시소자를 나타낸 단면도이다.

[0043] 도시한 바에 따르면 제1기관(410)에는 박막트랜지스터(T)가 형성되어 있고 이에 대향하는 제2기관(412)에는 컬러필터(444)와 블랙매트릭스(440)가 형성되어 있다. 그런데 제2기관(412)에 블랙매트릭스(440)가 형성될 위치, 즉 주변영역에 더미층(430)을 형성함으로써 주변영역의 높이를 높게 형성하였다. 이러한 경우에도 셀갭은 줄어들게 되는데 도면에서 보면 제1기관(410)의 박막트랜지스터(T)와 제2기관(412)까지의 거리가 더미층(430)의 높이만큼 줄어들었다는 것을 알 수 있다.

[0044] 상기한 두 실시예와 같이, 더미층은 블랙매트릭스가 형성될 영역, 즉 주변영역이면 어느 기관이든 형성이 가능하다. 또 제1기관과 제2기관에 동시에 형성할 수도 있다. 화소영역의 화상에 영향을 주지 않는 범위 내에서는 액정량 저감을 위해서 어느 기관에도 형성이 가능하며 그 높이는 적절하게 조절할 수 있을 것이다.

[0045] 상기한 바와 같은 더미층을 포함하는 박막트랜지스터를 제조하는 방법은 다음과 같다. 박막트랜지스터가 형성된 기관을 형성한 후 이에 대향하는 기관을 합착하는 과정을 거치게 된다.

[0046] 도면에는 도시하지 않았지만, 먼저 기관을 준비한 다음 상기 기관에 절연막을 증착하여 패터닝하는 방법으로 주변영역에 더미층을 형성한다. 더미층은 이후 블랙매트릭스의 위치에 대응하는 영역에 형성되어야 한다. 또는 기관 자체를 에칭 등의 방법으로 더미층을 형성할 수도 있다. 이어 기관 위에 일 방향의 게이트라인 및 게이트라인에서 연장된 게이트전극을 형성한다. 그 다음 게이트절연막과 비정질실리콘층 및 불순물로 도핑된 비정질 실리콘층을 차례로 증착하고 금속층을 스퍼터링과 같은 방법으로 증착한 다음, 포토리소그래피 등의 방법으로 금속층 및 불순물 비정질 실리콘층을 패터닝하여 데이터라인, 소스/드레인전극과 불순물 반도체층을 각각 형성한다. 비정질실리콘층은 고상화결정화 방법 또는 엑시머레이저어닐링(ELA : excimer laser annealing) 등의 방법으로 결정화시켜 반도체층을 형성하기도 한다.

[0047] 그 다음 실리콘질화막이나 실리콘산화막으로 보호층을 증착한 다음 비정질실리콘층과 함께 패터닝하여 보호층과 반도체층을 형성한다. 이때 보호층의 패터닝시 보호층으로 덮이지 않고 드러난 데이터라인(미도시, 도 8의 415 참조)도 같이 식각되는데, 이 경우 데이터라인에 해당하는 부분과 화소영역에 각각 형성되어 있는 막 두께가 다르므로 화소영역과 같이 금속층이 남아있지 않은 부분에서는 게이트절연막도 식각된다.

[0048] 이어 ITO(Indium Tin Oxide)와 같은 투명도전물질층을 증착하고 패터닝하여 화소전극을 형성하는데 화소전극(미도시, 도 8의 417 참조)은 드레인전극과 일부 중첩되어 있고 드레인전극의 측면에 접촉되게 된다.

[0049] 상기와 같은 방법으로 박막트랜지스터 기관을 형성할 수 있다. 제1기관으로 박막트랜지스터가 형성된 기관을 사용하는 경우 제2기관을 준비하는 단계는 기관에 컬러필터를 형성하는 단계를 포함한다. 이때 제2기관에는 화소영역에 빨강(R), 초록(G), 검정(B) 등의 안료를 사용하여 컬러필터층을 형성하며 블랙매트릭스를 주변영역에 형성하게 된다. 제1기관과 제2기관이 준비되면 두 기관을 합착하고 액정을 주입하는 단계를 거쳐 액정표시소자를 제조하게 된다. 이때, 두 기관을 준비하는 단계 중 어느 기관에도 패턴드 글라스를 사용할 수 있다. 즉, 제1기관 및/또는 제2기관 상에 더미패턴의 형성이 가능하다. 어느 한 기관에 더미층을 형성하여도 되고 두 기관의 주변영역 상에 모두 더미층을 형성하여도 되는데 이때 더미층의 높이는 액정표시소자의 화상의 품질에 영향을 주지 않는 범위 내에서 조절이 가능할 것이다.

[0050] 또 다른 방법으로 액정표시소자의 제조가 가능한데, 컬러필터가 박막트랜지스터가 형성된 기관에 구비된 COT(Color Filter on Transistor) 구조의 액정표시소자에도 본 발명의 실시가 가능하다. 즉 상기한 방법으로 패턴드 글라스를 이용하여 더미층이 형성된 기관에 박막트랜지스터를 형성하고 컬러필터층을 박막트랜지스터가 형성된 기관에 함께 형성한다. 이렇게 제1기관을 준비하고 제1기관에 대향하는 제2기관을 준비하여 두 기관을 합

착하는 방식으로 액정표시소자의 제조가 가능하다. 물론 이 경우에도 두 기관 어느 쪽에도 더미층을 형성한 패턴드 글라스의 사용이 가능하다.

이상과 같이 본 발명의 구성 및 실시에 대하여 상세한 설명을 하였으나 본 발명의 범주에서 벗어나지 않는 한도 내에서 여러 가지 변형은 가능할 것이다. 따라서 본 발명의 범위는 실시 형태에 국한되어 정해지는 것은 아니며 언급되는 청구범위뿐만 아니라 이러한 청구범위와 균등한 것에 의해 정해져야 한다.

[0051] 삭제

발명의 효과

[0052] 본 발명은 화상이 표현되지 않는 블랙매트릭스가 형성되는 주변영역에 소정의 높이를 가진 더미층을 형성하여 액정표시소자를 제조함으로써 주변영역의 셀갭을 줄일 수 있다. 화상에 직접적으로 영향을 미치지 않는 주변영역의 셀갭을 줄임으로써 두 기관 사이에 주입되는 액정의 양을 줄일 수 있게 된다. 액정 사용량을 줄일 수 있게 되면 액정의 주입시간도 줄어들게 되어 공정의 속도가 빨라져 공정효율이 높아지고, 단가가 저감된 액정표시장치를 제공할 수 있게 된다.

도면의 간단한 설명

[0001] 도 1은 종래의 액정표시소자의 단면도.

[0002] 도 2는 종래의 액정표시소자의 제조방법을 나타낸 순서도.

[0003] 도 3은 박막트랜지스터가 형성된 기관의 일부 화소를 도시한 평면도.

[0004] 도 4는 도 3의 I-I'에 따라 절단한 단면도.

[0005] 도 5는 본 발명에 의한 박막트랜지스터의 일부소자를 나타낸 단면도.

[0006] 도 6은 본 발명에 의한 절연층으로 더미층을 형성한 기관을 도시한 단면도.

[0007] 도 7은 본 발명에 의한 기관 자체에 더미층이 형성된 기관을 도시한 단면도.

[0008] 도 8은 본 발명에 의한 더미층을 제2기관에 형성한 액정표시소자의 실시예를 나타낸 단면도.

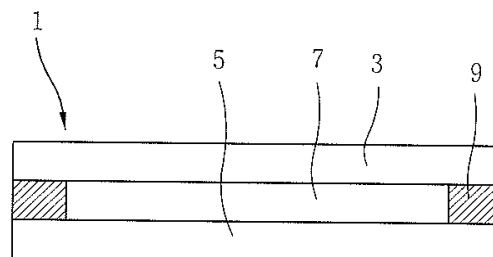
[0009] <도면의 주요 부분에 대한 설명>

[0010] T : 박막트랜지스터 115 : 데이터라인

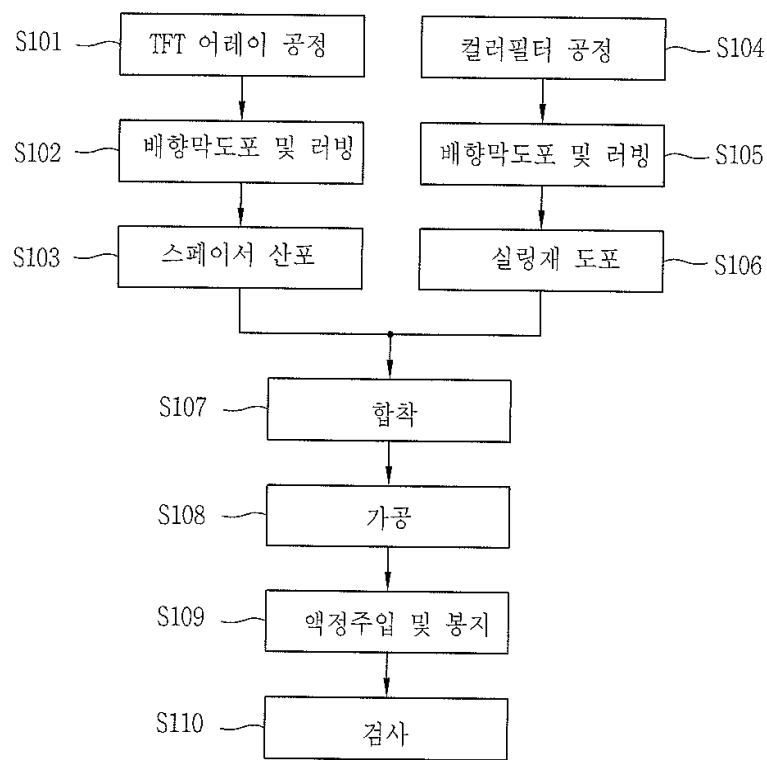
[0011] 130 : 더미층 140 : 블랙매트릭스

도면

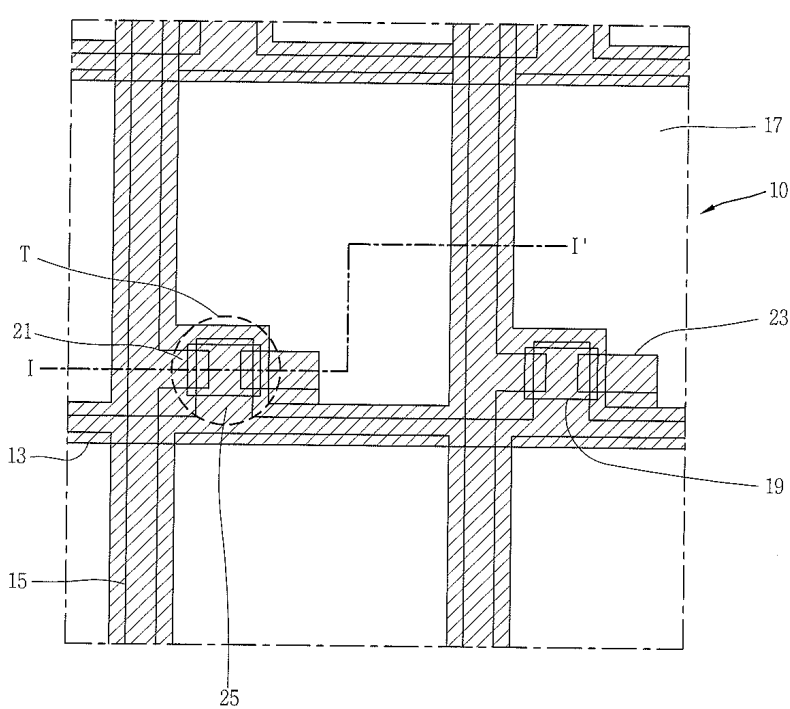
도면1



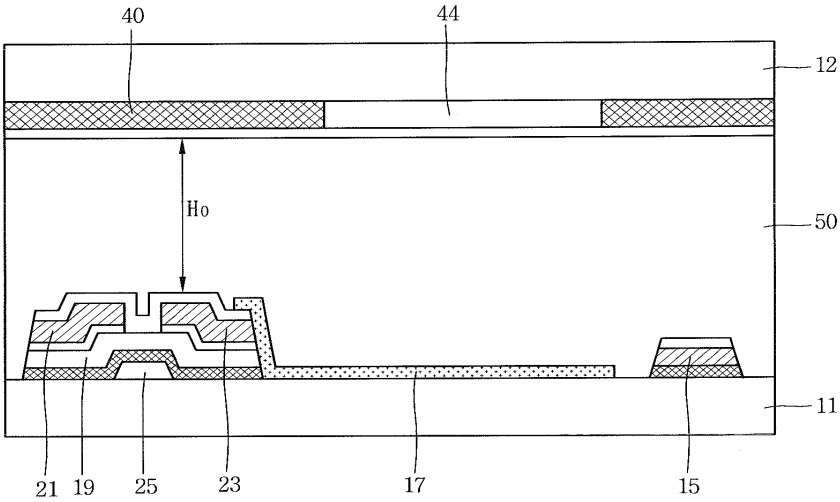
도면2



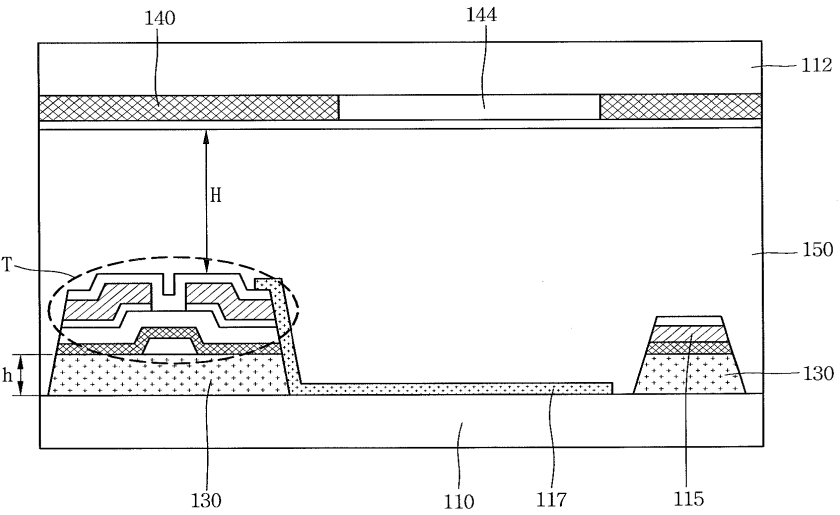
도면3



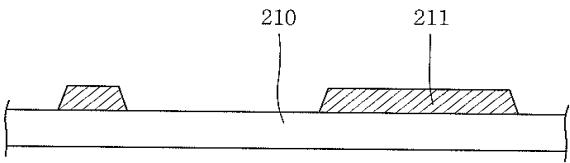
도면4



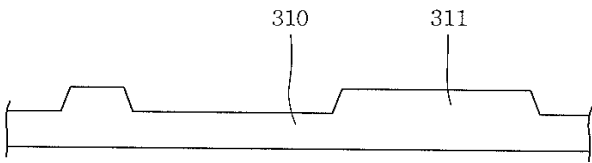
도면5



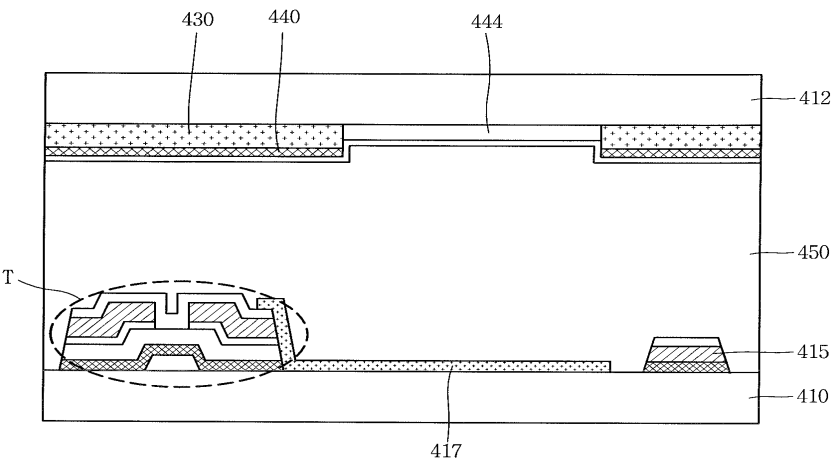
도면6



도면7



도면8



专利名称(译)	液晶显示元件及其制造方法		
公开(公告)号	KR101258084B1	公开(公告)日	2013-04-25
申请号	KR1020060052763	申请日	2006-06-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM HYUNG JONG 김형중		
发明人	김형중		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/1333 H01L29/786 G02F1/136209 G02F1/133514		
代理人(译)	박장원		
其他公开文献	KR1020070118516A		
外部链接	Espacenet		

摘要(译)

用途：提供一种LCD（液晶显示器）及其制造方法，通过减小对图像没有直接影响的周围区域的单元间隙来减少两个基板之间注入的液晶量，从而提高处理效率并减少单位成本。结构：LCD包括第一基板（110），第二基板和液晶层。第一基板具有限定的像素区域和周围区域，并且包括在周围区域中具有预定高度的虚设层（130），多条栅极线，数据线（115）和TFT（薄膜晶体管）（T）。液晶层充电在第一基板和第二基板之间。第一基板在其像素区域中包括滤色器层。©KIPO 2008

