

특허청구의 범위

청구항 1

다수의 화소 영역이 정의된 기판과;

상기 화소 영역의 일 측을 따라 연장된 다수의 게이트 배선과, 상기 게이트 배선과 수직 교차하여 형성된 다수의 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성된 박막트랜지스터와;

상기 화소 영역에 평행하게 이격된 공통 전극과 화소 전극과;

상기 공통 전극과 화소 전극 사이에 상기 공통전극 및 화소전극과 나란하게 이격하여 위치하고 전기적으로 플로팅된 금속층

을 포함하며, 상기 공통 전극과 화소 전극과 플로팅된 금속층은 투명한 도전성 금속재료로 동일층에 구성된 것이 특징인 횡전계 방식 액정표시장치용 어레이 기판.

청구항 2

제 1 항에 있어서,

상기 공통 전극은 상기 게이트 배선의 상부에 이와 동일한 형상으로 구성된 수평부와, 상기 수평부에서 상기 데이터 배선의 상부로 연장된 제 1 수직부와, 상기 화소 영역으로 연장된 제 2 수직부를 포함하는 횡전계 방식 액정표시장치용 어레이 기판.

청구항 3

제 1 항에 있어서,

상기 화소 영역의 중심에서 상기 게이트 배선과 평행한 방향으로 연장되고 상기 화소 영역의 중심에서 확장된 확장부를 가지는 공통 배선을 포함하는 횡전계 방식 액정표시장치용 어레이 기판.

청구항 4

제 3 항에 있어서,

상기 화소 전극에서 연장되어 상기 공통 배선의 확장부와 평면적으로 겹쳐 구성된 연장부를 포함하고, 상기 공통 배선의 확장부와 상기 화소 전극의 연장부는 스토리지 캐패시터를 구성하는 횡전계 방식 액정표시장치용 어레이 기판.

청구항 5

삭제

청구항 6

제 1 항에 있어서,

상기 화소 전극과 공통 전극과 데이터 배선과 플로팅 금속층은 꺾쇄형상(<)으로 구성된 횡전계 방식 액정표시장치용 어레이기판.

청구항 7

기판 상에 일 방향으로 연장된 게이트 배선과, 게이트 배선과 수직하게 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와;

상기 화소 영역에 평행하게 이격된 공통 전극과 화소 전극을 형성하는 단계와;

상기 공통 전극과 화소 전극의 사이에 상기 공통전극 및 화소전극과 나란하게 이격하여 위치하는 플로팅된 금속층을 형성하는 단계

를 포함하며, 상기 공통 전극과 화소 전극과 플로팅된 금속층은 투명한 도전성 금속재료로 동일층에 구성된 것이 특징인 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 8

제 7 항에 있어서,

상기 공통 전극은 상기 게이트 배선의 상부에 이와 동일한 형상으로 형성된 수평부와, 상기 수평부에서 상기 데이터 배선의 상부로 연장된 제 1 수직부와, 상기 화소 영역으로 연장된 제 2 수직부를 포함하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 9

제 7 항에 있어서,

상기 화소 영역의 중심에서 상기 게이트 배선과 평행한 방향으로 연장되고 상기 화소 영역의 중심에서 확장된 확장부를 가지는 공통 배선을 포함하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 10

제 9 항에 있어서,

상기 화소 전극에서 상기 공통 배선의 확장부의 상부로 연장된 연장부를 포함하고, 상기 공통 배선의 확장부와 상기 화소 전극의 연장부는 스토리지 캐패시터를 구성하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 11

삭제

청구항 12

제 7 항에 있어서,

상기 투명 도전성 금속재료는 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성한 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

청구항 13

제 7 항에 있어서,

상기 화소 전극과 공통 전극과 데이터 배선과 플로팅 금속층은 꺾쇄형상(<)으로 형성된 횡전계 방식 액정표시장치용 어레이기판 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0015] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로 특히, 고휘도를 구현하는 횡전계 방식 액정표시장치용 어레이 기판과 그 제조방법에 관한 것이다.

[0016] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방

향을 제어할 수 있다.

- [0017] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0018] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소 전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- [0019] 상기 액정표시장치는 공통 전극이 형성된 컬러필터 기판(상부기판)과 화소 전극이 형성된 어레이기판(하부기판)과, 상부 및 하부기판 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극이 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하다.
- [0020] 그러나, 상-하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다. 따라서, 상기의 단점을 극복하기 위해 새로운 기술이 제안되고 있다. 하기 기술될 액정표시장치는 횡전계에 의한 액정 구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.
- [0021] 이하, 도 1을 참조하여 일반적인 횡전계 방식 액정표시장치에 관해 상세히 설명한다.
- [0022] 도 1은 일반적인 횡전계 방식 액정표시장치의 단면을 도시한 확대 단면도이다.
- [0023] 도시한 바와 같이, 종래에 따른 횡전계 방식 액정표시장치(B)는 컬러필터기판(B1)과 어레이기판(B2)이 대향하여 구성되며, 컬러필터기판 및 어레이기판 (B1,B2)사이에는 액정층(LC)이 개재되어 있다.
- [0024] 상기 어레이기판(B2)은 투명한 절연 기판(50)에 정의된 다수의 화소(P1,P2)마다 박막트랜지스터(T)와 공통 전극(58)과 화소 전극(72)이 구성된다.
- [0025] 상기 박막트랜지스터(T)는 게이트 전극(52)과, 게이트 전극(52) 상부에 절연막(60)을 사이에 두고 구성된 반도체층(62)과, 반도체층(62)의 상부에 서로 이격하여 구성된 소스 및 드레인 전극(64,66)을 포함한다.
- [0026] 전술한 구성에서, 상기 공통 전극(58)과 화소 전극(72)은 동일 기판 상에 서로 평행하게 이격하여 구성된다.
- [0027] 그런데 일반적으로, 상기 공통 전극(58)은 상기 게이트 전극(52)과 동일층 동일물질로 구성되고, 상기 화소 전극(72)은 상기 소스 및 드레인 전극(64,66)과 동일층 동일물질로 구성되나, 개구율을 높이기 위해 도시한 바와 같이, 상기 화소 전극(72)은 투명한 전극으로 형성할 수 있다.
- [0028] 도시하지는 않았지만, 상기 화소(P1,P2)의 일 측을 따라 연장된 게이트 배선(미도시)과, 이와는 수직인 방향으로 연장된 데이터 배선(미도시)이 구성되고, 상기 공통 전극(58)에 전압을 인가하는 공통 배선(미도시)이 구성된다.
- [0029] 상기 컬러필터 기판(B1)은 투명한 절연 기판(30) 상에 상기 게이트 배선(미도시)과 데이터 배선(미도시)과 박막트랜지스터(T)에 대응하는 부분에 블랙매트릭스(32)가 구성되고, 상기 화소(P1,P2)에 대응하여 컬러필터(34a,34b)가 구성된다.
- [0030] 상기 액정층(LC)은 상기 공통 전극(58)과 화소 전극(72)의 수평전계(95)에 의해 동작된다.
- [0031] 이하, 도 2를 참조하여, 전술한 바와 같은 횡전계 방식 액정표시장치를 구성하는 어레이 기판의 구성을 설명한다.(도1의 구성과는 달리 공통 전극과 화소 전극을 투명한 전극으로 형성한 예를 설명한다.)
- [0032] 도 2는 종래에 따른 횡전계 방식 액정표시장치용 어레이기판의 한 화소를 확대 도시한 평면도이다.
- [0033] 도시한 바와 같이, 기판(50)상에 일 방향으로 연장된 게이트 배선(54)과, 게이트 배선(54)과는 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(68)이 구성된다.
- [0034] 상기 게이트 배선(54)과 평행하게 이격된 영역에 공통 배선(56)이 구성된다.
- [0035] 상기 게이트 배선(54)과 데이터 배선(68)의 교차지점에는 상기 게이트 배선(54)과 연결된 게이트 전극(52)과, 게이트 전극(52) 상부의 반도체층(62)과, 반도체층(62) 상부의 소스 전극(64)과 드레인 전극(66)을 포함하는 박막트랜지스터(T)가 구성된다.
- [0036] 상기, 화소 영역(P)에는 상기 공통 배선(56)과 접촉하여 수직하게 연장되고 서로 평행하게 이격된 공통 전극(58)이 구성되고, 상기 공통 전극(58)사이에는 공통 전극(58)과 평행하게 이격된 화소 전극(72)이 구성된다.

- [0037] 전술한 공통 전극(58)과 화소 전극(72)은 모두 투명한 전극으로 형성함에도 불구하고, 공통 전극(58)과 화소 전극(72)의 중심영역은 투과율에 기여하지 못하기 때문에 상기 두 전극(58,72)을 모두 불투명한 전극으로 형성한 경우와 비교하여 탁월한 투과율 특성을 구현하지는 못하고 있다.
- [0038] 이에 대해 이하, 도면을 참조하여 설명한다.
- [0039] 도 3은 도 2의 III-III을 따라 절단한 단면도이다.
- [0040] 도 3은 화소 전극(72)과 공통 전극(58)의 구성과 이에 따른 투과율 곡선(F)을 나타낸 단면도이다.
- [0041] 도시한 바와 같이, 화소 영역(P)이 정의된 기관(50)상에 게이트 절연막(GL)이 구성되고, 상기 화소 영역(P)의 양측에 대응하여 데이터 배선(68)이 구성된다.
- [0042] 상기 데이터 배선(68)의 상부에는 보호막(PL)이 구성되고, 상기 화소 영역(P)에 대응하는 보호막(PL)의 상부에는 공통 전극(58)과 화소 전극(72)이 평행하게 이격하여 교대로 구성된다.
- [0043] 이때, 상기 공통 전극(58)과 화소 전극(72)은 투명한 도전성 금속으로 형성된다.
- [0044] 그러나, 상기 공통 전극(58)과 화소 전극(72)사이에 발생하는 전계(95)는 공통 전극 및 화소 전극(58,72)의 양측에 수 μm 에 해당하는 거리로 도달하게 된다.
- [0045] 즉, 상기 공통 전극(58)과 화소 전극(72)사이에 발생하는 전계(95)는 상기 공통 전극 및 화소 전극(58,72)의 중심영역에는 영향을 주지 못하기 때문에, 상기 공통 전극(58)과 화소 전극(72)의 중심에 위치하는 액정(미도시)은 전계에 영향을 받지 않게 된다.
- [0046] 다만 도시한 바와 같이, 상기 공통 전극(58)과 화소 전극(72)의 양측에 대응하여 소정의 영역(K)만이 상기 전계의 영향이 미치게 되는데, 이러한 전계의 세기는 상기 공통 전극(58)과 화소 전극(72)의 중심에 비하면 매우 미약한 수준이다.
- [0047] 따라서, 도 3에 도시한 바와 같이, 공통 전극(58)과 화소 전극(72)의 사이 영역에 비해 공통 전극 및 화소 전극(58,72)의 양측에 대응한 부분의 투과율이 급격하게 떨어짐을 알 수 있다.
- [0048] 따라서, 비록 공통 전극(58)과 화소 전극(72)모두 투명전극으로 형성함에도 불구하고 휘도가 개선되는 효과는 매우 미약함을 알 수 있다.

발명이 이루고자 하는 기술적 과제

- [0049] 본 발명은 전술한 문제를 해결하기 위한 것으로, 상기 공통 전극과 화소 전극 사이에 플로팅 금속층을 형성하여, 이로 인해 상기 공통 전극 및 화소 전극 양측에 도달하는 전계밀도를 증가시켜 휘도를 개선하는 것을 목적으로 한다.

발명의 구성 및 작용

- [0050] 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 횡전계 방식 액정표시장치용 어레이기관은 다수의 화소 영역이 정의된 기관과; 상기 화소 영역의 일 측을 따라 연장된 다수의 게이트 배선과, 상기 게이트 배선과 수직 교차하여 형성된 다수의 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성된 박막트랜지스터와; 상기 화소 영역에 평행하게 이격된 공통 전극과 화소 전극과; 상기 공통 전극과 화소 전극 사이에 위치하고 전기적으로 플로팅된 금속층을 포함한다.
- [0051] 상기 공통 전극은 상기 게이트 배선의 상부에 이와 동일한 형상으로 구성된 수평부와, 상기 수평부에서 상기 데이터 배선의 상부로 연장된 제 1 수직부와, 상기 화소 영역으로 연장된 제 2 수직부를 포함한다.
- [0052] 상기 화소 영역의 중심에서 상기 게이트 배선과 평행한 방향으로 연장되고 상기 화소 영역의 중심에서 확장된 영역을 가지는 공통 배선을 포함한다.
- [0053] 상기 화소 전극에서 연장되어 상기 공통 전극의 확장부와 평면적으로 겹쳐 구성된 연장부를 포함하고, 상기 공통 전극 및 이의 확장부와 상기 화소 전극의 연장부는 스토리지 캐패시터를 구성한다.

- [0054] 상기 공통 전극과 화소 전극과 플로팅된 금속층은 투명한 도전성 금속재료로 동일층에 구성하고, 상기 화소 전극과 공통 전극과 데이터 배선과 플로팅 금속층은 격쇄형상(<)으로 구성한다.
- [0055] 본 발명의 특징에 따른 횡전계 방식 액정표시장치용 어레이기판은 기판 상에 일 방향으로 연장된 게이트 배선과, 게이트 배선과 수직하게 교차하여 화소 영역을 정의하는 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 박막트랜지스터를 형성하는 단계와; 상기 화소 영역에 평행하게 이격된 공통 전극과 화소 전극을 형성하는 단계와; 상기 공통 전극과 화소 전극의 사이에 플로팅된 금속층을 형성하는 단계를 포함한다.
- [0056] 상기 공통 전극은 상기 게이트 배선의 상부에 이와 동일한 형상으로 형성된 수평부와, 상기 수평부에서 상기 데이터 배선의 상부로 연장된 제 1 수직부와, 상기 화소 영역으로 연장된 제 2 수직부를 포함한다.
- [0057] 상기 화소 영역의 중심에서 상기 게이트 배선과 평행한 방향으로 연장되고 상기 화소 영역의 중심에서 확장된 영역을 가지는 공통 배선을 포함한다.
- [0058] 상기 화소 전극에서 상기 공통 전극의 확장부의 상부로 연장된 연장부를 포함하고, 상기 공통 전극 및 이의 확장부와 상기 화소 전극의 연장부는 스토리지 캐패시터를 구성한다.
- [0059] 상기 공통 전극과 화소 전극과 플로팅된 금속층은 투명한 도전성 금속재료로 동일층에 형성된다.
- [0060] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0061] -- 실시예 --
- [0062] 본 발명은 화소 전극과 공통 전극 사이에 전기적으로 플로팅된 금속층을 구성하는 것을 특징으로 한다.
- [0063] 이하, 도면을 참조하여, 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 구성을 설명한다.
- [0064] 도 4는 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이다.
- [0065] 도시한 바와 같이 기판(100)상에 일 방향으로 연장된 게이트 배선(112)과 상기 게이트 배선(112)과 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(128)을 구성한다.
- [0066] 상기 화소 영역(P)의 중심을 지나가는 공통 배선(116)을 상기 게이트 배선(112)과 평행한 방향으로 구성하고, 상기 공통 배선(116)은 상기 화소 영역(P)의 중심에 대응하여 상.하로 확장한 제 1 확장부(A)를 구성한다.
- [0067] 상기 게이트 배선(112)과 데이터 배선(128)의 교차지점에는 박막트랜지스터(T)를 형성하는데, 상기 박막트랜지스터(T)는 게이트 전극(114)과 액티브층(120)과 소스 전극(124)과 드레인 전극(126)을 포함 한다.
- [0068] 상기 화소 영역(P)에는 공통 전극(134a,b,c)과 화소 전극(136)을 구성하는데, 상기 공통 전극(134a,b,c)은 상기 게이트 배선(112)과 평면적으로 겹쳐 구성된 수평부(134a)와, 상기 수평부(134a)에서 상기 데이터 배선(128)의 상부로 연장하여 구성된 제 1 수직부(134b)와, 상기 제 1 수평부(134b)에서 화소 영역(P)으로 수직하게 연장된 제 2 수직부(134c)로 구성한다.
- [0069] 또한, 상기 화소 전극(136)은 공통 전극의 수직부(134b,c)와 이격하여 구성된 수직부와, 상기 양측 수직부(136)에서 상기 공통 배선의 확장부(A)로 확장된 제 2 확장부(B)를 구성한다.
- [0070] 상기 제 1 및 제 2 확장부(A,B)는 도시하지는 않았지만 그 사이에 개재된 게이트 절연막을 유전체로 하여 스토리지캐패시터(C_{ST})를 구성한다.
- [0071] 전술한 구성에서, 특징적인 것은 상기 공통 전극의 수직부(134b,c)와 상기 수직형상의 화소 전극(136)사이의 상기 두전극과 동시에 평행하게 이격된 플로팅된 금속층(138)을 형성하는 것이다.
- [0072] 상기 플로팅된 금속층(138)을 통해, 상기 화소 전극(136)과 공통 전극(134b,c) 사이에 발생하는 전계는 상기 공통 전극 및 화소 전극(134b,c,136)의 양측에 대응하여 그 밀도가 커지게 되어 공통 전극 및 화소 전극(134b,c,136)자체에서 투과영역을 확장할 수 있어 휘도를 개선할 수 있는 장점으로 작용하게 된다.
- [0073] 이에 대해 이하, 도면을 참조하여 설명한다.
- [0074] 도 5a와 도 5b는 상기 플로팅된 금속과 이에 따른 전계 밀도의 변화를 도시한 도면이다.
- [0075] 도 5a에 도시한 바와 같이, 공통 전극(134c)과 화소 전극(136)만을 구성할 경우와 비교하여 도 5b에 도시한 바와 같이, 상기 공통 전극(134c)과 화소 전극(136) 사이에 플로팅 금속층(138)을 삽입하였을 경우에는, 상기 공

통 전극(134c)과 화소 전극(136) 사이에 삽입된 플로팅 금속층(138)에 의해 전계(150)가 강해지는 경향을 보인다.

[0076] 이러한 경향은 아래, 전기장의 세기와 전속밀도의 관계를 통해 알 수 있다.

[0077] 전기장의 세기를 E 라하고, 전속밀도를 D 라하면, 전기장의 세기(E)와 전속밀도(D)는 아래와 같은 식 (1)과 (2)로 각각 표현할 수 있다.

[0078] $E=\{Q/(4\pi r^2)\}a_r$ ----- (1)

[0079] $D=\{Q/(4\pi \epsilon_0 r^2)\}a_r$ ----- (2)

[0080] 이때, E는 전기장의 세기 이고, r은 거리이고, Q는 임의의 전하이며, D는 전속밀도이다.

[0081] 전술한 식(1)과 (2)를 통해, 상기 자기장의 세기와 전속밀도는 아래와 같은 식 (3)으로 표현된다.

[0082] $D=\epsilon_0 E$ ----- (3)

[0083] 전술한 바와 같은 식에서, 상기 플로팅 금속층(138)의 역할은 상기 r의 값을 줄이는 역할을 하게 된다.

[0084] 따라서, 전속밀도(D)가 증가하게 되고, 상기 전속밀도(D)와 비례적인 전장의 세기가 커지게 된다.

[0085] 이러한 전기적인 특성에 의해, 상기 화소전극(136)과 공통 전극(134c)의 각 양측에 위치하는 액정의 움직임이 원활해지고 이러한 영역은 화소 전극 및 공통 전극의 중심방향으로 확대 가능하기 때문에 기존에 비해 휘도가 개선되는 결과를 얻을 수 있다.

[0086] 전술한 구성에서, 휘도를 개선할 뿐 아니라 광시야각 효과를 얻기 위해 상기 데이터 배선과 공통 전극 및 화소 전극(134c, 136)과 플로팅된 금속층(138)을 꺾쇄형상으로 구성한다.

[0087] 이와 같은 구성은 상.하에 위치하는 액정의 방향이 대칭되도록 하는 효과로 인해 상.하 시야각 보상이 이루어져 광시야각을 얻을 수 있는 장점이 있다.

[0088] 이하, 도 6을 참조하여, 플로팅 금속층에 따른 투과특성을 설명한다.

[0089] 도 6은 도 4의 V-V를 따라 절단한 단면도이다.

[0090] 도시한 바와 같이, 화소 전극(136)과 공통 전극(134c)과, 상기 두 전극 사이에 삽입된 플로팅 금속층(138)에 따른 투과율 곡선(F)을 도시한 도면이다.

[0091] 상세히 설명하면, 화소 영역(P)이 정의된 기판(100)상에 게이트 절연막(118)을 형성하고, 상기 화소 영역(P)의 양측에 대응하여 데이터 배선(128)을 형성한다.

[0092] 상기 데이터 배선(128)의 상부에는 보호막(130)을 형성하고, 상기 화소 영역(P)에 대응하는 보호막(130)의 상부에는 공통 전극(134b,c)과 화소 전극(136)을 평행하게 이격하여 교대로 구성한다.

[0093] 상기 공통 전극(134b,c)과 화소 전극(136) 사이에는 별도의 플로팅된 금속층(138)을 구성하는데, 상기 플로팅된 금속층(138)은 신호가 흐르지 않는 상태이다.

[0094] 이때, 상기 공통 전극(134b,c)과 화소 전극(136)과 플로팅된 금속층(138)은 투명한 도전성 금속으로 형성한다.

[0095] 도시한 바와 같이, 상기 플로팅된 금속층(138)을 중심으로 양측의 공통 전극(134b,c)과 화소 전극(136)사이에 전계(150)가 발생하게 되면, 상기 플로팅된 금속층(138)과 상기 공통 전극(134b,c)과 화소 전극(136)사이 영역에서 투과특성이 높아짐을 알 수 있다.

[0096] 이러한 결과는 상기 플로팅된 금속층(138)을 삽입함으로써 나타나는 앞서 언급한 전기적 특성으로 인해, 상기 공통 전극(134b,c)과 화소 전극(136)의 사이에 발생하는 전속 밀도(도 5의 D)가 증가하게 되고, 이러한 결과 상기 공통 전극(134b,c)과 화소 전극(136)의 양측에 대응하는 영역(K)의 전계의 세기(도 5의 E)가 증가하게 된다.

[0097] 따라서, 이 부분(K)에 위치하는 액정은 종래와는 달리 전계에 따라 회전하기 쉬워지며 이로 인해 투과율이 증가하게 되는 것이다.

[0098] 이하, 공정도면을 참조하여 전술한 바와 같은 본 발명에 따른 횡전계형 액정표시장치용 어레이기판의 제조공정

을 설명한다.

- [0099] 도 7a 내지 도 10a와 도 7b 내지 도 10b는 각각 도 5의 IV-IV, V-V을 따라 절단하여 본 발명의 공정순서에 따라 도시한 공정 단면도이다.
- [0100] 도 7a와 도 7b에 도시한 바와 같이, 기판(100)상에 스위칭 영역(S)을 포함하는 화소 영역(P)을 정의한다.
- [0101] 상기 스위칭 영역 및 화소 영역(S,P)이 정의된 기판(100)상에 도전성 금속을 증착하고 패틴하여, 게이트 전극(114)과 이와 접촉하면서 일 방향으로 연장된 게이트 배선(도 4의 112)을 형성한다.
- [0102] 동시에, 상기 화소 영역(P)의 중심을 가로질러 위치하고, 화소 영역(P)의 중심부에 확장영역(A)을 포함하는 공통 배선(도 4의 116)을 형성한다.
- [0103] 상기 도전성 금속은 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 구리(Cu), 티타늄(Ti), 몰리브덴(Mo)을 포함하는 도전성 금속 그룹 중 하나 또는 그이상의 물질을 선택하여 형성할 수 있다.
- [0104] 다음으로, 상기 게이트 배선(도 4의 112)과 공통 배선(도 4의 116)과 게이트 전극(114)이 형성된 기판(100)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(118)을 형성한다.
- [0105] 상기 게이트 절연막(118)이 형성된 기판(100)의 전면에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패틴하여, 상기 게이트 전극(114)에 대응하는 게이트 절연막(118)의 상부에 액티브층(120)과 오믹 콘택층(122)을 형성한다.
- [0106] 도 8a와 도 8b에 도시한 바와 같이, 상기 액티브층(120)과 오믹 콘택층(122)이 형성된 기판(100)의 전면에 전술한 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하고 패틴하여, 상기 오믹 콘택층(122)상부에 서로 이격된 소스 전극(124)과 드레인 전극(126)을 형성한다.
- [0107] 동시에, 상기 소스 전극(124)과 연결되고 상기 게이트 배선(도 4의 112)과는 수직하게 교차하여 화소 영역(P)의 일 측에 위치하는 데이터 배선(128)을 형성한다.
- [0108] 도 9a와 도 9b에 도시한 바와 같이, 상기 소스 및 드레인 전극(124,126)이 형성된 기판(100)의 전면에 보호막(130)을 형성하고 패틴하여, 상기 드레인 전극(126)을 노출하는 드레인 콘택홀(132)을 형성한다.
- [0109] 상기 보호막(130)은 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 도포하여 형성한다.
- [0110] 도 10a와 도 10b에 도시한 바와 같이, 상기 보호막(130)이 형성된 기판(100)의 전면에 투명 도전성 금속을 증착하고 패틴하여, 상기 게이트 배선(도 4의 112)의 상부에 이와는 평행한 방향으로 평면적으로 겹쳐진 수평부(134a)와, 상기 수평부(134a)에서 상기 데이터 배선(128)의 상부로 수직하게 연장된 제 1 수직부(134b)와, 상기 화소 영역(P)으로 수직하게 연장된 제 2 수직부(134c)로 구성된 공통 전극(134a,134b,134c)을 형성한다.
- [0111] 동시에, 상기 공통 전극의 수직부(134b,c)와 평행하게 이격하여 화소 전극(136)을 형성하며, 상기 화소 전극(136)과 공통 전극의 수직부(134b,c) 사이에는 이들과 평행하게 이격되고 전기적으로 플로팅 금속층(138)을 형성한다.
- [0112] 이때, 상기 공통 전극(134a,b,c)과 화소 전극(136)과 상기 플로팅된 금속층(138)을 형성하는 투명한 도전성 금속층은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성한다.
- [0113] 이상으로, 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판을 제작할 수 있다.

발명의 효과

- [0114] 전술한 바와 같은 본 발명에 따른 횡전계 방식 액정표시장치용 어레이 기판은 공통 전극과 화소 전극 사이에 플로팅 금속층을 형성함으로써, 상기 두 전극 사이에 발생하는 전계의 밀도를 증가시켜 상기 두 전극의 양측에 도달하는 전계의 세기가 커지도록 하는 효과가 있다.
- [0115] 따라서, 상기 공통 전극과 화소 전극의 양측 상부에 위치하는 액정이 상기 전계에 의해 쉽게 움직이게 되므로

투과율이 개선되는 효과가 있다.

[0116] 상기 투과율 개선을 통해 고휘도를 구현하는 횡전계 방식 액정표시장치를 제작할 수 있는 효과가 있다.

도면의 간단한 설명

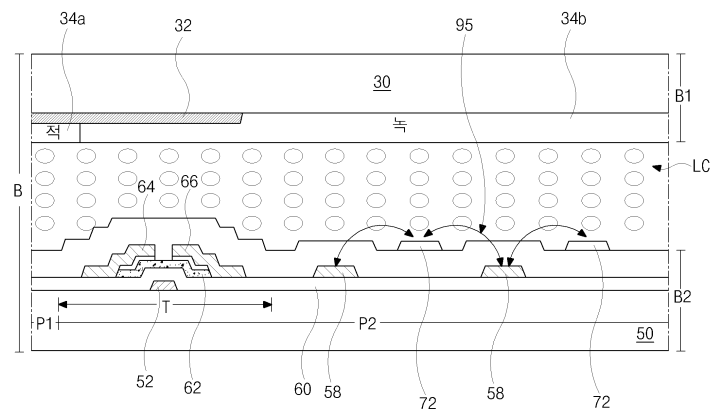
[0001] 도 1은 일반적인 횡전계 방식 액정표시장치의 일부를 개략적으로 도시한 단면도이고,
 [0002] 도 2는 종래에 따른 횡전계 방식 액정표시장치용 어레이기판의 한 화소를 도시한 확대 평면도이고,
 [0003] 도 3은 도 2의 III-III을 따라 절단한 단면도이고,
 [0004] 도 4는 본 발명에 따른 횡전계 방식 액정표시장치용 어레이기판의 한 화소를 확대한 확대 평면도이고,
 [0005] 도 5a와 도 5b는 플로팅 금속층의 존재 유.무에 따른 전계의 변화를 설명하기 위한 단면도이고,
 [0006] 도 6은 도 4의 V-V를 따라 절단한 단면도이고,
 [0007] 도 7a 내지 도 10a와 도 7b 내지 도 10b는 도 4의 IV-IV, V-V를 따라 절단하여 본 발명의 공정순서에 따라 도시한 공정 단면도이다.

[0008] <도면의 주요부분에 대한 간단한 설명>

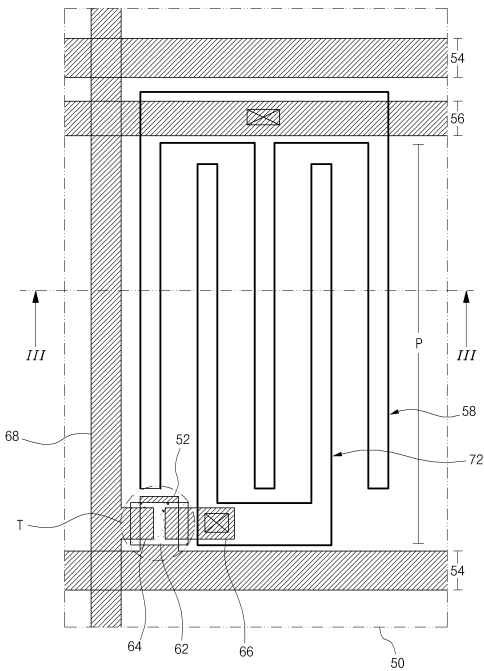
[0009]	100 : 기판	112 : 게이트 배선
[0010]	114 : 게이트 전극	116 : 공통 배선
[0011]	120 : 액티브층	124 : 소스 전극
[0012]	126 : 드레인 전극	128 : 데이터 배선
[0013]	134a,b,c : 공통 전극	136 : 화소 전극
[0014]	138 : 플로팅 금속층	

도면

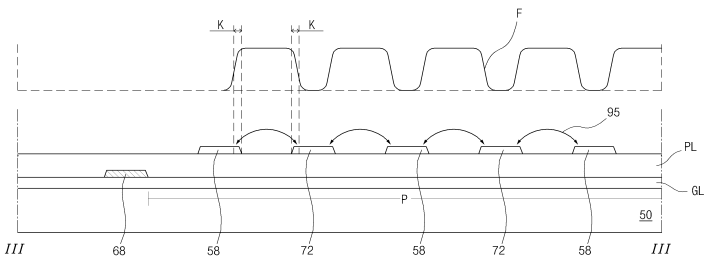
도면1



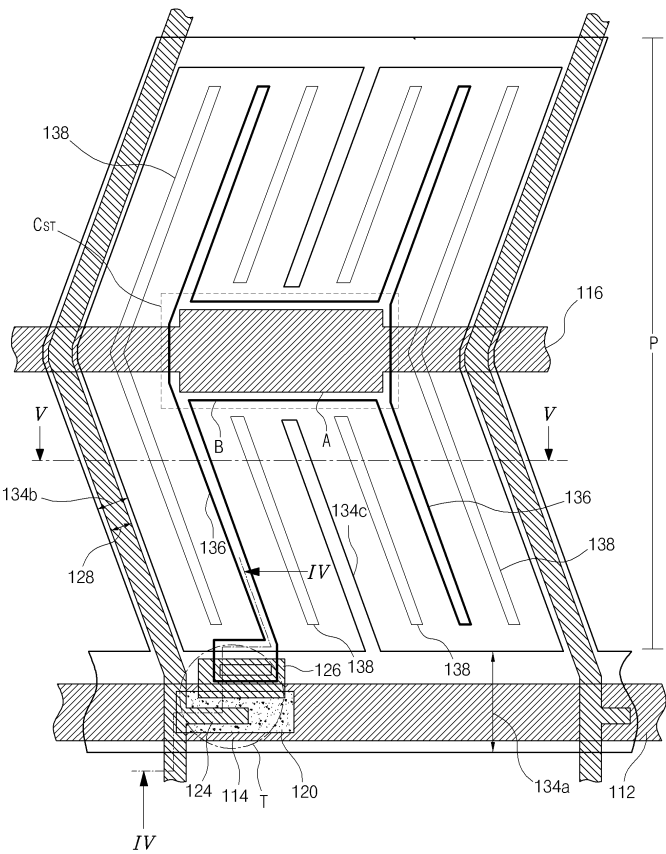
도면2



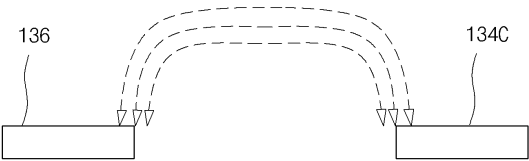
도면3



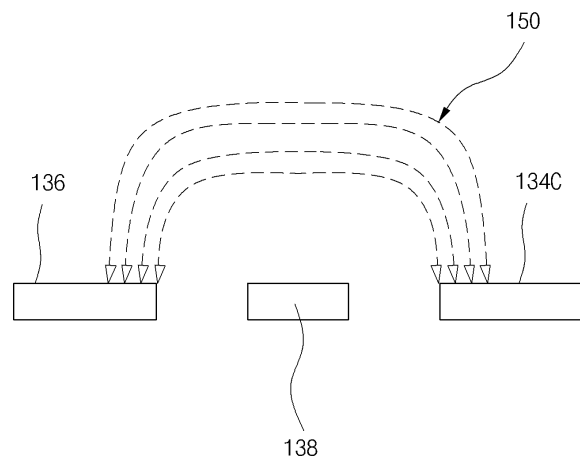
도면4



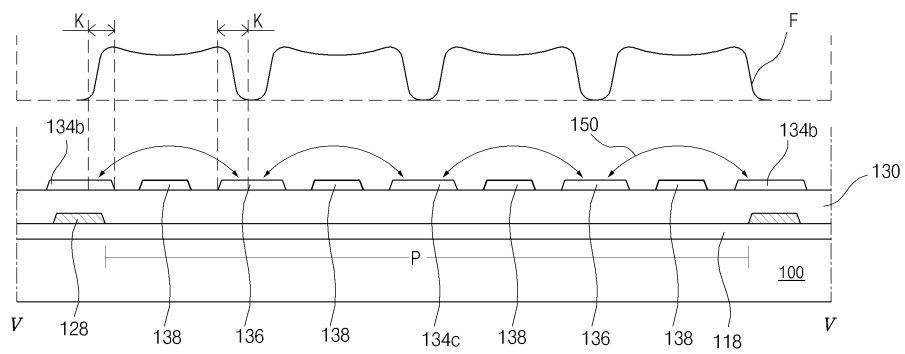
도면5a



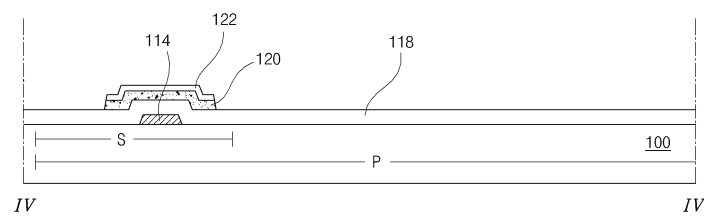
도면5b



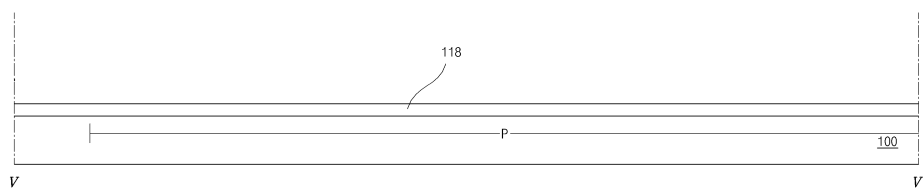
도면6



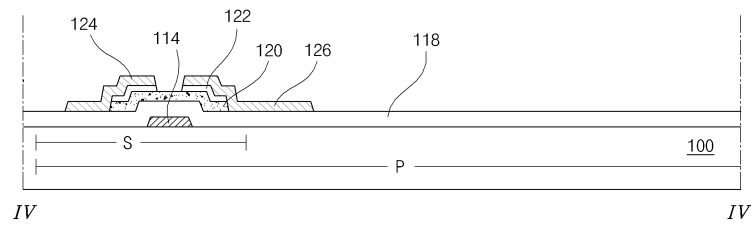
도면7a



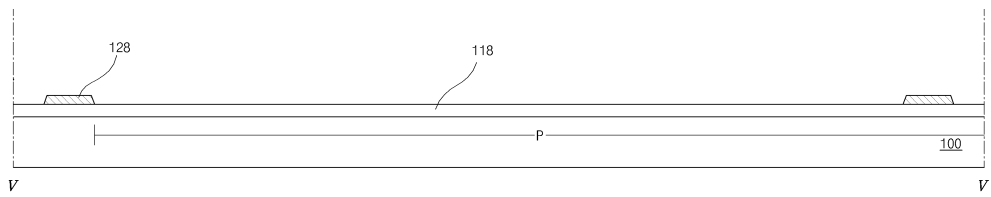
도면7b



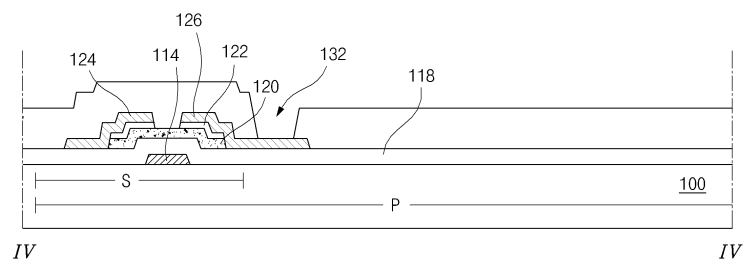
도면8a



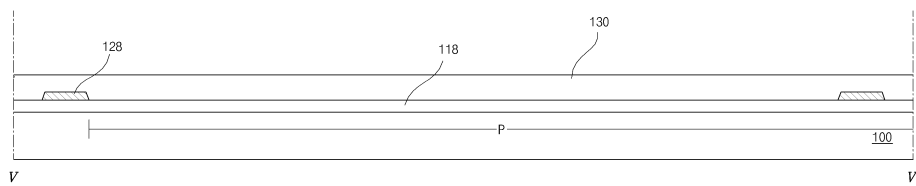
도면8b



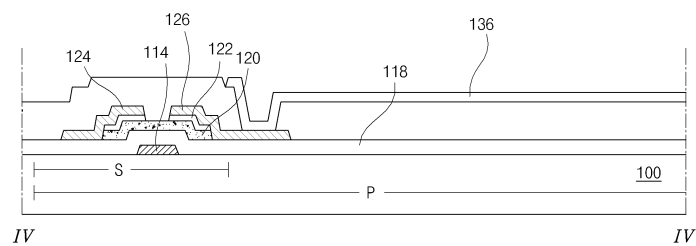
도면9a



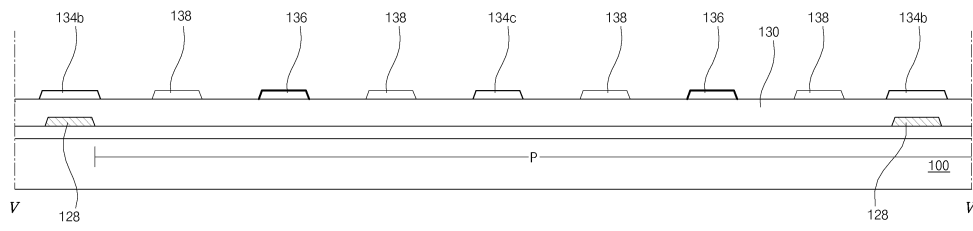
도면9b



도면10a



도면10b



专利名称(译)	标题：横向电场型液晶显示装置用阵列基板及其制造方法		
公开(公告)号	KR101217661B1	公开(公告)日	2013-01-02
申请号	KR1020050024927	申请日	2005-03-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KWANG MIN 김광민 LEE JUN HEE 이준희		
发明人	김광민 이준희		
IPC分类号	G02F1/1343 G02F		
CPC分类号	G02F1/134363		
其他公开文献	KR1020060102876A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种面内切换模式的阵列基板的结构，特别是实现了高亮度和其制造方法作为液晶显示器。本发明是在像素电极和公共电极的间隔区域中形成与这些电极平行分离的浮置金属层（浮置金属层）。以这种方式，如果它包括由于公共电极和像素电极之间的浮动金属层引起的等电位密度增加，并且与沿着位于任一侧（边缘的液晶的场方向）的现有结构相比，它很好地移动。和像素电极的边缘和公共边缘）。因此，具有提高透射率并且可以提高亮度的效果。

