

특허청구의 범위

청구항 1

게이트라인 및 데이터라인의 교차에 의해 정의되는 복수의 단위화소;

상기 단위화소마다 형성되며 상기 데이터라인과 평행한 적어도 하나의 공통전극;

상기 공통전극과 대응되는 적어도 하나의 화소전극;

상기 단위화소마다 형성되는 컬러필터층;

상기 컬러필터층상에 형성되며 불투명 금속박막층, 투명전극층 및 저반사층으로 구성되는 블랙매트릭스;

상기 게이트라인의 일측에 형성되며 상기 불투명 금속박막층 및 투명전극층으로 구성되는 게이트패드부 및

상기 데이터라인의 일측에 형성되며 상기 불투명 금속박막층 및 투명전극층으로 구성되는 데이터패드부를 구비하는 것을 특징으로 하는 COT구조 액정표시장치.

청구항 2

제 1 항에 있어서, 상기 화소전극은 상기 불투명 금속박막층, 투명전극층 및 저반사층이 적층되어 형성되는 것을 특징으로 하는 COT구조 액정표시장치.

청구항 3

제 1 항에 있어서, 상기 블랙매트릭스는 상기 불투명 금속박막층, 투명전극층 및 저반사층 순으로 적층되는 것을 특징으로 하는 COT구조 액정표시장치.

청구항 4

제 1 항에 있어서, 상기 불투명 금속박막층은 크롬층이며, 상기 저반사층은 크롬산화층인 것을 특징으로 하는 COT구조 액정표시장치.

청구항 5

제 1 항에 있어서, 상기 공통전극은 상기 게이트라인과 동일층상에 형성되는 것을 특징으로 하는 COT구조 액정표시장치.

청구항 6

제 1 항에 있어서, 상기 블랙매트릭스와 상기 화소전극은 동일층상에 형성되면서 절연층을 개재한 채 상기 컬러필터층 상에 형성되는 것을 특징으로 하는 COT구조 액정표시장치.

청구항 7

기관상에 게이트전극, 액티브층, 소스 및 드레인전극을 구비하는 박막트랜지스터를 형성하는 단계;

상기 게이트전극이 형성되는 단계에서 동시에 형성되는 공통전극 및 게이트패드전극을 형성하는 단계;

상기 소스 및 드레인전극 형성단계에서 동시에 형성되는 데이터라인 및 데이터 패드전극을 형성하는 단계;

상기 소스/드레인전극 및 데이터라인 상에 층간절연층을 형성하는 단계;

상기 층간절연층상에 컬러필터층을 형성하는 단계;

상기 게이트패드전극 및 데이터패드전극을 노출시키는 컨택홀을 형성하는 단계;

상기 컬러필터층 상에 불투명 금속박막층, 투명전극층 및 저반사층을 차례로 형성하는 단계;

상기 불투명 금속박막층, 투명전극층 및 저반사층을 패터닝하여 하부로부터 발생하는 불필요한 광을 차단하는 블랙매트릭스와 상기 공통전극과 평행한 화소전극을 동시에 형성하는 단계;

상기 게이트패드전극 및 데이터패드전극 상에 형성되는 저반사층을 제거하여 상기 화소전극물질을 노출시키는

단계를 포함하는 것을 특징으로 하는 COT구조 액정표시장치 제조방법.

청구항 8

제 7항에 있어서, 상기 컬러필터층 상에 불투명 금속박막층, 투명전극층 및 저반사층을 차례로 형성하는 단계는 상기 컬러필터층상에 크롬층과, ITO층과, 크롬산화층을 차례로 형성하는 단계로 구성되는 것을 특징으로 하는 COT구조 액정표시장치 제조방법.

청구항 9

제 7항에 있어서, 상기 층간절연층상에 컬러필터층을 형성하는 단계에서

상기 컬러필터층은 적, 녹, 청색의 서브컬러필터층으로 구성되며 각 서브 컬러필터층은 게이트라인 및 상기 데이터라인의 교차에 의해 정의되는 단위화소마다 각각 하나씩 형성되는 것을 특징으로 하는 COT 구조 액정표시장치 제조방법.

청구항 10

제 7항에 있어서, 상기 게이트패드전극 및 데이터패드전극 상에 형성되는 저반사층을 제거하여 상기 화소전극물질층을 노출시키는 단계는

상기 컬러필터층이 형성되는 어레이기판과 상기 어레이기판과 대응되는 상부기판이 합착된 후 이루어지는 것을 특징으로 하는 COT구조 액정표시장치 제조방법.

청구항 11

제 7항에 있어서, 상기 게이트패드전극 및 데이터패드전극 상에 형성되는 저반사층을 제거하여 상기 화소전극물질층을 노출시키는 단계는

에칭공정을 통해 상기 저반사층을 제거하는 것을 특징으로 하는 COT구조 액정표시장치 제조방법.

청구항 12

제 7항에 있어서, 상기 불투명 금속박막층, 투명전극층 및 저반사층을 패터닝하는 단계는

상기 저반사층과 투명전극층을 식각하는 제 1 식각과;

상기 불투명 금속박막층을 식각하는 제 2 식각으로 구성되는 것을 특징으로 하는 COT구조 액정표시장치 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0018] 본 발명은 컬러필터 온 박막트랜지스터(color filter on TFT)구조의 액정표시장치에 관한 것으로 특히, IPS모드로 작동하면서 COT구조인 액정표시장치의 제조공정에 사용되는 마스크 수를 감소시키는 액정표시장치의 구조 및 그 제조방법에 관한 것이다.
- [0019] 오늘날, 핸드폰(Mobile Phone), PDA, 노트북컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 경박단소용의 평판표시장치(Flat Panel Display Device)에 대한 요구가 점차 증대되고 있다. 이러한 평판표시장치로는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), FED(Field Emission Display), VFD(Vacuum Fluorescent Display) 등이 활발히 연구되고 있지만, 양산화 기술, 구동수단의 용이성, 고화질의 구현이라는 이유로 인해 현재에는 액정표시소자(LCD)가 각광을 받고 있다.
- [0020] 이러한 액정표시소자는 액정분자의 배열에 따라 다양한 표시모드가 존재하지만, 현재에는 흑백표시가 용이하고 응답속도가 빠르며 구동전압이 낮다는 장점때문에 주로 TN모드의 액정표시소자가 사용되고 있다.

- [0021] TN모드 액정표시소자의 기본적인 구조는 단위화소가 배열되는 어레이기판과, 상기 어레이기판과 대향하는 컬러필터기판과 상기 어레이기판과 컬러필터기판 사이에 형성되는 액정을 포함한다. 또한 상기 어레이기판 및 컬러필터기판의 외곽으로는 각각 편광판이 형성되어 편광된 광이 액정에 이르도록 한다. 또한 상기 액정은 어레이기판에서 컬러필터기판에 이르도록 나선형으로 트위스트 되어 배열된다.
- [0022] 그런데, 보통의 액정표시장치는 박막트랜지스터(Thin Film Transistor, TFT)가 배열되는 어레이 기판에 게이트라인 및 데이터 라인이 배열되며 이와 대향되는 컬러필터 기판에 화면을 컬러로 표현하는 컬러필터층이 형성된다.
- [0023] TFT어레이 기판 및 컬러필터 기판에는 매트릭스 배열을 하는 단위화소가 배열되며 각각 단위화소는 서로 정확히 얼라인되어 있다. TFT어레이 기판 및 컬러필터 기판에 형성되는 단위화소가 서로 어긋나게 배열되면 백라이트로부터 발생하는 빛등이 새는 빛샘현상이 발생하기 때문에 TFT어레이기판과 컬러필터기판의 정확한 얼라인은 매우 중요하다.
- [0024] 얼라인 불량 문제 해결 및 액정표시장치를 제조하는 공정을 어느 한 기판에 집중하여 형성하기 위하여 컬러필터층이 상기 TFT어레이 기판에 형성되는 컬러필터 온 TFT(Color filter On TFT, COT)구조의 액정표시장치가 제안되었다.
- [0025] COT구조의 액정표시장치는 컬러필터층이 TFT어레이 기판상에 형성되기 때문에 복잡한 공정을 포함하는 컬러필터층 형성 공정을 TFT어레이기판 제조공정에 집중시킬 수 있고, 컬러필터층을 TFT어레이 기판상에 형성함으로써 개구율을 향상시킬 수 있으며, TFT어레이기판과 상부기판을 합착하는 공정에서 편리하게 두 기판을 배열할 수 있는 장점이 있다.
- [0026] 이하 도 1을 참조하여 통상의 COT구조 액정표시장치의 구조를 살펴본다.
- [0027] 도 1a는 COT구조 액정표시장치의 단위화소를 나타내는 평면도를 도시한 것으로 복수의 게이트라인(102a)과 상기 게이트라인(102a)과 수직교차하는 복수의 데이터라인(107)에 의해 단위화소가 정의된다. 또한 상기 게이트라인(102a)과 데이터라인(107)에 각각 연결되는 박막트랜지스터(130)가 단위화소의 일측에 형성된다.
- [0028] 한편 상기 게이트라인(102a) 및 데이터라인(107)의 상부에는 게이트라인 및 데이터라인의 하부에서 진행되는 광중 불필요한 광을 차단하는 블랙매트릭스(110)가 형성되어 있다. 또한 상기 단위화소 영역에는 적, 녹, 청색의 컬러필터층(미도시)이 형성되어 액정표시소자의 컬러를 표시하며 액정에 전계를 인가하는 화소전극(미도시)이 각각 형성되어 있다.
- [0029] 상기 컬러필터층은 TFT가 형성되는 어레이기판 상에 형성되기 때문에 상기 구조의 액정표시장치를 컬러필터 온 어레이(COA) 또는 컬러필터 온 TFT(COT)라 한다.
- [0030] 상기 도 1a의 평면구조를 가지는 COT구조 액정표시장치의 단면을 절단선 A-A'를 기준으로 도시한 도 1b를 참조하여 살펴본다.
- [0031] 도 1b에 도시된 바와 같이, 투명한 기판(101)상에 게이트라인 및 상기 게이트라인으로부터 분기하는 게이트전극(102)이 형성되며 상기 게이트라인(102)상에 게이트전극(102)을 절연하는 게이트절연층(103)이 형성되어 있다. 상기 게이트절연층(103)상에는 박막트랜지스터의 액티브층(104)이 형성되며 소스 및 드레인전극(106a, 106b)이 오믹컨택층(105)를 개재한 채 상기 액티브층(104)과 연결되어 있다. 한편 상기 게이트절연층(103)에는 상기 소스전극(106a)과 연결되며 소스전극과 동시에 형성되는 데이터라인(107)이 형성되어 있다.
- [0032] 상기 단위화소 영역에는 상기 드레인전극(106b)와 연결되는 화소전극(109)이 형성되어 액정층(12)에 전계를 인가한다.
- [0033] 상기 소스, 드레인 전극(106a, 106b) 및 데이터라인(107)은 층간절연층(108)에 의해 절연되며, 상기 층간절연층(108)상에 블랙매트릭스(110) 및 컬러필터층(111)이 각각 형성되어 있다.
- [0034] 상기 컬러필터층(111)은 단위화소마다 적, 녹, 청색 중 어느 하나의 서브 컬러필터층이 형성되며, 상기 블랙매트릭스(110)은 게이트라인, 데이터라인 및 TFT 형성영역등의 반전도메인(reverse tilt domain) 영역에 각각 형성되어 빛샘을 방지한다.
- [0035] 한편, 상기 게이트라인 및 데이터라인(107)이 형성되는 TFT어레이 기판과 대향면에는 공통전극(151)이 형성되는 상부기판이 위치한다. 상기 상부기판은 투명한 기판(150)과 상기 기판(150)상에 형성되는 공통전극(151)으로 구성된다. 또한 상기 상부기판 중 공통전극(151)상과, 상기 TFT어레이기판 상에는 액정의 초기배향을 위한 배향막

(112,152)이 더 형성될 수 있다. 또한 상기 상부기판과 TFT어레이기판 사이에는 액정(120)이 충전되어 있다.

[0036] 그런데 상기 COT구조의 액정표시장치의 제조공정은 단위화소마다 화소전극(109)을 형성한 다음, 블랙매트릭스(110)와 컬러필터층(111)을 형성하는 공정을 진행하게 되는 데, 상기 블랙매트릭스(110) 및 컬러필터층(111)은 감광성의 유기막으로 구성되어 있기 때문에 블랙매트릭스(110)를 형성하는 단계 및 컬러필터층을 형성하는 단계에서 각각 포토마스크 공정을 진행하여야 한다. 상기 포토마스크 공정은 공정지연의 주요 원인중 하나이며 포토마스크 공정을 위해 적용되는 마스크는 고가의 장비로서 액정표시장치 제조비용 상승의 원인이 되고 있어 그 사용 갯수를 줄이는 것이 당업계의 주요 연구과제가 되고 있다.

[0037] 예를 들면, 통상 컬러필터층을 형성하는 공정은 적,녹,청색의 컬러필터층을 개별 포토마스크 공정을 통해 형성하는 안료분산법에 의해 형성하는 데, 상기 안료분산법을 적용하여 컬러필터층을 형성하고 이와 개별적으로 블랙매트릭스를 형성하면 총 4개의 포토마스크 공정이 필요하게 된다.

발명이 이루고자 하는 기술적 과제

[0038] 본 발명은 상기와 같이 COT구조의 액정표시장치의 제조공정에서 블랙매트릭스가 개별적으로 포토마스크 공정을 통해 형성되므로 인해 공정이 추가되는 문제를 해결하기 위하여 블랙매트릭스 형성공정을 생략하는 것을 목적으로 한다. 그리하여 COT구조 액정표시장치의 전체 제조공정을 단축하는 것을 목적으로 한다.

[0039] 또한 본 발명은 시야각 특성이 우수한 횡전계 방식으로 표시장치를 구동하여 제조공정이 단축된 시야각 특성이 우수한 액정표시장치를 제조하는 것을 목적으로 한다.

발명의 구성 및 작용

[0040] 상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 게이트라인 및 데이터라인의 교차에 의해 정의되는 복수의 단위화소와; 상기 단위화소마다 형성되며 상기 데이터라인과 평행하게 형성되는 적어도 하나의 공통전극과; 상기 공통전극과 대응되는 적어도 하나의 화소전극과; 상기 단위화소마다 형성되는 컬러필터층과; 상기 컬러필터층 사이에 형성되며 불투명금속층, 화소전극물질층 및 반사방지층으로 구성되는 블랙매트릭스를 포함하는 것을 특징으로 한다.

[0041] 본 발명은 액정표시장치의 제조공정의 집중화, 상부기판 및 하부기판의 합착공정의 편의성 향상 및 개구율 향상이 유리한 COT구조의 액정표시장치에 있어서, 컬러필터층과 블랙매트릭스가 개별적인 포토마스크 공정을 통해 형성되어 공정이 늘어나는 문제를 개선하기 위한 것이다. 또한, 액정이 횡전계에 의해 구동되게 함으로써 시야각특성이 우수한 횡전계 방식을 채택하는 액정표시장치에 관한 것이다.

[0042] 그런데 컬러필터층 및 블랙매트릭스가 박막트랜지스터(TFT) 어레이기판 상에 형성되고 개별 포토마스크공정에 의해 형성되기 때문에 공정의 지연이 발생하는 문제를 해결하기 위해 컬러필터층을 먼저 형성하고 이어서 화소전극을 형성하는 단계에서 불투명금속층을 포함하는 블랙매트릭스와 화소전극을 동시에 형성하여 액정표시장치 제조공정을 단축하고자 한다.

[0043] 이하 도 2를 참조하여 본 발명의 단위화소의 평면구조를 살펴본다.

[0044] 액정표시장치는 통상 스위칭소자인 박막트랜지스터가 매트릭스 배열을 하며 형성되는 어레이기판과, 상기 어레이기판과 대향하는 상부기판으로 구성된다.

[0045] 도 2는 어레이기판의 일부를 도시한 것으로 상기 어레이기판 상에 박막트랜지스터와 컬러필터층이 모두 형성되어 있다.

[0046] 유리등의 투명한 기판상에 복수의 게이트라인(202a)과 상기 게이트라인(202a)과 교차하는 복수의 데이터라인(205)에 의해 단위화소영역이 정의된다. 상기 단위화소 영역은 M개의 게이트라인 및 N개의 데이터라인에 의해 M×N개의 단위화소가 정의된다.

[0047] 상기 단위화소영역에는 상기 게이트라인(202a)과 평행한 공통전극라인(204a)에서 분기하고 상기 데이터라인(204)과 평행한 적어도 하나의 공통전극(204)이 형성되어 있다. 상기 공통전극(204)은 게이트라인(202a)과 동일한 물질에 의해 형성될 수 있으며 게이트라인과 동일층상에 형성될 수 있다. 그러나 개구율을 향상시키기 위해 상기 공통전극(204)은 화소전극과 동일층 상에 형성될 수도 있다.

[0048] 또한 상기 단위화소내에는 상기 공통전극(204)과 평행하며 각 공통전극(204)에 대응되는 화소전극(230)이 형성되는데, 본 실시 예에서는 상기 화소전극(230)과 공통전극(204)이 서로 절연층(미도시)에 의해 분리되어 형성되

는 구조를 상정한다. 상기 서로 평행한 공통전극(204)과 화소전극(230)에 의해 형성되는 횡전계에 의해 액정은 횡방향으로 구동할 수 있게 된다.

[0049] 또한 상기 화소전극(230)의 일부는 절연층에 의해 게이트라인과 분리되면서 상기 게이트라인(202a)과 오버 랩(over-lap)되어 커패시터를 구성할 수 있다.

[0050] 한편, 도 2에는 도시되지 않았지만 상기 단위화소 영역마다 적,녹,청색의 서브 컬러필터층 중 어느하나가 형성되어 있다. 상기 컬러필터층은 단위화소 영역에만 형성된다. 즉, 게이트라인 또는 데이터라인 상에는 컬러필터층이 형성되지 않는다. 대신 상기 게이트라인(202a) 및 데이터라인(205) 상에는 하부로부터 발생하는 광중 불필요한 광을 차단하는 블랙매트릭스(220)가 형성된다.

[0051] 본 발명은 상기 블랙매트릭스를 상기 화소전극(230)과 동시에 형성하며 빛샘을 차단하기 위하여 불투명의 금속층으로 구성할 수 있다. 그러므로 본 발명은 상기 블랙매트릭스(220)는 컬러필터층과 동일층에 형성되지 않고 화소전극(230)과 동일층에 형성된다.

[0052] 또한, 상기 블랙매트릭스(220)는 광의 차단효과를 얻고 또한 얇게 구성하기 위해 불투명의 금속박막을 사용하는 데, 상기 금속박막은 크롬(Cr)층을 사용할 수 있다. 그런데 상기 크롬 박막은 광의 반사특성이 강하기 때문에 외부광을 반사시켜 액정표시장치의 명암대비비(contrast ratio)를 저하시키는 문제가 있다. 그래서 상기 블랙매트릭스는 크롬층상에 저반사특성을 가지는 크롬산화층(CrOx)을 사용하여 블랙매트릭스에 의해 외부광의 반사를 방지한다.

[0053] 상기 블랙매트릭스(220)는 화소전극(230)과 동시에 형성하기 위해 화소전극 형성을 위해 사용되는 인듐-틴-옥사이드(Indium Tin Oxide, ITO)로 구성되는 투명전극을 더 포함한다. 즉, 화소전극(230)과 블랙매트릭스는 크롬층,크롬산화층 및 투명전극층을 적층하고 동시에 패터닝하여 블랙매트릭스와 화소전극을 형성한다.

[0054] 그런데 상기 크롬층, 크롬산화층 및 ITO층의 적층순서는 산술적으로 크롬층-크롬산화층-ITO층(a), 크롬층-ITO층-크롬산화층(b), ITO층-크롬층-크롬산화층(c), ITO층-크롬산화층-크롬층(d), 크롬산화층-크롬층-ITO층(e), 크롬산화층-ITO층-크롬층(f) 중 어느 하나가 될수 있을 것이나, 크롬산화층은 크롬층의 반사를 방지하는 역할을 수행하므로 크롬산화층이 크롬층 아래에 형성되는 ITO층-크롬산화층-크롬층(d), 크롬산화층-크롬층-ITO층(e), 크롬산화층-ITO층-크롬층(f)의 적층방식은 사용될 수 없다.

[0055] 또한, 크롬층-크롬산화층-ITO층(a)의 적층순서는 크롬산화층이 전기도전성이 약한 물질이므로 게이트 패드(gate pad)부 또는 데이터 패드부에서 패드로서 역할을 할수 없어 사용될 수 없고, ITO층-크롬층-크롬산화층(c)의 적층방식은 크롬층을 패터닝하는 공정에서 크롬층의 식각액이 조직이 성긴(porous) ITO층을 뚫고 그 아래에 형성되는 게이트패드 또는 데이터패드를 식각하는 문제를 발생시킨다.

[0056] 그러므로 본 발명은 상기 적층순서중 크롬층-ITO층-크롬산화층(b)의 적층순서를 택한다. 상기 방식에 의해 적층된 블랙매트릭스(220)는 빛샘을 방지하는 블랙매트릭스역할과 화소전극과 동시에 블랙매트릭스를 형성할 수 있어 공정을 단축하고자 하는 본 발명의 목적을 달성할 수 있다.

[0057] 한편, 도 2에 도시된 바와 같이, 게이트라인(202a)의 끝단에는 게이트 패드전극(220p)과 데이터라인(202b)의 끝단에는 데이터 패드전극(205p)이 각각 형성되어 외부로부터 게이트라인 및 데이터라인에 신호를 공급한다. 그런데 게이트 및 데이터패드부에는 ITO층이 최상부를 구성해야 하는데, 상기 크롬층-ITO층-크롬산화층(b)의 적층순서를 택하면 상기 크롬산화층이 ITO층을 가리게 된다.

[0058] 이하, 도 3a 및 3b를 참조하여 본 발명의 액정표시장치의 단면도를 통해 단면구조 및 상기 패드부의 구조에 대해서 살펴본다.

[0059] 도 3은 도 2의 I-I'를절단선으로 하여 본 단면도로서, 도 3에 도시된 바와 같이, 기판(201)상에는 게이트전극(202)과 복수의 공통전극(204)이 형성된다. 상기 게이트전극(202)및 공통전극(204)은 알루미늄 또는 알류미늄 및 폴리브덴의 이중층으로 구성되는 도전선의 메탈층으로 구성될 수 있다.

[0060] 상기 게이트전극(202) 및 공통전극(204)상에는 실리콘산화막(SiO2)으로 구성되는 게이트절연층(203)이 형성되어 있다. 상기 게이트절연층(203)상, 특히 박막트랜지스터가 형성되는 TFT영역에는 반도체층으로 구성되는 액티브층(208)과, 상기 액티브층(208)과 각각 연결되는 소스 및 드레인전극(206,207)을 구비하는 박막트랜지스터가 형성된다. 상기 소스 및 드레인전극(206,207)은 오믹컨택층(209)을 개재한 채, 상기 액티브층(208)과 연결되어 있다.

- [0061] 한편, 상기 게이트절연층(203)상의 소정의 위치에는 데이터라인(205)이 형성된다. 또한 상기 소스 및 드레인전극(206, 107) 및 데이터라인(205)상에는 층간절연층으로 실리콘산화막 또는 실리콘질화막(SiNx)이 형성되어 있으며, 상기 층간절연층(210)상에 단위화소마다 각각 적, 녹, 청색 중 어느하나의 서브컬러필터층(211)이 형성된다. 상기 컬러필터층(211)은 게이트라인 및 데이터라인(205)상에는 형성되지 않으며, 단지 단위화소 내에만 형성된다.
- [0062] 상기 컬러필터층(211)상에는 유기막으로 구성될 수 있는 절연층(212)이 형성되어 하부 구성요소들을 보호한다.
- [0063] 한편, 상기 절연층(212)상에는 게이트라인, 데이터라인 및 TFT영역을 통해 발생할 수 있는 빛샘을 방지하는 블랙매트릭스층(220)과 화소전극(230)을 동시에 형성한다. 상기 화소전극(230)은 상기 공통전극(204)과 평행하게 구성되면서 공통전극 사이에 화소전극(230)이 위치할 수 있도록 구성된다. 그러므로 화소전극(230)과 공통전극(204)은 서로 일조를 이루도록 구성된다.
- [0064] 특히, 상기 블랙매트릭스(220)은 게이트라인, 데이터라인 및 TFT영역 상에 형성되며 블랙매트릭스사이에 컬러필터층의 형성된다.
- [0065] 또한 상기 블랙매트릭스(220) 및 화소전극(230)은 블랙매트릭스로 작용하는 불투명 금속층인 크롬층(213)과, 화소전극으로써 IT0층(214)과, 상기 크롬층(213)이 외부광을 반사하는 것을 방지하는 크롬산화층(214)이 순차로 적층된 구조를 가진다.
- [0066] 상기 블랙매트릭스(220) 및 화소전극(230)상에는 액정을 초기배향하는 배향막(240a)이 더 형성될 수 있다.
- [0067] 한편, 박막트랜지스터가 형성되는 어레이기판의 일측에는 상기 어레이기판과 대향하는 상부기판(250)이 형성되며 상기 어레이기판 및 상부기판 사이에 액정이 충전되게 된다.
- [0068] 그런데 상기 블랙매트릭스(220)는 게이트라인 및 데이터라인의 끝단에 형성되는 게이트패드부 및 데이터패드부를 가리게 되는데, 상기 게이트 및 데이터 패드부의 단면구조를 도 3b를 참조하여 살펴본다.
- [0069] 도 3b는 도 2의 게이트 패드부 및 데이터 패드부를 절단하는 II-II' 및 III-III'선을 절단선으로 하여 본 단면도이다.
- [0070] 도 3b에 도시된 바와 같이, 게이트 패드부에는 게이트라인의 끝단일 수 있는 게이트패드전극(202p)과, 상기 게이트패드전극(202p)상에 형성되는 게이트절연층(203) 및 층간절연층(210)과, 컨택홀을 통해 상기 게이트패드전극(202p)과 연결되는 화소전극(230)이 형성되어 있다. 한편, 데이터 패드부에는 게이트절연층(203)상에 데이터패드전극(205p)이 형성되고 컨택홀을 통해 상기 크롬층, IT0층 및 크롬산화층과 연결된다.
- [0071] 그런데 게이트패드 및 데이터패드는 외부로부터 주사신호 및 데이터신호를 게이트라인 및 데이터라인에 인가하는 역할을 수행하여야 하고, 패드부를 구동회로부와 연결시키는 TCP(Tape Carrier Package)가 접촉되므로 최상층이 도전성을 가진 IT0층이 노출되어야 한다. 그러므로 IT0층(214)층상의 크롬산화층(215)을 제거하여야 한다.
- [0072] 도 4a 및 4b를 참조하여 화소영역 외곽에 형성되는 게이트패드부 및 데이터패드부의 단면도를 살펴본다.
- [0073] 도 4a는 화소영역과 그 외곽에 형성되는 패드부의 단면도를 나타내며, 도 4b는 상부기판(420)과 어레이기판(200)인 하부기판이 실(seal, 410)에 의해 합착되고 실 외곽에 형성되는 패드부(430)을 나타낸다.
- [0074] 도 4a를 참조하면, 공통전극(204), 데이터라인(205) 및 컬러필터층(211)이 형성된 어레이기판(200)과 상부기판(420)은 실재(410)에 의해 합착되고 그 사이에 액정이 충전된다. 한편, 어레이기판(200)에는 실재(410)외곽으로 게이트패드 및 데이터패드가 형성되는데, 도 4a는 일례로 게이트패드(202p)를 도시하고 있다.
- [0075] 게이트패드(202p)상에 전기전도성이 약한 크롬산화막이 형성되어 있으면 패드로서 역할을 수행할 수 없으므로 게이트패드 상부에 형성된 크롬산화막을 제거하고 IT0층을 노출시킨다.
- [0076] 즉, 합착공정이 끝난 다음, 게이트패드부(202p)상의 크롬산화막을 에싱공정을 진행하여 크롬산화막을 제거한다.
- [0077] 그러므로 상기 공정을 결과, 금속재, 특히 크롬 및 크롬산화막의 이중층, 상기 이중층과 함께 적층되는 IT0층을 사용하여 블랙매트릭스 및 화소전극을 형성하고, 크롬층과 IT0층의 적층이면서 IT0층이 노출되는 게이트패드 및 데이터패드를 구비하는 COT구조의 액정표시장치를 얻을 수 있다.
- [0078] 다음으로 화소전극과 블랙매트릭스가 동시에 형성되는 본 발명의 COT구조 액정표시장치의 제조방법을 도 5a~5f를 참조하여 살펴본다.

- [0079] 도 5a를 참조하면, 기판(201)상에 게이트전극(202)과 공통전극(204)을 포토리소그래피(photolithography)공정에 의해 형성한다. 이때, 게이트패드부에 게이트 패드전극(202p)이 함께 형성된다. 이어서, 상기 게이트전극 및 공통전극(204)상에 실리콘산화막으로 구성되는 게이트절연층(203)을 플라즈마화학기상증착(PECVD)방법등에 의해 형성한다.
- [0080] 다음으로, 도 5b에 도시된 바와 같이, 상기 게이트전극(202)상에 박막트랜지스터 형성공정을 진행한다. 박막트랜지스터 형성공정은 상기 게이트전극(202)상에 반도체층으로 구성되는 액티브층(208)을 형성하는 단계, 상기 액티브층과 접촉하는 소스 및 드레인전극(206,207)을 형성하는 단계를 포함한다.
- [0081] 한편, 상기 박막트랜지스터를 형성하는 공정중 소스 및 드레인전극을 형성하는 단계에서 게이트패드전극(205p) 및 데이터라인(205)이 더 형성된다. 상기 소스/드레인전극(206,207), 데이터라인(205) 및 데이터패드전극(205p)은 포토리소그래피공정에 의해 형성될 수 있다.
- [0082] 이어서, 도 5c에 도시된 바와 같이, 상기 소스 및 드레인전극(206,207)상에 층간절연층(210)을 형성한다. 층간절연층(210)은 무기절연막 또는 유기절연막을 사용할 수 있다.
- [0083] 층간절연층(210)의 형성에 이어서, 상기 층간절연층(210)상에 적,녹,청색으로 구성되는 컬러필터층(211)을 형성한다. 상기 컬러필터층(211)은 단위화소마다 적,녹,청색 중 어느하나의 서브컬러필터층이 형성되는데, 상기 컬러필터층은 게이트라인 및 데이터라인의 상부에는 형성되지 않는다.
- [0084] 상기 컬러필터층은 감광성의 컬러필터층을 상기 층간절연층(210)상에 도포한 다음, 포토마스크공정을 통해 단위화소마다 적,녹,청색의 서브컬러필터층이 형성되도록한다.
- [0085] 한편, 상기 컬러필터층(211)을 층간절연층(210)상에 형성한 다음, 도 5d에 도시된 바와 같이, 게이트패드부의 게이트전극 및 데이터패드부의 데이터전극이 노출되도록 컨택홀 형성공정을 진행한다. 상기 컨택홀은 도 5d에는 도시되지 않았지만 드레인전극을 노출시키는 컨택홀을 형성하는 단계에서 동시에 형성될 수 있다.
- [0086] 게이트패드부 및 데이터패드부에 컨택홀을 형성한 다음, 상기 컬러필터층(211)상에 보호층(212)을 더 형성한다.
- [0087] 이어서, 상기 보호층(212)상에 불투명금속층(213)과 화소전극으로 사용되는 IT0층(214)과 크롬산화층(CrOx)(215)을 연속하여 형성한다.
- [0088] 상기 불투명금속층(213)은 크롬층일 수 있다. 상기 불투명금속층(213), IT0층(214) 및 크롬산화층(215)의 3층은 게이트패드부 및 데이터패드부에도 동시에 형성된다.
- [0089] 다음으로, 상기 연속으로 적층된 불투명금속층(213), IT0층(214) 및 크롬산화층(215)을 포토리소그래피공정을 적용하여 패터닝한다. 포토리소그래피공정 중 상기 크롬산화층(215)과 IT0층은 하나의 식각액에 의해 식각이 가능하지만, 상기 크롬으로 구성되는 불투명금속층(213)은 IT0층 식각액과 다른 식각액을 사용하여 식각한다. 그러나, 상기 불투명금속층(213)을 IT0층을 식각할 수 있는 식각액에 의해 식각되는 물질을 사용할 경우, IT0를 식각하는 하나의 식각액에 의해 패터닝될 수 있다.
- [0090] 상기 패터닝에 의해 게이트라인, 데이터라인 및 박막트랜지스터 형성영역을 가리는 블랙매트릭스(220)와, 액정에 수평전계를 제공하는 화소전극(230)을 형성한다. 한편, 상기 블랙매트릭스(220)와 화소전극(230)이 형성되는 동안, 게이트패드부 및 데이터패드부에 상기 불투명금속층(213), IT0층(214) 및 크롬산화층(215)의 적층으로 구성되는 게이트패드브패턴(202p') 및 데이터패드브패턴(205p')이 더 형성된다.
- [0091] 상기 공정 결과, 컬러필터층과 화소전극 및 공통전극이 어레이기판상에 형성되는 횡전계방식의 COT구조의 어레이기판이 형성된다. 상기 어레이기판은 별도의 공정을 통해 형성되는 상부기판과 합착공정을 진행하게 되는데, 상기 합착공정은 어레이기판상에 실라인을 형성하는 단계, 상기 실라인이 형성된 어레이기판과 상부기판을 합착하는 단계를 통하여 형성된다.
- [0092] 상기 실라인에 의해 어레이기판과 상부기판이 합착된 후, 실라인의 외곽부에 형성되는 게이트패드부 및 데이터패드부를 완성하는 공정을 진행한다. 상기 게이트패드부 및 데이터패드부는 전기적 접촉을 위해 도전성의 IT0층이 노출되어야 하는 데, 합착공정을 마친후, 상기 게이트패드부 및 데이터패드부는 전기전도특성이 나쁜 크롬산화층(215)에 의해 덮혀 있으므로 상기 크롬산화층(215)를 제거하는 공정을 진행한다. 상기 크롬산화층(215)을 제거하는 공정은 에싱공정을 적용한다.
- [0093] 이어서, 액정주입공정을 통해 상기 어레이기판과 상부기판사이의 공간에 액정을 충전하여 액정표시장치를 완성

한다.

발명의 효과

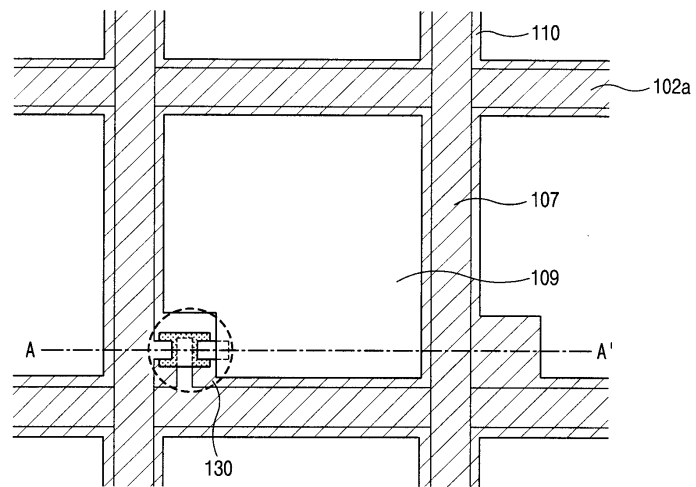
[0094] 본 발명은 횡전계방식의 COT구조의 액정표시장치를 제조함에 있어, 빛샘현상을 방지하는 블랙매트릭스와 화소전극을 동시에 형성할 수 있게함으로써 액정표시장치의 제조공정을 단축할 수 있게 한다. 특히, 상기 공정 단축이 가능하도록 상기 블랙매트릭스 및 화소전극층을 불투명금속층과, IT0층과 크롬산화층이 차례로 적층된 복수의 박막으로 구성함으로써 블랙매트릭스와 화소전극을 동시에 형성할 수 있게 한다.

도면의 간단한 설명

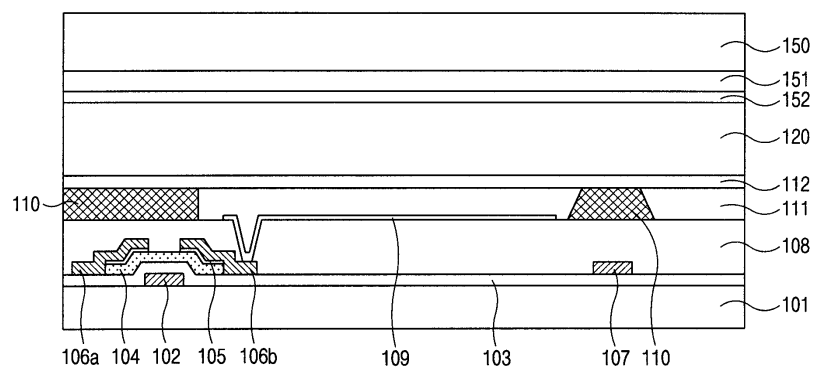
[0001] 도 1a는 일반적인 COT구조의 액정표시장치의 단위화소를 나타내는 평면도.
 [0002] 도 1b는 일반적인 COT구조의 액정표시장치의 단위화소를 나타내는 단면도.
 [0003] 도 2는 본 발명의 횡전계방식의 COT구조의 액정표시장치의 단위화소를 나타내는 평면도.
 [0004] 도 3a는 본 발명의 횡전계방식의 COT구조의 액정표시장치의 단위화소를 나타내는 단면도.
 [0005] 도 3b는 본 발명의 게이트패드부 및 데이터패드부의 단면도.
 [0006] 도 4a는 본 발명의 액정패널의 화면표시부와 패드부를 도시한 단면도.
 [0007] 도 4b는 본 발명의 액정패널의 화면표시부와 패드부를 도시한 평면도.
 [0008] 도 5a~5f는 본 발명의 액정표시장치의 제조공정을 나타내는 수순도.
 [0009] *****도면의 주요부분에 대한 부호의 설명*****
 [0010] 201:기관 202:게이트전극
 [0011] 203:게이트절연층 204:공통전극
 [0012] 205:데이터라인 206,207:소스/드레인전극
 [0013] 208:액티브층 209:오믹컨택층
 [0014] 210:층간절연층 211:컬러필터층
 [0015] 212:보호층 213:크롬층
 [0016] 214:IT0층 215:크롬산화층
 [0017] 220:블랙매트릭스 230:화소전극

도면

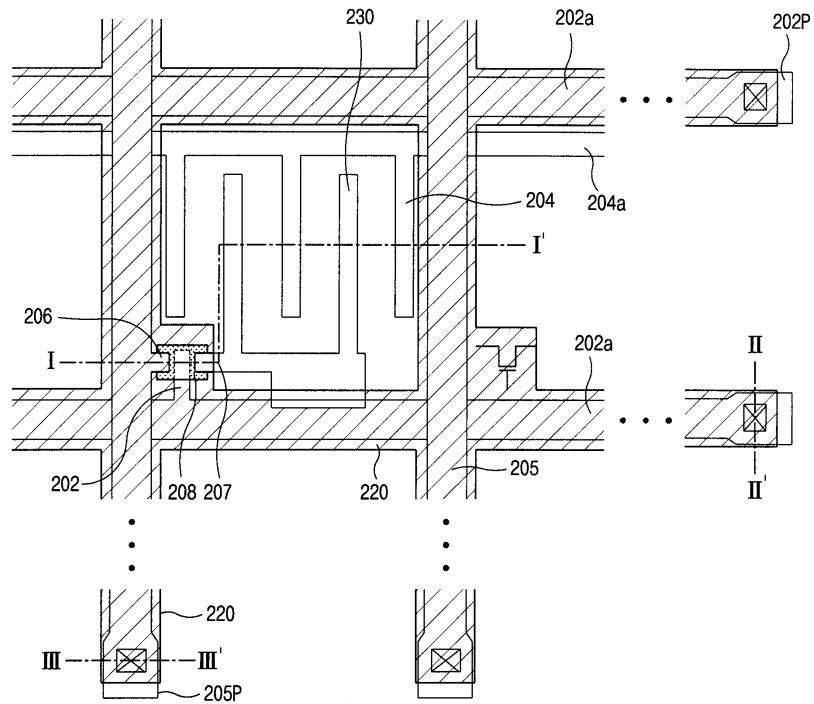
도면1a



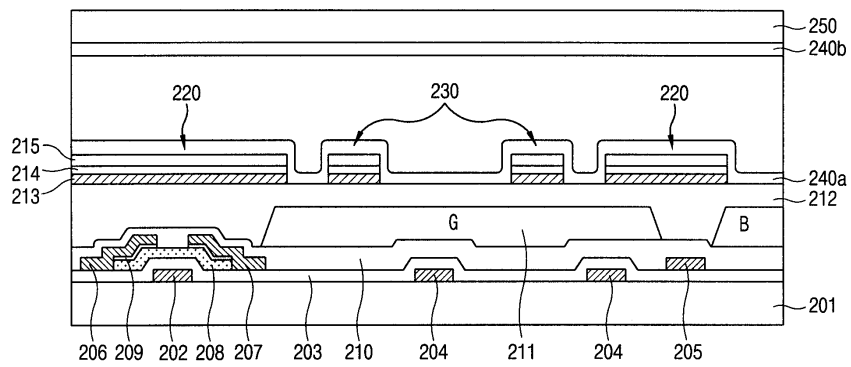
도면1b



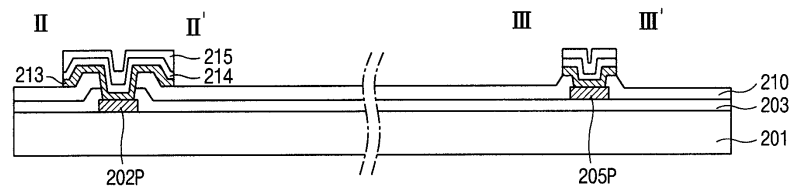
도면2



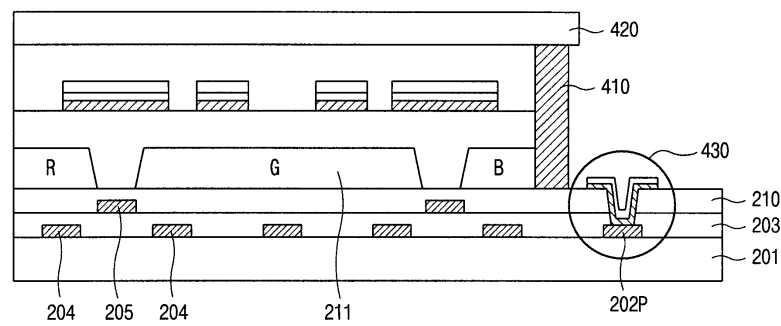
도면3a



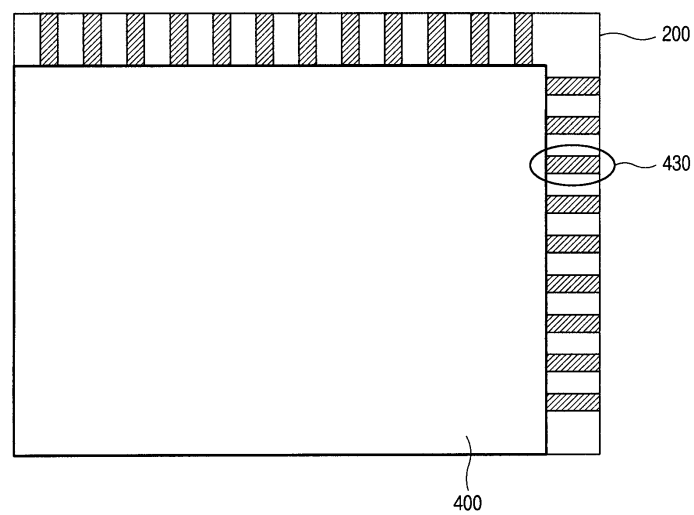
도면3b



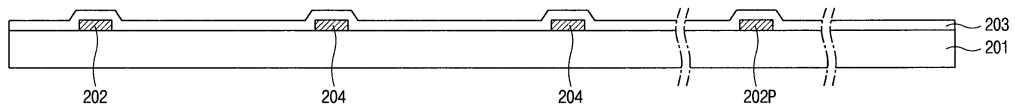
도면4a



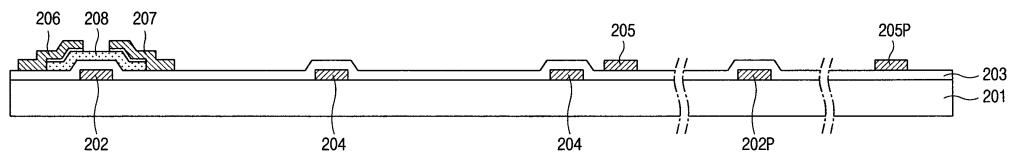
도면4b



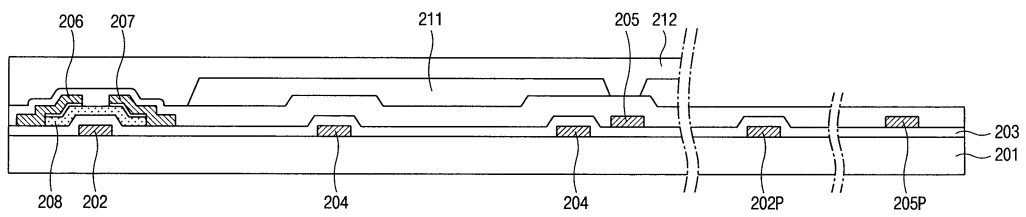
도면5a



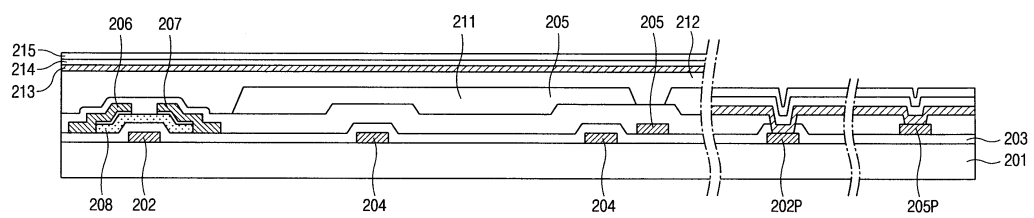
도면5b



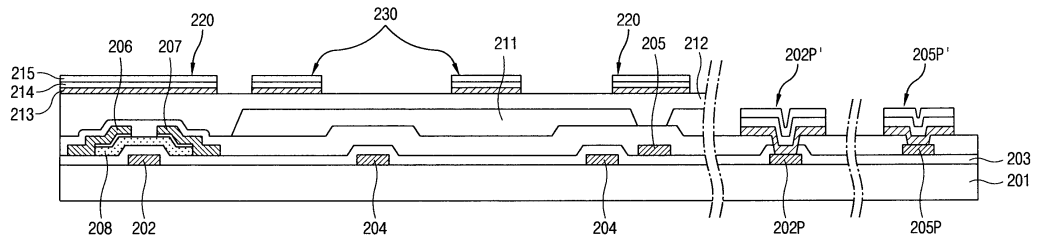
도면5c



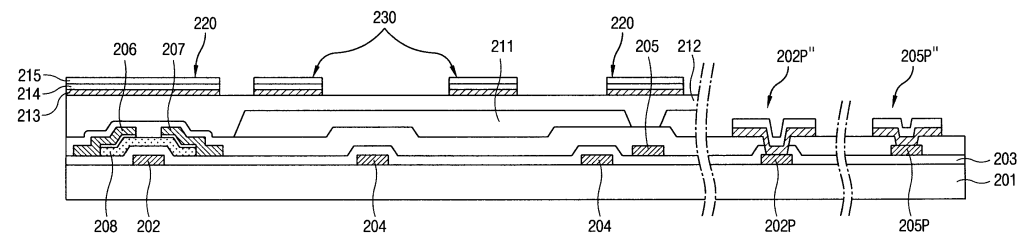
도면5d



도면5e



도면5f



专利名称(译)	具有横向电场型 (IPS) 的滤色器膜上晶体管 (COT) 结构的液晶显示装置		
公开(公告)号	KR101049001B1	公开(公告)日	2011-07-12
申请号	KR1020040039344	申请日	2004-05-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK SEUNGRYULL 박승렬 KIM DONGGUK 김동국		
发明人	박승렬 김동국		
IPC分类号	G02F1/1368 G02F1/1335 G02F1/1362 G02F G02F1/136 G02F1/1333 G02F1/1343		
CPC分类号	G02F1/136209 G02F2001/136222		
代理人(译)	PARK , JANG WON		
其他公开文献	KR1020050114129A		
外部链接	Espacenet		

摘要(译)

一种液晶显示装置,包括在限定像素区域的第一基板上与数据线交叉的栅极线;至少一个公共电极形成在像素区域中;像素区域中的至少一个像素电极,所述至少一个像素电极对应于所述公共电极;除了栅极线和数据线之外的像素区域内形成的滤色器层;具有至少三层的黑色矩阵,所述至少三层的内层是电极材料。

