

특허청구의 범위

청구항 1

다수의 화소 영역이 정의된 기관과;

상기 화소 영역에 교차 구성된 게이트 배선과 데이터 배선과;

상기 화소 영역의 양측에 위치하여, 상기 데이터 배선과 평행하게 이격된 공통 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 위치한 박막트랜지스터와;

상기 화소 영역에 위치하고, 수직부와 이에 연장된 수평부로 구성된 공통 전극과 화소 전극에 있어서,

상기 화소 영역 일 측의 상,하에 순차 구성된 상기 공통 전극과 화소 전극의 제 1 수직부와, 상기 화소 영역의 타 측에 상,하로 순차 구성된 화소 전극과 공통 전극의 제 2 수직부와, 상기 공통 전극과 화소 전극의 제 1 및 제 2 수직부에서 서로 마주보는 방향으로 연장된 수평부를 포함하고,

상기 화소전극과 상기 공통전극은 동일층에 위치하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 2

제 1 항에 있어서,

상기 화소 전극의 제 1 및 제 2 수직부는 화소 영역의 양측에 위치하여 대각선 방향으로 대칭되도록 구성하고, 상기 공통 전극의 제 1 및 제 2 수직부 또한 화소 영역의 양측에 위치하여 대각선 방향으로 대칭되도록 구성하는 것을 특징으로 하는 횡전계방식 액정표시장치용 어레이기관.

청구항 3

제 2 항에 있어서,

상기 공통 전극의 제 1 및 제 2 수직부는 하부의 상기 공통 배선과 접촉하여 신호를 받도록 구성되고, 상기 화소 전극의 제 1 및 제 2 수직부는 상기 박막트랜지스터에서 신호를 받는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 4

제 1 항에 있어서,

상기 박막트랜지스터는 게이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 5

제 1 항에 있어서,

상기 공통 전극과 화소 전극은 투명한 재질인 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 6

기관을 준비하는 단계와;

상기 기관 상에 다수의 화소 영역을 정의하는 단계와;

상기 화소 영역에 교차 구성된 게이트 배선과 데이터 배선을 형성하는 단계와;

상기 화소 영역의 양측에 위치하여, 상기 데이터 배선과 평행하게 이격된 공통 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 위치한 박막트랜지스터를 형성하는 단계와;

상기 화소 영역에 공통 전극과 화소 전극을 형성함에 있어, 상기 화소 영역의 일 측에 상기 공통 전극과 화소 전극의 제 1 수직부를 상,하로 형성하고, 상기 화소 영역의 타 측에 상기 화소 전극과 공통 전극의 제 2 수직부를 상,하로 형성되며, 상기 공통 전극과 화소 전극의 제 1 및 제 2 수직부에서 서로 마주보는 방향으로 수평부를 연장 형성하는 단계를 포함하고,

상기 화소전극과 상기 공통전극은 동일층에 위치하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 7

제 6 항에 있어서,

상기 화소 전극의 제 1 및 제 2 수직부는 화소 영역의 양측에 위치하여 대각선 방향으로 대칭되도록 형성하고, 상기 공통 전극의 제 1 및 제 2 수직부 또한 화소 영역의 양측에 위치하여 대각선 방향으로 대칭되도록 형성하는 것을 특징으로 하는 횡전계방식 액정표시장치용 어레이기판 제조방법.

청구항 8

제 7 항에 있어서,

상기 공통 전극의 제 1,2 수직부는 하부의 공통 배선과 접촉하여 신호를 받도록 형성되고, 상기 화소 전극의 제 1,2 수직부는 상기 박막트랜지스터에서 신호를 받는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 9

제 6 항에 있어서,

상기 박막트랜지스터는 게이트 전극과 게이트 절연막과 액티브층과 오믹콘택층과 소스 전극 및 드레인 전극을 순차 적층하여 형성하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 10

제 6 항에 있어서,

상기 공통 전극과 화소 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 11

기판 상에 스위칭 영역을 포함하는 다수의 화소 영역을 정의하는 단계와;

상기 스위칭 영역에 게이트전극과, 게이트 전극에서 연장되어 상기 화소 영역의 제 1 변을 따라 연장된 게이트 배선과, 상기 화소 영역의 일 측과 타 측에 공통 배선을 형성하는 단계와;

상기 게이트 전극의 상부에 게이트 절연막을 사이에 두고 액티브층과 오믹 콘택층을 형성하는 단계와;

상기 오믹 콘택층의 상부에 이격된 소스 전극과 드레인 전극과, 상기 소스 전극에서 상기 게이트 배선과 교차하는 방향의 화소영역의 제 2 변을 따라 데이터 배선을 형성하는 단계와;

상기 소스 및 드레인 전극과 데이터 배선이 형성된 기판의 전면, 상기 드레인 전극을 노출하는 제 1 콘택홀과, 상기 화소 영역의 양측에 위치한 공통 배선을 노출하는 다수의 제 2 콘택홀을 포함하는 보호막을 형성하는 단계와;

상기 화소 영역에 공통 전극과 화소 전극을 형성함에 있어, 상기 화소 영역의 일 측에 상기 공통 전극과 화소 전극의 제 1 수직부를 상,하로 형성하고, 상기 화소 영역의 타 측에 상기 화소 전극과 공통 전극의 제 2 수직부를 상,하로 형성되며, 상기 공통 전극과 화소 전극의 제 1 및 제 2 수직부에서 서로 마주보는 방향으로 수평부

를 연장 형성하는 단계를 포함하고,

상기 화소전극과 상기 공통전극은 동일층에 위치하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 12

제 11 항에 있어서,

상기 화소 전극의 제 1 및 제 2 수직부는 화소 영역의 양측에 위치하여 대각선 방향으로 대칭되도록 형성하고, 상기 공통 전극의 제 1 및 제 2 수직부 또한 화소 영역의 양측에 위치하여 대각선 방향으로 대칭되도록 형성하는 것을 특징으로 하는 횡전계방식 액정표시장치용 어레이기판 제조방법.

청구항 13

제 12 항에 있어서,

상기 공통 전극의 제 1,2 수직부는 하부의 공통 배선과 접촉하여 신호를 받도록 형성되고, 상기 게이트 전극, 상기 게이트 절연막, 상기 액티브층, 상기 오믹콘택층, 상기 소스 및 드레인 전극은 박막트랜지스터를 이루며 상기 화소 전극의 제 1,2 수직부는 상기 박막트랜지스터에서 신호를 받는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

청구항 14

제 1항에 있어서,

상기 공통배선은 상기 화소영역 일측에 위치하는 제 1 공통배선과, 상기 화소영역 타측에 위치하는 제 2 공통배선을 포함하고,

상기 공통전극의 제 1 수직부는 상기 제 1 공통배선과 중첩하며 상기 제 1 공통배선을 노출시키는 제 1 콘택홀을 통해 상기 제 1 공통배선과 접촉하고,

상기 공통전극의 제 2 수직부는 상기 제 2 공통배선과 중첩하며 상기 제 2 공통배선을 노출시키는 제 2 콘택홀을 통해 상기 제 2 공통배선과 접촉하는 것을 특징을 하는 횡전계 방식 액정표시장치용 어레이 기판.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0016] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로 특히, 고휘도 및 고화질을 구현하는 횡전계 방식 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.
- [0017] 일반적으로, 액정표시장치는 액체와 고체의 중간상인 액정의 전기-광학적 성질을 표시장치에 응용한 것이다. 즉, 액정은 액체와 같은 유동성을 갖는 유기분자인 액정이 결정과 같이 규칙적으로 배열된 상태의 것으로, 이 분자배열이 외부 전계에 의해 변화하는 성질을 이용한 것이다.
- [0018] 따라서, 액정의 분자배열 방향을 임의로 조절하면, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0019] 현재에는 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- [0020] 상기 액정표시장치는 공통 전극이 형성된 컬러필터 기판(상부기판)과 화소 전극이 형성된 어레이 기판(하부기판)과, 상부 및 하부기판 사이에 충진된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통 전극과 화소 전극이 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하다.

- [0021] 그러나, 상-하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다. 따라서, 상기의 단점을 극복하기 위해 새로운 기술이 제안되고 있다. 하기 기술될 액정표시장치는 횡전계에 의한 액정 구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.
- [0022] 이하, 도 1을 참조하여 일반적인 횡전계 방식 액정표시장치에 관해 상세히 설명한다.
- [0023] 도 1은 일반적인 횡전계 방식 액정표시장치의 단면을 도시한 확대 단면도이다.
- [0024] 도시한 바와 같이, 종래에 따른 횡전계 방식 액정표시장치(B)는 컬러필터기판(B1)과 어레이기판(B2)이 대향하여 구성되며, 컬러필터기판 및 어레이기판 (B1,B2)사이에는 액정층(LC)이 개재되어 있다.
- [0025] 상기 어레이기판(B2)은 투명한 절연 기판(10)에 정의된 다수의 화소(P)마다 박막트랜지스터(T)와 공통 전극(18)과 화소 전극(30)이 구성된다.
- [0026] 상기 박막트랜지스터(T)는 게이트 전극(14)과, 게이트 전극(14) 상부에 절연막(20)을 사이에 두고 구성된 반도체층(22)과, 반도체층(22)의 상부에 서로 이격하여 구성된 소스 및 드레인 전극(24,26)을 포함한다.
- [0027] 전술한 구성에서, 상기 공통 전극(18)과 화소 전극(30)은 동일 기판(10)상에 서로 평행하게 이격하여 구성된다.
- [0028] 그런데, 상기 공통 전극(18)은 상기 게이트 전극(14)과 동일층 동일물질로 구성되고, 상기 화소 전극(30)은 상기 소스 및 드레인 전극(24,26)과 동일층 동일물질로 구성할 수 있다.
- [0029] 도시하지는 않았지만, 상기 화소(P)의 일 측을 따라 연장된 게이트 배선(미도시)과, 이와는 수직한 방향으로 연장된 데이터 배선(미도시)이 구성되고, 상기 공통 전극(18)에 전압을 인가하는 공통 배선(미도시)이 구성된다.
- [0030] 상기 컬러필터 기판(B1)은 투명한 절연 기판(40) 상에, 상기 게이트 배선(미도시)과 데이터 배선(미도시)과 박막트랜지스터(T)에 대응하는 부분에 형성된 블랙매트릭스(42)와, 상기 화소(P)에 대응하여 형성된 컬러필터(44a,44b)를 포함한다.
- [0031] 상기 액정층(LC)은 상기 공통 전극(18)과 화소 전극(30)의 수평전계(35)에 의해 동작된다.
- [0032] 이하, 도 2를 참조하여, 전술한 바와 같은 횡전계 방식 액정표시장치용 어레이기판의 구성을 설명한다.
- [0033] 도 2는 종래의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 구성을 개략적으로 도시한 평면도이다.
- [0034] 도시한 바와 같이, 기판(10)상에 일 방향으로 연장된 게이트 배선(12)과, 게이트 배선(12)과는 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(28)이 구성된다.
- [0035] 또한, 상기 게이트 배선(12)과는 평행하게 이격하여 화소 영역(P)을 가로지르는 공통 배선(16)을 구성한다.
- [0036] 상기 게이트 배선(12)과 데이터 배선(28)의 교차지점에는 상기 게이트 배선(12)과 연결된 게이트 전극(14)과, 게이트 전극(14) 상부의 반도체층(22)과, 반도체층(22) 상부의 소스 전극(24)과 드레인 전극(26)을 포함하는 박막트랜지스터(T)가 구성된다.
- [0037] 상기, 화소 영역(P)은 상기 공통 배선(16)에 수직하게 연장되고 서로 평행하게 이격된 공통 전극(18)이 구성되고, 상기 공통 전극(18)사이에는 공통 전극(18)과 평행하게 이격된 화소 전극(30)이 구성된다.
- [0038] 그런데, 전술한 바와 같은 구성은 좌.우 시야각에 대한 보상효과는 얻을 수 있으나, 상.하 시야각(및 대각 시야각)에 대한 보상 효과는 약한 편이다.
- [0039] 따라서, 이를 해결하기 위한 방법으로, 상기 공통 전극(18)과 화소 전극(30)을 가로로 배치하고 이를 세로 방향으로 교대로 구성한 구조의 횡전계형 어레이기판이 제안되었다.
- [0040] 도 3은 종래의 제 2 예에 따른 횡전계형 어레이기판의 일부를 확대한 평면도이다.
- [0041] 도시한 바와 같이, 종래의 제 2 예에 따른 횡전계형 어레이기판(50)은, 제 1 방향에 구성되고 서로 평행하게 이격된 다수의 게이트 배선(52)과, 상기 게이트 배선(52)과 교차하는 제 2 방향에 구성되고 상기 게이트 배선(52)과는 화소 영역(P)을 정의하는 다수의 데이터 배선(66)을 포함한다.
- [0042] 상기 게이트 배선(52)과 데이터 배선(66)의 교차지점에는 스위칭 소자인 박막트랜지스터(T)가 구성되고, 상기 화소 영역(P)에는 공통 전극(56)과 화소 전극(72)이 구성된다.

- [0043] 상기 박막트랜지스터(T)는 게이트 전극(54)과, 게이트 전극(54)의 상부에 게이트 절연막(미도시)을 사이에 두고 구성된 액티브층(60)과, 상기 액티브층(60)의 상부에 이격된 소스 전극(62)과 드레인 전극(64)으로 구성된다. 이때, 상기 게이트 전극(54)은 게이트 배선(52)과 연결되고, 상기 소스 전극(62)은 상기 데이터 배선(66)과 연결되도록 구성한다.
- [0044] 한편, 상기 공통 전극(56)과 화소 전극(72)이 접촉하는 것을 방지하기 위해 일반적으로, 상기 공통 전극(56)은 상기 게이트 배선(52)과 동일층 동일물질로 형성되고, 상기 화소 전극(72)은 상기 공통 전극(56)과는 게이트 절연막(미도시)과 보호막(미도시)을 사이에 두고 형성된다 .
- [0045] 이때, 상기 화소 전극(72)은 상기 소스 및 드레인 전극(62,64)과 동일물질로 형성할 수 있으나 도시한 바와 같이, 개구영역 확보를 위해 투명한 재질로 형성한다.
- [0046] 상기 공통 전극(56)의 형상을 구체적으로 설명하면 도시한 바와 같이, 공통 전극(56)은 가로로 배치된 다수의 수평부(56a)와, 상기 수평부(56a)의 일 측과 타 측을 각각 연결하는 제 1 수직부(56b)와 제 2 수직부(56c)로 구성된다.
- [0047] 상기 화소 전극(72) 또한, 가로로 배치된 다수의 수평부(72a)와, 상기 수평부(72a)의 일 측과 타 측을 각각 연결하는 제 1 수직부(72b)와 제 2 수직부(72c)로 구성된다.
- [0048] 전술한 바와 같이 공통 전극(56)과 화소 전극(72)이 가로로 배치된 구조는 종래와는 달리 상.하 시야각을 확보할 수 있으며, 두 전극(56,72)에 동시에 기울기를 주게 되면 대각방향으로 시야각을 더욱 확대할 수 있는 장점이 있다.
- [0049] 그러나, 전술한 바와 같은 구성은, 상기 공통 전극(56)과 화소 전극(72)이 다른 층에 구성되기 때문에, 마스크 공정시 미스얼라인(misalign)이 발생할 수 있고, 이는 화질을 저하하는 원인이 된다.
- [0050] 이에 대해, 이하 도면을 참조하여 설명한다.
- [0051] 도 4는 도 3의 어레이부로 구성된 횡전계 방식 어레이기판의 일부 단면도이다.
- [0052] 도시한 바와 같이, 기판(50) 상에 공통 전극의 수평부(56a)가 구성되고, 상기 공통 전극의 수평부(56a)사이 영역에 게이트 절연막(58)과 보호막(68)을 사이에 두고 화소 전극의 수평부(72a)가 구성된다.
- [0053] 이때, 상기 공통 전극(56a)을 먼저 패터닝한 후, 화소 전극(72a)을 패터닝하는 공정을 진행한다.
- [0054] 일반적으로, 마스크 공정은 동일한 패턴을 형성하기 위해, 기판(50) 면에 대해 마스크(미도시)를 이동하면서 반복되는 노광공정을 진행한다. 이러한 공정과정에서 마스크(미도시)의 미스 얼라인(misalign)이 발생할 수 있다.
- [0055] 이와 같은 경우, 정상 영역(NA)에서 공통 전극의 수평부(56a)와 화소 전극의 수평부(72a)간 이격거리가 L이라면, 미스 얼라인 영역(ANA)에서는 상기 공통 전극의 수평부(56a)과 화소 전극의 수평부(72a)간 이격거리가 $L - \alpha$ (또는 $L + \alpha$)의 값으로 패터닝되는 불량이 발생할 수 있다.
- [0056] 이러한 미스 얼라인(misalign)불량이 발생하게 되면, 부분적으로 화질이 불균일한 부분이 나타나며 이로 인해, 액정패널의 표시품위가 저하되는 문제가 있다.
- [0057] 더욱이, 상기 공통 전극이 불투명한 재질이므로 여전히 고휘도를 구현하기 어려운 문제가 있다.

발명이 이루고자 하는 기술적 과제

- [0058] 본 발명은 전술한 문제를 해결하기 위해 제안된 것으로, 본 발명은 공통 전극과 화소 전극을 동일층에 투명한 도전성 물질로 구성하고, 데이터 배선을 중심으로 양측에서 발생하는 기생용량이 동일하도록 새로운 구조의 횡전계형 어레이기판을 제안하는 것을 목적으로 한다.
- [0059] 또한, 전술한 새로운 구조의 어레이기판을 채용함으로써, 고휘도 및 고화질을 구현하는 횡전계형 액정표시장치를 제작하는 것을 목적으로 한다.

발명의 구성 및 작용

- [0060] 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 횡전계 방식 액정표시장치용 어레이기판은 다수의 화소 영역이 정의된 기판과; 상기 화소 영역의 일 측과 타 측에 위치하여 교차 구성된 게이트 배선과 데이터 배선과; 상기 화소 영역의 양측에 위치하여, 상기 데이터 배선과 평행하게 이격된 공통 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 위치한 박막트랜지스터와; 상기 화소 영역에 위치하고, 수직부와 이에 연장된 수평부로 구성된 공통 전극과 화소 전극에 있어서, 상기 화소 영역 일 측의 상.하에 순차 구성된 상기 공통 전극과 화소 전극의 제 1 수직부와, 상기 화소 영역의 타 측에 상,하로 순차 구성된 화소 전극과 공통 전극의 제 2 수직부와, 상기 공통 전극과 화소 전극의 제 1 및 제 2 수직부에서 서로 마주보는 방향으로 연장된 수평부를 포함한다.
- [0061] 상기 화소 전극의 제 1 및 제 2 수직부는 화소 영역의 양측에 대칭되는 방향으로 구성하고, 상기 공통 전극의 제 1 및 제 2 수직부 또한 화소 영역의 양측에 대칭되는 방향으로 구성하는 것을 특징으로 한다.
- [0062] 상기 공통 전극의 제 1,2 수직부는 하부의 상기 공통 배선과 접촉하여 신호를 받도록 구성되고, 상기 화소 전극의 제 1,2 수직부는 상기 임의의 수평부를 공유하면서 구성되는 동시에, 상기 박막트랜지스터에서 신호를 받는 것을 특징으로 한다.
- [0063] 본 발명의 제 1 특징에 따른 횡전계 방식 액정표시장치용 어레이기판 제조방법은 기판을 준비하는 단계와; 상기 기판 상에 다수의 화소 영역을 정의하는 단계와; 상기 화소 영역의 일 측과 타 측에 위치하여 교차 구성된 게이트 배선과 데이터 배선을 형성하는 단계와; 상기 화소 영역의 양측에 위치하여, 상기 데이터 배선과 평행하게 이격된 공통 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 위치한 박막트랜지스터를 형성하는 단계와; 상기 화소 영역에 공통 전극과 화소 전극을 형성함에 있어, 상기 화소 영역의 일 측에 상기 공통 전극과 화소 전극의 제 1 수직부를 상.하로 형성하고, 상기 화소 영역의 타 측에 상기 화소 전극과 공통 전극의 제 2 수직부를 상.하로 형성되며, 상기 공통 전극과 화소 전극의 제 1 및 제 2 수직부에서 서로 마주보는 방향으로 수평부를 연장 형성하는 단계를 포함한다.
- [0064] 상기 화소 전극의 제 1 및 제 2 수직부는 화소 영역의 양측에 대칭되는 방향으로 형성하고, 상기 공통 전극의 제 1 및 제 2 수직부 또한 화소 영역의 양측에 대칭되는 방향으로 형성하는 것을 특징으로 한다.
- [0065] 상기 공통 전극의 제 1,2 수직부는 하부의 공통 배선과 접촉하여 신호를 받도록 형성되고, 상기 화소 전극의 제 1,2 수직부는 임의의 수평부를 공유하면서 형성되는 동시에, 상기 박막트랜지스터에서 신호를 받는 것을 특징으로 한다.
- [0066] 본 발명의 제 2 특징에 따른 횡전계 방식 액정표시장치용 어레이기판 제조방법은 기판 상에 스위칭 영역을 포함하는 다수의 화소 영역을 정의하는 단계와; 상기 스위칭 영역에 게이트전극과, 게이트 전극에서 연장되어 상기 화소 영역의 제 1 변을 따라 연장된 게이트 배선과, 상기 화소 영역의 일 측과 타 측에 공통 배선을 형성하는 단계와; 상기 게이트 전극의 상부에 게이트 절연막을 사이에 두고 액티브층과 오믹 콘택층을 형성하는 단계와; 상기 오믹 콘택층의 상부에 이격된 소스 전극과 드레인 전극과, 상기 소스 전극에서 상기 게이트 배선과 교차하는 방향의 화소영역의 제 2 변을 따라 데이터 배선을 형성하는 단계와; 상기 소스 및 드레인 전극과 데이터 배선이 형성된 기판의 전면에, 상기 드레인 전극을 노출하는 제 1 콘택홀과, 상기 화소 영역의 양측에 위치한 공통 배선을 노출하는 다수의 제 2 콘택홀을 포함하는 보호막을 형성하는 단계와; 상기 화소 영역에 공통 전극과 화소 전극을 형성함에 있어, 상기 화소 영역의 일 측에 상기 공통 전극과 화소 전극의 제 1 수직부를 상.하로 형성하고, 상기 화소 영역의 타 측에 상기 화소 전극과 공통 전극의 제 2 수직부를 상.하로 형성되며, 상기 공통 전극과 화소 전극의 제 1 및 제 2 수직부에서 서로 마주보는 방향으로 수평부를 연장형성하는 단계를 포함한다.
- [0067] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0068] - - 제 1 실시예 - -
- [0069] 본 발명의 제 1 실시예의 구조는, 가로로 배치하는 공통 전극과 화소 전극을 동일층 동일물질로 구성하는 것을 특징으로 한다.
- [0070] 이하, 도면을 참조하여, 본 발명에 따른 어레이 기판의 구성을 설명한다.
- [0071] 도 5는 본 발명에 따른 횡전계형 어레이기판의 일부를 확대한 평면도이다.
- [0072] 도시한 바와 같이, 본 발명에 따른 횡전계형 액정표시장치용 어레이기판(100)에 제 1 방향으로 다수의 게이트

배선(102)을 구성하고, 상기 게이트 배선(102)과 교차하는 제 2 방향으로 다수의 데이터 배선(118)을 구성한다.

- [0073] 상기 게이트 배선(102)과 데이터 배선(118)의 교차지점에는 게이트 전극(104)과 액티브층(110)과 소스 전극(114)과 드레인 전극(116)을 포함하는 박막트랜지스터(T)를 구성한다.
- [0074] 상기 화소 영역(P)에는 상기 게이트 배선(102)과 동일층에 형성한 공통 배선(106)을 구성한다. 이때, 공통 배선(106)은 이웃한 화소 영역(P)간 일체로 구성하는 것을 특징으로 한다. 이러한 형태를 만족하면서 상기 공통 배선(106)의 형상은 다양하게 변형 가능하다.
- [0075] 한편, 상기 화소 영역(P)에는 상기 공통 배선(106)과 접촉하는 공통 전극(128)과, 상기 드레인 전극(116)과 접촉하는 화소 전극(126)을 구성한다. 이때, 두 전극(126,128)은 모두 동일층에 투명한 재질로 구성한다.
- [0076] 상기 두 전극(126,128)의 형상을 상세히 설명하면, 상기 공통 전극(128)은 상기 화소영역(P)의 일 측에 위치한 수직부(128a)와, 수직부(128a)에서 연장된 다수의 수평부(128b)로 구성되고, 상기 화소 전극(126)은 상기 화소 영역(P)의 타 측에 위치한 수직부(126a)와, 상기 수직부(126a)에서 상기 공통 전극의 수직부(128a) 방향으로 연장된 다수의 수평부(126b)로 구성한다.
- [0077] 진술한 구성은, 상기 화소전극(126)과 공통전극(128)을 동일층에 형성하고 모두 투명한 재질로 형성함으로써, 마스크(미도시)의 미스 얼라인(misalign)이 발생하더라도 상기 화소전극(126)과 공통전극(128)의 이격거리는 균일하게 유지할 수 있다.
- [0078] 또한, 두 전극(126,128)을 모두 투명한 재질로 형성함으로써, 개구영역 확보를 통해 휘도를 개선할 수 있는 장점이 있다.
- [0079] 그런데, 앞서 언급한 바와 같이, 상기 공통 전극(128)은 하부에 구성된 상기 공통 배선(106)에서 신호를 인가받도록 설계하고, 상기 화소 전극(126)은 상기 박막트랜지스터(T)의 드레인 전극(114)과 접촉하여 화상 신호를 인가받도록 설계된다.
- [0080] 그런데, 상기 공통 전극(128)과 화소 전극(126)을 모두 투명한 물질로 사용하는 경우에는 동일층에 구성하는 것이 일반적이며 이때에는, 상기 두 전극이 쇼트(short)되는 구조를 피하는 설계가 필요하다.
- [0081] 이러한 면에서, 도 5에 도시한 구조는, 화소 영역(P)의 일 측에 화소 전극(126)의 수직부(126a)를 구성하고, 화소 영역(P)의 타 측에 공통 전극(128)의 수직부(128a)를 구성하였고, 상기 각 수직부(126a,128a)에서 연장된 수평부(126b,126b) 또한 이격하여 구성함으로써, 두 전극(126,128)간 겹쳐지는 부분이 없도록 설계한 구조이다.
- [0082] 그러나, 상기와 같이 데이터 배선(118)을 중심으로 일 측에 공통 신호가 인가되는 공통 전극(128a)이 위치하고 타 측에는 영상신호가 인가되는 화소 전극(126a)이 위치한 구조에서는, 데이터 배선과(118) 상기 두 전극(124,126)간 발생하는 기생용량의 불균일에 의해 플리커(flicker) 및 세로선과 같은 화질 불균일이 발생할 수 있다.
- [0083] 이에 대해, 이하 도 6을 참조하여 설명한다.
- [0084] 도 6은 도 5의 VI-VI을 따라 절단한 단면도이다.
- [0085] 도시한 바와 같이, 기판(100)상에 공통 배선(106)이 화소 영역(P) 마다 위치하게 되고, 이웃한 화소영역(P)사이에 데이터 배선(118)이 위치한다.
- [0086] 또한, 상기 데이터 배선(118)의 일 측과 타 측에는 상기 공통 전극의 수직부(128a)와 화소 전극의 수직부(126a)가 위치한다.
- [0087] 진술한 구성에서, 상기 데이터 배선(118)의 일 측에 위치한 공통 전극의 수직부(128a)와 타 측에 위치한 화소 전극의 수직부(126a)와, 상기 데이터 배선(118)과의 사이에 기생용량(C1,C2)이 발생하게 된다.
- [0088] 이때, 상기 공통 전극(128a)과 화소 전극(126a)에 인가되는 신호의 레벨(전압값)이 다르기 때문에, 상기 데이터 배선(118)을 중심으로 양측에 위치한 두 전극(126a,128a)과의 사이에 발생하는 기생용량(C1,C2)에 차이가 발생하게 된다.
- [0089] 이러한 기생용량(C1,C2)의 차이는 화소의 구동에 영향을 주어, 플리커(flicker) 또는 세로선 불량 등의 원인이 되어 이로인해, 화질의 불균일을 초래하여 표시품위를 저하시키는 문제가 있다.
- [0090] 따라서, 이를 해결하기 위한 구조를 이하, 제 2 실시예를 통해 설명한다.

- [0091] -- 제 2 실시예 --
- [0092] 본 발명의 제 2 실시예는 데이터 배선의 일 측과 타 측에 상기 데이터 배선의 길이 방향을 따라, 화소 전극과 공통 전극이 교대로 위치하도록 설계하는 것을 특징으로 한다.
- [0093] 이하, 도면을 참조하여, 본 발명에 따른 어레이 기판의 구성을 설명한다.
- [0094] 도 7은 본 발명의 제 2 실시예에 따른 횡전계형 어레이기판의 일부를 확대한 평면도이다.
- [0095] 도시한 바와 같이, 본 발명에 따른 횡전계형 액정표시장치용 어레이기판(200)은 제 1 방향으로 구성된 다수의 게이트 배선(202)과, 상기 게이트 배선(202)과 교차하는 제 2 방향으로 구성된 다수의 데이터 배선(218)을 포함한다.
- [0096] 상기 게이트 배선(202)과 데이터 배선(218)의 교차지점에는 게이트 전극(204)과 액티브층(210)과 소스 전극(214)과 드레인 전극(216)으로 구성된 박막트랜지스터(T)를 구성한다.
- [0097] 상기 화소 영역(P)에는 상기 게이트 배선(202)과 동일층에 형성한 공통 배선(206)을 구성한다. 이때, 공통 배선(206)은 최소한 상기 데이터 배선(218)과 근접하여 구성하며, 이웃한 화소 영역(P)간 일체로 구성하는 것을 특징으로 한다.
- [0098] 이러한 형태를 만족하면서 상기 공통 배선(206)의 형상은 다양하게 변형 가능하다. 또한, 상기 화소 영역(P)에는 상기 공통 배선(206)과 접촉하는 공통 전극(226)과, 상기 드레인 전극(216)과 접촉하는 화소 전극(224)을 구성한다. 이때, 두 전극(224, 226)은 모두 동일층에 투명한 재질로 구성한다.
- [0099] 상기 두 전극(224, 226)의 형상을 상세히 설명하면, 상기 공통 전극(226)은 화소 영역(P)의 양측에 위치한 제 1 및 제 2 수직부(226a, 226c)와, 수직부(226a, 226c)에서 연장된 다수의 수평부(226b, 226d)로 구성되고, 상기 화소 전극(224) 또한 화소 영역(P)의 양측에 위치한 제 1 및 제 2 수직부(224a, 224c)와, 상기 수직부(224a, 224c)에서 상기 공통 전극의 수직부(226a, 226c) 방향으로 연장된 다수의 수평부(224b, 224d)로 구성한다.
- [0100] 이때, 특징적인 것은 화소 영역(P) 내에서, 상기 화소 전극(224)의 제 1, 2 수직부(224a, 224c)와 공통 전극(226)의 제 1, 2 수직부(226a, 226c)를 대각선 방향으로 대칭되게 구성하는 것이다.
- [0101] 한편, 상기 공통 전극(226)과 화소 전극(224)은 화소 영역(P)의 상, 하부에 위치한 수직부(226a, 224a)가 서로 반대의 위치에 구성됨에도 불구하고, 상기 공통 전극(226)의 제 1 및 제 2 수직부(226a, 226c)는 각각 하부의 공통 배선(106)과 연결하여 동일한 신호를 받을 수 있고, 상기 화소 전극(224)의 제 1 및 제 2 수직부(224a, 224c)는 임의의 수평부(224b 또는 224d)를 공유하는 구조로 구성함으로써, 상기 드레인 전극(218)으로부터 동일한 신호를 받을 수 있다.
- [0102] 전술한 바와 같은 공통 전극 및 화소 전극(124, 126)의 구성을 데이터 배선(218)을 중심으로 설명하면, 상기 데이터 배선(218)의 좌측에는 길이 방향으로 화소 전극(224)과 공통 전극(226)의 제 2 수직부(224c, 226c)가 순차 구성되고, 상기 데이터 배선(218)의 우측에는 화소 전극(224)과 공통 전극(226)의 제 1 수직부(224a, 226a)가 순차 구성된 형상이 된다.
- [0103] 이러한 구성은, 데이터 배선(118)과 상기 데이터 배선(118)의 일 측과 타 측에 위치한 전극간 발생하는 기생용량이 동일해 지는 결과를 얻을 수 있다.
- [0104] 이에 대해, 이하 도 8을 참조하여 설명한다.
- [0105] 도 8은 상기 기생용량이 동일함을 설명하기 위한 본 발명에 따른 횡전계형 어레이기판의 부분 평면도이다.
- [0106] 도시한 바와 같이, 서로 이웃한 화소 영역(P)사이에 데이터 배선(218)이 위치하고, 상기 데이터 배선(218)의 좌측에는 길이 방향으로 따라 화소 전극(224)과 공통 전극(226)의 제 2 수직부(224c, 226c)가 순차 위치하고, 상기 데이터 배선(218)의 우측에는 화소 전극(224)과 공통 전극(226)의 제 1 수직부(224a, 226a)가 순차 위치한다.
- [0107] 따라서, 상기 데이터 배선(218)을 중심으로 4영역(A, B, C, D)으로 구분 짓는다면, 데이터 배선(218)의 좌측 상부에 대응하는 A영역은 데이터 배선(218)과 화소 전극의 제 2 수직부(224c)사이에 기생용량이 발생하게 되고, 상기 데이터 배선(218)의 좌측 하부에는 대응하는 B영역은 데이터 배선(218)과 공통 전극의 제 2 수직부(226c)사이에 기생용량이 발생하게 된다.
- [0108] 반대로, 상기 데이터 배선(218)의 우측 상부에 대응하는 C영역은 데이터 배선(118)과 공통 전극(226)의 제 1 수

직부(226a)사이에 기생용량이 발생하게 되고, 상기 데이터 배선(218)의 우측 하부에 대응하는 D영역은 상기 데이터 배선(218)과 화소 전극(224)의 제 1 수직부(224a)사이에 기생용량이 발생하게 된다.

- [0109] 따라서, A영역과 B영역의 기생용량을 합한 값은 상기 C영역과 D영역의 기생용량을 합한 값과 같다.
- [0110] 그러므로, 전술한 본 발명에 따른 횡전계형 어레이기판은, 데이터 배선(118)의 양측에서 발생하는 기생용량의 차이에 의한 플리커 또는 세로선 불량들을 방지할 수 있는 장점이 있다.
- [0111] 이하, 공정 순서도를 참조하여, 본 발명의 제 2 실시예에 따른 횡전계형 액정표시장치용 어레이기판의 제조공정을 설명한다.
- [0112] 도 9a 내지 도 9d와 도 10a 내지 도 10d는 도 7과 도 8의 VIII-VIII과 IX-IX를 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이다.
- [0113] 도 9a와 도 10a에 도시한 바와 같이, 기판(200)상에 스위칭 영역(S)을 포함하는 화소영역(P)을 정의 한다.
- [0114] 상기 스위칭 영역과 화소 영역(S,P)이 정의된 기판(200)상에 일 방향으로 연장된 게이트 배선(202)과, 상기 게이트 배선(202)과 연결된 게이트 전극(204)을 형성한다.
- [0115] 동시에, 상기 화소 영역(P)의 양측에는 공통 배선(206)을 구성하며, 화소영역의 상부 또는 하부에서 연결되도록 형성한다.
- [0116] 상기 게이트 전극(204)과 게이트 배선(도 6의 202)과 공통 배선(206)이 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(208)을 형성한다.
- [0117] 상기 게이트 절연막(208)이 형성된 기판(200)의 전면에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패틴하여, 상기 게이트 전극(204)에 대응하는 게이트 절연막(208)의 상부에 액티브층(210)과 오믹 콘택층(212)을 형성한다.
- [0118] 도 9b와 도 10b에 도시한 바와 같이, 상기 액티브층(210)과 오믹 콘택층(212)이 형성된 기판(200)의 전면에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 티타늄(Ti), 몰리브덴(MoW)등을 포함하는 도전성 금속 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하고 패틴하여, 상기 오믹 콘택층(212)의 상부에 이격된 소스 전극(214)과 드레인 전극(216)을 형성한다.
- [0119] 동시에, 상기 소스 전극(214)과 연결되는 동시에 상기 게이트 배선(202)과 수직하게 교차하는 데이터 배선(218)을 형성한다.
- [0120] 이때, 상기 소스 전극(214)과 드레인 전극(216)의 이격된 사이로 노출된 오믹 콘택(212)층을 제거하여 상기 오믹 콘택층(212)하부의 액티브층(210)을 노출하는 공정을 진행한다.
- [0121] 도 9c와 도 10c에 도시한 바와 같이, 상기 소스 및 드레인 전극(214,216)등이 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기 절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 증착하거나 경우에 따라서는, 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나 또는 그 이상의 물질을 도포하여 보호막(220)을 형성한다.
- [0122] 상기 보호막(220)을 패틴하여, 상기 드레인 전극(216)의 일부를 노출하는 드레인 콘택홀(222)을 형성하고 동시에, 상기 공통배선(206)의 일부를 노출하는 공통배선 콘택홀(223)을 형성한다.
- [0123] 이때, 공통 배선 콘택홀(223)은 상기 데이터 배선(216)의 일 측에 위치한 공통 배선(206)의 상부 또는 하부에 형성하고, 이러한 경우 데이터 배선(218)의 타 측에 위치한 공통 배선(206)의 하부 또는 상부에 구성한다.
- [0124] 도 9d와 도 10d에 도시한 바와 같이, 상기 드레인 전극(116)과 공통 배선(206)의 일부를 노출하는 보호막(220)이 형성된 기판(200)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패틴하여, 상기 드레인 전극(216)과 접촉하는 화소 전극(224)과, 상기 공통 배선(206)과 접촉하는 공통 전극(226)을 형성한다.
- [0125] 상기 공통 전극(226)은 화소 영역(P)의 양측에 위치한 제 1 및 제 2 수직부(도 8의 226a,226c)와, 제 1 및 제 2 수직부(도 8의 226a,226c)에서 연장된 다수의 수평부(도 8의 226b,226d)로 구성되고, 상기 화소 전극(224) 또한 화소 영역(P)의 양측에 위치한 제 1 및 제 2 수직부(224a,도 8의 224c)와, 상기 제 1 및 제 2 수직부(224a,도

8의 224c)에서 상기 공통 전극의 수직부(도 8의 226a,226c) 방향으로 연장된 다수의 수평부(224b,도 8의 224d)로 구성된다.

[0126] 이때, 상기 공통 전극(226)의 수직부(도 8의 228a,228c)는 하부의 공통 배선(206)과 연결하고, 상기 화소 전극(224)의 제 1 및 제 2 수직부(224a,도 8의 224c)는 임의의 수평부(224b 또는 224d)를 공유하는 동시에, 상기 드레인 전극(216)과 접촉하도록 형성한다.

[0127] 이상으로, 본 발명에 따른 횡전계형 어레이기판을 제작할 수 있다.

발명의 효과

[0128] 전술한 바와 같이, 본 발명에 따른 횡전계형 액정표시장치용 어레이기판은, 공통 전극과 화소 전극을 모두 투명한 도전성 물질로 사용함으로써 개구영역 확보를 통한 고휘도를 구현할 수 있는 효과가 있다.

[0129] 또한, 화소 전극과 공통 전극을 가로로 배치함으로써 상,하 방향에서도 시야각을 확보할 수 있는 효과가 있다.

[0130] 또한, 데이터 배선의 양측에서 발생하는 기생용량이 동일하도록 유도할 수 있으므로, 기생용량의 차이에 의해 발생하는 플리커(flicker)또는 세로선 불량을 방지할 수 있으므로 고화질을 구현할 수 있는 효과가 있다.

도면의 간단한 설명

[0001] 도 1은 일반적인 횡전계 방식 액정표시장치의 일부를 개략적으로 도시한 단면도이고,
 [0002] 도 2는 종래의 제 1 예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 도시한 확대 평면도이고,
 [0003] 도 3은 종래의 제 2 예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 일부를 확대한 평면도이고,
 [0004] 도 4는 도 3의 어레이부로 구성된 횡전계 방식 어레이기판의 단면 구성을 도시한 도면이고,
 [0005] 도 5는 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 확대한 평면도이고,
 [0006] 도 6은 도 5의 VI-VI을 따라 절단한 단면도이고,
 [0007] 도 7은 본 발명의 제 2 실시예에 따른 횡전계형 액정표시장치용 어레이기판의 단일화소를 도시한 평면도이고,
 [0008] 도 8은 도 7의 구성을 데이터 배선을 중심으로 나타낸 평면도이고,
 [0009] 도 9a 내지 도 9d와 도 10a 내지 도 10d는 도 7의 VIII-VIII과 도 8의 IX-IX를 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이다.

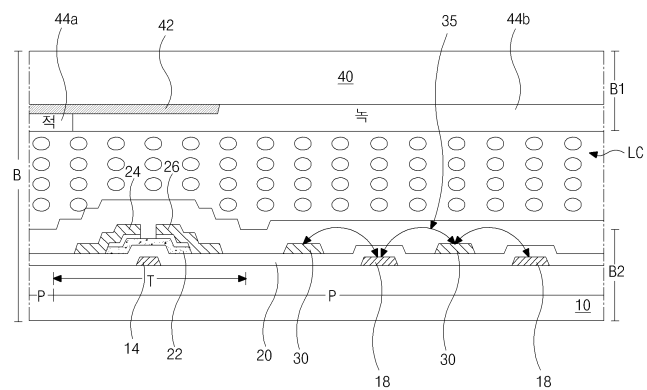
[0010] <도면의 주요부분에 대한 간단한 설명>

[0011] 200 : 기판	202 : 게이트 배선
[0012] 204 : 게이트 전극	214 : 소스 전극
[0013] 216 : 드레인 전극	218 : 데이터 배선
[0014] 224 : 화소 전극	226 : 공통 전극

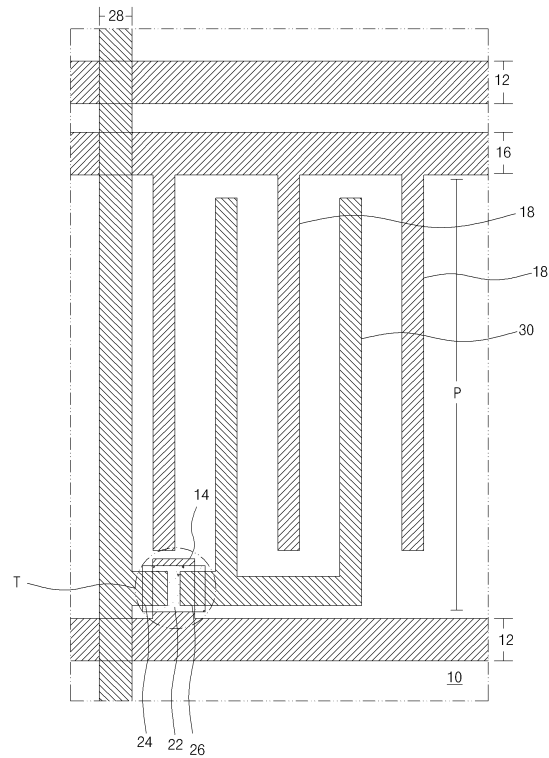
[0015]

도면

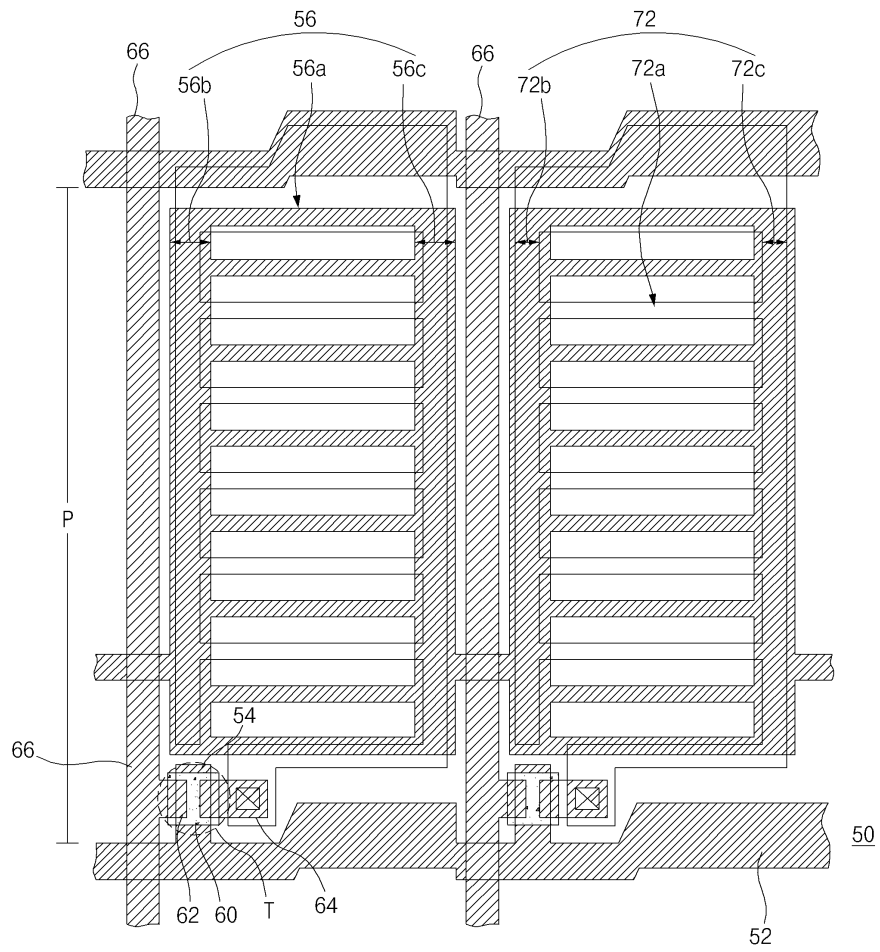
도면1



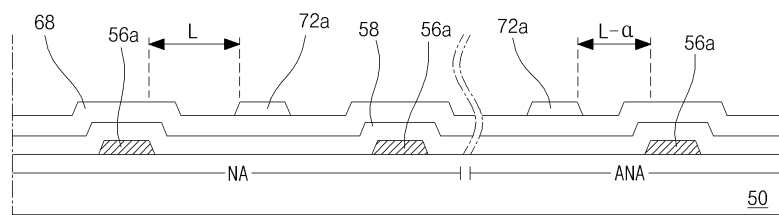
도면2



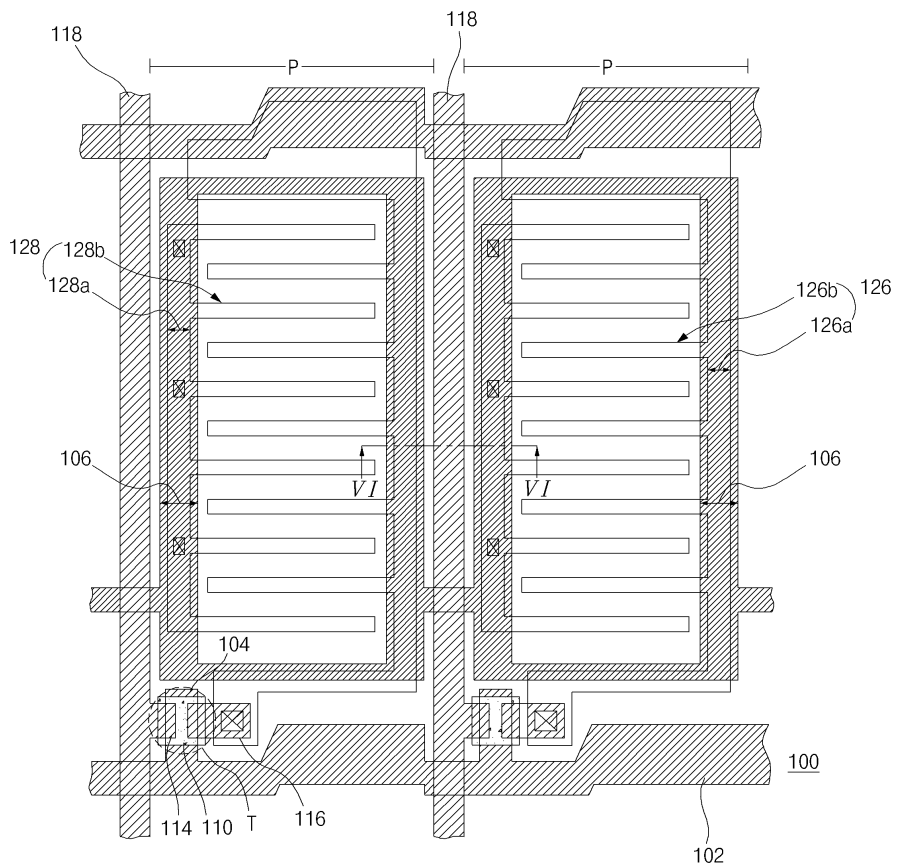
도면3



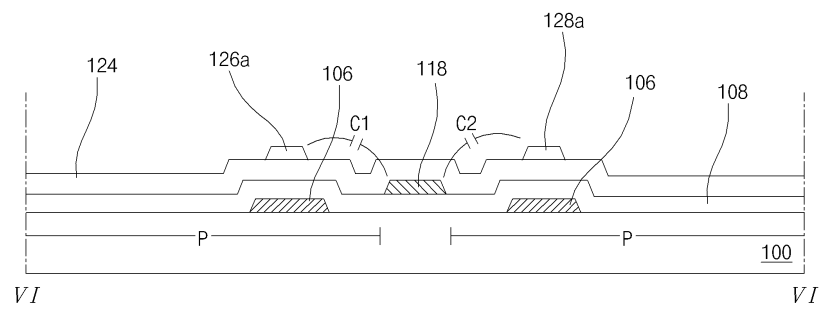
도면4



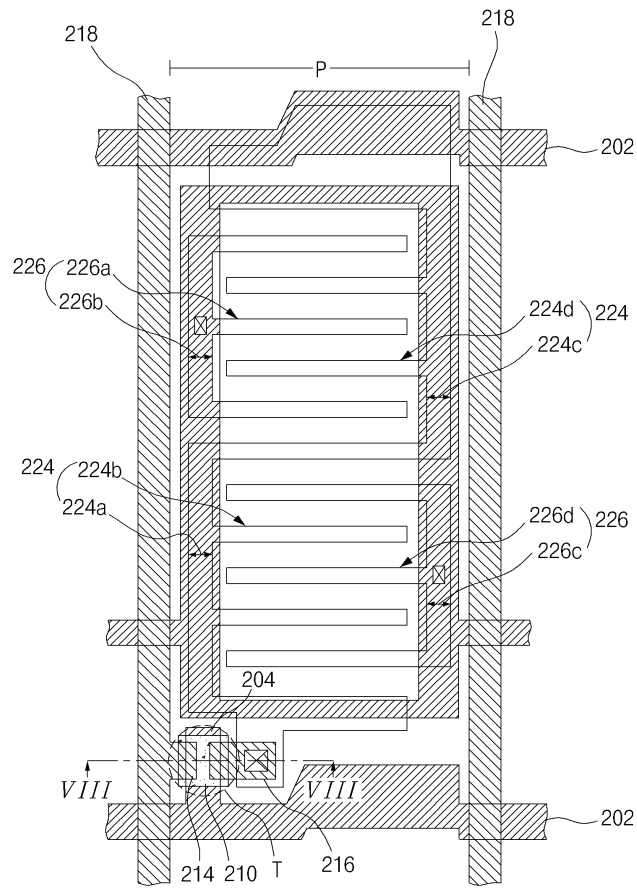
도면5



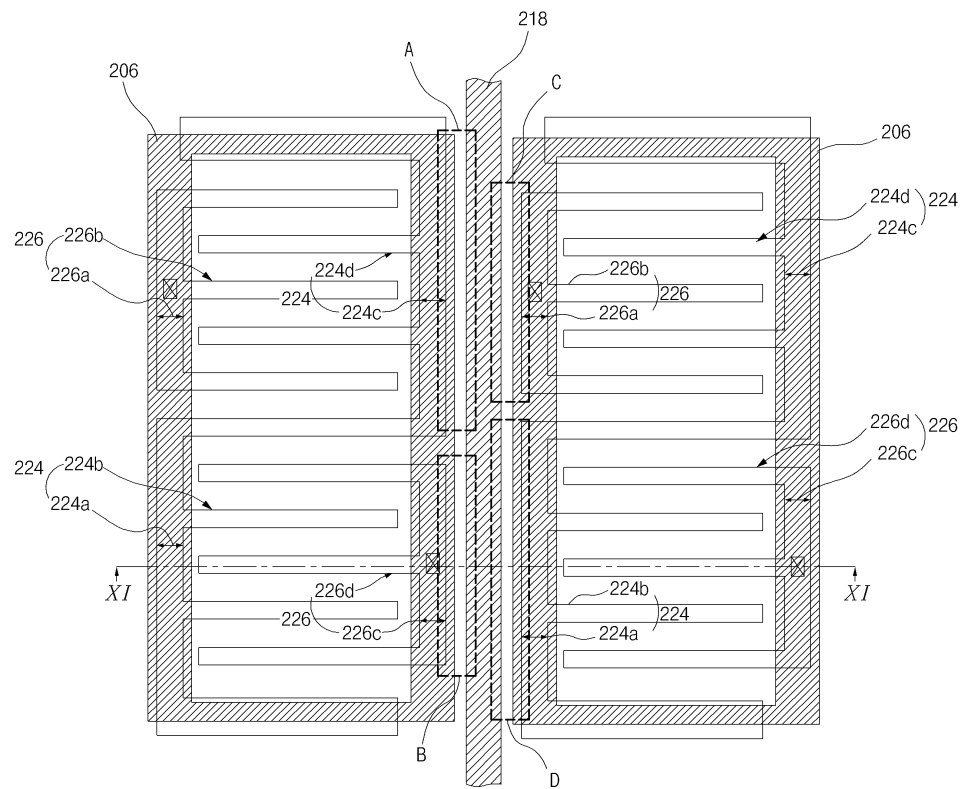
도면6



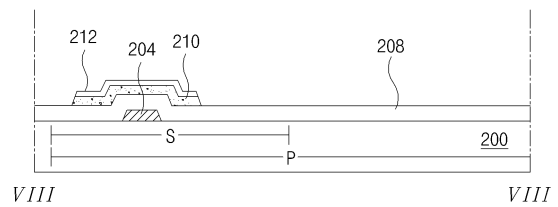
도면7



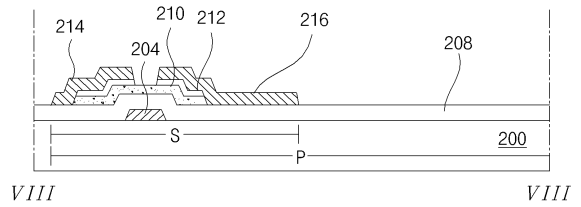
도면8



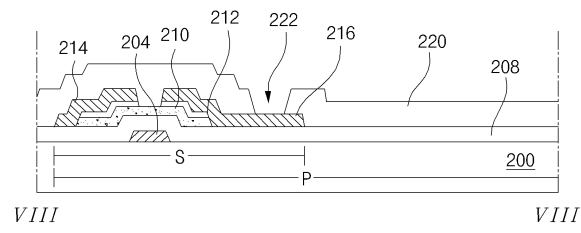
도면9a



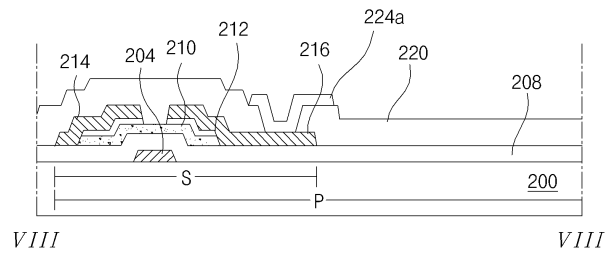
도면9b



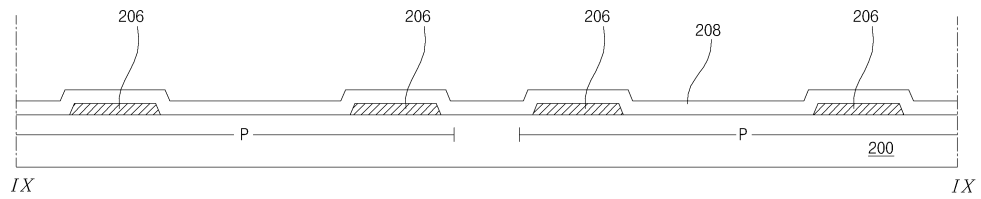
도면9c



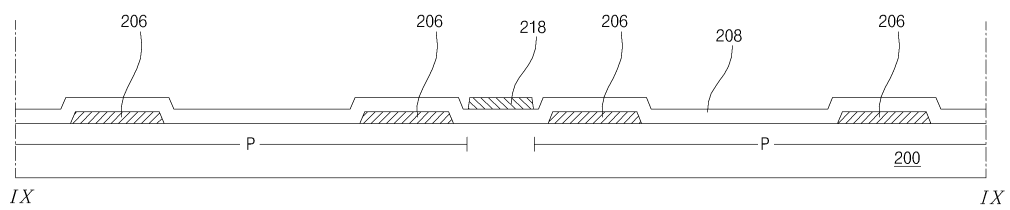
도면9d



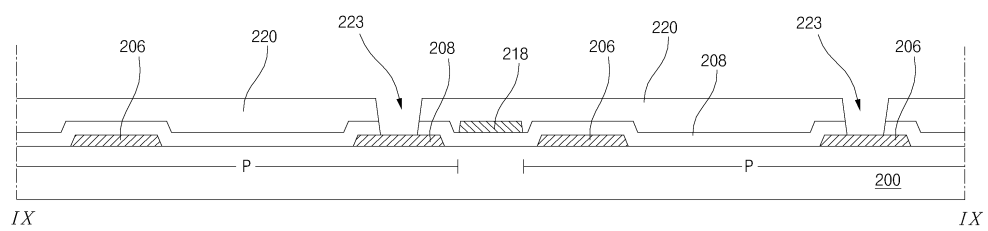
도면10a



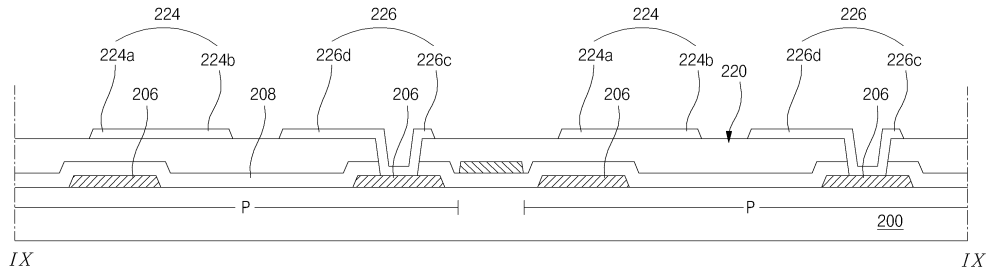
도면10b



도면10c



도면10d



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제1항, 12째줄

【변경전】

위치하는 포함하는 횡전계

【변경후】

위치하는 횡전계

专利名称(译)	用于横向电场型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR100978370B1	公开(公告)日	2010-08-30
申请号	KR1020050133553	申请日	2005-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KANG BYUNG KOO		
发明人	KANG, BYUNG KOO		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F1/13439 G02F2001/134372 G02F2001/13606		
其他公开文献	KR1020070070724A		
外部链接	Espacenet		

摘要(译)

用于液晶显示装置的基板包括：沿基板上的第一方向的栅极线，沿第二方向并与该栅极线交叉以限定像素区域的数据线，基板上的薄膜晶体管并且电连接至液晶显示器。栅极和数据线，像素区域中的并连接到薄膜晶体管的像素电极以及像素区域中的公共电极，数据线与数据线第一侧的公共电极和像素电极之间的第一电容基本上等于数据线与在数据线第二侧的公共电极和像素电极之间的第二电容。

