



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년05월17일
 (11) 등록번호 10-0958246
 (24) 등록일자 2010년05월07일

(51) Int. Cl.
G02F 1/1333 (2006.01)
 (21) 출원번호 10-2003-0084626
 (22) 출원일자 2003년11월26일
 심사청구일자 2008년11월25일
 (65) 공개번호 10-2005-0050956
 (43) 공개일자 2005년06월01일
 (56) 선행기술조사문헌
 JP2003207797 A
 KR1020000062978 A
 KR1020030057149 A

(73) 특허권자
엘지디스플레이 주식회사
 서울 영등포구 여의도동 20번지
 (72) 발명자
김용권
 경기도군포시산본동세종APT638-1303
 (74) 대리인
허용특

전체 청구항 수 : 총 15 항

심사관 : 유주호

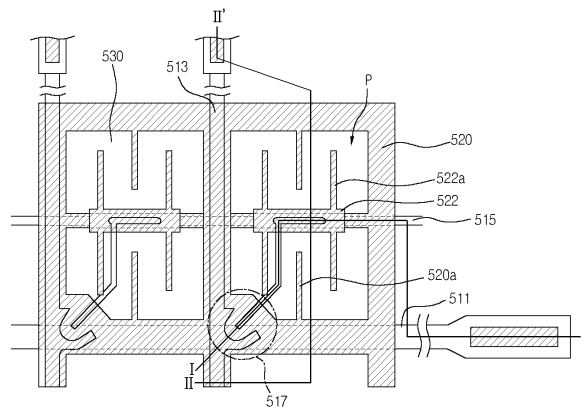
(54) 횡전계 방식의 액정표시장치 및 그 제조방법

(57) 요약

본 발명에 의한 횡전계 방식의 액정표시장치는, 제 1기판과; 상기 제 1기판 상에 교차하여 화소영역을 정의하는 게이트 라인 및 데이터 라인과; 상기 게이트 라인 및 데이터 라인과 연결되어 있는 박막트랜지스터와; 상기 화소 영역 상에 형성되고, 상기 박막트랜지스터와 연결되어 있으며, 다수의 수직패턴이 구비된 화소전극과; 상기 화소전극의 각 수직패턴과 서로 엇갈리게 배열되는 다수의 수직패턴이 구비되고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되도록 형성된 공통전극과; 상기 화소영역 상의 화소전극 및 공통전극의 하부에 형성되는 컬러필터와; 상기 제 1기판 상부에 일정 간격 이격되어 배치된 투명의 제 2기판과; 상기 제 1 및 제 2 기판 사이에 형성되어 있는 액정층이 포함되는 것을 특징으로 한다.

이와 같은 본 발명에 의하면, 상부기판을 bare glass로 할 수 있게 되어 공정이 단순화되고, 재료비 절감 및 수율이 향상되며, 또한 컬러필터 및 차광막을 모두 하부기판 상에 형성함으로써, 개구율이 향상되고, 박막트랜지스터의 광전류를 완전히 차단할 수 있다는 장점이 있다.

대표도 - 도5



특허청구의 범위

청구항 1

제 1기판과,
 상기 제 1기판 상에 교차하여 화소영역을 정의하는 게이트 라인 및 데이터 라인과,
 상기 게이트 라인 및 데이터 라인과 연결되어 있는 박막트랜지스터와,
 상기 화소영역 상에 형성되고, 상기 박막트랜지스터와 연결되어 있으며, 다수의 수직패턴이 구비된 화소전극과,
 상기 화소전극의 각 수직패턴과 서로 엇갈리게 배열되는 다수의 수직패턴이 구비되고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되도록 형성된 공통전극과,
 상기 화소영역 상의 화소전극 및 공통전극의 하부에 형성되는 컬러필터와,
 상기 제 1기판 상부에 일정 간격 이격되어 배치된 투명의 제 2기판과,
 상기 제 1 및 제 2 기판 사이에 형성되어 있는 액정층이 포함되는 것을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 2

제 1항에 있어서,
 상기 컬러필터는 상기 박막트랜지스터의 상부에 형성되어 있는 것을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 3

제 1항에 있어서,
 상기 화소전극 및 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어져 있음을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 4

제 1항에 있어서,
 상기 화소영역 상의 화소전극 및 공통전극은 투명 금속으로 이루어져 있고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어져 있음을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 5

제 4항에 있어서,
 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 차광막(블랙 매트릭스)으로 이용됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 6

제 3항 또는 제 4항에 있어서,
 상기 투명 금속은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나로 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 7

제 3항 또는 제 4항에 있어서,
 상기 유색 금속은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 8

제 7항에 있어서,

상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어짐을 특징으로 하는 횡전계 방식의 액정표시장치.

청구항 9

기관을 구비하는 단계와,

상기 기관의 상부에 교차하는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인에 연결되어 있는 박막트랜지스터를 형성하는 단계와,

상기 게이트 라인 및 데이터 라인, 상기 박막트랜지스터 상부에 컬러필터를 형성하는 단계와,

상기 컬러필터의 상부에 상기 박막트랜지스터와 연결되고 다수의 수직패턴이 구비된 화소전극 및 상기 화소전극의 각 수직패턴과 서로 엇갈리게 배열되는 다수의 수직패턴이 구비되고 상기 게이트 라인, 데이터 라인, 박막트랜지스터의 영역과 중첩되는 공통전극을 형성하는 단계가 포함되는 것을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

청구항 10

제 9항에 있어서,

상기 화소전극 및 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어짐을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

청구항 11

제 9항에 있어서,

상기 화소전극 및 상기 화소전극의 각 수직패턴과 엇갈리게 배열되는 수직패턴 부분의 공통전극은 투명 금속으로 이루어지고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어짐을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

청구항 12

제 11항에 있어서,

상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 차광막(블랙 매트릭스)으로 이용됨을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

청구항 13

제 10항 또는 제 11항에 있어서,

상기 투명 금속은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나로 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

청구항 14

제 10항 또는 제 11항에 있어서,

상기 유색 금속은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

청구항 15

제 14항에 있어서,

상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어짐을 특징으로 하는 횡전계 방식의 액정표시장치 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0015] 본 발명은 횡전계 방식 액정표시장치 및 그 제조방법에 관한 것으로, 특히 하부기판 상에 컬러필터 패턴을 형성하고, 하부기판 상의 공통전극을 차광막으로도 사용하는 횡전계 방식의 액정표시장치 및 그 제조방법에 관한 것이다.
- [0016] 일반적으로 액정표시장치는 상부기판과 하부기판이 합착되고, 상기 상, 하부기판 사이에 액정을 주입하여 형성한다. 또한, 상기 상부기판과 하부기판의 바깥 면에는 편광판(polarizer)과 위상차판(retardation film) 등을 부착하며, 이러한 다수의 구성요소를 선택적으로 구성함으로써 빛의 진행 방향을 바꾸거나 굴절률을 변화시켜 높은 휘도(brightness)와 콘트라스트(contrast) 특성을 갖는 액정표시장치가 형성되는 것이다.
- [0017] 액정표시장치로서 근래에 사용되는 액정셀은 통상 트위스트 네마틱(TN) 모드를 채택하고 있으며, 상기 TN 모드는 시야각에 따라 계조 표시에서의 광투과율이 달라지는 특성을 보유하므로 그 대면적화에 제한이 있다.
- [0018] 이러한 문제를 해결하기 위해 평행한 전기장을 이용하는 횡전계 방식(In-Plane-Switching : 이하 IPS) 모드는 종래의 상기 TN 모드에 비해 콘트라스트(contrast), 그레이 인버전(gray inversion), 컬러 시프트(color shift) 등의 시야각 특성을 향상시킬 수 있는 장점이 있다.
- [0019] 상기 IPS 모드는 박막트랜지스터 어레이기판 즉, 하부기판 상에 화소전극과 공통전극이 동일 평면 상에 형성되는 형태로, 액정은 상기 하부기판 상에 형성된 상기 화소전극 및 공통전극의 수평 전기계에 의해 작동되며, 상부기판은 컬러 필터를 포함하는 기판으로 컬러 필터는 적, 녹, 청의 세가지 색이 순차적으로 배열되어 있고, 안료 분산법, 염색법, 전착법 등의 방법으로 제작된다.
- [0020] 도 1은 종래의 IPS 모드 액정표시장치 하부기판의 일부 평면도이다.
- [0021] 도 1을 참조하면, 하부기판 상에 게이트 라인(11)과 데이터 라인(13)이 교차하여 형성되며, 상기 게이트 라인(11)과 일 방향으로 평행하게 공통전극(15)이 형성된다.
- [0022] 또한, 상기 게이트 라인(11)과 데이터 라인(13)이 교차하여 화소영역(P)을 정의하며, 상기 화소영역(P) 상에는 공통전극(15)과 화소전극(17)이 각각 핑거 형태로 형성되어 서로 맞물린 구조로 패턴링된다.
- [0023] 상기 화소영역(P) 상의 공통전극(15) 수직 패턴은 상기 게이트 라인(11)과 이격되어 평행하게 형성된 공통전극(15)에서 수직으로 돌출 연장되어 형성되는 것이며, 상기 화소영역(P) 상에 형성된 공통전극(15)의 수직 패턴 및 상기 화소전극(17)은 각각에 인가된 전압에 의해 횡전계가 분포하게 되고, 이러한 전기계의 세기에 따라 액정의 배열정도가 달라짐으로써 화상을 표시하게 된다. 이와 같이 상기 공통전극(15) 및 화소전극(17) 사이의 영역 즉, 횡전계 인가에 의한 액정 배열 변경으로 빛이 선택적으로 투과되는 영역을 표시영역이라 한다.
- [0024] 그러나, 도시된 종래의 IPS 모드 구조에 의할 경우 상기 단일 화소영역(P)의 양측에 점선으로 표시한 A, B부분은 상기 화소영역(P)의 가운데 영역과는 달리 공통전극과 화소전극이 대응되어 위치하지 않으므로 이 부분에 위치하는 액정분자(미도시)들은 제대로 동작하지 못하게 되며, 이와 같은 상태는 액정표시장치의 화질을 저하시키는 원인이 된다.
- [0025] 이를 방지하기 위해 상기 하부기판과 대응되는 상부기판(미도시) 상의 특정영역에 차광막(Black Matrix, 이하 BM)이 형성된다. 즉, 상기 BM은 하부기판의 TFT와 대응되는 위치 및 화소영역(P)과 대응되는 부분에 개구부를 가지고 상부기판의 전면에 형성되어 있으며, 앞서 설명한 A, B 부분에 대응되는 상부기판의 영역에도 BM이 형성되어 화소영역(P) 이외의 부분에서 빛이 새는 것을 방지하게 되나, BM이 형성되는 영역이 넓어질수록 액정표시장치의 개구율은 낮아지게 된다.
- [0026] 이러한 문제점을 극복하기 위해 상기 데이터 라인(13)에 인접한 공통전극(15)의 수직 패턴을 상기 데이터 라인(13)의 상부에 중첩되도록 형성하는 구조가 개발되었다.

- [0027] 도 2는 도 1에 도시된 IPS 모드의 문제점을 극복하는 IPS 모드 액정표시장치 하부기관의 일부 평면도이다.
- [0028] 도 2를 참조하면, 이는 데이터 라인 상부에 형성되는 절연층을 저유전율의 투명한 유기절연물질(예: 포토 아크릴)로 형성하고, 상기 데이터 라인의 상부에 공통전극과 화소전극을 형성하는 것을 그 특징으로 한다.
- [0029] 도 2에 도시된 바와 같이, 기관은 게이트 라인(111)과 데이터 라인(113)이 교차하여 구성되며, 상기 게이트 라인(111)과 데이터 라인(113)이 교차하는 지점에는 스위칭 소자인 박막트랜지스터(T)가 구성된다. 상기 박막트랜지스터(T)는 게이트전극(119)과 소스전극(121) 및 드레인전극(123)을 포함한다.
- [0030] 상기 게이트 라인(111)과 데이터 라인(113)이 교차하여 정의되는 화소영역(P) 상에는 공통전극(115)과 화소전극(117)이 각각 핑거 형태로 맞물려 형성되며, 상기 핑거 형태의 공통전극(115)는 다수의 수직 패턴인 제 1공통전극(115a)과 상기 다수의 제 1공통전극을 하나로 일체화하는 수평 패턴인 제 2공통전극(115b)으로 구성되며, 상기 게이트 라인(111)과 소정 간격 이격되어 형성된다.
- [0031] 또한, 상기 공통전극(115)과 맞물려 형성되는 화소전극(117) 역시 상기 다수의 수직 패턴인 제 1화소전극(117a)과 상기 다수의 제 1화소전극(117a)을 하나로 일체화하는 수평 패턴인 제 2화소전극(117b)으로 구성된다.
- [0032] 이 때, 상기 단일 화소영역(P) 상에 양 끝단에 형성되는 제 1공통전극(115a)은 상기 데이터 라인(113) 상부에서 상기 데이터 라인(113)과 중첩되도록 형성되며, 이에 의해 종래의 도 1에 도시된 A, B 영역 즉, 상기 화소영역(P) 양 끝단에 위치한 액정분자는, 종래와는 다르게 상기 공통전극과 화소전극의 횡전계 영향을 받으므로 정상적인 동작을 하게 되는 것이다.
- [0033] 이를 통해 도 1에 도시된 A, B 영역에 대해서는 이에 대응되는 상부기관 상의 영역에 BM을 형성하지 않게 되어 결과적으로 액정표시장치의 개구율이 향상될 수 있는 것이다.
- [0034] 도 3a 내지 도 3c는 도 2의 I-I, II-II를 따라 절단한 제조공정 단면도이다.
- [0035] 먼저 도 3a에 도시된 바와 같이 기관(109) 상에 도전성 금속을 증착하고 패터닝하여 게이트 라인(도 2의 111)과 게이트전극(119)을 형성한다.
- [0036] 다음으로 상기 게이트 라인(111) 등이 형성된 기관(109)의 전면에 실리콘 질화막(SiNx)과 실리콘 산화막(SiO₂) 등과 같은 무기절연물질 또는 아크릴수지(acryl resin)와 벤조사이클로부텐(BCB) 등과 같은 유기절연물질을 증착하여 게이트 절연층(118)을 형성한다.
- [0037] 다음으로 도 3b에 도시된 바와 같이 상기 게이트 절연막(118)이 형성된 기관 상에 순수 아몰퍼스 실리콘(a-Si)과 불순물이 함유된 아몰퍼스 실리콘(n+a-Si)을 적층한 후, 패터닝하여 액티브층(125)과 오믹콘택층(127)을 형성하고, 상기 오믹콘택층(127)이 형성된 기관 상에 도전성 금속을 증착하고 패터닝하여 데이터 라인(113)과 소스전극(121), 드레인전극(123)을 형성한다.
- [0038] 그 후 상기 드레인전극(123) 등이 형성된 기관의 전면에 저유전물질(129)인 BCB 또는 아크릴 수지를 증착하고 패터닝하여 상기 드레인전극(123)의 상부에 드레인 콘택홀(131)을 형성한다.
- [0039] 도 3c는 공통전극과 화소전극을 형성하는 공정으로서, 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO) 등과 같은 투명 도전성 금속을 증착하고 패터닝하여, 서로 소정 간격 이격하여 맞물린 핑거 형태의 공통전극(115)과 화소전극(117)을 형성한다.(도면은 공통전극(115)의 수직 패턴(115a)과 화소전극(117)의 수직 패턴(117a)이다.)
- [0040] 또한, 이 때 상기 양 끝단에 형성되는 공통전극의 수직패턴(115a)은 상기 데이터 라인(113) 상부에서 상기 데이터 라인(113)과 중첩되도록 형성되고, 이를 통해 종래의 문제점 즉, 화소영역의 양 끝단에 위치하는 액정분자들이 제대로 동작하지 못하여 화질이 저하되는 점을 극복하고, 개구율을 향상시키게 되었다.
- [0041] 그러나, 이와 같은 구조에 의할 경우에도 상기 공통전극(115)과 화소전극(117) 하부에 위치한 저유전물질(129)이 두껍게 형성되어 있어, 상기 기관 하부에서 조사되는 배면광(back light)(미도시)의 투과율이 감소되는 단점이 있다.
- [0042] 도 4는 도 2의 I-I, II-II를 따라 절단한 하부기관 및 이에 대응되는 상부기관의 단면도이다.
- [0043] 도 4를 참조하면, 하부기관은 도 3c에 도시된 바와 동일하여 그 설명은 생략토록 하며, 하부기관에 대응되어 형성되는 상부기관(140)에는, 하부기관에 형성된 각각의 화소영역(P)과 대응되도록 형성된 적, 녹, 청색의 컬러필터(144) 패턴과, 상기 각 컬러필터 패턴의 사이 및 배면광이 하부기관을 투과하지 못하는 부분 및 빛이 새는 부분을 방지하기 위해 상부기관 상의 일정한 영역에 형성된 BM(142)과, 상기 컬러필터(144) 패턴 및 BM(142) 상에

전체적으로 형성되는 오버코트(Over Coat : 이하 OC)층(146)이 구비되어 있다.

[0044] 또한, 도시되지 않았지만 상기 상부기관 및 하부기관의 사이에는 액정층이 형성되어 있다.

[0045] 삭제

[0046] 앞서 설명한 종래의 IPS 모드 액정표시장치는, 상부기관(140) 상에 컬러필터(144) 패턴 및 BM(142), OC층(146)을 형성해야 하므로, 그 공정이 다소 복잡하고, 많은 비용이 소모되며, 이러한 상부기관 상의 구성은 하부기관의 배열과 일치되어야 하기에 상, 하부기관의 셀 합착 마진 등을 고려해야만 한다는 문제점이 있다.

[0047] 최근 컬러필터 패턴을 하부기관 상에 형성함으로써 액정표시장치의 오정렬을 방지하고, BM의 폭을 감소시켜 개구율을 향상시킬 수 있는 구조가 제시되었는데, 컬러필터를 TFT 하부에 형성하는 구조를 TOC(Thin film transistor On Color filter)라 하고, TFT 상부에 컬러필터를 형성하는 구조를 COT(Color filter On Thin film transistor)라 한다. 이 때, 상부기관에는 BM과 OC층만 형성된다.

[0048] 단, 상기 BM은 화소영역 이외의 부분에서 빛이 새는 것을 차단할 뿐 아니라, 빛이 TFT로 들어가는 것을 차단하여 광전류가 발생하는 것을 방지하는데, 이와 같이 BM이 상부기관 상에 구비되는 경우, BM과 TFT가 소정 간격 떨어져 있으므로 비스듬히 입사된 빛이나 BM에서 반사되는 빛의 일부는 차단하지 못한다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0049] 본 발명은 IPS 모드 액정표시장치에 있어서, 하부기관 상의 형성되는 화소전극 및/또는 공통전극을 ITO/유색 금속의 이중 구조로 적용하고, 상기 공통전극을 차광막으로도 사용함으로써, 제조공정을 단순화하고 제조비용을 저감하는 횡전계 방식의 액정표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

[0050] 상기 목적을 달성하기 위하여 본 발명에 의한 횡전계 방식의 액정표시장치는, 제 1기관과; 상기 제 1기관 상에 교차하여 화소영역을 정의하는 게이트 라인 및 데이터 라인과; 상기 게이트 라인 및 데이터 라인과 연결되어 있는 박막트랜지스터와; 상기 화소영역 상에 형성되고, 상기 박막트랜지스터와 연결되어 있으며, 다수의 수직패턴이 구비된 화소전극과; 상기 화소전극의 각 수직패턴과 서로 엇갈리게 배열되는 다수의 수직패턴이 구비되고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되도록 형성된 공통전극과; 상기 화소영역 상의 화소전극 및 공통전극의 하부에 형성되는 컬러필터와; 상기 제 1기관 상부에 일정 간격 이격되어 배치된 투명의 제 2기관과; 상기 제 1 및 제 2 기관 사이에 형성되어 있는 액정층이 포함되는 것을 특징으로 한다.

[0051] 여기서, 상기 컬러필터는 상기 박막트랜지스터의 상부에 형성되어 있고, 상기 화소전극 및 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어져 있으며, 또는 상기 화소영역 상의 화소전극 및 공통전극은 투명 금속으로 이루어져 있고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어질 수도 있다.

[0052] 또한, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 차광막(블랙 매트릭스)으로 이용됨을 특징으로 한다.

[0053] 이 때, 상기 투명 금속은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나로 형성되고, 상기 유색 금속은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 한다.

[0054] 또한, 상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어질 수도 있다.

[0055] 또한, 상기 목적을 달성하기 위하여 본 발명에 의한 횡전계 방식의 액정표시장치 제조방법은, 기관을 구비하는 단계와; 상기 기관의 상부에 교차하는 게이트 라인 및 데이터 라인과, 상기 게이트 라인 및 데이터 라인에 연결되어 있는 박막트랜지스터를 형성하는 단계와; 상기 게이트 라인 및 데이터 라인, 상기 박막트랜지스터 상부에 컬러필터를 형성하는 단계와; 상기 컬러필터의 상부에 상기 박막트랜지스터와 연결되고 다수의 수직패턴이 구비된 화소전극 및 상기 화소전극의 각 수직패턴과 서로 엇갈리게 배열되는 다수의 수직패턴이 구비되고 상기 게이트 라인, 데이터 라인, 박막트랜지스터의 영역과 중첩되는 공통전극을 형성하는 단계가 포함되는 것을 특징으로

한다.

- [0056] 여기서, 상기 화소전극 및 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어지거나, 또는 상기 화소전극 및 상기 화소전극의 각 수직패턴과 엇갈리게 배열되는 수직패턴 부분의 공통전극은 투명 금속으로 이루어지고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어질 수 있으며, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극은 차광막(블랙 매트릭스)으로 이용됨을 특징으로 한다.
- [0057] 이와 같은 본 발명에 의하면, 상부기판을 bare glass로 할 수 있게 되어 공정이 단순화되고, 재료비 절감 및 수율이 향상되며, 또한 컬러필터 및 차광막을 모두 하부기판 상에 형성함으로써, 개구율이 향상되고, 박막트랜지스터의 광전류를 완전히 차단할 수 있다는 장점이 있다.
- [0058] 이하 첨부된 도면을 참조하여 본 발명에 의한 실시예를 상세히 설명하도록 한다.
- [0059] 도 5는 본 발명의 일 실시예에 의한 횡전계 방식의 액정표시장치 하부기판의 일부 평면도이다.
- [0060] 도 5를 참조하면, 하부기판 상에 게이트 라인(511)과 데이터 라인(513)이 교차하여 형성되며, 상기 게이트 라인(511)과 일 방향으로 평행하게 공통전극 라인(515)이 형성된다.
- [0061] 또한, 상기 게이트 라인(511)과 데이터 라인(513)이 교차하여 화소영역(P)을 정의하며, 상기 화소영역(P) 상의 게이트 라인(511) 및 데이터 라인(513)이 교차하는 부분에 이와 연결되는 스위칭 소자로서의 박막트랜지스터(이하 TFT)(517)가 구비된다.
- [0062] 여기서, 상기 화소영역(P) 상에는 공통전극(520)과 화소전극(522)이 형성되는데, 상기 화소전극(522)은 상기 TFT(517)의 드레인 전극과 전기적으로 연결되고, 다수의 수직패턴(522a)이 구비되어 있으며, 상기 공통전극(520)은 화소영역(P) 상에서 상기 화소전극(522)의 각 수직패턴(522a)과 서로 엇갈리게 배열되는 다수의 수직패턴(520a)이 구비되고, 상기 화소영역(P) 외부의 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 영역에 형성되어 있다.
- [0063] 앞서 설명한 바와 같이 상기 화소영역(P) 상에 형성된 공통전극의 수직 패턴(520a) 및 이에 인접한 상기 화소전극의 수직패턴(522a)은 각각에 인가된 전압에 의해 횡전계가 분포하게 되고, 이러한 전계의 세기에 따라 액정의 배열정도가 달라짐으로써 화상을 표시하게 되며, 이와 같이 상기 공통전극 및 화소전극 사이의 영역 즉, 횡전계 인가에 의한 액정 배열 변경으로 빛이 선택적으로 투과되는 영역을 표시영역이라 한다.
- [0064] 이 때 상기 공통전극에 인가되는 전압은 상기 공통전극 라인(515)을 통해 각각의 화소영역(P)에 형성된 공통전극(520, 520a)에 동일한 전압이 인가되는 것이다.
- [0065] 또한, 상기 화소영역 상의 화소전극 및 공통전극의 하부에는 컬러필터(530)가 형성되어 있으며, 상기 컬러필터(530)는 각각의 화소영역에 대응되어 각각 적, 녹, 청색으로 구비되고, 본 발명의 경우 상기 컬러필터가 TFT의 상부에 형성되는 COT 구조를 이루고 있다.
- [0066] 도 5에 도시된 본 발명의 일 실시예에 의할 경우 상기 화소전극(522) 및 공통전극(520)이 투명 금속/유색 금속의 적층 구조로 이루어져 있으며, 이로 인해 상기 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 부분의 공통전극(520)은 차광막(블랙 매트릭스, 이하 BM)으로 이용되며, 결과적으로 상부기판 상에 구비되어야 할 컬러필터 및 BM이 모두 하부기판 상에 구비되는 것이다.
- [0067] 따라서, 본 발명에 의할 경우 상부기판을 bare glass로 할 수 있게 되어 공정이 단순화되고, 재료비 절감 및 수율이 향상되며, 또한 컬러필터 및 차광막을 모두 하부기판 상에 형성함으로써, 개구율이 향상되고, 박막트랜지스터의 광전류를 완전히 차단할 수 있게 되는 것이다.
- [0068] 또한, 상기 투명 금속은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나로 형성되고, 상기 유색 금속은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 하며, 상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어질 수도 있다.
- [0069] 여기서, 상기 유색 금속은 빛을 반사하지 않는 성질이 뛰어난 것으로 사용되며, 이를 통해 상기 유색 금속이 형성된 영역은 차광막, 즉 BM으로서의 역할을 수행할 수 있게 되는 것이다.
- [0070] 이와 같이 형성된 하부기판과 대응되어 상기 하부기판에 일정 간격 이격되어 배치되는 투명의 유리기판(bare

glass)으로서의 상부기판(미도시)과, 상기 하부기판 및 상부기판 사이에 액정층(미도시)이 주입 또는 적하되어 형성됨으로써 횡전계 방식의 액정표시장치가 구성되는 것이다.

- [0071] 도 6a 내지 도 6e는 도 5의 I-I', II-II'를 따라 절단한 제조공정 단면도이다.
- [0072] 먼저 도 6a에 도시된 바와 같이 투명한 절연기판(600) 상에 도전성 금속을 증착하고 패터닝하여 게이트 라인(611)과 게이트전극(610), 공통전극 라인(612) 및 게이트 패드의 하부전극(614)을 형성한다.
- [0073] 다음으로 도 6b에 도시된 바와 같이 상기 게이트 라인(611) 등이 형성된 기판(600)의 전면에 실리콘 질화막(SiNx)과 실리콘 산화막(SiO₂) 등과 같은 무기절연물질 또는 아크릴수지(acryl resin)와 벤조사이클로부텐(BCB) 등과 같은 유기절연물질을 증착하여 게이트 절연막(620)을 형성하고, 상기 게이트 절연막(620)이 형성된 기판 상에 순수 아몰퍼스 실리콘(a-Si)(622)과 불순물이 함유된 아몰퍼스 실리콘(n+a-Si)(624)을 적층한 후, 데이터 라인 등을 형성하기 위한 도전성 금속을 증착하고, 이를 패터닝하여 액티브층과 오믹콘택층을 형성하고, 데이터 라인(627)과 소스전극(625), 드레인전극(626) 및 데이터 패드의 하부전극(628)을 형성한다.
- [0074] 도 6c를 참조하면, 그 후 상기 데이터 라인(627) 등이 형성된 기판의 전면에 저유전물질인 BCB 또는 아크릴 수지를 증착하여 보호층(630)을 형성하고, 상기 소스/ 드레인 전극(625, 626)의 상부를 포함한 영역에 컬러필터(632)를 형성한다.
- [0075] 여기서, 상기 컬러필터(632)는 앞서 언급한 바와 같이 안료분산법, 염색법, 인쇄법 중의 하나를 통해 형성할 수 있으며, 또는 인쇄 방법을 통해 형성할 수도 있다.
- [0076] 다음으로 도 6d를 참조하면, 상기 컬러필터(632)의 상부에 컬러필터를 보호하고, 컬러필터가 형성된 기판을 평탄화하여 이후 공정을 안정적으로 진행하도록 하는 오버코트(이하 OC)층(640)을 형성하며, 이를 패터닝하여 상기 드레인전극(626)의 상부에 드레인 콘택홀(642)을 형성한다.
- [0077] 또한, 상기 게이트 패드부의 하부전극(614) 및 데이터 패드부의 하부전극(628)이 노출되도록 그 상부에 형성된 절연막(620) 및/또는 보호층(630)에도 콘택홀(644, 646)을 형성한다.
- [0078] 다음으로 도 6e에 도시된 바와 같이 상기 콘택홀에 의해 노출된 부분(642, 644, 646)과, 도 5에 도시된 화소전극(522) 및 공통전극(520) 형성 영역에 대해 투명 금속/유색 금속(650, 652)의 적층 구조로서의 화소전극 및 공통전극을 형성한다.
- [0079] 즉, 투명 금속/유색 금속(650, 652)을 순차적으로 증착하고, 이를 패터닝함으로써 도 5와 도 6e에 도시된 화소전극(522) 및 공통전극(520)의 형성 영역에 이를 형성하게 되는 것이다. 상기 투명 금속/ 유색 금속(650, 652)이 증착되는 순서는 서로 바뀌어도 무방하며, 단, 패드부에 형성되는 금속(654, 656)의 경우 TAB 공정 작업시의 신뢰성 유지를 위해 상기 투명 금속(650)이 위에 있거나 또는 노출될 수 있도록 상기 유색 금속(652) 보다 넓게 형성되어야 한다.
- [0080] 이에 따라 도 5에 도시된 바와 같이 상기 화소전극(522)은 화소영역의 상기 TFT(517)와 연결되고 다수의 수직패턴(522a)이 구비되는 형상으로 형성되며, 상기 공통전극(520)은 상기 화소전극의 각 수직패턴(522a)과 서로 엇갈리게 배열되는 다수의 수직패턴(520a)이 구비되고 상기 게이트 라인(511), 데이터 라인(513), TFT(517)의 영역과 중첩되는 영역에 형성된다.
- [0081] 여기서, 상기 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 부분의 공통전극(520)은 BM으로 이용됨을 특징으로 한다.
- [0082] 또한, 상기 투명 금속(650)은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나로 형성되고, 상기 유색 금속(652)은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 하며, 상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어질 수도 있다.
- [0083] 상기와 같은 제조 공정에 의해 하부기판을 제조하게 되면, 앞서 설명한 바와 같이 상기 하부기판에 대응되는 상부기판은 bare glass로 사용할 수 있게 된다.
- [0084] 즉, 도 4에 도시된 종래의 IPS 모드 액정표시장치의 경우 상부기판에는, 하부기판에 형성된 각각의 화소영역(P)과 대응되도록 형성된 적, 녹, 청색의 컬러필터 패턴과, 상기 각 컬러필터 패턴의 사이 및 배면광이 하부기판을 투과하지 못하는 부분 및 빛이 새는 부분을 방지하기 위해 상부기판 상의 일정한 영역에 형성된 BM과, 상기 컬러필터 패턴 및 BM 상에 전체적으로 형성되는 오버코트(Over Coat : 이하 OC)층이 구비되어 있으나, 본 발

명에 의할 경우 상기 컬러필터, BM이 모두 하부기판 상에 구비되어 있으며, 이에 따라 상부기판에는 OC층 역시 형성될 필요가 없게 되어 결국 상부기판을 투명의 유리기판 만으로 형성할 수 있게 되는 것이다.

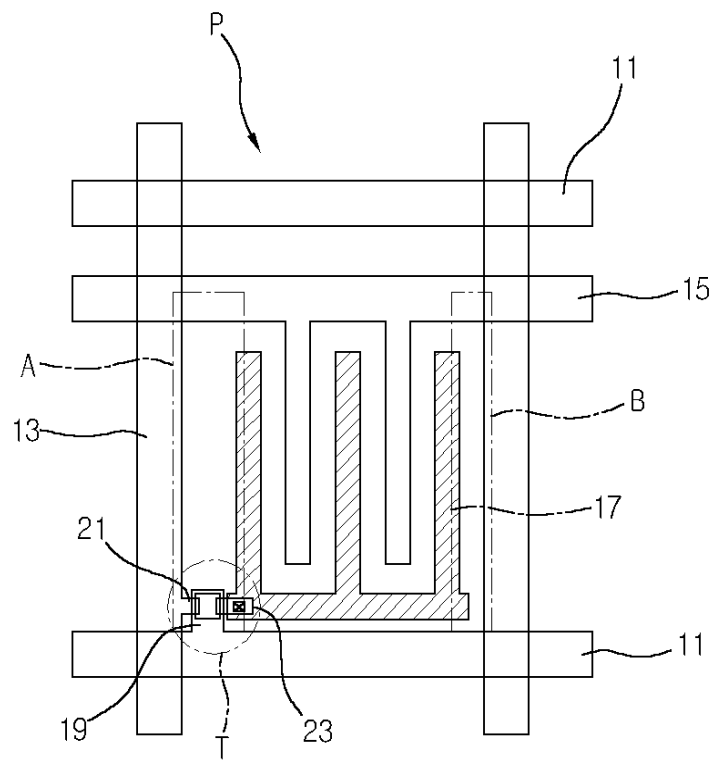
- [0085] 이에 따라 본 발명에 의할 경우 상부기판을 bare glass로 할 수 있게 되어 공정이 단순화되고, 재료비 절감 및 수율이 향상되며, 또한 컬러필터 및 차광막을 모두 하부기판 상에 형성함으로써, 개구율이 향상되고, 박막트랜지스터의 광전류를 완전히 차단할 수 있게 되는 것이다.
- [0086] 도 7은 본 발명의 다른 실시예에 의한 횡전계 방식의 액정표시장치 하부기판의 일부 평면도이다.
- [0087] 이는 도 5에 도시된 본 발명의 일 실시예에 의한 횡전계 방식의 액정표시장치 하부기판과 비교할 때, 화소영역 상의 화소전극 및 공통전극은 투명 금속으로 이루어져 있고, 게이트 라인, 데이터 라인 및 TFT와 중첩되는 부분의 공통전극은 투명 금속/유색 금속의 적층 구조로 이루어져 있다는 점에서 그 차이가 있으며, 이에 따라 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극이 BM의 역할로 이용될 수 있음을 특징으로 한다.
- [0088] 여기서, 상기 유색 금속은 빛을 반사하지 않는 성질이 뛰어난 것으로 사용되며, 이를 통해 상기 유색 금속이 형성된 영역은 차광막, 즉 BM으로서의 역할을 수행할 수 있게 되는 것이다.
- [0089] 또한, 화소영역 상에 형성되는 화소전극 및 공통전극은 투명 전극으로 이루어짐으로써 개구율이 향상되는 효과를 얻을 수 있게 된다.
- [0090] 도 7을 설명함에 있어 도 5와 동일한 구성요소는 동일한 도면부호를 사용하여 설명하도록 한다.
- [0091] 도 7을 참조하면, 하부기판 상에 게이트 라인(511)과 데이터 라인(513)이 교차하여 형성되며, 상기 게이트 라인(511)과 일 방향으로 평행하게 공통전극 라인(515)이 형성된다.
- [0092] 또한, 상기 게이트 라인(511)과 데이터 라인(513)이 교차하여 화소영역(P)을 정의하며, 상기 화소영역(P) 상의 게이트 라인 및 데이터 라인이 교차하는 부분에 이와 연결되는 스위칭 소자로서의 TFT(517)가 구비된다.
- [0093] 여기서, 상기 화소영역(P) 상에는 공통전극(520)과 화소전극(522)이 형성되는데, 상기 화소전극(522)은 상기 TFT(517)의 드레인전극과 전기적으로 연결되고, 다수의 수직패턴(522a)이 구비되어 있으며, 상기 공통전극(520)은 화소영역(P) 상에서 상기 화소전극(522)의 각 수직패턴(522a)과 서로 엇갈리게 배열되는 다수의 수직패턴(520a)이 구비되고, 상기 화소영역(P) 외부의 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 영역에 형성(520b)되어 있다.
- [0094] 앞서 설명한 바와 같이 상기 화소영역(P) 상에 형성된 공통전극의 수직 패턴(520a) 및 이에 인접한 상기 화소전극의 수직패턴(522a)은 각각에 인가된 전압에 의해 횡전계가 분포하게 되고, 이러한 전계의 세기에 따라 액정의 배열정도가 달라짐으로써 화상을 표시하게 되며, 이와 같이 상기 공통전극 및 화소전극 사이의 영역 즉, 횡전계 인가에 의한 액정 배열 변경으로 빛이 선택적으로 투과되는 영역을 표시영역이라 한다.
- [0095] 이 때 상기 공통전극에 인가되는 전압은 상기 공통전극 라인(515)을 통해 각각의 화소영역(P)에 형성된 공통전극(520, 520a)에 동일한 전압이 인가되는 것이다.
- [0096] 또한, 상기 화소영역 상의 화소전극 및 공통전극의 하부에는 컬러필터(530)가 형성되어 있으며, 상기 컬러필터(530)는 각각의 화소영역에 대응되어 각각 적, 녹, 청색으로 구비되고, 본 발명의 경우 상기 컬러필터가 TFT의 상부에 형성되는 COT 구조를 이루고 있다.
- [0097] 여기서, 상기 화소전극(522) 및 공통전극(520)에 대해, 상기 화소영역 상의 화소전극(522) 및 공통전극(520a)은 투명 금속으로 이루어져 있고, 상기 게이트 라인, 데이터 라인 및 박막트랜지스터와 중첩되는 부분의 공통전극(520b)은 투명 금속/유색 금속의 적층 구조로 이루어짐을 그 특징으로 한다.
- [0098] 또한, 앞서 설명한 바와 같이 상기 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 부분의 공통전극(520b)은 BM으로 이용된다.
- [0099] 결과적으로 상부기판 상에 구비되어야 할 컬러필터 및 BM이 모두 하부기판 상에 구비되며, 이에 따라 본 발명에 의할 경우 상부기판을 bare glass로 할 수 있게 되어 공정이 단순화되고, 재료비 절감 및 수율이 향상되며, 또한 컬러필터 및 차광막을 모두 하부기판 상에 형성함으로써, 개구율이 향상되고, 박막트랜지스터의 광전류를 완전히 차단할 수 있게 되는 것이다.
- [0100] 또한, 상기 투명 금속은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중

선택된 하나로 형성되고, 상기 유색 금속은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 하며, 상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어질 수도 있다.

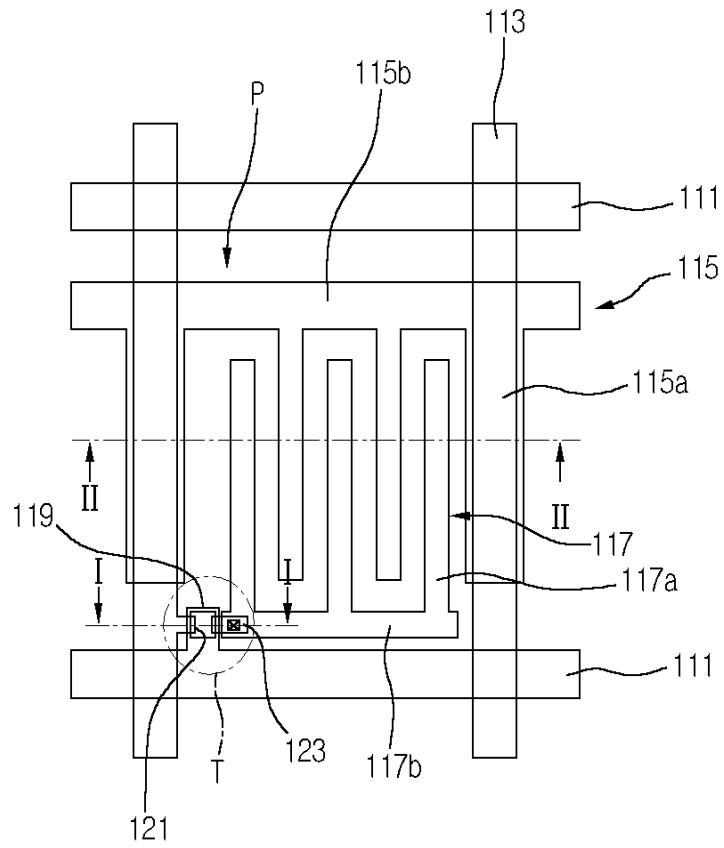
- [0101] 이와 같이 형성된 하부기판과 대응되어 상기 하부기판에 일정 간격 이격되어 배치되는 투명의 유리기판(bare glass)으로서의 상부기판(미도시)과, 상기 하부기판 및 상부기판 사이에 액정층(미도시)이 주입 또는 적하되어 형성됨으로써 횡전계 방식의 액정표시장치가 구성되는 것이다.
- [0102] 도 8a 내지 도 8e는 도 7의 I-I', II-II'를 따라 절단한 제조공정 단면도이다.
- [0103] 단, 도 8a 내지 도 8d는 도 6a 내지 도 6d와 동일하므로 그 설명을 생략토록 하며, 동일한 구성요소에 대해서는 동일한 도면부호로 설명하도록 한다.
- [0104] 도 8e를 참조하면, 도 8d에 도시된 콘택홀에 의해 노출된 부분 즉, 드레인 전극의 일정 부분(642), 게이트/데이터 패드 하부전극의 소정 부분(644, 646)과 도 7에 도시된 화소전극(522) 및 공통전극(520)의 형성 영역에 투명 금속(650) 및/또는 유색 금속(652)의 구조로 상기 화소전극(522) 및 공통전극(520)을 형성한다.
- [0105] 즉, 투명 금속(650)을 증착하고 이를 패터닝하여 도 7에 도시된 화소전극(522) 및 공통전극(520a)의 영역과 게이트/데이터 패드부 영역(644, 646)에 상기 투명 금속(650)을 형성하고, 다음으로 유색 금속(652)을 증착하고 이를 패터닝하여 화소영역 이외의 공통전극 영역(520b) 즉, 데이터 라인, 게이트 라인, TFT 영역 및 데이터 패드부 영역(644, 646)에 대해 형성된 투명 전극(650)의 위에 상기 유색 전극(652)을 형성하는 것이다.
- [0106] 이 때, 패드부에 형성되는 금속(654', 646')의 경우 TAB 공정 작업시의 신뢰성 유지를 위해 상기 투명 금속(650)이 노출될 수 있도록 상기 유색 금속(652) 보다 넓게 형성되어야 한다.
- [0107] 이에 따라 도 7에 도시된 바와 같이 상기 화소전극(522)은 화소영역의 상기 TFT(517)와 연결되고 다수의 수직패턴(522a)이 구비되는 형상으로 형성되며, 상기 공통전극(520)은 상기 화소전극의 각 수직패턴(522a)과 서로 엇갈리게 배열되는 다수의 수직패턴(520a)이 구비되고 상기 게이트 라인(511), 데이터 라인(513), 박막트랜지스터(517)의 영역과 중첩되는 영역에 형성된다.
- [0108] 특히 화소영역 상의 화소전극(522) 및 공통전극(520a)은 투명 금속(650)으로 이루어져 있고, 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 부분의 공통전극(520b)은 투명 금속/유색 금속(650, 652)의 적층 구조로 이루어져 있으며, 이에 따라 상기 게이트 라인(511), 데이터 라인(513) 및 TFT(517)와 중첩되는 부분의 공통전극(520b)이 BM의 역할로 이용될 수 있음을 특징으로 한다.
- [0109] 여기서, 상기 유색 금속(652)은 빛을 반사하지 않는 성질이 뛰어난 것으로 사용되고, 이를 통해 상기 유색 금속(652)이 형성된 영역은 차광막, 즉 BM으로서의 역할을 수행할 수 있게 되며, 또한, 화소영역 상에 형성되는 화소전극(522) 및 공통전극(520a)은 투명 전극(650)으로 이루어짐으로써 개구율이 향상되는 효과를 얻을 수 있게 되는 것이다.
- [0110] 또한, 상기 투명 금속(650)은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나로 형성되고, 상기 유색 금속(652)은 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 중의 어느 하나로 형성됨을 특징으로 하며, 상기 유색 금속은 상기 크롬, 몰리브덴, 티타늄, 탄탈, 텅스텐 금속 및 이러한 금속의 산화물과의 적층 구조로 이루어질 수도 있다.
- [0111] 이와 같이 상기와 같은 제조 공정에 의해 하부기판을 제조하는 경우에도, 앞서 설명한 바와 같이 상기 하부기판에 대응되는 상부기판은 bare glass로 사용할 수 있게 된다.
- [0112] 즉, 도 4에 도시된 종래의 IPS 모드 액정표시장치의 경우 상부기판에는, 하부기판에 형성된 각각의 화소영역(P)과 대응되도록 형성된 적, 녹, 청색의 컬러필터 패턴과, 상기 각 컬러필터 패턴의 사이 및 배면광이 하부기판을 투과하지 못하는 부분 및 빛이 새는 부분을 방지하기 위해 상부기판 상의 일정한 영역에 형성된 BM과, 상기 컬러필터 패턴 및 BM 상에 전체적으로 형성되는 오버코트(Over Coat : 이하 OC)층이 구비되어 있으나, 본 발명에 의할 경우 상기 컬러필터, BM이 모두 하부기판 상에 구비되어 있으며, 이에 따라 상부기판에는 OC층 역시 형성될 필요가 없게 되어 결국 상부기판을 투명의 유리기판 만으로 형성할 수 있게 되는 것이다.
- [0113] 이에 따라 본 발명에 의할 경우 상부기판을 bare glass로 할 수 있게 되어 공정이 단순화되고, 재료비 절감 및 수율이 향상되며, 또한 컬러필터 및 차광막을 모두 하부기판 상에 형성함으로써, 개구율이 향상되고, 박막트랜지스터의 광전류를 완전히 차단할 수 있게 되는 것이다.

도면

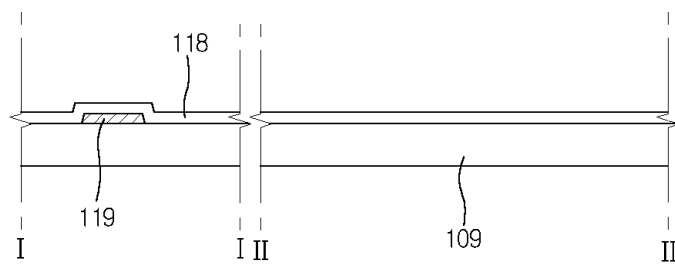
도면1



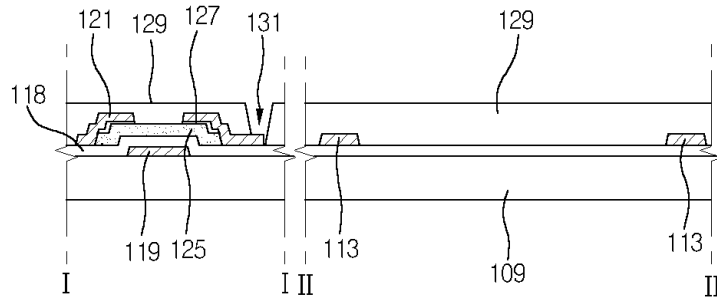
도면2



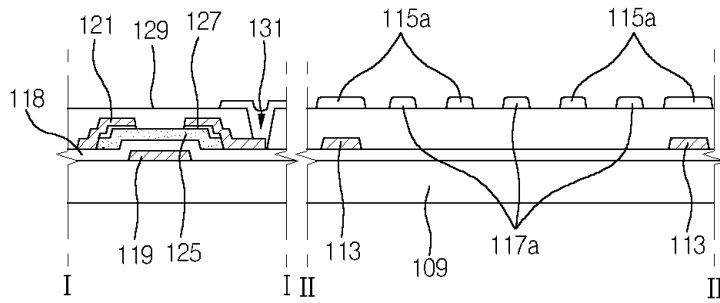
도면3a



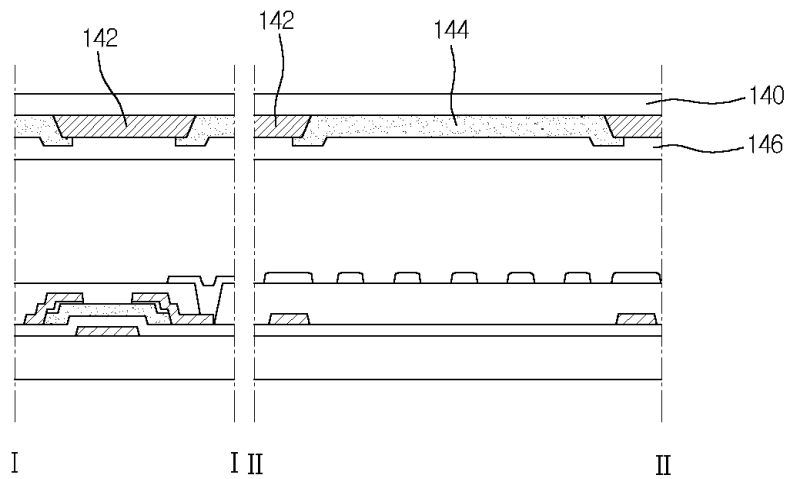
도면3b



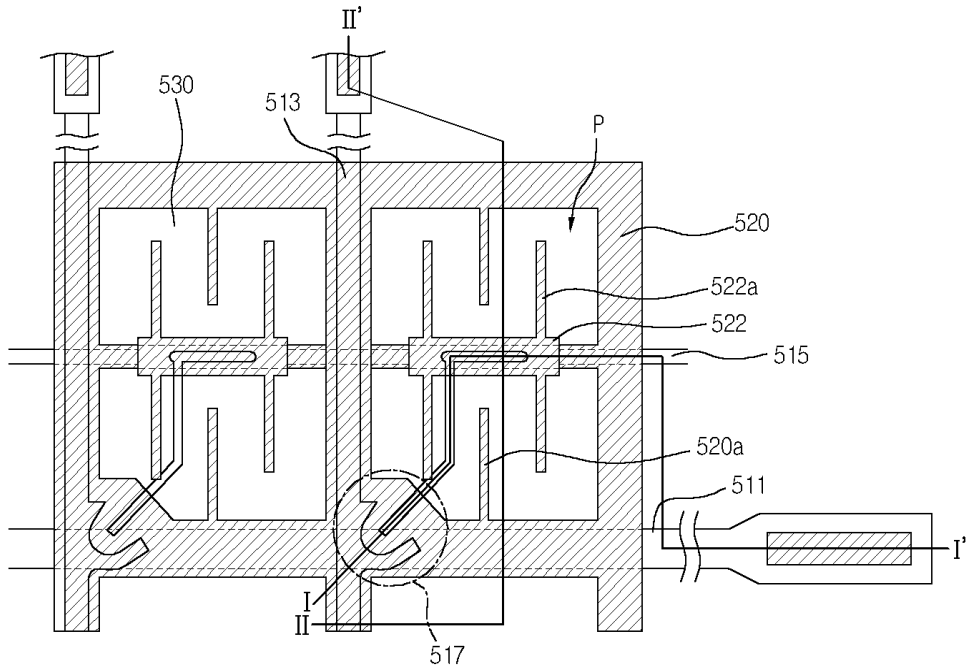
도면3c



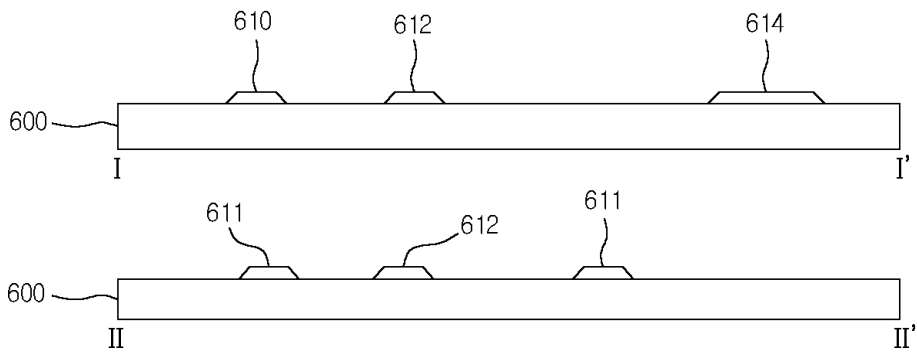
도면4



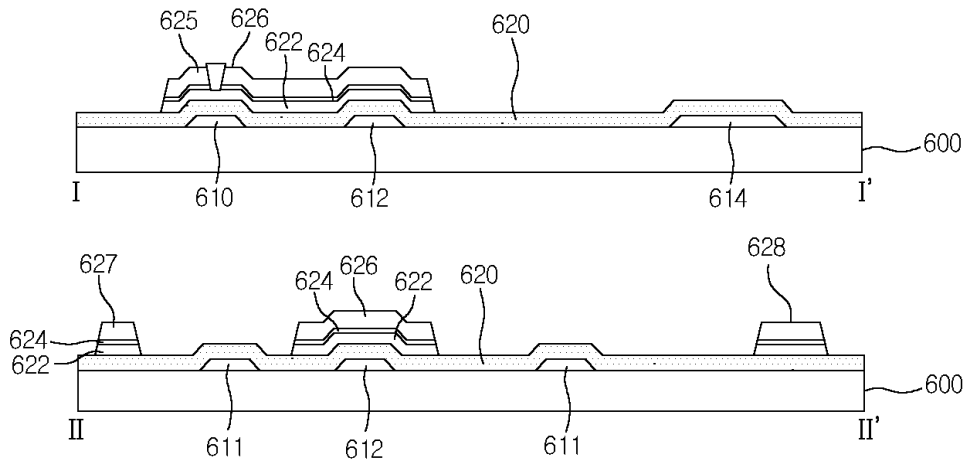
도면5



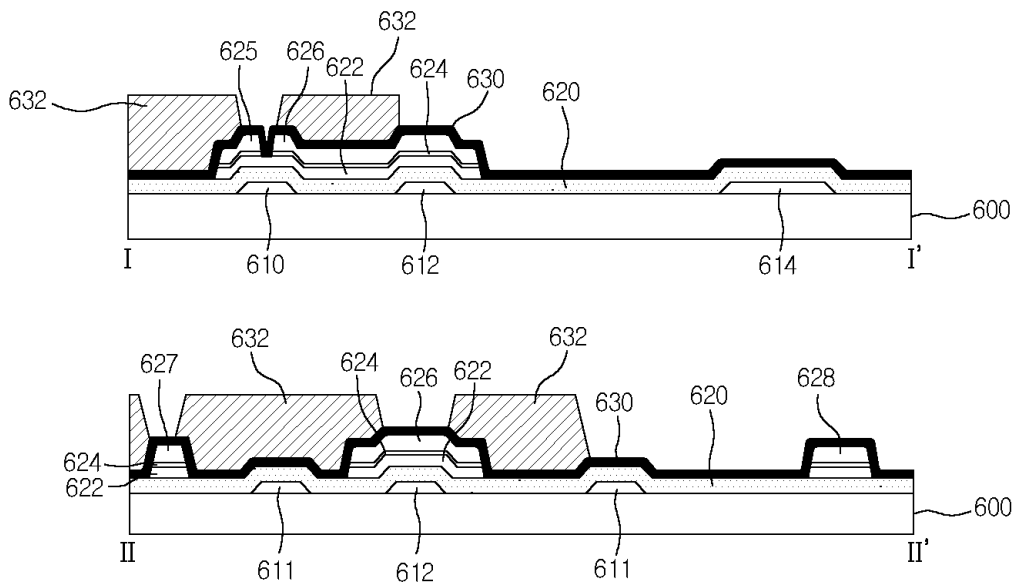
도면6a



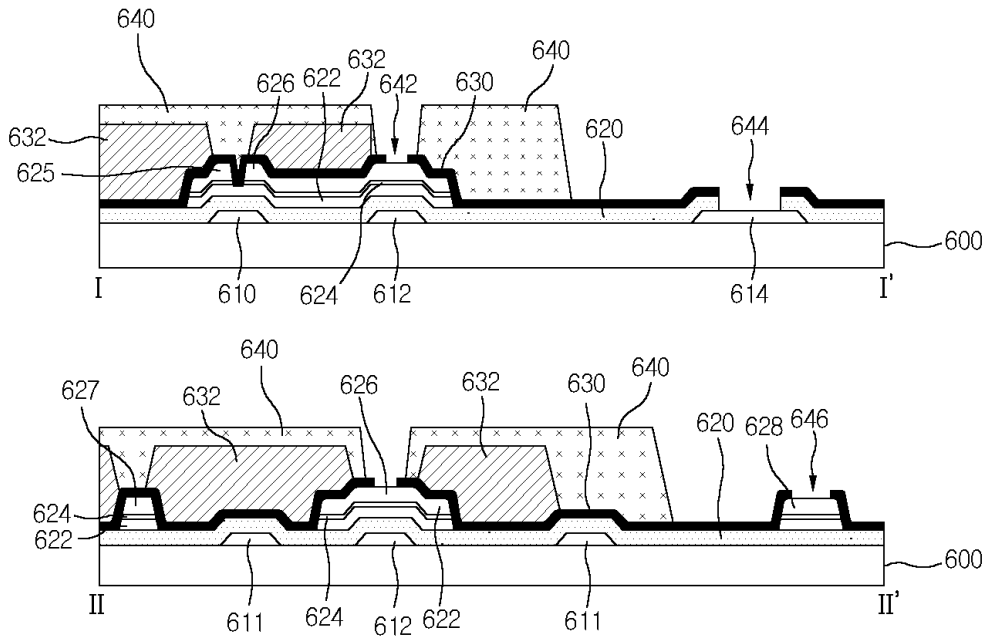
도면6b



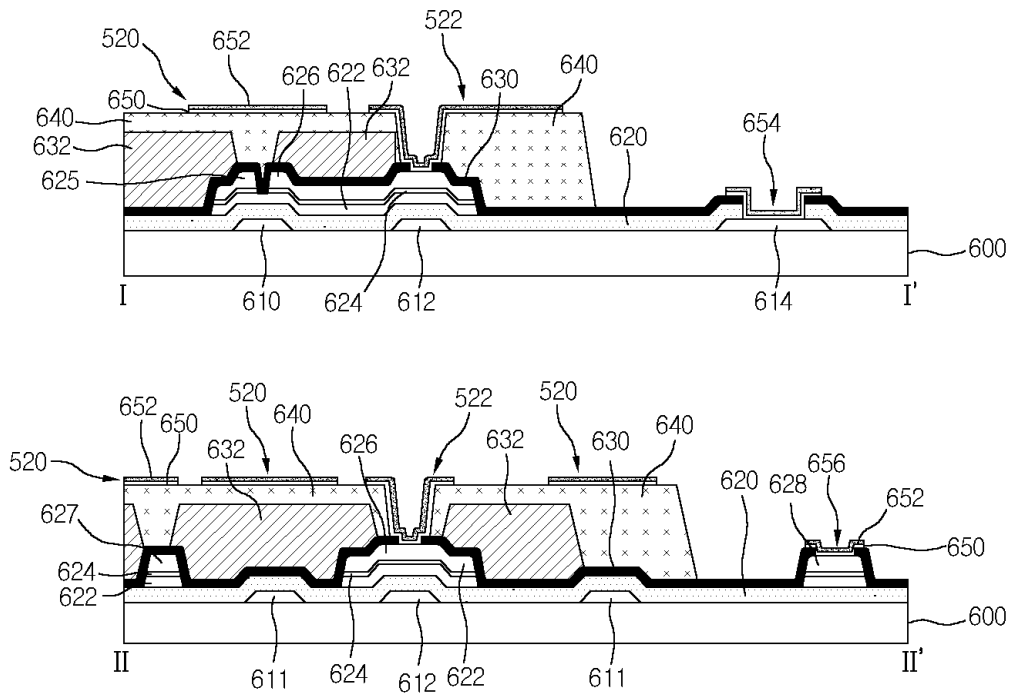
도면6c



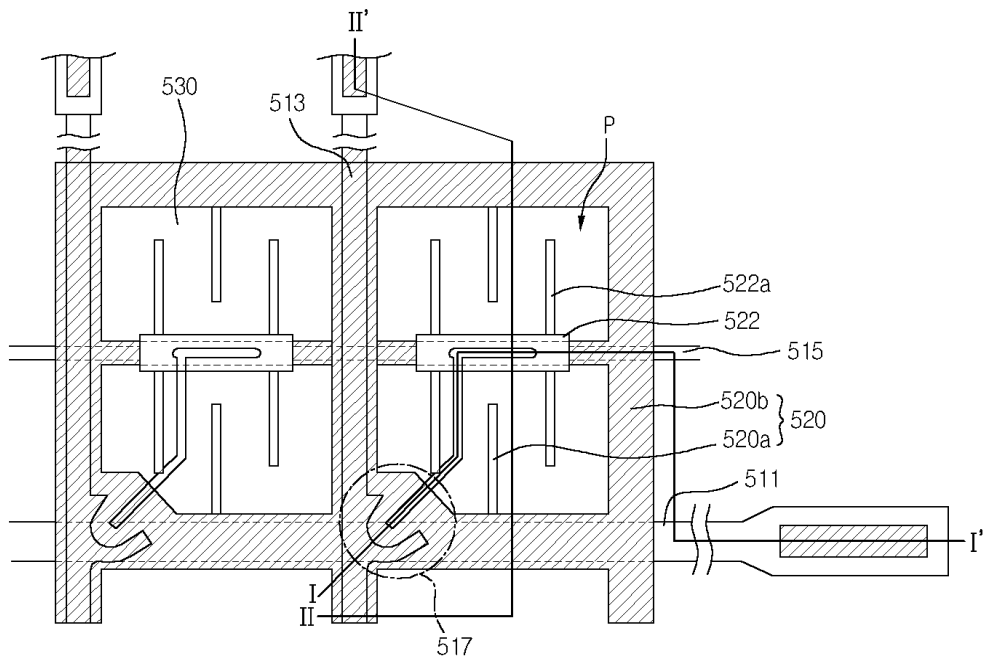
도면6d



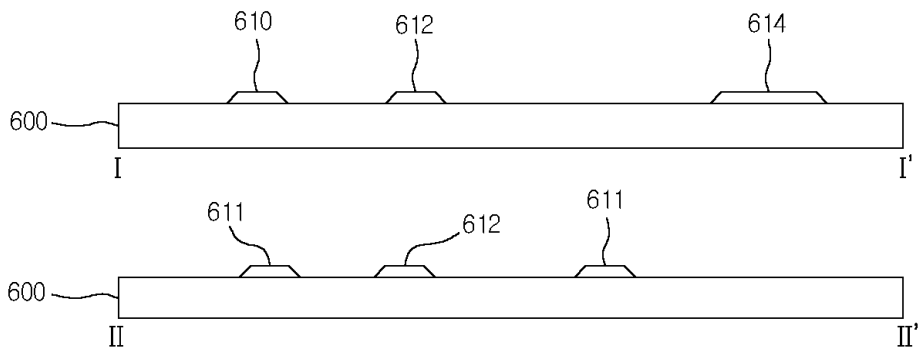
도면6e



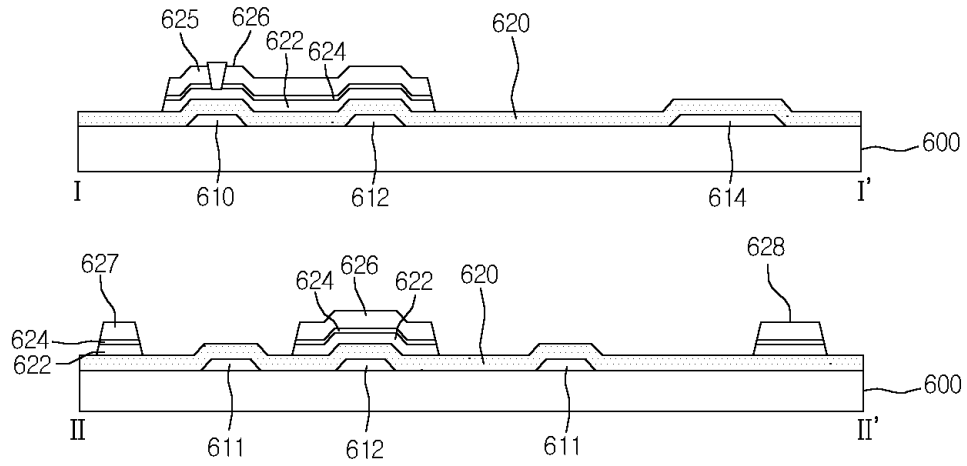
도면7



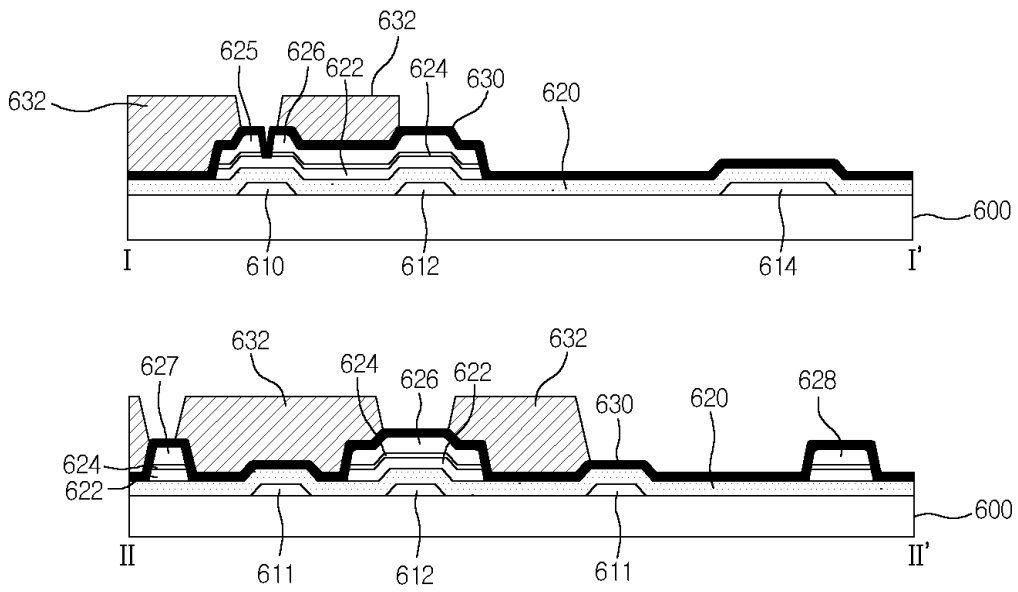
도면8a



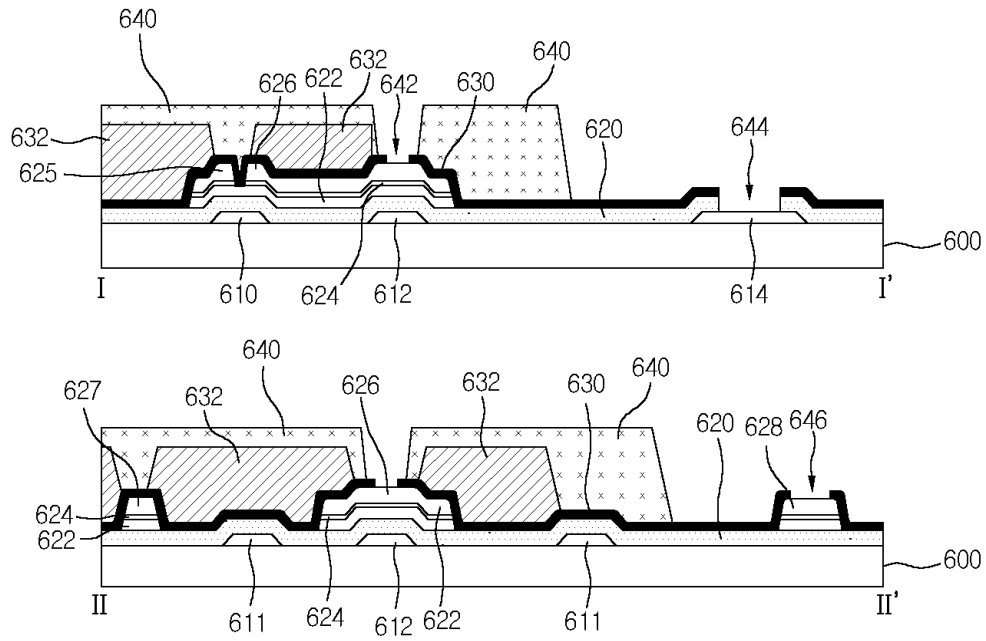
도면8b



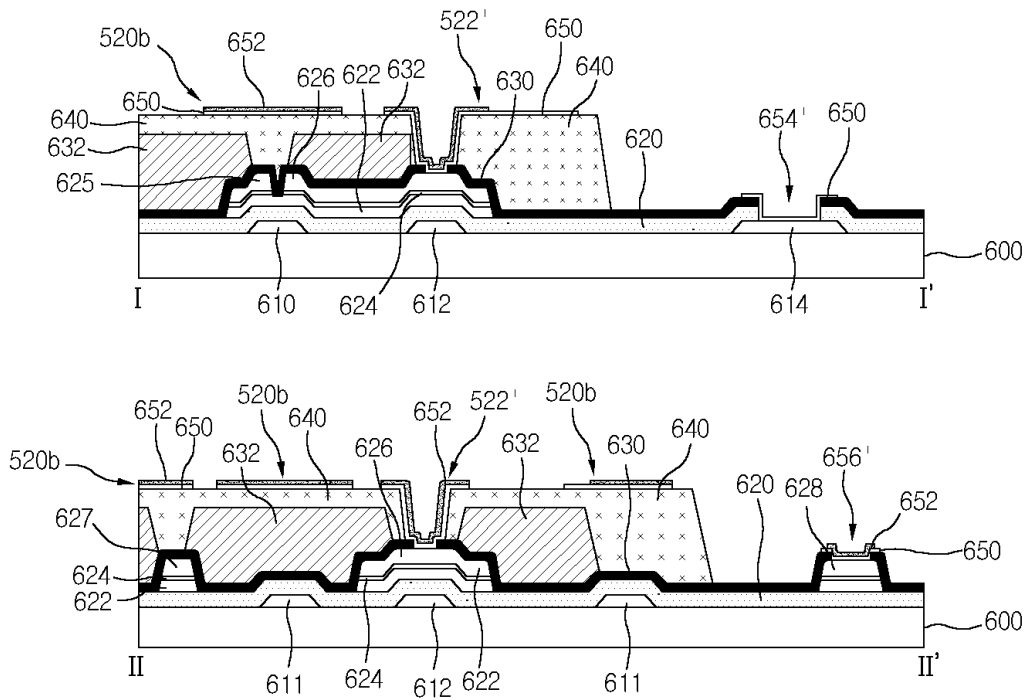
도면8c



도면8d



도면8e



专利名称(译)	横向电场系统的液晶显示装置及其制造方法		
公开(公告)号	KR100958246B1	公开(公告)日	2010-05-17
申请号	KR1020030084626	申请日	2003-11-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM WOONGKWON		
发明人	KIM,WOONGKWON		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F2001/136222 G02F1/134363 G02F1/136209		
其他公开文献	KR1020050050956A		
外部链接	Espacenet		

摘要(译)

用于具有面内切换 (IPS) 模式的液晶显示 (LCD) 装置的下基板包括基板, 网格线 (511), 数据线 (513), 像素区域 (P), 薄膜晶体管 (517) 和像素电极 (522)。像素电极具有: (a) 一些第一条和堆叠结构; (b) 通过在网格线上重叠形成的公共电极 (520), 数据线和具有多个第二条的薄膜晶体管, 集成到像素电极的第一条并且具有透明层的堆叠结构金属和一层彩色金属。形成彩色滤波器的层布置在与基板的像素的区域对应的一些位置。还包括以下独立权利要求: (a) 具有IPS模式的LCD装置, 该装置包含该下基板; (b) 制造该下基板; (c) 制造具有IPS模式的LCD装置。

