



## 특허청구의 범위

### 청구항 1

기관 상에 일 끝단에 게이트 패드를 포함하는 게이트 배선을 형성하는 단계와;  
 상기 게이트 배선과 게이트 패드가 형성된 기관의 전면에 제 1 절연막을 형성하는 단계와;  
 상기 게이트 배선과 수직하게 교차하면서 일 끝단에 데이터 패드를 포함하는 데이터 배선을 형성하는 단계와;  
 상기 게이트 배선과 데이터 배선의 교차지점에, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와;  
 상기 박막트랜지스터 상부와, 게이트 배선과 데이터 배선의 상부에 위치하며 상기 드레인 전극의 일측을 노출시키는 블랙매트릭스를 형성하는 단계와;  
 상기 블랙매트릭스가 형성된 기관의 전면에 제 2 절연막을 형성하는 단계와;  
 상기 제 2 절연막과 그 하부의 제 1 절연막을 식각하여, 상기 드레인 전극의 일측과 화소영역과, 상기 게이트 패드와 데이터 패드를 노출하는 단계와;  
 상기 제 2 절연막이 형성된 기관의 전면에 제 1 투명 전극층을 형성하는 단계와;  
 상기 제 1 투명전극층의 상부에 절연막인 버퍼층을 형성하는 단계와;  
 상기 화소영역에 대응하는 상기 버퍼층의 상부에 컬러필터를 형성하는 단계와;  
 상기 컬러필터 사이로 노출된 상기 버퍼층을 기관의 전면에 대해 제거하는 단계와;  
 상기 버퍼층이 제거된 기관의 전면에 제 2 투명 전극층을 형성하는 단계와;  
 상기 제 1 및 제 2 투명 전극층을 동시에 패터하여, 상기 드레인 전극과 접촉하면서 화소영역 마다 독립적으로 패터된 이중층의 화소전극과, 상기 노출된 게이트 패드와 접촉하는 이중층의 게이트 패드전극과, 상기 노출된 데이터 패드와 접촉하는 이중층의 데이터 패드 전극을 형성하는 단계를 포함하는 액정표시장치용 어레이기관 제조방법.

### 청구항 2

제 1 항에 있어서,  
 상기 액티브층은 순수 비정질 실리콘으로 형성되고, 상기 오믹 콘택층은 불순물이 포함된 비정질 실리콘층으로 형성된 액정표시장치용 어레이기관 제조방법.

### 청구항 3

제 1 항에 있어서,  
 상기 게이트 배선의 상부에 상기 화소전극과 접촉하는 아일랜드 형상의 금속층을 더욱 형성하여 이를 제 1 전극으로 하고, 그 하부의 게이트 배선을 제 2 전극으로 하는 보조 용량부를 형성하는 단계를 포함하는 액정표시장치용 어레이기관 제조방법.

### 청구항 4

제 1 항에 있어서,  
 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연층을 형성하는 단계를 포함하는 액정표시장치용 어레이기관 제조방법.

### 청구항 5

제 1 항에 있어서,  
 상기 컬러필터는 상기 화소영역에 적색과 녹색과 청색의 컬러필터가 각각 대응되도록 형성된 액정표시장치용 어

레이기판 제조방법.

**청구항 6**

제 1 항에 있어서,

상기 화소전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명 도전성 금속그룹 중 선택된 하나로 형성된 액정표시장치용 어레이기판 제조방법.

**청구항 7**

제 1 항에 있어서,

상기 버퍼층은 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)을 포함하는 무기절연물질 그룹 중 선택된 하나로 형성된 액정표시장치용 어레이기판 제조방법.

**청구항 8**

제 1 항에 있어서,

상기 버퍼층의 두께는 300~500Å인 액정표시장치용 어레이기판 제조방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <13> 본 발명은 액정표시장치에 관한 것으로, 박막트랜지스터 어레이부의 상부에 컬러필터를 구성하는 COT(color filter on TFT)구조 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.
- <14> 일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다.
- <15> 일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- <16> 도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면이다.
- <17> 도시한 바와 같이, 일반적인 컬러 액정표시장치(11)는 서브 컬러필터(8)와 각 서브 컬러필터(8)사이에 구성된 블랙 매트릭스(6)를 포함하는 컬러필터(7)와 상기 컬러필터(7)의 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)이 정의되고 화소영역에는 화소전극(17)과 스위칭소자(T)가 구성되며, 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(22)과, 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.
- <18> 상기 하부기판(22)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스 형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.
- <19> 이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와 같이 투명한 화소전극(17)이 형성된다.
- <20> 상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.
- <21> 상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성되며, 스토리지 캐패시터(C)의 제 1 전극으로 게이트 배선(13)의 일부를 사용하고, 제 2 전극으로 소스 및 드레인 전극과 동일층 동일물질로 형성된 아일랜드 형상의 소스/드레인 금속층(30)을 사용한다.

- <22> 이때, 상기 소스/드레인 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.
- <23> 전술한 바와 같이 상부 컬러필터 기관(5)과 하부 어레이기관(22)을 합착하여액정패널을 제작하는 경우에는, 컬러필터 기관(5)과 어레이기관(22)의 합착 오차에 의한 빛샘 불량 등이 발생할 확률이 매우 높다.
- <24> 이하, 도 2를 참조하여 설명한다.
- <25> 도 2는 도 1의 II-II'를 따라 절단한 단면도이다.
- <26> 앞서 설명한 바와 같이, 어레이기관인 제 1 기관(22)과 컬러필터 기관인 제 2 기관(5)이 이격되어 구성되고, 제 1 및 제 2 기관(22,5)의 사이에는 액정층(14)이 위치한다.
- <27> 어레이기관(22)의 상부에는 게이트 전극(32)과 액티브층(34)과 소스 전극(36)과 드레인 전극(38)을 포함하는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 상부에는 이를 보호하는 보호막(40)이 구성된다.
- <28> 화소영역(P)에는 상기 박막트랜지스터(T)의 드레인 전극(38)과 접촉하는 투명 화소전극(17)이 구성되고, 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성된다.
- <29> 상기 상부 기관(5)에는 상기 게이트 배선(13)과 데이터 배선(15)과 박막트랜지스터(T)에 대응하여 블랙매트릭스(6)가 구성되고, 하부 기관(22)의 화소영역(P)에 대응하여 서브 컬러필터(7a,7b,7c)가 구성된다.
- <30> 이때, 일반적인 어레이기관의 구성은 수직 크로스토크(cross talk)를 방지하기 위해 데이터 배선(15)과 화소 전극(17)을 일정 간격(A) 이격 하여 구성하게 되고, 게이트 배선(13)과 화소 전극 또한 일정간격(B) 이격 하여 구성하게 된다.
- <31> 데이터 배선(15) 및 게이트 배선(13)과 화소 전극(17) 사이의 이격된 공간(A,B)은 빛샘 현상이 발생하는 영역이기 때문에, 상부 컬러필터기관(5)에 구성된 블랙 매트릭스(black matrix)(6)가 이 부분을 가려주는 역할을 하게 된다.
- <32> 또한, 상기 박막트랜지스터(T)의 상부에 구성된 블랙매트릭스(6)는 외부에서 조사된 빛이 보호막(40)을 지나 액티브층(34)에 영향을 주지 않도록 하기 위해 빛을 차단하는 역할을 하게 된다.
- <33> 그런데, 상기 상부 기관(5)과 하부 기관(22)을 합착하는 공정 중 합착 오차(misalign)가 발생하는 경우가 있는데, 이를 감안하여 상기 블랙매트릭스(6)를 설계할 때 일정한 값의 마진(margin)을 두고 설계하기 때문에 그만큼 개구율이 저하된다.
- <34> 또한, 마진을 넘어선 합착오차가 발생할 경우, 빛샘 영역(A,B)이 블랙매트릭스(6)에 모두 가려지지 않는 빛샘 불량이 발생하는 경우가 종종 있다.
- <35> 이러한 경우에는 상기 빛샘이 외부로 나타나기 때문에 화질을 저하하는 문제가 있다.
- <36> 이러한 문제를 해결하기 위해 근래에는 어레이기관에 컬러필터를 구성하는 COT(color filter on TFT)구조가 제안되었다.
- <37> 도 3은 종래에 따른 COT구조의 액정표시장치용 어레이기관의 일부 구성을 개략적으로 도시한 단면도이다.
- <38> 도 3에 도시한 바와 같이, 기관(50) 상에 게이트 전극(52)과 게이트 배선(54)이 구성된다. 상기 게이트 전극 및 게이트 배선(52,54)이 구성된 기관(50)의 전면에는 게이트 절연막(56)이 구성된다. 상기 게이트 절연막(56)상부 중 상기 게이트 전극(52)에 대응하는 부분에 적층된 액티브층(58)과 오믹 콘택층(60)이 구성된다.
- <39> 상기 오믹 콘택층(60)의 상부에는 서로 이격된 소스 전극과 드레인 전극(62,64)과, 상기 소스 전극(62)과 연결되면서 상기 게이트 배선(54)과는 수직하게 연장된 데이터 배선(미도시)이 구성된다. 또한, 상기 소스 및 드레인 전극(62,64)을 구성하면서 상기 게이트 배선(54)의 일부 상부에 섬형상의 금속패턴(68)을 더욱 구성한다.
- <40> 상기 게이트 전극(52)과 액티브층 및 오믹 콘택층(58,60)과 소스 및 드레인 전극(62,64)으로 구성된 박막트랜지스터(T)와, 상기 게이트 배선 및 데이터 배선(54,55)이 구성된 기관(50)의 전면에 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 보호막(70)을 형성한다.
- <41> 상기 박막트랜지스터(T)와 게이트 배선 및 데이터 배선(54,미도시)에 대응하는 보호막(70)상부에 블랙수지(감광성 유기물질)(black resin)를 도포 또는 코팅한 후 이를 패터닝하여, 블랙매트릭스(72)를 형성한다.
- <42> 이때, 상기 금속패턴(68)이 위치하는 게이트 배선(54)의 일부에 대응한 부분에는 블랙매트릭스(72)가 존재하지

않는다.

- <43> 상기 블랙 매트릭스(72)가 형성된 기판(50) 중, 상하로 이웃한 화소(P)에 대응하여 일방향으로 컬러필터(74a)를 형성한다.
- <44> 이러한 컬러필터는 좌우 방향으로 적색과 녹색과 청색의 컬러필터가 순차 구성된 형상이 된다.
- <45> 상기 컬러필터가 구성된 기판(50)의 전면에는 유기절연막을 도포 또는 코팅하여 오버 코팅층(76)을 형성한다.
- <46> 상기 화소 영역에 대응하는 오버 코팅층(76)의 상부에 상기 드레인 전극(64)과 상기 금속패턴(68)과 동시에 접촉하는 투명한 화소 전극(80)을 구성한다.
- <47> 상기 화소 전극(80)과 접촉하는 금속 패턴(68)과 그 하부의 게이트 배선(54)은 스토리지 캐패시터(C<sub>ST</sub>)를 형성한다.
- <48> 전술한 바와 같은 단면적 구성으로 종래에 따른 COT 구조의 액정표시장치용 어레이기판을 제작할 수 있다.
- <49> 그러나, 상기 오버 코팅층(76)을 사용함에 따라 비용이 상승하게 되며, 상기 화소 전극을 드레인 전극과 접촉하도록 하기 위해 콘택홀을 형성하는 과정에서 공정상 여러 가지 문제점을 유발하여 액정패널을 제작하는데 부담으로 작용하게 되며 이는 가격 경쟁력 및 공정수율을 떨어뜨리는 문제가 있다.

**발명이 이루고자 하는 기술적 과제**

- <50> 본 발명은 전술한 바와 같은 문제를 해결하기 위한 목적으로 제안된 것으로, 본 발명을 요약하면 컬러필터를 하부기판에 구성하고 컬러필터 사이 영역 즉, 박막트랜지스터와 게이트 배선 및 데이터배선의 상부에 블랙매트릭스를 구성한다.
- <51> 상기 화소 영역에는 제 1 화소전극과 컬러필터와 제 2 화소전극 순으로 구성하되, 상기 제 1 화소 전극은 드레인 전극과 직접 접촉하는 구성이고, 상기 제 2 화소 전극은 상기 제 1 화소 전극과 접촉하도록 구성한다.
- <52> 이때, 상기 제 1 화소전극과, 이와는 동시에 형성되고 상기 배선의 일 끝단에 구성된 게이트 패드와 직접 접촉하는 투명전극인 게이트 패드 전극의 표면에 약 300Å~500Å의 두께를 가지는 절연물질을 증착한다.(상기 게이트 패드 전극의 절연막은 공정 중 제거된다)
- <53> 전술한 바와 같은 구성은 종래와는 달리 오버코팅층(over coating layer)을 사용하지 않기 때문에 공정비용을 줄일 수 있도록 있는 장점이 있다.
- <54> 또한, 상기 게이트 패드 전극의 표면에 형성된 절연막은 상기 컬러필터를 패터닝하는 약액이 상기 게이트 패드 전극으로 전극으로 침투하는 것을 방지하여, 상기 게이트 패드와 게이트 패드 전극 사이에 갈바닉 현상이 발생하여 전극이 부식되는 현상을 방지할 수 있다.
- <55> 또한, 상기 절연막은 상기 제 1 화소전극의 표면에 오염물이 부착되는 것을 방지하여, 상기 제 1 화소 전극과 제 2 화소 전극 사이의 접촉특성을 개선하여, 상기 제 1 및 제 2 화소 전극을 패터닝하는 공정 중 발생할 수 있는 CD loss불량을 방지할 수 있다.

**발명의 구성 및 작용**

- <56> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판 제조방법은 기판 상에 일 끝단에 게이트 패드를 포함하는 게이트 배선을 형성하는 단계와; 상기 게이트 배선과 게이트 패드가 형성된 기판의 전면 에 제 1 절연막을 형성하는 단계와; 상기 게이트 배선과 수직하게 교차하면서 일 끝단에 데이터 패드를 포함하는 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에, 게이트 전극과 반도체층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와; 상기 드레인 전극의 일부를 제외한 박막트랜지스터 상부와, 게이트 배선과 데이터 배선의 상부에 블랙매트릭스를 형성하는 단계와; 상기 블랙매트릭스가 형성된 기판의 전면 에 제 2 절연막을 형성하는 단계와; 상기 제 2 절연막과 그 하부의 제 1 절연막을 식각하여, 상기 드레인 전극의 일측과 화소영역과, 상기 게이트 패드와 데이터 패드의 일부를 노출하는 단계와; 상기 제 2 절연막이 형성된 기판의 전면 에 제 1 투명 전극층을 형성하는 단계와; 상기 제 1 투명전극층의 상부에

절연막인 버퍼층을 형성하는 단계와; 상기 화소영역에 대응하는 상기 버퍼층의 상부에 컬러필터를 형성하는 단계와; 상기 컬러필터 사이로 노출된 상기 버퍼층을 기관의 전면에 대해 제거하는 단계와; 상기 버퍼층이 제거된 기관의 전면에 제 2 투명 전극층을 형성하는 단계와; 상기 제 1 및 제 2 투명 전극층을 동시에 패터닝하여, 상기 드레인 전극과 접촉하면서 화소영역 마다 독립적으로 패터닝 이중층의 화소전극과, 상기 노출된 게이트 패드와 접촉하는 이중층의 게이트 패드전극과, 상기 노출된 데이터 패드와 접촉하는 이중층의 데이터 패드 전극을 형성하는 단계를 포함한다.

- <57> 상기 액티브층은 순수 비정질 실리콘으로 형성되고, 상기 오믹 콘택층은 불순물이 포함된 비정질 실리콘층으로 형성된다.
- <58> 상기 게이트 배선의 상부에 상기 화소전극과 접촉하는 아일랜드 형상의 금속층을 더욱 형성하여 이를 제 1 전극으로 하고, 그 하부의 게이트 배선을 제 2 전극으로 하는 보조 용량부를 더욱 형성하는 단계를 포함한다.
- <59> 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연층을 형성하는 단계를 더욱 포함한다.
- <60> 상기 버퍼층은 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)을 포함하는 무기절연물질 그룹 중 선택된 하나로 형성되며, 두께는 300~500Å인 것을 특징으로 한다.
- <61> 이하 첨부한 도면을 참조하여, 본 발명에 따른 바람직한 실시예를 설명한다.
- <62> -- 실시예 --
- <63> 도 4는 본 발명에 따른 액정표시장치용 어레이기관의 구성을 개략적으로 도시한 도면이다.
- <64> 도시한 바와 같이, 기관(100)상에 일 방향으로 연장되고 일 끝단에 게이트 패드(106)를 포함하는 게이트 배선(102)을 서로 평행하게 구성하고, 상기 게이트 배선(102)과 수직하게 교차하여 다수의 화소영역(P)을 정의하고 일 끝단에 데이터패드(120)를 포함하는 데이터 배선(118)을 형성한다.
- <65> 상기 게이트 패드(106)와 상기 데이터 패드(120)에는 섬형상으로 패터닝 이중층의 투명한 게이트 패드 전극(142,144)과 데이터 패드 전극(146,148)이 각각 형성된다.
- <66> 상기 게이트 배선(102)과 데이터 배선(118)이 교차하는 지점에는 게이트 전극(104)과 액티브층(110)과 소스 및 드레인 전극(114,116)을 포함하는 박막트랜지스터(T)를 구성한다.
- <67> 상기 두 배선(102,118)이 교차하여 정의되는 영역(P)에는 드레인 전극(116)과 접촉하는 이중층으로 구성된 투명 전극(138,140)과, 이중층의 투명전극(138,140) 사이에 개재된 컬러필터(134a,134b,134c)를 구성한다.
- <68> 상기 화소전극(138,140)은 상기 게이트배선(102)의 상부에 구성된 스토리지 캐패시터(C<sub>st</sub>)와 병렬로 연결된다.
- <69> 스토리지 캐패시터(C<sub>st</sub>)는 상기 게이트 배선(102)의 일부 상부에 위치하여 상기 화소전극(138,140)과 접촉하는 섬형상의 금속층(122)을 제 1 전극으로 하고, 그 하부의 게이트 배선(102)을 제 2 전극으로 한다.
- <70> COT구조는 도시한 바와 같이, 상기 박막트랜지스터(T) 어레이부의 상부에 블랙매트릭스(128)와, 적, 녹, 청색의 컬러필터(134a,134b,134c)가 구성된 형태이다.
- <71> 블랙매트릭스(128)는 빛샘영역을 가리는 역할을 하며, 게이트 배선(102) 및 데이터 배선(118)과 박막트랜지스터(T)에 대응하여 구성한다.
- <72> 상기 블랙매트릭스(128)는 불투명한 유기물질을 도포하여 형성하며, 빛을 차단하는 역할과 함께 박막트랜지스터(T)를 보호하는 보호막의 역할을 하게 된다.
- <73> 전술한 구성 중 특징적인 것은, 상기 이중층의 화소 전극 중 제 1 화소전극(138)을 형성한 후, 이를 포함하는 기관(100)의 표면에 절연막(무기 절연막)을 형성하는 것이다.
- <74> 상기 게이트 패드 전극의 제 1 층(142)과 데이터 패드 전극의 제 1 층(146)에 증착된 절연막(미도시)은 결과적으로 제거되나, 공정 중 상기 게이트 패드 및 데이터 패드(106,120)의 제 1 층(142)에 존재함으로써, 컬러필터(134a,134b,134c)를 패터닝하는 약액에 의해 상기 제 1 층(146)과 특히, 게이트 패드 전극 사이에 갈바닉 현상이 발생하는 것을 방지하는 것을 특징으로 한다.
- <75> 또한, 상기 절연막은 제 1 화소전극이 오염되는 것을 방지하여, 제 1 화소전극과 상기 컬러필터 상부의 제 2 화소전극의 접촉특성을 개선하는 것을 특징으로 한다.

- <76> 이하, 도 5a 내지 도 5h와 도 6a 내지 도 6h와 도 7a 내지 도 7h를 참조하여, 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 제조방법을 설명한다.
- <77> 도 5a 내지 도 5h와 도 6a 내지 도 6h와 도 7a 내지 도 7h는 도 4의 IV-IV, V-V, VI-VI를 절단하여, 본 발명의 따른 공정 순서에 따라 도시한 공정 단면도이다.
- <78> (도 4의 절단선 IV-IV는 박막트랜지스터와 화소의 절단선이고, V-V는 게이트 패드부의 절단선이고, VI-VI은 데이터 패드부의 절단선이다.)
- <79> 도 5a와 도 6a와 도 7a에 도시한 바와 같이, 기판(100)상에 도전성 금속을 증착하고 패틴하여, 일 끝단에 게이트 패드(106)를 포함하는 게이트 배선(102)과, 게이트 배선(102)에서 연장된 게이트 전극(104)을 형성한다.
- <80> 이때, 상기 게이트 배선(102)을 형성하는 물질은 신호 지연을 방지하기 위해 저항이 낮은 알루미늄계열의 금속을 사용하게 된다.
- <81> 이때, 상기 알루미늄 계열의 금속은 화학적으로 내식성이 약하기 때문에 특히, 이후 공정에서 형성되는 컬러필터를 패틴하는 약액에 데미지를 입거나, 게이트 패드와 접촉하는 투명 단자를 별도로 구성할 경우에는 상기 약액에 의해, 상기 투명 단자와 게이트 패드 사이에 갈바닉 현상이 발생하여 상기 게이트 패드가 부식되는 불량 발생시킬 수 있다.
- <82> 상기 게이트 배선(102)과 게이트 전극(104)과 게이트 패드(106)가 형성된 기판(100)의 전면에 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여, 제 1 절연층인 게이트 절연막(108)을 형성한다.
- <83> 상기 게이트 절연막(108)상에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패틴하여, 게이트 전극(104)상부의 게이트 절연막(108)상에 액티브층(110)과 오믹 콘택층(112)을 형성한다.
- <84> 다음으로 도 5b와 도 6b와 도 7b에 도시한 바와 같이, 상기 액티브층(110)과 오믹 콘택층(112)이 형성된 기판(100)의 전면에 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 구리(Cu)를 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패틴하여, 상기 오믹 콘택층(112)과 각각 접촉하는 소스 전극(114)과 드레인 전극(116)과, 상기 소스전극(112)과 연결되고 일 끝단에 데이터 패드(120)를 포함하는 데이터 배선(118)과, 상기 게이트 배선(102)의 상부에 아일랜드 형상의 금속층(122)을 형성한다.
- <85> 상기 소스 및 드레인 전극(114,116)과, 상기 데이터 패드(120)를 포함하는 데이터 배선(118)이 형성된 기판(100)의 전면에 질화 실리콘( $\text{SiN}_2$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함한 무기절연물질 그룹 중 선택된 하나를 증착하여 제 2 절연막(124)을 형성한다.
- <86> 이때, 제 2 절연막(124)의 기능은 이후에 형성되는 유기막(미도시)과 상기 액티브층(110)사이의 접촉불량에 의해 트랩준위가 발생하는 것을 방지하고, 유기막의 불순물에 의해 채널이 오염되는 것을 방지하는 역할을 한다.
- <87> 제 2 절연막(124)은 이후 공정에서 형성되는 유기막(블랙매트릭스)과 액티브층(110)사이에서 접촉불량이 발생하지 않는다면 굳이 형성하지 않아도 좋다.
- <88> 전술한 바와 같은 공정을 통해 박막트랜지스터 어레이부를 형성하는 공정이 완료된다.
- <89> 다음으로, 도 5c와 도 6c와 도 7c에 도시한 바와 같이, 상기 제 2 절연막(124)상부에 유전율이 낮은 불투명한 유기물질을 도포하여 블랙 유기층(126)을 형성하고 패틴하여, 상기 소스 및 드레인 전극(114,116)의 일부 상부와 상기 섬형상의 금속층(122)의 일부 상부와, 표시영역을 지나는 데이터 배선(118)과 게이트 배선(102)의 상부에 블랙매트릭스(128)를 형성한다.
- <90> 다음으로, 도 5d와 도 6d와 도 7d에 도시한 바와 같이, 상기 블랙매트릭스(128)가 형성된 기판(100)의 전면에 절연물질을 증착하여 제 3 절연막(130)을 형성한다.
- <91> 상기 제 3 절연막(130)은 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 형성한다.
- <92> 상기 제 3 절연막(130)과 제 2 절연막(124)과 그 하부의 제 1 절연막( )을 식각하여, 상기 드레인 전극(116)일측과 화소영역(P)과, 상기 섬형상의 소스 드레인 금속층(122)의 일측을 노출하는 제 1 콘택홀(H1)과 제 2 콘택

홀(H2)과, 상기 게이트 패드(106)를 노출하는 제 3 콘택홀(H3)과 상기 데이터 패드(120)를 노출하는 제 4 콘택홀(H4)을 형성한다.

- <93> 연속하여, 상기 제 1 내지 제 4 콘택홀이 형성된 기판의 전면에 전면에 전술한 바와 같은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속을 증착하여 제 1 투명전극층(132)을 형성한다.
- <94> 연속하여, 상기 제 1 투명전극층(132)이 형성된 기판(100)의 전면에 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)을 300Å~500Å의 두께로 증착하여 버퍼층(buffer layer : B.L)을 형성한다.
- <95> 상기 버퍼층은 이후 형성되는 컬러필터(미도시)를 패터닝하는 약액에 상기 제 1 투명전극층(132)과 상기 게이트 패드(106)사이에서 갈바닉 현상이 발생하는 것을 방지하는 역할을 하게 된다.
- <96> 또한, 상기 제 1 투명 전극층(132)과 이후 공정에서 형성되고 상기 제 1 투명전극층(132)과 접촉하는 제 2 투명 전극층(미도시) 사이의 접촉특성을 개선하는 역할을 하게 된다.
- <97> 도 5e와 도 6e와 도 7e에 도시한 바와 같이, 다수의 화소영역(P)에 적색과 녹색과 청색의 컬러필터(134a, 134b, 134c)를 각각 형성한다.
- <98> 도 5f와 도 6f와 도 7f에 도시한 바와 같이, 상기 컬러 필터(134a, 134b, 134c) 사이로 노출된 상기 버퍼층(B.L)을 제거하여 하부의 제 1 투명전극층(132)을 노출하는 공정을 진행한다.
- <99> 도 5g와 도 6g와 도 7g에 도시한 바와 같이, 노출된 버퍼층이 제거된 기판(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하여 제 2 화소 전극층(136)을 형성한다. 이때, 상기 제 2 화소 전극층(136)은 앞선 공정에서 제작된 제 1 화소 전극층(132)과 상기 컬러필터(134a, 134b, 134c)를 사이에 두고 부착된 형상이 된다.
- <100> 도 5h와 도 6h와 도 7h에 도시한 바와 같이, 상기 컬러필터를 사이에 두고 합착된 제 1 및 제 2 화소 전극층(132, 136)을 식각하여, 상기 화소영역 상에 상기 컬러필터를 사이에 두고 합착된 이중층의 화소 전극(138, 140)을 형성한다.
- <101> 동시에, 상기 게이트 패드(106)와 접촉하는 이중층의 게이트 패드 전극(142, 144)과, 상기 데이터 패드(120)와 접촉하는 이중층의 데이터 패드 전극(146, 148)을 형성한다.
- <102> 전술한 바와 같은 공정으로 본 발명에 따른 COT구조의 액정표시장치용 어레이기판을 제작할 수 있다.

**발명의 효과**

- <103> 전술한 바와 같이 본 발명은 종래와는 달리 오버코팅층을 사용하지 않기 때문에 공정비용 및 공정상 발생할 수 있는 불량을 방지할 수 있다.
- <104> 또한, 상기 제 1 화소전극과, 이와는 동시에 형성되는 게이트 패드 전극의 표면에 약 300Å~500Å의 두께를 가지는 절연막을 형성하여, 상기 게이트 패드 전극의 표면에 형성된 절연막은 상기 컬러필터를 패터닝하는 약액이 상기 게이트 패드 전극으로 침투하는 것을 방지하여, 상기 게이트 패드와 게이트 패드 전극 사이에 갈바닉 현상이 발생하여 전극이 부식되는 현상을 방지할 수 있는 장점이 있다.
- <105> 또한, 상기 절연막은 상기 제 1 화소전극의 표면에 오염물이 부착되는 것을 방지하여, 상기 제 1 화소전극과 제 2 화소 전극 사이의 접촉특성을 개선하여, 상기 제 1 및 제 2 화소전극을 패터닝하는 공정 중 발생할 수 있는 CD loss불량을 방지할 수 있는 장점이 있다.
- <106> 따라서, 공정 수율을 개선하는 효과가 있다.

**도면의 간단한 설명**

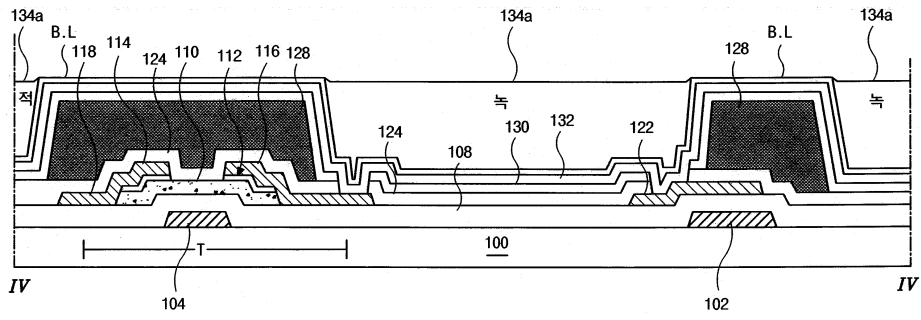
- <1> 도 1은 일반적인 액정표시장치의 구성을 개략적으로 도시한 분해 사시도이고,
- <2> 도 2는 도 1의 II-II를 따라 절단한 단면도이고,
- <3> 도 3은 종래에 따른 COT구조의 액정표시장치용 어레이기판의 일부 구성을 도시한 단면도이고,
- <4> 도 4는 본 발명에 따른 COT구조의 액정표시장치용 어레이기판의 일부를 도시한 평면도이고,



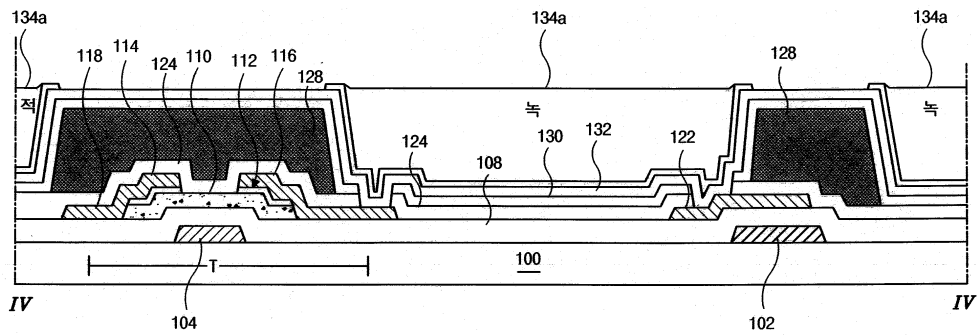




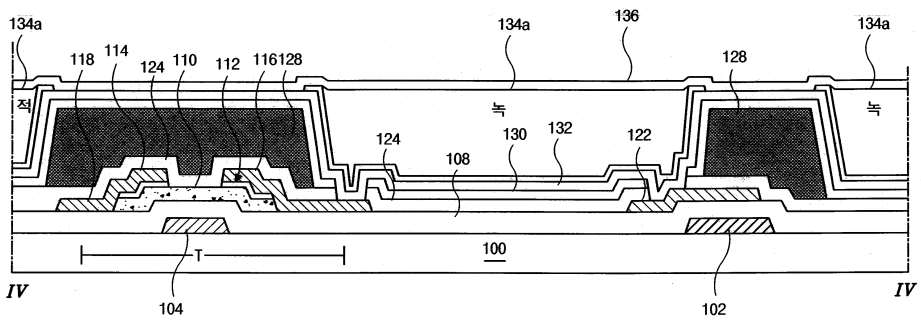
도면5e



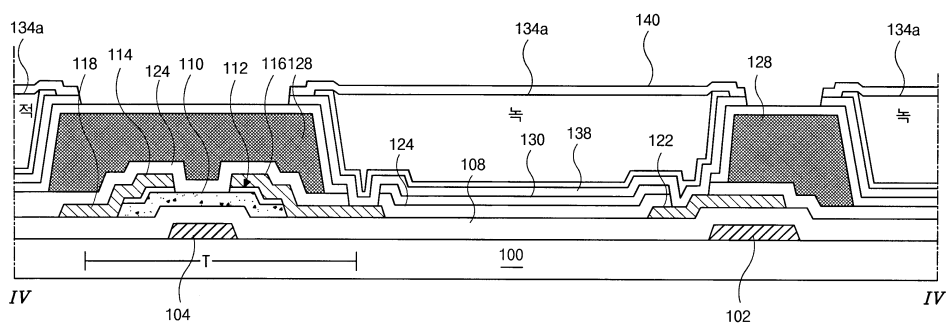
도면5f



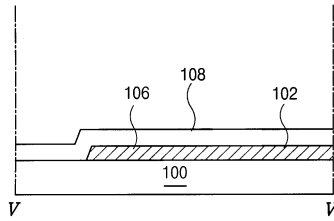
도면5g



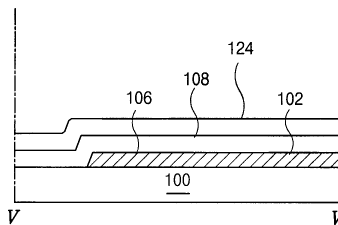
도면5h



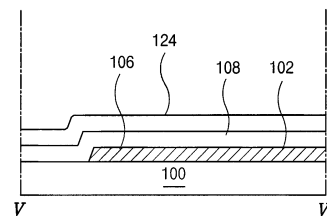
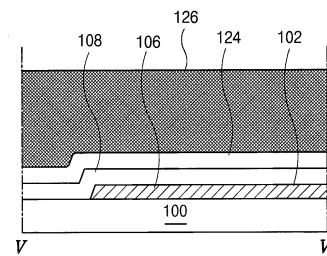
도면6a



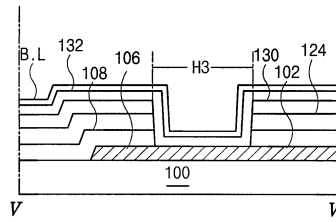
도면6b



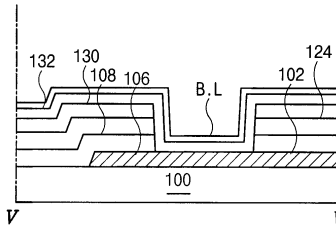
도면6c



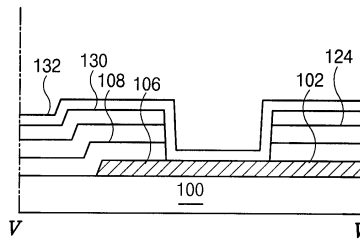
도면6d



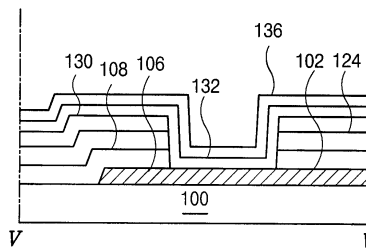
도면6e



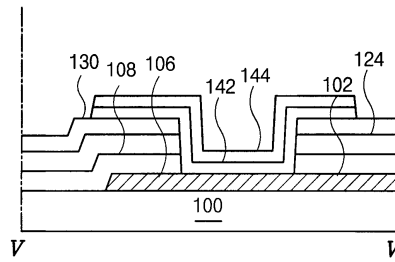
도면6f



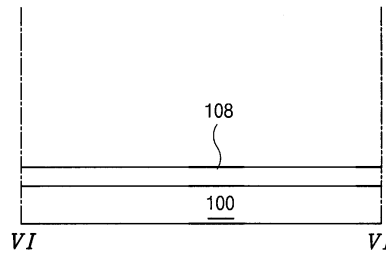
도면6g



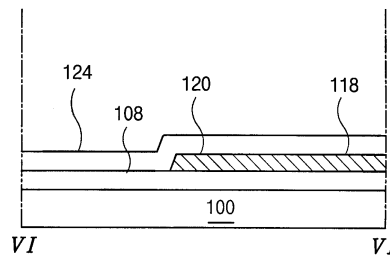
도면6h



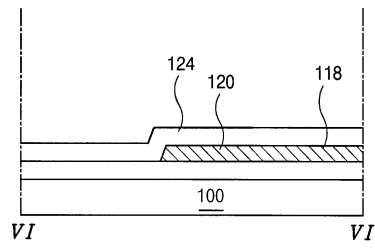
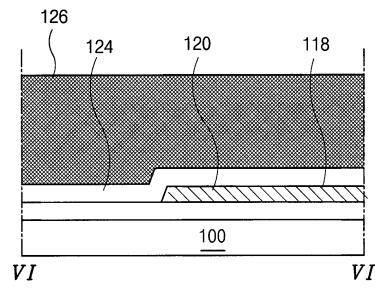
도면7a



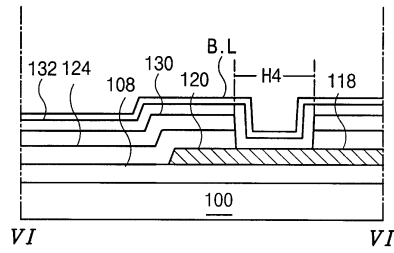
도면7b



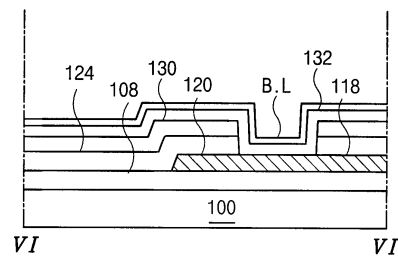
도면7c



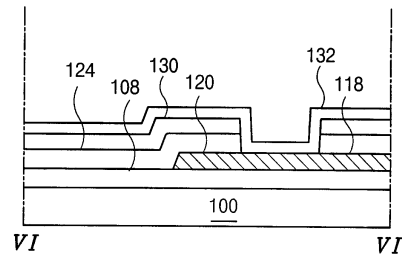
도면7d



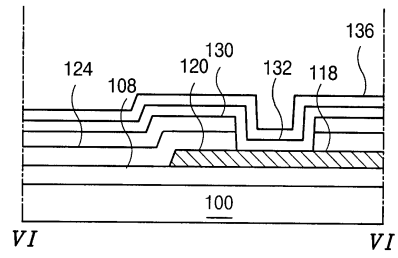
도면7e



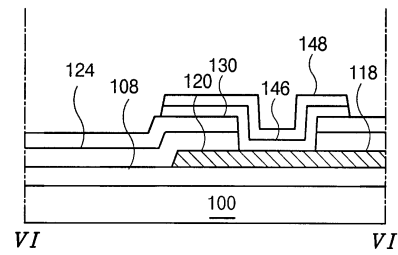
도면7f



도면7g



도면7h



专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	<a href="#">KR100938887B1</a>	公开(公告)日	2010-01-27
申请号	KR1020030043961	申请日	2003-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DONGGUK		
发明人	KIM,DONGGUK		
IPC分类号	G02F1/136 G02F1/1362 H01L21/77 H01L21/84 H01L27/12		
CPC分类号	H01L27/1214 H01L27/12 G02F1/13458 G02F2001/136222 G02F1/136209 G02F1/136227 H01L27/124 H01L27/1248		
其他公开文献	KR1020050003245A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示装置技术领域本发明涉及液晶显示装置，更具体地，涉及具有COT结构的液晶显示装置，其中滤色器形成在阵列基板上。根据本发明的液晶显示装置是这样一种结构，其中滤色器形成在薄膜晶体管阵列的顶部上，黑色矩阵由不透明的有机树脂形成在薄膜晶体管的顶部，并且，以滤色器为中心，在像素的下侧和上侧形成第一和第二透明像素电极。在这段时间步骤中，待处理的图案，以形成具有形成在基板（处理过程中被除去的栅极焊盘电极的绝缘膜）的整个表面上的第一像素电极的表面上形成约300埃~500埃厚的绝缘膜上面被描述为与传统结构不同，不使用外涂层，因此可以降低工艺成本。此外，所述栅极焊盘和所述栅极焊盘电极之间的栅极焊盘电极电现象在表面上形成的绝缘膜时，以防止药物溶液以图案化所述滤色器渗透到栅极焊盘电极，有一个优点是防止电极腐蚀现象。另外，绝缘膜可以防止第一像素电极的污染粘附到第一像素电极的表面，改善第一像素电极和第二像素电极之间的接触特性，防止在进程中可能发生的不良CDloss有优点。

