

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

| | | |
|--|-------------------------------------|--|
| (51) Int. Cl. ⁷ G02F 1/136 | (45) 공고일자 (11) 등록번호 (24) 등록일자 | 2005년06월28일 10-0497569 2005년06월17일 |
|--|-------------------------------------|--|

| | | | |
|------------------------|--------------------------------|------------------------|--------------------------------|
| (21) 출원번호 (22) 출원일자 | 10-2002-0060706 2002년10월04일 | (65) 공개번호 (43) 공개일자 | 10-2004-0031316 2004년04월13일 |
|------------------------|--------------------------------|------------------------|--------------------------------|

(73) 특허권자 엘지.필립스 엘시디 주식회사
 서울 영등포구 여의도동 20번지

(72) 발명자 김홍수
 경상북도구미시구평동부영아파트504-606

(74) 대리인 특허법인네이트

심사관 : 임동재

(54) 횡전계방식 액정표시장치용 어레이기판

요약

본 발명은 액정표시장치에 관한 것으로, 드레인 전극과 데이터 배선의 단락불량을 방지하기 위한 박막트랜지스터의 구성과 이를 포함한 횡전계 방식 액정표시장치용 어레이기판과 수직 전계 방식 액정표시장치용 어레이기판에 관한 것이다.

본원 발명은 상기 박막트랜지스터의 소스 전극과 드레인 전극과, 상기 소스 전극과 연결된 데이터 배선을 패터닝하는 공정 중 게이트 전극의 일변을 따라 남은 금속잔막에 의해 드레인 전극과 데이터 배선이 단락하는 문제를 해결하기 위해, 상기 소스 및 드레인 전극의 하부에 구성되는 액티브층을 상기 게이트 전극의 일변을 따라 연장하여 구성함으로써, 상기 액티브층의 단차로 인해 금속 잔막이 끊기도록 유도한다.

이와 같이 하면, 상기 드레인 전극과 데이터 배선이 단락되어 점결함이 발생하는 문제를 해결할 수 있으므로, 액정패널의 화질개선과 함께 수율을 개선하는 효과가 있다.

대표도

도 3

명세서

도면의 간단한 설명

- 도 1은 종래의 횡전계방식 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 평면도이고,
- 도 2는 도 1의 A를 확대한 확대 평면도이고,
- 도 3은 본 발명의 제 1 실시예에 따른 횡전계방식 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 평면도이고,
- 도 4는 도 3의 B를 확대한 확대 평면도이고,
- 도 5a 내지 도 5c는 도 3의 V-V', VI-VI'를 따라 절단하여, 본 발명의 제 1 실시예에 따른 공정순서에 따라 도시한 공정 단면도이고,

도 6은 본 발명의 제 2 실시예에 따른 수직전계방식 액정표시장치용 어레이기판의 한 화소를 개략적으로 도시한 평면도이고,

도 7a 내지 도 7c는 도 6의 VII-VII' 따라 절단하여, 본 발명의 제 2 실시예에 따른 공정순서에 따라 도시한 공정 단면도이다.

<도면의 주요 부분에 대한 부호의 설명>

100 : 기판 102 : 게이트 배선

104 : 게이트 전극 107 : 공통전극

110 : 반도체층 112 : 반도체층의 연장부

116 : 소스 전극 118 : 드레인 전극

120 : 화소 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화상 표시장치에 관한 것으로 특히, 점결함을 방지하여 고화질을 구현하기 위한 횡전계방식(In-Plane Switching mode)액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.

일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다.

상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의하여 편광된 빛이 임의로 변조되어 화상정보를 표현할 수 있다.

현재에는 박막 트랜지스터와 상기 박막 트랜지스터에 연결된 화소전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(Active Matrix LCD : AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

이하, 도면을 참조하여 종래의 횡전계 방식 액정표시장치용 어레이기판과 그 제조방법에 대해 설명한다.

도 1은 종래의 횡전계 방식 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이다.

도시한 바와 같이, 종래의 횡전계 방식 액정표시장치용 어레이기판(10)은 소정간격 이격되어 평행하게 일 방향으로 구성된 다수의 게이트배선(12)과 스토리지 배선(16)과, 상기 두 배선과 교차하며 특히 게이트배선(12)과는 화소영역(P)을 정의하는 데이터배선(24)이 구성된다.

상기 게이트배선(12)과 데이터배선(24)의 교차지점에는, 상기 게이트 배선(12)의 일부인 게이트 전극(14)과, 상기 게이트 전극(14)의 상부에 구성된 반도체층(액티브 채널층)(20)과, 반도체층(20)의 상부에 위치하고 서로 소정간격 이격된 소스 전극(26) 및 드레인 전극(28)을 포함하는 박막트랜지스터(T)가 구성되며, 상기 소스 전극(26)은 상기 데이터배선(24)과 연결된다.

이때, 상기 소스 전극(26)은 "U"자 형상으로 구성되고, 상기 드레인 전극(28)은 소스 전극(26)에 의해 감싸는 형상으로 소정간격 이격된 막대 형상으로 구성한다.

상기 화소영역(P)에는 상기 드레인 전극(28)과 연결된 화소전극(30)과, 상기 화소전극(30)과 평행하게 구성되고 상기 스토리지 배선(16)과 연결되는 공통전극(17)이 구성된다.

상기 화소전극(30)은 상기 드레인 전극(28)에서 연장된 연장부(30a)와 상기 연장부(30a)에서 수직하게 연장되고 서로 소정간격 이격된 다수의 수직부(30b)와, 상기 스토리지 배선(16)의 상부에서 상기 수직부(30b)를 하나로 연결하는 수평부(30c)로 구성된다.

상기 공통전극(17)은 상기 스토리지배선(16)에서 화소영역(P)으로 수직하게 연장되고, 상기 화소전극의 수직부(30b)와 엇갈려 구성되는 다수의 수직부(17b)와, 상기 각 수직부(17b)를 하나로 연결하는 수평부(17a)로 구성된다.

상기 화소영역(P)(즉, 화소영역에 형성되는 액정캐패시터)과 회로적으로 병렬로 연결된 보조 용량부(C)가 구성되며, 상기 보조 용량부는 상기 화소영역(P)을 정의하는 스토리지배선(16)의 일부를 제 1 스토리지 전극으로 하고, 상기 제 1 스토리지 전극의 상부에 게이트 절연막(미도시)을 사이에 두고 위치한 화소전극의 수평부(30c)를 제 2 스토리지 전극으로 한다.

전술한 구성에서, 종래에는 상기 데이터 배선(12)과 드레인 전극(28)이 단락되는 불량이 자주 발생한다.

이하, 도 2를 참조하여 설명한다.

도 2는 도 1의 A를 확대한 확대 평면도이다.

도시한 바와 같이, 상기 게이트 전극(14)의 경사진 일측 상부로 상기 데이터 배선(24)에서 돌출 연장된 소스전극(26)이 구성되고, 게이트 전극(14)의 타측 상부에서는 "U"형상의 소스 전극(26) 내부에 막대 형상으로 구성된 드레인 전극(28)이 화소영역으로 연장된 형상이다.

이러한 구성에서, 상기 데이터 배선(24)과 소스 및 드레인 전극(26,28)을 패터닝하는 공정 중 공정 불량에 의해, 상기 게이트 전극(14)의 단차를 따라 상기 데이터 배선(24)에서 드레인 전극(28)까지 금속 잔막(50)이 남아 있게 된다.

이와 같은 경우에는, 상기 데이터 배선(24)과 드레인 전극(28)이 상기 금속잔막(50)에 의해 단락되기 때문에 신호를 인가하게 되면 구동불량이 발생하게 된다.

따라서, 종래에는 이러한 문제를 해결하기 위해 상기 데이터 배선(24)과 드레인 전극(28)이 단락되기 쉬운 부분의 게이트 전극(14)의 일측 상부로 반도체층(20)의 면적을 조금 늘려 설계하였다.

그러나, 이 경우 상기 반도체층을 형성하는 공정에서 공정 오차에 의해 액티브층이 약간 쉬프트(shift)되어 구성되며 이러한 경우 앞서 설명한 바와 같이 데이터 배선과 드레인 전극의 단락문제가 발생하였다.

발명이 이루고자 하는 기술적 과제

본 발명은 전술한 바와 같은 문제를 해결하기 위한 목적으로 제안된 것으로, 액티브층을 설계할 때, 상기 드레인 전극과 데이터 배선 사이에 위치하는 게이트 전극의 일변으로 반도체층을 연장하여 형성한다.

이와 같은 구성은 상기 드레인 전극에서 데이터 배선으로 이어지는 게이트 전극의 일변을 넓게 덮는 구성임으로, 상기 게이트 전극의 단차를 따라 구성된 금속 잔막이 액티브층으로 인해 끊어지도록 유도한 것이다.

따라서, 드레인 전극과 데이터 배선의 단락에 의한 화소의 구동불량이 발생하지 않게 된다.

발명의 구성 및 작용

전술한 목적을 달성하기 위한 본 발명의 특징에 따른 다른 횡전계 방식 액정표시장치용 어레이기판은 기판 상에 수직으로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선과; 상기 게이트 배선과 소정간격 이격하여 평행하게 연장 형성된 스토리지 배선과; 상기 공통배선에서 화소영역으로 서로 평행하게 수직하게 연장된 다수의 공통전극과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성되고 게이트 전극과, 게이트 전극 상부의 반도체층과, 반도체층 상부에서 소정간격 이격된 소스 전극과 드레인 전극을 포함하는 박막트랜지스터에 있어서, 상기 게이트 전극 상부의 반도체층은 드레인 전극과 데이터 배선의 사이에 위치하는 게이트 전극의 일변에 연장하여 구성된 박막트랜지스터와; 상기 드레인 전극에서 화소영역으로 연장되고, 상기 다수의 공통전극과 이격하여 구성된 화소전극을 포함한다.

상기 반도체층은 드레인 전극과 게이트 전극이 교차하는 지점에서, 게이트 전극의 일변으로 2~3 μ m로 연장하여 구성하는 것을 특징으로 한다.

상기 반도체층에서 데이터 배선의 하부로 연장된 연장부를 더욱 구성한다.

상기 게이트전극 상부의 반도체층은 액티브층과, 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층으로 구성된다.

상기 공통전극은 공통전극의 수직부의 끝단에서 이들을 하나로 연결하는 수평부가 더욱 구성되고, 상기 화소전극은 상기 드레인 전극에서 화소영역으로 연장되고 상기 수직부의 일 끝단에서 이들을 하나로 연결하는 연장부와, 상기 스토리지 배선의 상부에 위치하고 상기 수직부를 타 끝단에서 하나로 연결하는 수평부가 더욱 구성된다.

상기 화소전극의 수평부와 그 하부의 스토리지 배선은 절연막을 사이에 두고 구성되고 보조 용량부를 형성한다.

상기 게이트 전극 중 화소영역에 근접한 일측은 사선 형태의 기울기를 가지도록 형성되고, 상기 액티브층은 상기 소스 전극과 드레인 전극의 이격된 사이에서 "U"형상으로 노출된다.

본 발명의 특징에 따른 수직전계 방식 액정표시장치용 어레이기판은 기판 상에 수직으로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성되고 게이트 전극과, 게이트 전극 상부

의 반도체층과, 반도체층 상부에서 소정간격 이격된 소스 전극과 드레인 전극을 포함하는 박막트랜지스터에 있어서, 상기 게이트 전극 상부의 반도체층은 드레인 전극과 데이터 배선의 사이에 위치하는 게이트 전극의 일변에 연장하여 구성된 박막트랜지스터와; 상기 드레인 전극과 접촉하면서 화소영역에 구성된 투명한 화소전극을 포함한다.

상기 반도체층은 드레인 전극과 게이트 전극이 교차하는 지점에서, 게이트 전극의 일변으로 2~3 μm 로 연장하여 구성하는 것을 특징으로 한다.

상기 반도체층에서 데이터 배선의 하부로 연장된 연장부를 더욱 구성한다.

상기 게이트 전극 중 화소영역에 근접한 일측은 사선 형태의 기울기를 가지도록 구성되고, 상기 액티브층은 상기 소스 전극과 드레인 전극의 이격된 사이에서 "U"형상으로 노출된다.

이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.

-- 제 1 실시예 --

본 발명의 특징은 박막트랜지스터를 구성하는 액티브층의 면적을 기존에 비해 넓게 설계하는 것을 특징으로 한다.

도 3은 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 일부를 개략적으로 도시한 평면도이다.

도시한 바와 같이, 본 발명에 따른 횡전계 방식 액정표시장치용 어레이기판(100)은 소정간격 이격되어 평행하게 일 방향으로 구성된 다수의 게이트배선(102)과 스토리지 배선(106)과, 상기 두 배선(102,106)과 교차하며 특히, 게이트배선(102)과는 화소영역(P)을 정의하는 데이터배선(114)을 구성한다.

상기 게이트배선(102)과 데이터배선(114)의 교차지점에는 게이트 전극(104)과 반도체층(110)과 소스 전극(116) 및 드레인 전극(118)을 포함하는 박막트랜지스터(T)를 구성하며, 상기 소스 전극(116)은 상기 데이터배선(114)과 연결하고, 상기 게이트 전극(104)은 상기 게이트배선(102)과 연결한다.

상기 화소영역(P)에는 화소전극(118)과 공통 전극(107)이 서로 이격하여 구성되는데, 상기 공통전극(107)은 상기 스토리지배선(107)에서 화소영역(P)으로 연장되고 서로 소정간격 이격된 다수의 수직부(107a)와, 수직부(107a)의 끝단에서 수직부를 하나로 연결하는 수평부(107b)를 포함한다.

상기 화소 전극(120)은 드레인 전극(120)에서 화소영역(P)으로 연장된 연장부와, 연장부(120a)에서 상기 공통전극(107)의 수직부(107a)와 엇갈려 구성된 다수의 수직부(120b)와, 상기 수직부(120b)를 공통배선(106)의 상부에서 하나로 연결하는 수평부(120c)를 포함한다.

전술한 구성에서, 박막트랜지스터(T)에 구성되는 소스 전극(116)을 "U"자 형상으로 구성하고 상기 드레인 전극(118)을 "I"자 형상으로 구성하여, 상기 소스 전극(116)이 상기 드레인 전극(118)을 감싸는 형상으로 구성한다. 이와 같은 형상은 상기 소스 전극(116)과 드레인 전극(118)사이의 채널 길이는 짧게 하는 반면 채널 폭은 넓혀주는 효과가 있기 때문에 전자의 이동도를 개선할 수 있다.

상기 게이트 전극(104)과 소스 및 드레인 전극(116,118)의 사이에 구성하는 반도체층(110)은 종래에 비해 상기 데이터 배선(114)과 드레인 전극(118) 사이에 존재하는 게이트 전극(104)의 일변으로 2~3 μm 연장하여 형성하는 것을 특징으로 한다.

이하, 도 4를 참조하여 이 부분의 구성에 대해 상세히 설명한다.

도 4는 도 3의 B를 확대한 확대 평면도이다.

도시한 바와 같이, 소스 및 드레인 전극(116,118)과 게이트 전극(104)사이에 위치한 반도체층(110)은, 게이트 전극(204)의 일변을 지나 연장되는 드레인 전극(216)과 게이트 전극(204)의 교차지점을 기준으로, 게이트 전극(204)의 일변을 따라 2~3 μm 로 연장하여 형성하는 것을 특징으로 한다.

이와 같은 구성은 상기 반도체층(110)을 패터닝하는 사진식각 공정 중 마스크의 공정 오차의 최대값인 1.8 μm 을 감안한 값이며, 상기 마스크의 정렬오차가 최대 1.8 μm 이더라도 상기 액티브층은 여전히 게이트 전극의 일변에 연장되어 형성된다.

따라서 이와 같이 반도체층(110)을 연장하면, 소스 및 드레인 전극(116,118)과 데이터 배선(114)을 패터닝하는 공정 중 게이트 전극(104)의 일변(E)의 단차를 따라 잔류하는 잔사(150)는 반도체층(110)에 의해 끊기게 된다.

이러한 결과로 상기 데이터 배선(114)과 드레인 전극(118)은 상기 금속 잔막(150)에 의해 단락되는 불량이 발생하지 않는다.

이하, 도 5a 내지 도 5c를 참조하여, 전술한 바와 같은 본 발명에 따른 액정표시장치용 어레이기판의 제조공정을 설명한다.(이하, 설명하는 패터닝공정들은 모두 사진식각공정을 통해 패터닝이나 이에 대한 설명은 생략하도록 한다.)

도 5a에 도시한 바와 같이, 투명한 절연기판(100)상에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 탄탈륨(Ta)등을 포함하는 도전성 금속그룹 중 선택하여 일 방향으로 연장되도록 게이트 배선(도 3의 102)과, 상기 게이트 배선(도 3의 102)에서 수직하게 돌출된 게이트 전극(104)과, 상기 게이트 배선(102)과 근접하여 평행하게 구성된 공통 배선(106)을 형성한다.

동시에, 상기 공통배선(106)에서 아래로 수직하게 연장되어 서로 소정간격 이격된 다수의 수직부(107a)와, 상기 수직부를 하나로 연결하는 수평부(도 3의 107b)를 포함하는 공통전극을 형성한다.

이때, 상기 게이트 배선(도 3의 102)과 게이트 전극(104)을 알루미늄을 포함한 이중 금속층으로 형성할 수 있다.

다음으로, 상기 게이트 전극(104)과 게이트 배선(102)이 형성된 기판(100)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO₂)을 포함하는 무기절연물질 그룹 중 선택된 하나로 제 1 절연막인 게이트 절연막(108)을 형성한다.

도 5b에 도시한 바와 같이, 상기 게이트 절연막(108)이 형성된 기판(100)의 전면에 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+ a-Si:H)을 증착하여, 상기 게이트 전극(104)상부의 게이트 절연막(108)상에 반도체층(110)을 형성한다.

상기 반도체층(110)은 이후에 공정에서 형성될 데이터 배선(D)영역을 따라 연장된 연장부(112)를 가진다. 연장부(112)를 통해 이후 형성되는 데이터 배선의 증착특성이 개선된다.

상기 게이트 전극(104)상부에 구성된 반도체층(110)은 그 기능에 따라 하부 비정질 실리콘층은 액티브층(액티브 채널층)(110a)이고, 상부 불순물 비정질 실리콘층은 오믹 콘택층(110b)으로 구분된다.

상기 게이트 전극(104)상부의 반도체층(110)은 앞서 도 4의 구성과 같이 이후 형성될 데이터 배선(미도시)과 드레인 전극(미도시)사이 영역에 존재하는 게이트 전극(104)의 일변에 2~3 μ m만큼 더욱 연장되도록 형성한다.

다음으로, 도 5c에 도시한 바와 같이, 상기 반도체층(110)이 형성된 기판(100)의 전면에 앞서 설명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 반도체층(110)의 연장부를 따라 형성되면서 상기 게이트 배선과는 수직하게 교차하여 화소영역을 정의하는 데이터 배선(114)과, 데이터 배선(114)에서 "U"형상으로 연장된 소스 전극(116)과, 소스 전극(116)의 내부에서 소정간격 이격된 막대 형상의 드레인 전극(118)을 형성한다.

동시에, 상기 드레인 전극(116)에서 화소영역(P)으로, 상기 게이트 배선(도 3의 102)과는 평행하게 이격하면서 연장된 연결부(도 3의 118a)와, 상기 연결부에서 화소영역(P)으로 돌출 되고 상기 공통전극(107)의 수직부(107a)와 서로 엇갈려 구성된 다수의 수직부(118b)와, 상기 수직부를 상기 공통배선(106)의 상부에서 하나로 연결하는 수평부(118c)로 구성된 화소전극을 형성한다.

연속하여, 상기 소스 전극(116)과 드레인 전극(118)사이로 노출된 오믹 콘택층(110b)을 제거하는 공정을 제거하는 공정을 진행한다.

상기 화소전극(118)이 형성된 기판(100)의 전면에 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함한 투명한 절연물질 그룹 중 선택된 하나를 도포하여 제 2 절연막인 보호막(120)을 형성한다.

전술한 바와 같은 공정을 통해 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치를 제작할 수 있다.

전술한 박막트랜지스터의 구성은 일반적인 수직전계 구동방식의 액정표시장치에 적용할 수 있다. 이를 제 2 실시예를 통해 설명한다.

-- 제 2 실시예 --

도 6은 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이기판의 한 화소의 구성을 개략적으로 도시한 평면도이다.

도시한 바와 같이, 본 발명에 따른 수직전계 방식 액정표시장치용 어레이기판(200)은 일방향으로 구성된 다수의 게이트 배선(202)과 상기 게이트 배선과 교차하여 화소영역(P)을 정의하는 데이터배선(212)을 구성한다.

상기 게이트배선(202)과 데이터배선(212)의 교차지점에는 게이트 전극(204)과 반도체층(208)과 소스 전극(214) 및 드레인 전극(216)을 포함하는 박막트랜지스터(T)를 구성하며, 상기 소스 전극(214)은 상기 데이터배선(212)과 연결하고, 상기 게이트 전극(204)은 상기 게이트배선(202)과 연결한다.

상기 화소영역(P)에는 상기 드레인 전극(216)과 접촉하는 투명한 화소전극(222)을 구성한다.

전술한 구성에서, 박막트랜지스터(T)를 구성하는 소스 전극(214)을 "U"자 형상으로 구성하고 상기 드레인 전극(216)을 "I"자 형상으로 구성하여, 상기 소스 전극(214)이 상기 드레인 전극(216)을 감싸는 형상으로 구성한다. 이와 같은 형상은 상기 소스 전극(214)과 드레인 전극(216)사이의 채널 길이는 짧게 하는 반면 채널 폭은 넓혀주는 효과가 있기 때문에 전자의 이동도를 개선할 수 있다.

상기 게이트 전극(204)과 소스 및 드레인 전극(214,216)의 사이에는 구성하는 반도체층(208)은, 게이트 전극(204)의 일면을 지나 연장되는 드레인 전극(216)과 게이트 전극(204)의 교차지점을 기준으로, 게이트 전극(204)의 일면을 따라 2~3 μm로 연장하여 형성하는 것을 특징으로 한다.

이하, 도 7a 내지 도 7c를 참조하여, 본 발명의 제 2 실시예에 따른 액정표시장치용 어레이기판의 제조공정을 설명한다.

도 7a 내지 도 7c는 도 6의 VII-VIII 을 따라 절단하여 본 발명의 공정 순서에 따라 도시한 공정 단면도이다.

도 7a에 도시한 바와 같이, 투명한 절연기판 상에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 탄탈륨(Ta)등을 포함하는 도전성 금속그룹 중 선택하여 일 방향으로 연장되도록 게이트 배선(202)과, 상기 게이트 배선에서 수직하게 돌출된 게이트 전극(204)을 형성한다.

이때, 상기 게이트 배선(202)과 게이트 전극(204)을 알루미늄을 포함한 이중 금속층으로 형성할 수 있다.

다음으로, 상기 게이트 배선(204)과 게이트 전극(202)이 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO₂)을 포함하는 무기절연물질 그룹 중 선택된 하나로 제 1 절연막인 게이트 절연막(206)을 형성한다.

도 7b에 도시한 바와 같이, 상기 게이트 절연막(206)이 형성된 기판(200)의 전면에 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+ a-Si:H)을 증착하여, 상기 게이트 전극(104)상부의 게이트 절연막(206)상에 반도체층(208)을 형성한다.

상기 반도체층(208)은 이후에 공정에서 형성될 데이터 배선 영역(D)을 따라 연장된 연장부(210)를 가진다.

상기 연장부(210)는 이후 형성될 데이터 배선의 증착특성을 개선하기 위한 목적으로 형성한다.

상기 게이트 전극(204)상부에 구성된 반도체층(208)은 그 기능에 따라 패터닝된 비정질 실리콘층은 액티브층(액티브 채널층)(208a)이고, 액티브층 상의 불순물 비정질 실리콘층은 오믹 콘택층(208b)이다.

상기 게이트 전극(204) 상부의 반도체층은 앞서 도 6의 구성과 같이 이후 형성될 데이터 배선과 드레인 전극 사이 영역에 존재하는 경사진 게이트 전극(204)의 일변으로 그 영역을 넓혀 형성한다.

다음으로, 도 7c에 도시한 바와 같이, 상기 반도체층(208)이 형성된 기판(200)의 전면에 앞서 설명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 반도체층(200)의 연장부(210)를 따라 형성되면서 상기 게이트 배선(204)과는 수직하게 교차하여 화소영역(P)을 정의하는 데이터 배선(212)과, 데이터 배선에서 "U"형상으로 연장된 소스 전극(214)과, 소스 전극의 내부에서 소정간격 이격된 막대 형상의 드레인 전극(216)을 형성한다.

다음으로, 상기 소스 및 드레인 전극(214,216)과 데이터 배선(212)이 형성된 기판(200)의 전면에 벤조사이클로부텐(BCB)과 아크릴계 수지를 포함한 투명한 절연물질 그룹 중 선택된 하나를 도포하여 제 2 절연막인 보호막(218)을 형성한다.

상기 보호막(218)을 패터닝하여, 상기 드레인 전극(216)의 일부를 노출하는 드레인 콘택홀(220)을 형성한다.

다음으로, 상기 보호막(218)이 형성된 기판(200)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명 도전성 금속 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 드레인 전극(216)과 접촉하면서 화소영역(P)에 구성되는 화소전극(222)을 형성한다.

전술한 바와 같은 공정을 통해 본 발명의 제 2 실시예에 따른 수직전계 방식 액정표시장치용 어레이기판을 제작할 수 있다.

발명의 효과

전술한 바와 같은 본 발명에 따른 횡전계 방식 액정표시장치용 어레이기판은 상기 박막트랜지스터의 소스 및 드레인 전극과, 소스 전극에 연결된 데이터 배선을 패터닝하는 공정 중, 상기 드레인 전극과 데이터 배선 사이에 잔막이 연결되지 않기 때문에 잔막에 의한 드레인 전극과 데이터 배선의 단락불량이 발생하지 않는다.

따라서, 액정패널은 고화질을 구현할 수 있는 효과와 함께 액정패널의 수율을 개선하는 효과가 있다.

(57) 청구의 범위

청구항 1.

기관 상에 수직으로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선과;

상기 게이트 배선과 이격하여 평행하게 연장 형성된 스토리지 배선과;

상기 공통배선에서 화소영역으로 서로 평행하게 수직하게 연장된 다수의 공통전극과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성되고 게이트 전극과, 게이트 전극 상부의 반도체층과, 반도체층 상부에서 이격된 소스 전극과 드레인 전극을 포함하는 박막트랜지스터에 있어서,

상기 게이트 전극 상부의 반도체층은 드레인 전극과 데이터 배선 사이에 위치하는 게이트 전극의 일변에 연장하여 구성된 박막트랜지스터와;

상기 드레인 전극에서 화소영역으로 연장되고, 상기 다수의 공통전극과 이격하여 구성된 화소전극

을 포함하는 횡전계 방식 액정표시장치용 어레이기관.

청구항 2.

제 1 항에 있어서,

상기 반도체층은 드레인 전극과 게이트 전극이 교차하는 지점에서, 게이트 전극의 일변으로 2~3 μm 로 연장하여 구성된 횡전계 방식 액정표시장치용 어레이기관.

청구항 3.

제 1 항에 있어서,

상기 반도체층에서 데이터 배선의 하부로 연장된 연장부가 더욱 구성된 횡전계 방식 액정표시장치용 어레이기관.

청구항 4.

제 1 항에 있어서,

상기 게이트전극 상부의 반도체층은 액티브층과, 상기 소스 및 드레인 전극과 접촉하는 오믹콘택층으로 구성된 횡전계 방식 액정표시장치용 어레이기관.

청구항 5.

제 1 항에 있어서,

상기 공통전극은 공통전극의 수직부의 끝단에서 이들을 하나로 연결하는 수평부가 더욱 구성된 횡전계 방식 액정표시장치용 어레이기관.

청구항 6.

제 1 항에 있어서,

상기 화소전극은 상기 드레인 전극에서 화소영역으로 연장되고 상기 수직부의 일 끝단에서 이들을 하나로 연결하는 연장부와, 상기 스토리지배선의 상부에 위치하고 상기 수직부를 타 끝단에서 하나로 연결하는 수평부가 더욱 구성된 횡전계 방식 액정표시장치용 어레이기관.

청구항 7.

제 6 항에 있어서,

상기 화소전극의 수평부와 그 하부의 스토리지 배선은 절연막을 사이에 두고 구성되고 보조 용량부를 형성하는 횡전계 방식 액정표시장치용 어레이기판.

청구항 8.

제 1 항에 있어서,

상기 게이트 전극 중 화소영역에 근접한 일측은 사선 형태의 기울기를 가지도록 구성된 횡전계 방식 액정표시장치용 어레이기판.

청구항 9.

제 1 항에 있어서,

상기 액티브층은 상기 소스 전극과 드레인 전극의 이격된 사이에서 "U"형상으로 노출된 횡전계 방식 액정표시장치용 어레이기판.

청구항 10.

기판 상에 수직으로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성되고 게이트 전극과, 게이트 전극 상부의 반도체층과, 반도체층 상부에서 이격된 소스 전극과 드레인 전극을 포함하는 박막트랜지스터에 있어서,

상기 게이트 전극 상부의 반도체층은 드레인 전극과 데이터 배선의 사이에 위치하는 게이트 전극의 일변에 연장하여 구성된 박막트랜지스터와;

상기 드레인 전극과 접촉하면서 화소영역에 구성된 투명한 화소전극

을 포함하는 액정표시장치용 어레이기판.

청구항 11.

제 10 항에 있어서,

상기 반도체층은 드레인 전극과 게이트 전극이 교차하는 지점에서, 게이트 전극의 일변으로 2~3 μm 로 연장하여 구성된 액정표시장치용 어레이기판.

청구항 12.

제 10 항에 있어서,

상기 반도체층에서 데이터 배선의 하부로 연장된 연장부가 더욱 구성된 액정표시장치용 어레이기판.

청구항 13.

제 10 항에 있어서,

상기 게이트전극 상부의 반도체층은 액티브층과, 상기 소스 및 드레인 전극과 접촉하는 오믹 콘택층으로 구성된 액정표시장치용 어레이기판.

청구항 14.

제 10 항에 있어서,

상기 게이트 전극 중 화소영역에 근접한 일측은 사선 형태의 기울기를 가지도록 구성된 횡전계 방식 액정표시장치용 어레이기판.

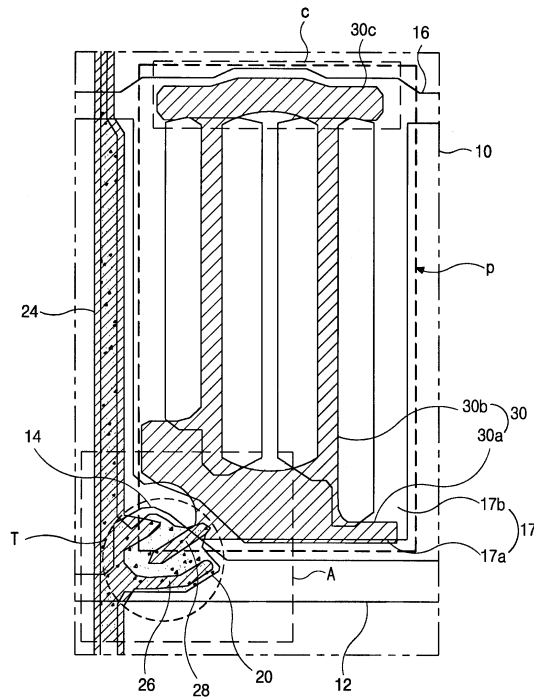
청구항 15.

제 10 항에 있어서,

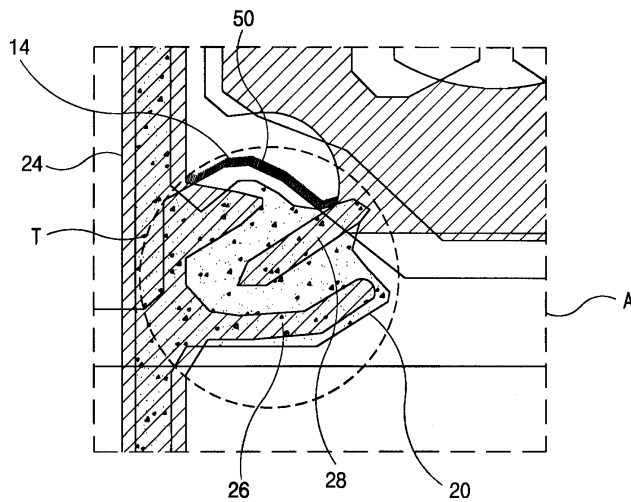
상기 액티브층은 상기 소스 전극과 드레인 전극의 이격된 사이에서 "U"형상으로 노출된 횡전계 방식 액정표시장치용 어레이기판.

도면

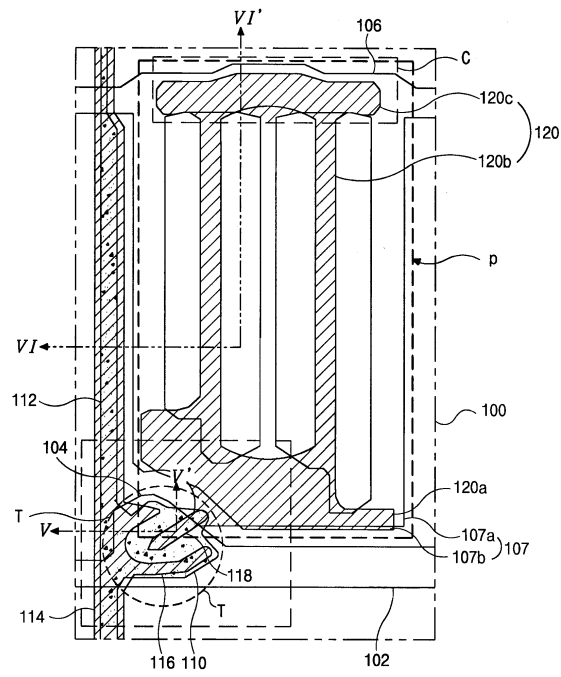
도면1



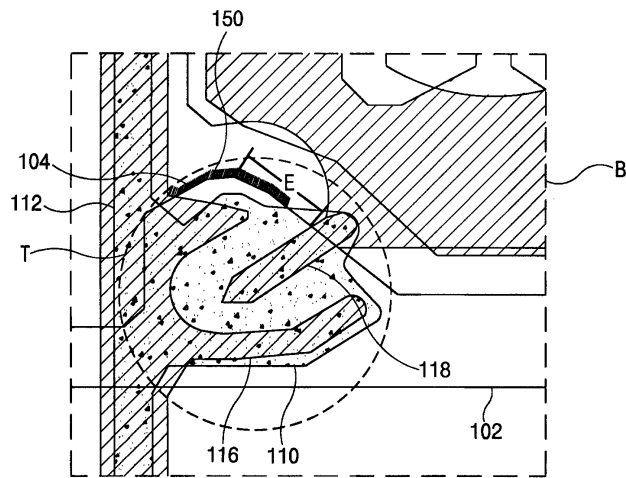
도면2



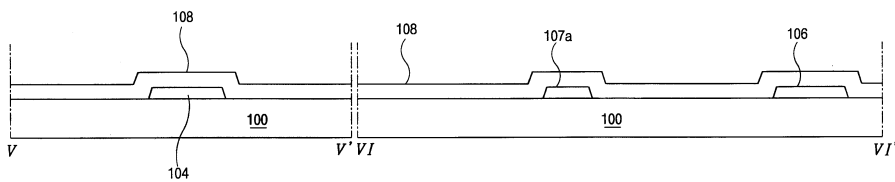
도면3



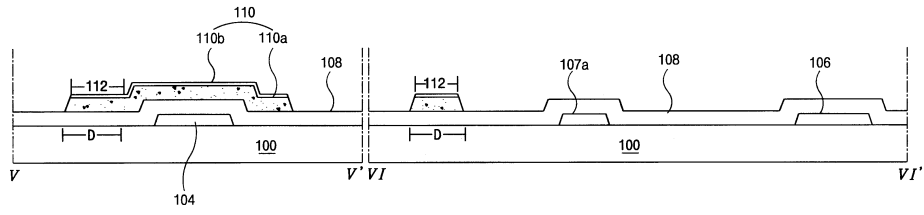
도면4



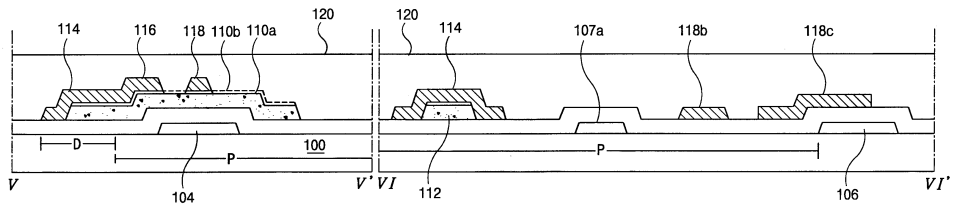
도면5a



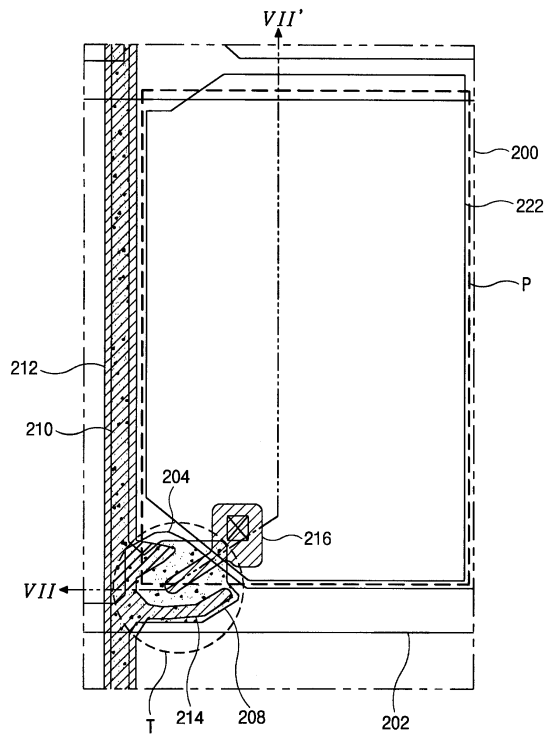
도면5b



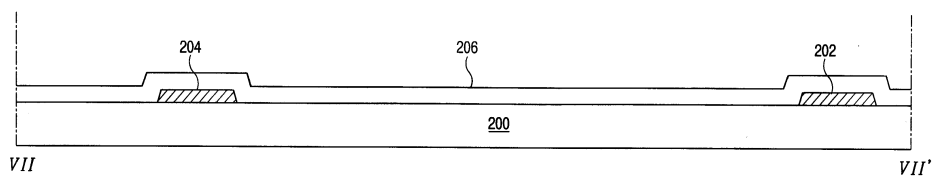
도면5c



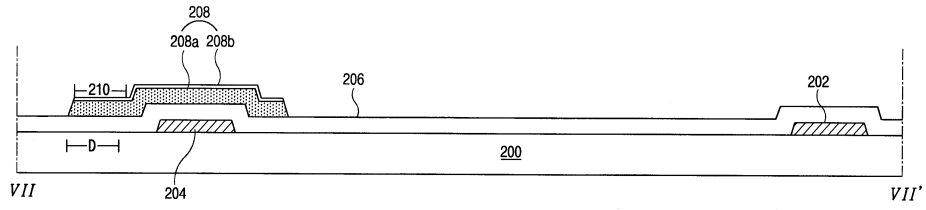
도면6



도면7a



도면7b



도면7c

