



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0062812  
(43) 공개일자 2008년07월03일

(51) Int. Cl.

G02F 1/1339 (2006.01) G02F 1/1335 (2006.01)

G02F 1/13 (2006.01)

(21) 출원번호 10-2006-0138935

(22) 출원일자 2006년12월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김원정

경기 안산시 단원구 선부동 1006-3번지

백선애

대구 남구 대명9동 693-2번지 해맞이빌라 103호

(74) 대리인

특허법인로알

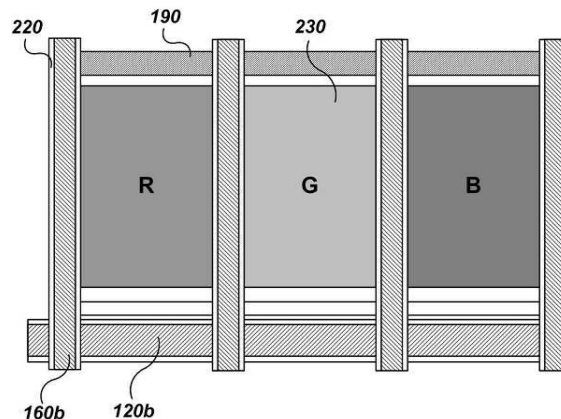
전체 청구항 수 : 총 14 항

(54) 액정 표시패널 및 그 제조 방법

(57) 요약

게이트 라인 및 데이터 라인의 배선 저항을 감소시키고, 배선 지연 시간을 감소시킴으로써 균일한 휘도의 화질을 구현할 수 있는 액정 표시패널 및 그 제조 방법이 제공된다. 액정 표시패널은, 제1 게이트 라인 및 제1 데이터 라인이 형성된 박막트랜지스터 기판; 제2 게이트 라인 및 제2 데이터 라인이 형성된 컬러필터 기판; 제1 게이트 라인 및 제2 게이트 라인을 연결하고, 제1 데이터 라인과 제2 데이터 라인을 연결하는 도전성 시일재; 및 박막트랜지스터 기판 및 컬러필터 기판 사이에 형성된 액정층을 포함한다.

대표도 - 도4



## 특허청구의 범위

### 청구항 1

제1 게이트 라인 및 제1 데이터 라인이 형성된 박막트랜지스터 기관;

제2 게이트 라인 및 제2 데이터 라인이 형성된 컬러필터 기관;

상기 제1 게이트 라인 및 제2 게이트 라인을 연결하고, 상기 제1 데이터 라인과 제2 데이터 라인을 연결하는 도전성 시일재; 및

상기 박막트랜지스터 기관 및 상기 컬러필터 기관 사이에 형성된 액정층

을 포함하는 액정 표시패널.

### 청구항 2

제1항에 있어서,

상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인 각각은 상기 박막트랜지스터 기관의 제1 게이트 라인 및 제1 데이터 라인에 각각 대응하여 동일한 방향으로 형성되는 것을 특징으로 하는 액정 표시패널.

### 청구항 3

제1항에 있어서,

상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인 각각은 상기 도전성 시일재에 의해 각각 독립적으로 연결되는 것을 특징으로 하는 액정 표시패널.

### 청구항 4

제1항에 있어서,

상기 도전성 시일재는 액정 표시패널의 비표시부(non-pixel area) 상에 형성되는 것을 특징으로 하는 액정 표시패널.

### 청구항 5

제4항에 있어서,

상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인은 상기 비표시부까지 연장된 것을 특징으로 하는 액정 표시패널.

### 청구항 6

제1항에 있어서,

상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인은 블랙매트릭스 하부에 형성된 것을 특징으로 하는 액정 표시패널.

### 청구항 7

제6항에 있어서,

상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인은 상기 블랙매트릭스의 폭보다 좁게 형성된 것을 특징으로 하는 액정 표시패널.

### 청구항 8

제1 투명 기관 상에 제1 게이트 라인 및 제1 데이터 라인이 구비된 박막트랜지스터 기관을 형성하는 단계;

제2 투명 기관 상에 제2 게이트 라인 및 제2 데이터 라인이 구비된 컬러필터 기관을 형성하는 단계;

상기 제1 게이트 라인 및 제2 게이트 라인, 상기 제1 데이터 라인 및 제2 데이터 라인을 각각 연결하는 단계; 및

상기 박막트랜지스터 기관 및 상기 컬러필터 기관을 합착하는 단계  
를 포함하는 액정 표시패널의 제조 방법.

#### 청구항 9

제8항에 있어서, 상기 컬러필터 기관 형성 단계는,  
상기 제2 투명 기관 상에 제2 게이트 라인과 제2 데이터 라인을 형성하는 단계;  
상기 제2 게이트 라인과 제2 데이터 라인 상부에 블랙매트릭스를 형성하는 단계; 및  
상기 블랙매트릭스에 의해 정해지는 화소 영역에 컬러필터층을 형성하는 단계  
를 포함하는 액정 표시패널의 제조 방법.

#### 청구항 10

제9항에 있어서,  
상기 블랙매트릭스를 형성하는 단계는 상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인을 상기 블랙매트릭스의 폭보다 좁게 형성하는 것을 특징으로 하는 액정 표시패널의 제조 방법.

#### 청구항 11

제8항에 있어서,  
상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인을 연결하는 단계는, 상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인 각각을 상기 박막트랜지스터 기관의 제1 게이트 라인 및 제1 데이터 라인에 각각 대응하여 동일한 방향으로 형성하는 것을 특징으로 하는 액정 표시패널의 제조 방법.

#### 청구항 12

제8항에 있어서,  
상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인을 연결하는 단계는, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인 각각을 도전성 시일재를 사용하여 각각 독립적으로 연결하는 것을 특징으로 하는 액정 표시패널의 제조 방법.

#### 청구항 13

제12항에 있어서,  
상기 도전성 시일재는 액정 표시패널의 비표시부 상에 형성되는 것을 특징으로 하는 액정 표시패널의 제조 방법.

#### 청구항 14

제13항에 있어서,  
상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인은 상기 비표시부까지 연장된 것을 특징으로 하는 액정 표시패널의 제조 방법.

### 명 세 서

#### 발명의 상세한 설명

##### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

<16> 본 발명은 액정 표시패널 및 그 제조 방법에 관한 것이다.

<17> 일반적으로, 액정 표시장치는 액정 분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 장치이다.

액정 표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고, 두 기판 사이에 액정 물질을 주입하며, 이후, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 상기 액정 분자 배열을 변경시키고, 이를 통하여 투명 절연 기판에 투과되는 빛의 양을 조절함으로써, 원하는 화상을 표현하게 된다.

- <18> 이러한 액정 표시장치로는 박막트랜지스터(Thin Film Transistor: TFT)를 스위칭 소자로 이용하는 박막트랜지스터 액정 표시장치(TFT LCD)가 주로 사용되고 있다. TFT LCD는 백색광인 백라이트가 액정 화소를 통과하면서 광 투과율이 조절된 후, 각 액정 화소 상에 1:1로 배치된 적색(R), 녹색(G) 및 청색(B)의 컬러필터층을 투과해 나오는 빛의 가법 혼합을 통해 TFT-LCD의 컬러 화면이 만들어진다.
- <19> 도 1은 일반적인 액정 패널의 구성을 개략적으로 나타낸 도면이다.
- <20> 도 1을 참조하면, 액정 표시장치 내에 구비된 액정 표시패널은, 일정 공간을 갖고 합착된 제1 기판(10), 제2 기판(20), 및 상기 제1 기판(10)과 제2 기판(20) 사이에 주입된 액정층(30)으로 구성된다. 이때, 제1 기판(10)은 스위칭 영역인 TFT 영역(TFT), 화소 영역(Pixel) 및 스토리지 영역( $C_{ST}$ )으로 정의된다.
- <21> 구체적으로 설명하면, 상기 제1 기판(10)에는 투명한 글래스 기판(11) 상에 일정한 간격을 갖고 일 방향으로 복수개의 게이트 라인(12), 및 상기 게이트 라인(12)에 수직한 방향으로 일정한 간격을 갖고 복수개의 데이터 라인(16)이 배열됨으로써, 화소 영역(Pixel)을 정의하게 된다.
- <22> 그리고 상기 각 화소 영역(Pixel)에는 화소 전극(18)이 형성되고, 상기 각 게이트 라인(12)과 데이터 라인(16)이 교차하는 부분에 박막트랜지스터(TFT)가 형성되어, 상기 박막트랜지스터가 상기 게이트 라인(12)을 통해 인가되는 스캔 신호에 따라 상기 데이터 라인(16)의 데이터 신호를 상기 각 화소 전극(18)에 인가한다.
- <23> 그리고 상기 제2 기판(20)에는 투명한 글래스 기판(21) 상에 상기 화소 영역(Pixel)을 제외한 부분의 빛을 차단하기 위한 블랙매트릭스층(22)이 형성되고, 상기 각 화소 영역에 대응되는 부분에는 색상을 표현하기 위한 R, G, B 칼라 필터층(23)이 형성되며, 상기 칼라 필터층(23) 위에는 공통 전극(24)이 형성되어 있다.
- <24> 상기 화소 전극(18)과 병렬로 연결된 충전 커패시터( $C_{ST}$ )가 게이트 라인(12)의 상부에 구성되며, 충전 커패시터( $C_{ST}$ )의 제1 전극으로는 게이트 라인(12)의 일부를 사용하고, 제2 전극으로는 소스 및 드레인 전극과 동일층 동일 물질로 형성된 섬(island) 형상의 금속 패턴을 사용한다.
- <25> 이러한 액정 표시장치는 상기 화소 전극(18)과 공통 전극(24) 사이의 전계에 의해 상기 제1 기판(10) 및 제2 기판(20) 사이에 형성된 액정층(30)이 배향되고, 상기 액정층(30)의 배향 정도에 따라 액정층(30)을 투과하는 빛의 양을 조절함으로써 원하는 화상을 표현할 수 있다.
- <26> 이와 같은 액정 표시장치를 TN(Twisted Nematic) 모드 액정 표시장치라 하며, 상기 TN 모드 액정 표시장치는 시야각이 좁다는 단점을 가지고 있고, 이러한 TN 모드의 단점을 극복하기 위한 IPS(In-Plane Switching) 모드 액정 표시장치가 개발되었다.
- <27> 이러한 IPS 모드 액정 표시장치는 제1 기판의 화소 영역에 화소 전극과 공통 전극을 일정한 거리를 갖고 서로 평행하게 형성하여, 상기 화소 전극과 공통 전극 사이에 횡 전계(수평 전계)가 발생하도록 하고, 상기 횡 전계에 의해 액정층이 배향되도록 한 것이다.
- <28> 도 2는 일반적인 컬러필터 기판의 평면 구조를 나타내는 도면이다.
- <29> 도 2를 참조하면, 일반적인 컬러필터 기판은, 투명한 기판(도시되지 않음) 상에 블랙매트릭스(22)가 형성되고, 상기 블랙매트릭스에 의해 정해지는 화소 영역에 R, G, B 컬러필터층(23)이 형성되는 구조를 갖는다.
- <30> 도 3은 일반적인 박막트랜지스터 기판의 배선 구조를 나타내는 도면이다.
- <31> 도 3을 참조하면, 일반적인 박막트랜지스터 기판은 게이트 라인(12) 및 데이터 라인(16)이 교차하여 화소 영역(18)을 정의하며, 게이트 라인(12)과 동일한 방향으로 공통 라인(19)이 형성되는 구조를 갖는다. 그런데, IPS 모델에서는 게이트 라인 및 데이터 라인의 커패시터 성분에 의해서 지연이 발생하게 된다.
- <32> 종래 기술에 따른 액정 표시패널은, 박막트랜지스터 기판 위에 공통 라인(19)이 형성되어 있으며, 공통 라인의 저항값에 따라서 지연이 형성되는데, 공통 라인의 폭을 늘려서 저항값을 줄일 수 없기 때문에 균일한 화질 및 DC 성분 등에 취약한 구조라는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

- <33> 상기 기술적 과제를 달성하기 위한 본 발명의 목적은, 게이트 라인 및 데이터 라인의 배선 저항을 감소시킬 수 있는 액정 표시패널 및 그 제조 방법을 제공하기 위한 것이다.
- <34> 상기 기술적 과제를 달성하기 위한 본 발명의 다른 목적은, 배선 지연 시간을 감소시킴으로써, 균일한 휘도의 화질을 구현할 수 있는 액정 표시패널 및 그 제조 방법을 제공하기 위한 것이다.
- <35> 본 발명의 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

### 발명의 구성 및 작용

- <36> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시패널은, 제1 게이트 라인 및 제1 데이터 라인이 형성된 박막트랜지스터 기관; 제2 게이트 라인 및 제2 데이터 라인이 형성된 컬러필터 기관; 상기 제1 게이트 라인 및 제2 게이트 라인을 연결하고, 상기 제1 데이터 라인과 제2 데이터 라인을 연결하는 도전성 시일재; 및 상기 박막트랜지스터 기관 및 상기 컬러필터 기관 사이에 형성된 액정층을 포함하여 구성된다.
- <37> 여기서, 상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인 각각은 상기 박막트랜지스터 기관의 제1 게이트 라인 및 제1 데이터 라인에 각각 대응하여 동일한 방향으로 형성되는 것을 특징으로 한다.
- <38> 여기서, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인 각각은 상기 도전성 시일재에 의해 각각 독립적으로 연결되는 것을 특징으로 한다.
- <39> 여기서, 상기 도전성 시일재는 액정 표시패널의 비표시부(non-pixel area) 상에 형성되며, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인은 상기 비표시부까지 연장된 것을 특징으로 한다.
- <40> 여기서, 상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인은 블랙매트릭스 하부에 형성되며, 상기 블랙매트릭스의 폭보다 좁게 형성된 것을 특징으로 한다.
- <41> 또한, 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시패널의 제조 방법은, 제1 투명 기관 상에 제1 게이트 라인 및 제1 데이터 라인이 구비된 박막트랜지스터 기관을 형성하는 단계; 제2 투명 기관 상에 제2 게이트 라인 및 제2 데이터 라인이 구비된 컬러필터 기관을 형성하는 단계; 상기 제1 게이트 라인 및 제2 게이트 라인, 상기 제1 데이터 라인과 제2 데이터 라인을 각각 연결하는 단계; 및 상기 박막트랜지스터 기관 및 상기 컬러필터 기관을 합착하는 단계를 포함하여 이루어진다.
- <42> 여기서, 상기 컬러필터 기관 형성 단계는, 상기 제2 투명 기관 상에 제2 게이트 라인 및 제2 데이터 라인을 형성하는 단계; 상기 제2 게이트 라인 및 제2 데이터 라인 상부에 블랙매트릭스를 형성하는 단계; 및 상기 블랙매트릭스에 의해 정해지는 화소 영역에 컬러필터층을 형성하는 단계를 포함할 수 있다.
- <43> 여기서, 상기 블랙매트릭스를 형성하는 단계는, 상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인을 상기 블랙매트릭스의 폭보다 좁게 형성하는 것을 특징으로 한다.
- <44> 여기서, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인을 연결하는 단계는, 상기 컬러필터 기관의 제2 게이트 라인 및 제2 데이터 라인 각각을 상기 박막트랜지스터 기관의 제1 게이트 라인 및 제1 데이터 라인에 각각 대응하여 동일한 방향으로 형성하는 것을 특징으로 한다.
- <45> 여기서, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인을 연결하는 단계는, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인 각각을 도전성 시일재를 사용하여 각각 독립적으로 연결하는 것을 특징으로 한다.
- <46> 여기서, 상기 도전성 시일재는 액정 표시패널의 비표시부 상에 형성되며, 상기 제1 및 제2 게이트 라인, 제1 및 제2 데이터 라인은 상기 비표시부까지 연장된 것을 특징으로 한다.
- <47> 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있을 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것으로, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

- <48> 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 액정 표시패널 및 그 제조 방법을 상세히 설명한다.
- <49> 본 발명의 실시예는 컬러필터 기판 상에 게이트 라인 및 데이터 라인의 배선 형성을 통해 박막트랜지스터 기판 상의 게이트 라인 및 데이터 라인을 저저항으로 설계할 수 있는 것을 개시한다.
- <50> 도 4는 본 발명의 실시예에 따른 컬러필터 기판의 배선 구조를 나타내는 도면이다.
- <51> 도 4를 참조하면, 본 발명의 실시예에 따른 컬러필터 기판은, 블랙매트릭스(220) 상에 각각 제2 게이트 라인(120b) 및 제2 데이터 라인(160b)이 형성된다. 마찬가지로, 공통 라인(190)이 형성될 수도 있다.
- <52> 여기서, 상기 컬러필터 기판의 제2 게이트 라인(120b) 및 제2 데이터 라인(160b)은 블랙매트릭스(220) 하부에 형성되며, 상기 블랙매트릭스(220)의 폭보다는 좁게 형성된다.
- <53> 도 5는 본 발명의 실시예에 따른 박막트랜지스터 기판의 배선 구조를 나타내는 도면이다.
- <54> 도 5를 참조하면, 본 발명의 실시예에 따른 박막트랜지스터 기판은, 기존의 구조와 마찬가지로 제1 게이트 라인(120a) 및 제1 데이터 라인(160a)이 각각 형성되며, 상기 제1 게이트 라인(120a) 및 제1 데이터 라인(160a)에 의해 화소 영역(180)이 정해진다. 이때, 공통 라인(190)이 제1 게이트 라인(160a)과 동일한 방향으로 형성될 수 있다.
- <55> 한편, 도 6은 본 발명의 실시예에 따른 액정 표시패널의 합착시 도전 시일재 배치 구조를 나타내는 도면이고, 도 7은 도 6의 도전 시일재 배치 구조의 수직 단면도이다.
- <56> 도 6을 참조하면, 본 발명의 실시예에 따른 액정 표시패널은, 상기 박막트랜지스터 기판(100)의 제1 게이트 라인(120a) 및 상기 컬러필터 기판의 제2 게이트 라인(120b)을 각각 연결하고, 또한 상기 박막트랜지스터 기판(100)의 제1 데이터 라인(160a)과 컬러필터 기판의 제2 데이터 라인(160b)을 각각 연결하는 도전성 시일재(400)를 포함한다.
- <57> 이때, 상기 컬러필터 기판의 제2 게이트 라인(120b) 및 제2 데이터 라인(160b) 각각은 상기 박막트랜지스터 기판의 제1 게이트 라인(120a) 및 제1 데이터 라인(160a)에 각각 대응하여 동일한 방향으로 형성되며, 상기 제1 및 제2 게이트 라인(120a, 120b), 제1 및 제2 데이터 라인(160a, 160b) 각각은 상기 도전성 시일재(400)에 의해 각각 독립적으로 연결된다.
- <58> 구체적으로, 상기 도전성 시일재(400)는 액정 표시패널의 비표시부(non-pixel area) 상에 형성될 수 있으며, 상기 제1 및 제2 게이트 라인(120a, 120b), 제1 및 제2 데이터 라인(160a, 160b)은 상기 비표시부까지 연장되도록 형성된다.
- <59> 도 7을 참조하면, 예를 들면, 상기 도전성 시일재(400)는 박막트랜지스터 기판의 제1 게이트 라인(120a) 및 컬러필터 기판의 제2 게이트 라인(120b)을 비표시부 상에서 각각 도전성 시일재(400)에 의해서 연결할 수 있다.
- <60> 이에 따라, 본 발명의 실시예에 따른 IPS 액정 표시패널 모델에서, 게이트 라인 및 데이터 라인 저항을 줄일 수 있고, 신호의 지연을 줄이고 균일한 화질을 구현할 수 있게 한다. 다시 말하면, 본 발명의 실시예에 따른 IPS 액정 표시패널 모델은 게이트 라인 및 데이터 라인의 저항 크기에 따라 신호의 지연 시간이 결정된다.
- <61> 본 발명의 실시예에서는 지연 시간을 줄이기 위해 박막트랜지스터 기판 위에 형성되어 있는 공통 라인, 게이트 라인 및 데이터 라인과 대칭적으로 컬러필터 기판 위에 동일한 금속 배선을 형성하고, 상부 및 하부 기판의 합착시, 도전성 시일재(400)로 두 기판의 배선의 양쪽 끝을 연결함으로써 병렬 구조를 형성하고, 이에 대응하여 저항이 감소되기 때문에 신호 지연 시간을 줄일 수 있게 된다.
- <62> 다시 말하면, 본 발명의 실시예는, 박막트랜지스터 기판의 기존의 게이트 라인(120a) 및 데이터 라인(160a)에서, 배선을 분기하여 금속 레이어를 형성하고, 그 위에 도전 시일재(400) 등을 컬러필터 기판 위에 있는 대칭 배선과 합착함으로써, 병렬 연결하여 전체 저항을 1/2 이하로 줄일 수 있는 구조이다.
- <63> 한편, 도 8은 본 발명의 실시예에 따른 액정 표시패널의 수직 단면도이다.
- <64> 도 8을 참조하면, 본 발명의 실시예에 따른 액정 표시패널은, 일정 공간을 갖고 합착된 박막트랜지스터 기판(100), 컬러필터 기판(200), 및 상기 박막트랜지스터 기판(100)과 컬러필터 기판(200) 사이에 주입된 액정층(30)으로 구성된다. 이때, 박막트랜지스터 기판(100)은 스위칭 영역인 TFT 영역(TFT), 화소 영역(Pixel) 및 스토리지 영역(C<sub>ST</sub>)으로 정의된다.

- <65> 박막트랜지스터 기관(100)은 투명한 글래스 기관(110), 게이트층(120a), 층간 절연막(130), 액티브층(140), 오픈 접촉층(150a, 150b), 데이터층(160a), 패시베이션층(170) 및 화소전극(180) 등을 포함하여 구성된다. 또한, 컬러필터 기관(200)은 투명한 글래스 기관(210), 블랙매트릭스(220), 컬러필터(230) 및 평탄화막(240)을 포함하여 구성된다. 상기 박막트랜지스터 기관(100) 및 컬러필터 기관(200)의 외곽부, 즉, 비표시부에는 도전성 시일재(400)가 개재되어, 두 기관의 게이트 라인(160a, 160b)을 합착시키게 된다. 마찬가지로, 두 기관의 데이터 라인(160a, 160b)도 상기 도전성 시일재(400)에 의해 각각 연결될 수 있다.
- <66> 구체적으로 설명하면, 상기 박막트랜지스터 기관(100)에는 투명한 글래스 기관(110) 상에 일정한 간격을 갖고 일 방향으로 복수개의 게이트 라인(120), 및 상기 게이트 라인(120a)에 수직한 방향으로 일정한 간격을 갖고 복수개의 데이터 라인(160a)이 배열됨으로써, 화소 영역(Pixel)을 정의하게 된다.
- <67> 그리고 상기 각 화소 영역(Pixel)에는 화소 전극(180)이 형성되고, 상기 각 게이트 라인(120)과 데이터 라인(160a)이 교차하는 부분에 박막트랜지스터(TFT)가 형성되어, 상기 박막트랜지스터가 상기 게이트 라인(120a)을 통해 인가되는 스캔 신호에 따라 상기 데이터 라인(160a)의 데이터 신호를 상기 각 화소 전극(180)에 인가한다.
- <68> 그리고 상기 컬러필터 기관(200)에는 투명한 글래스 기관(210) 상에 제2 게이트 라인(120a) 및 제2 데이터 라인(160b)이 형성된다. 또한, 상기 제2 게이트 라인(120a) 및 제2 데이터 라인(160b) 상에 상기 화소 영역(Pixel)을 제외한 부분의 빛을 차단하기 위한 블랙매트릭스층(220)이 형성되고, 상기 각 화소 영역에 대응되는 부분에는 색상을 표현하기 위한 R, G, B 칼라 필터층(230)이 형성되며, 상기 칼라 필터층(230) 위에는 평탄화막(240)이 형성된다.
- <69> 상기 화소 전극(180)과 병렬로 연결된 충전 커패시터( $C_{ST}$ )가 게이트 라인(120a)의 상부에 구성되며, 충전 커패시터( $C_{ST}$ )의 제1 전극으로는 게이트 라인(120a)의 일부를 사용하고, 제2 전극으로는 소스 및 드레인 전극과 동일층 동일 물질로 형성된 섬(island) 형상의 금속 패턴을 사용할 수 있다.
- <70> 상기 박막트랜지스터 기관(100)과 액정층을 사이에 두고 이격된 컬러필터 기관(200)의 마주보는 일면에는 상기 박막트랜지스터(TFT)와 게이트 라인(120a) 및 데이터 라인(160a)에 대응하여 블랙매트릭스(220)가 구성되고, 상기 화소 영역(Pixel)에 대응하는 면에는 컬러필터(230)가 구성된다. 또한, 상기 컬러필터층(230)과 블랙매트릭스(220)가 구성된 컬러필터 기관(200)의 전면에는 평탄화막이 구성된다. 여기서, 상기 화소 전극(180) 상부에 각각 배향막(도시되지 않음)이 형성될 수 있다.
- <71> 이러한 액정 표시패널은 상기 화소 전극(180)과 공통 전극 사이의 전계에 의해 상기 박막트랜지스터 기관(100) 및 컬러필터 기관(200) 사이에 형성된 액정층이 배향되고, 상기 액정층의 배향 정도에 따라 액정층을 투과하는 빛의 양을 조절함으로써 원하는 화상을 표현할 수 있다.
- <72> 한편, 도 9a 내지 도 9f는 각각 본 발명의 실시예에 따른 컬러필터 기관의 제조 공정을 나타내는 도면들이다.
- <73> 도 9a를 참조하면, 본 발명의 실시예에 따른 컬러필터 기관은, 투명한 글래스 기관(210) 상에 제2 게이트 라인(120b) 또는 제2 데이터 라인(도시되지 않음)이 형성된다.
- <74> 다음으로, 도 9b를 참조하면, 투명한 글래스 기관(210) 상에서 화소 영역을 정의하기 위한 블랙매트릭스(220)가 형성된다. 이때, 상기 블랙매트릭스(220)의 폭은 상기 제2 게이트 라인(120b)의 폭보다는 넓게 형성된다.
- <75> 도 9c를 참조하면, 노출된 투명한 글래스 기관(210) 전면에 컬러 감광제(230)를 도포하게 된다.
- <76> 이후, 도 9d를 참조하면, 마스크(250)를 사용하여, 상기 컬러 감광제(230)를 UV 노광함으로써, 예를 들면, 적색(R) 컬러필터 패턴이 형성되고, 후속적으로 현상, 건조 및 세정 공정을 거쳐서 도 9e에 도시된 바와 같은 컬러필터(230R)가 형성된다.
- <77> 이후, 도 9f를 참조하면, 상기 도 9c 내지 도 9e와 같은 공정을 반복 수행함으로써, 녹색(G) 및 청색(B) 컬러필터(230G, 230B)가 각각 형성된다.
- <78> 후속적으로, 이와 같이 형성된 컬러필터 기관(200)과 별도의 공정에 의해 제조된 박막트랜지스터 기관(100)의 각각의 게이트 라인(120a, 120b) 및 데이터 라인(160a, 160b)을 도전성 시일재(400)를 사용하여 각각 연결함으로써, 본 발명의 실시예에 따른 액정 표시패널이 완성될 수 있다.
- <79> 다시 말하면, 본 발명의 실시예에 따른 액정 표시패널은 제1 투명 기관 상에 제1 게이트 라인 및 제1 데이터 라인이 구비된 박막트랜지스터 기관을 형성하고, 또한, 제2 투명 기관 상에 제2 게이트 라인과 제2 데이터 라인이

구비된 컬러필터 기판을 형성한 후, 상기 제1 게이트 라인과 제2 게이트 라인, 상기 제1 데이터 라인과 제2 데이터 라인을 각각 연결하게 된다.

<80> 이후, 상기 박막트랜지스터 기판 및 상기 컬러필터 기판을 합착하고, 액정을 주입함으로써 액정 표시패널이 완성된다.

<81> 결국, 본 발명의 실시예는 회로 설계시 사용되는 병렬 구조를 이용하여, 게이트 라인 및 데이터 라인의 저항을 1/2 이하로 줄이고, 저항의 감소에 따른 지연을 최소화하여 IPS 액정 표시패널 모델의 품질을 개선하게 된다.

<82> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해되어야만 한다.

### 발명의 효과

<83> 본 발명에 따르면, 게이트 라인 및 데이터 라인 저항을 줄임으로써 신호의 지연을 줄이고 균일한 화질을 구현할 수 있다.

### 도면의 간단한 설명

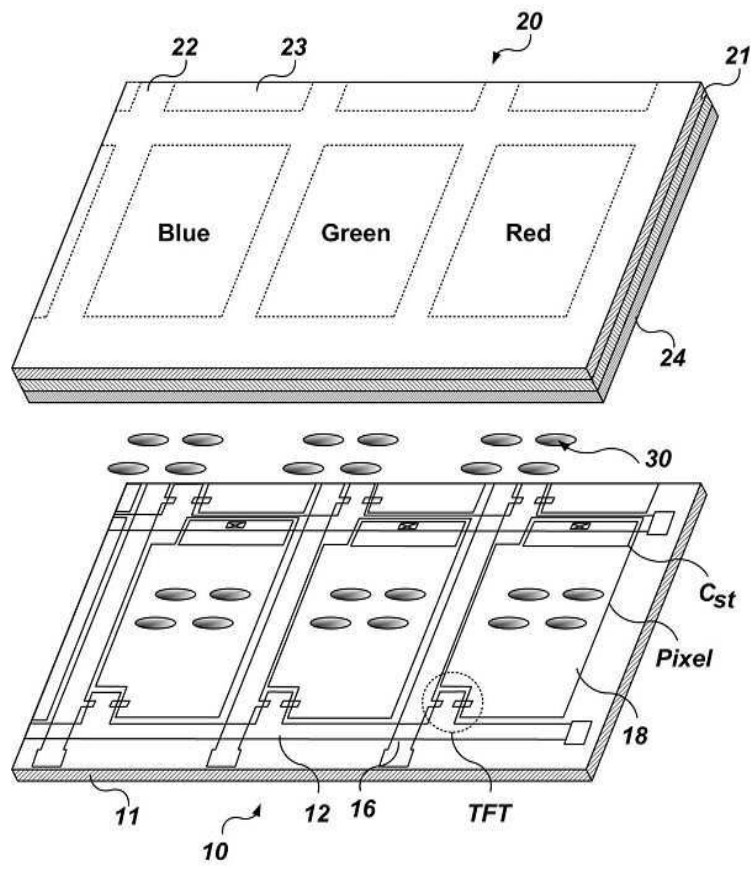
- <1> 도 1은 일반적인 액정 표시패널의 사시도이다.
- <2> 도 2는 일반적인 컬러필터 기판의 평면 구조를 나타내는 도면이다.
- <3> 도 3은 일반적인 박막트랜지스터 기판의 배선 구조를 나타내는 도면이다.
- <4> 도 4는 본 발명의 실시예에 따른 컬러필터 기판의 배선 구조를 나타내는 도면이다.
- <5> 도 5는 본 발명의 실시예에 따른 박막트랜지스터 기판의 배선 구조를 나타내는 도면이다.
- <6> 도 6은 본 발명의 실시예에 따른 액정 표시패널의 합착시, 도전 시일재 배치 구조를 나타내는 도면이다.
- <7> 도 7은 도 6의 도전 시일재 배치 구조의 수직 단면도이다.
- <8> 도 8은 본 발명의 실시예에 따른 표시패널의 수직 단면도이다.
- <9> 도 9a 내지 도 9f는 각각 본 발명의 실시예에 따른 컬러필터 기판의 제조 공정을 나타내는 도면들이다.

<10> <도면의 주요 부분에 관한 부호의 설명>

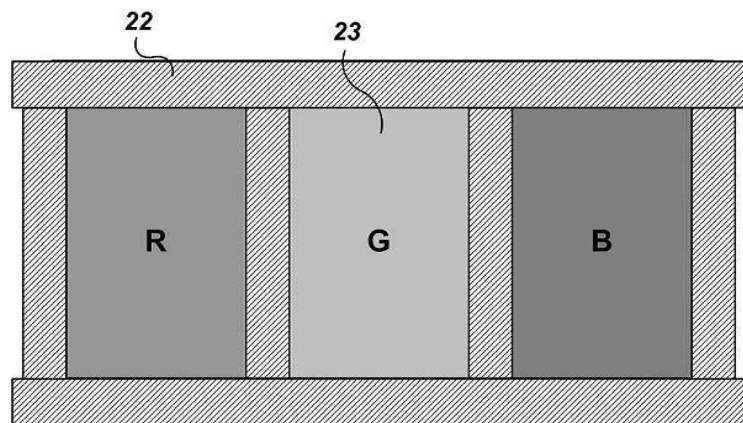
- <11> 120a: TFT 기판의 게이트 라인                      160a: TFT 기판의 데이터 라인
- <12> 120b: CF 기판의 게이트 라인                      160b: TFT 기판의 데이터 라인
- <13> 180: 픽셀                                                      190: 공통 라인
- <14> 220: 블랙매트릭스                                      230: 컬러필터층
- <15> 400: 도전 시일재

도면

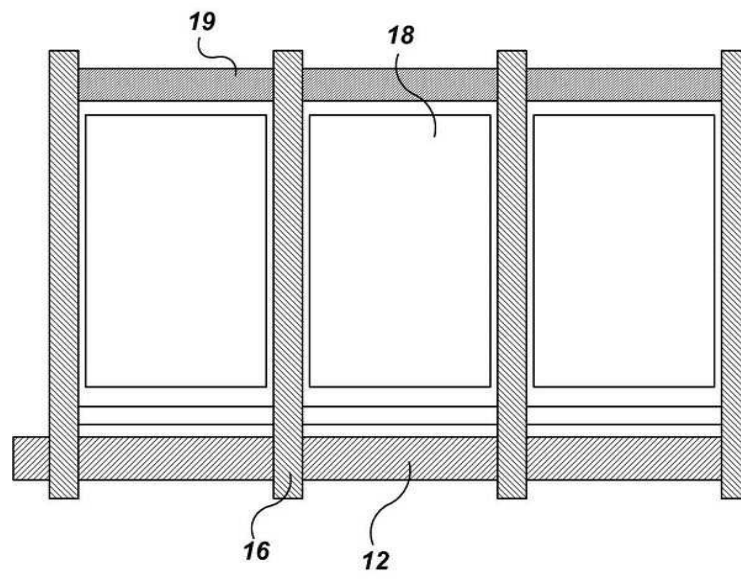
도면1



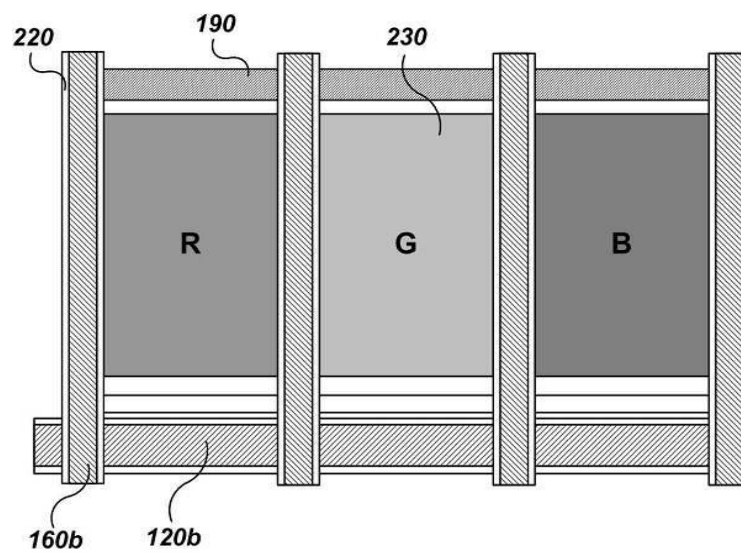
도면2



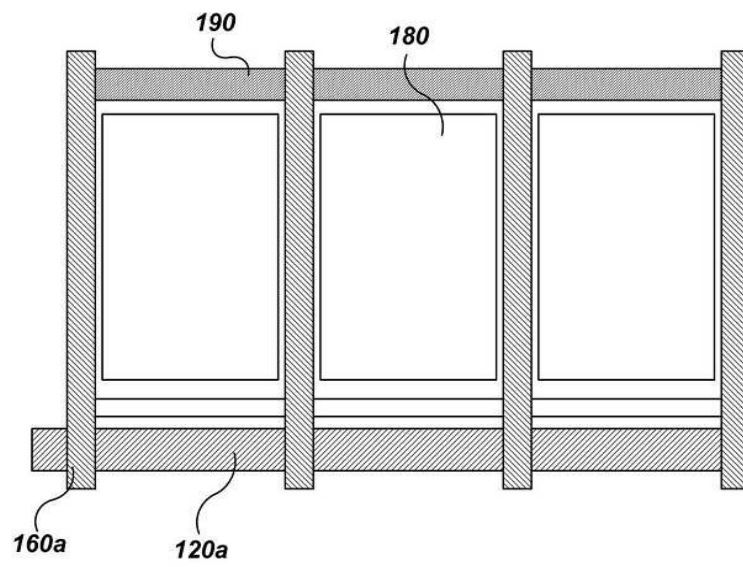
도면3



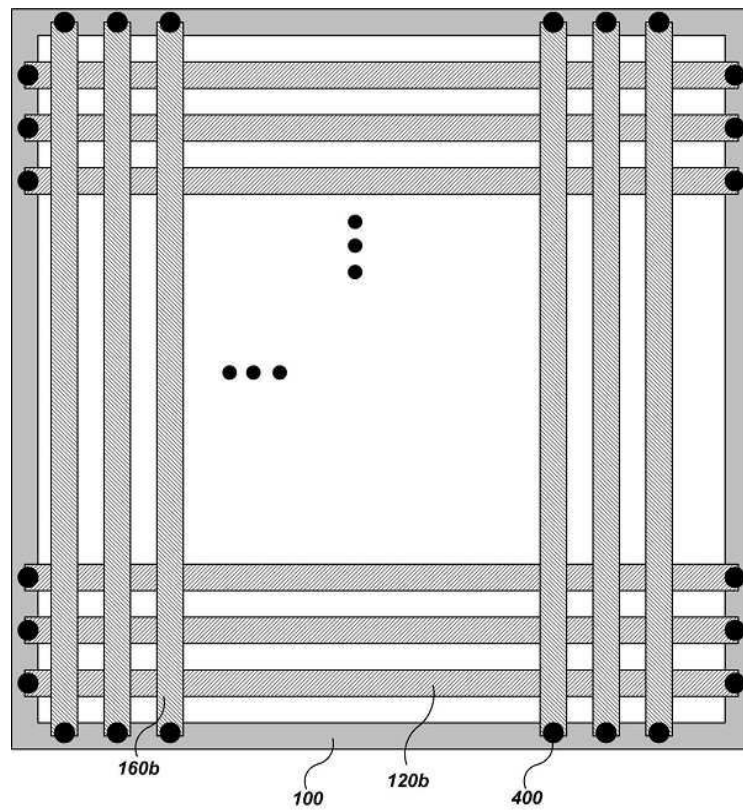
도면4



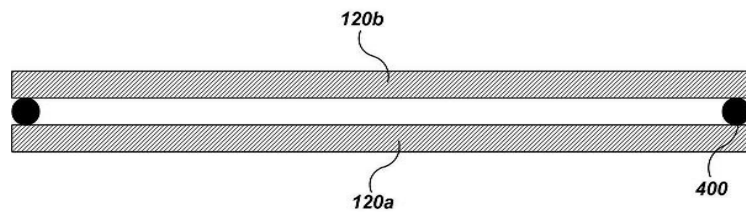
도면5



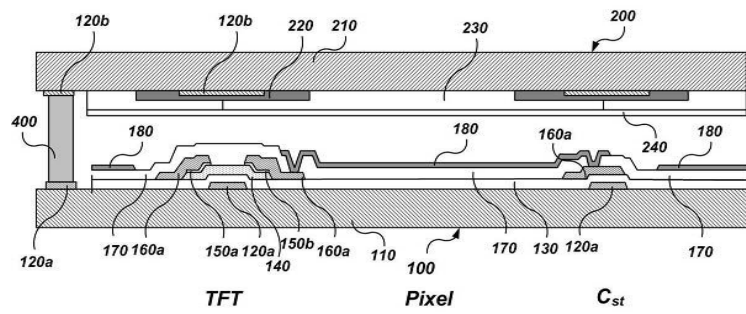
도면6



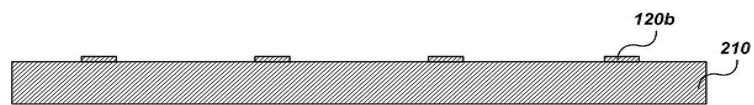
도면7



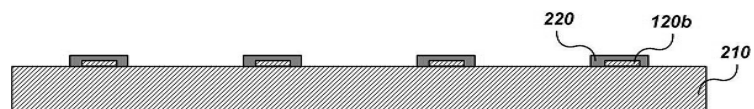
도면8



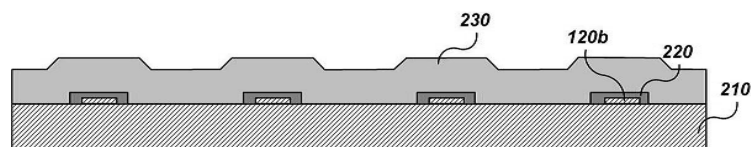
도면9a



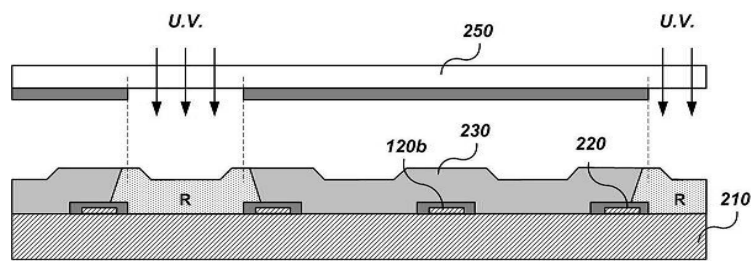
도면9b



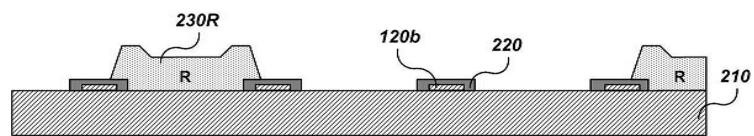
도면9c



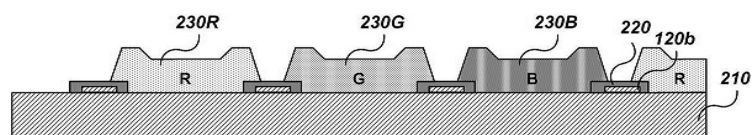
도면9d



도면9e



도면9f



|                |                                                             |         |            |
|----------------|-------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示面板及其制造方法                                                |         |            |
| 公开(公告)号        | <a href="#">KR1020080062812A</a>                            | 公开(公告)日 | 2008-07-03 |
| 申请号            | KR1020060138935                                             | 申请日     | 2006-12-29 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                    |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                   |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                   |         |            |
| [标]发明人         | KIM WON JOUNG<br>김원정<br>PAIK SUN AE<br>백선애                  |         |            |
| 发明人            | 김원정<br>백선애                                                  |         |            |
| IPC分类号         | G02F1/1339 G02F1/1335 G02F1/13                              |         |            |
| CPC分类号         | G02F1/1339 G02F1/1341 G02F1/134363 G02F1/13452 G02F1/136286 |         |            |
| 其他公开文献         | KR101325436B1                                               |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                   |         |            |

#### 摘要(译)

本发明提供一种液晶显示面板及其制造方法，其减小了数据线和栅极线的布线电阻，并且通过减少布线延迟时间来实现均匀亮度的图像质量。LCD面板包括第一栅极线和形成第一数据线的薄膜晶体管基板；第二栅极线和滤色器基板，其中形成第二数据线；第一条门线；用于连接第一数据线的导电密封剂和第二栅极线连接，第二数据线和液晶层形成在薄膜晶体管基板和滤色器基板之间。液晶显示器，滤色器基板，栅极线，数据线，布线电阻。

