

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.

GO2F 1/1339 (2006.01)

(21) 출원번호 **10-2006-0105659**

(22) 출원일자2006년10월30일

심사청구일자 없음

(11) 공개번호 10-2008-0038593

(43) 공개일자 2008년05월07일

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

황정환

경기 수원시 영통구 영통동 황골마을2단지아파트 한국A 211동708호

(74) 대리인

조희원

전체 청구항 수 : 총 10 항

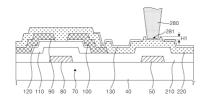
(54) 액정 표시 패널 및 이의 제조 방법

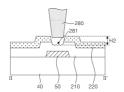
(57) 요 약

본 발명은 액정 패널의 액정 마진을 증가시키면서 액정 패널 가압시 발생할 수 있는 스미어 불량 및 빛샘 불량을 방지할 수 있는 액정 표시 패널 및 이의 제조 방법에 관한 것이다.

본 발명은 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과, 컬러 필터 어레이가 형성되며 상기 박막 트랜지스터 기판과 대향하는 컬러 필터 기판과, 상기 컬러 필터 기판에 형성되며 상기 박막 트랜지스터 기판과 상기 컬러 필터 기판의 셀갭을 유지하는 컬럼 스페이서 및 상기 박막 트랜지스터 기판에 형성되며 상기 컬럼 스페이서의 하단이 삽입되고, 요철면을 가진 고정홈을 포함하는 것을 특징으로 하는 액정 표시 패널 및 이의 제조 방법에 관한 것이다.

대표도 - 도2





특허청구의 범위

청구항 1

박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과;

컬러 필터 어레이가 형성되며 상기 박막 트랜지스터 기판과 대향하는 컬러 필터 기판과;

상기 컬러 필터 기판에 형성되며 상기 박막 트랜지스터 기판과 상기 컬러 필터 기판의 셀갭을 유지하는 컬럼 스페이서 및 상기 박막 트랜지스터 기판에 형성되며 상기 컬럼 스페이서의 하단이 삽입되고, 요철면을 가진 고정 홈을 포함하는 것을 특징으로 하는 액정 표시 패널.

청구항 2

제 1 항에 있어서,

상기 고정홈은 각 화소마다 제1 깊이로 형성된 제1 고정홈과;

제2 깊이로 형성된 제2 고정홈을 포함하는 것을 특징으로 하는 액정 표시 패널.

청구항 3

제 2 항에 있어서,

상기 제1 고정홈에 형성된 요철의 밀도보다 상기 제2 고정홈에 형성된 요철의 밀도가 큰 것을 특징으로 하는 액 정 표시 패널.

청구항 4

제 2 항에 있어서.

상기 제1 깊이는 2000Å 이하로 형성되고, 상기 제2 깊이는 상기 제1 깊이보다 크고 5000Å 이하로 형성된 것을 특징으로 하는 액정 표시 패널.

청구항 5

컬럼 스페이서의 하단이 삽입되는 고정홈을 포함한 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판을 마련하는 단계와;

상기 컬럼 스페이서를 포함하고 컬러 필터 어레이가 형성된 컬러 필터 기판을 마련하는 단계와;

상기 박막 트랜지스터 기판과 상기 컬러 필터 기판을 합착하는 단계에 있어서,

상기 박막 트랜지스터 기판을 마련하는 단계는

절연 기판 상에 게이트 라인과 게이트 전극을 포함하는 게이트 패턴을 형성하는 단계와;

상기 게이트 패턴을 형성한 후에 게이트 절연막과 활성층과 오믹 접촉층을 형성하는 단계와;

상기 게이트 절연막과 상기 활성층과 상기 오믹 접촉층을 형성한 후에 데이터 라인과 소스 전극과 드레인 전극을 포함하는 데이터 패턴을 형성하는 단계와;

상기 데이터 패턴을 형성한 후에 보호막을 형성하는 단계와;

상기 보호막을 관통하는 콘택홀과 상기 컬럼 스페이서의 하단이 삽입되는 고정홈을 형성하는 단계와;

상기 보호막 상에 상기 박막 트랜지스터와 접속된 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 6

제 5 항에 있어서,

상기 고정홈을 형성하는 단계는

슬릿 마스크를 사용하여 각 화소마다 제1 깊이를 갖는 제1 고정홈과, 제2 깊이를 갖는 제2 고정홈으로 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 7

제 6 항에 있어서,

상기 제1 고정홈의 깊이는 2000Å이하로 형성하고, 상기 제2 고정홈의 깊이는 상기 제1 깊이보다 크고 5000Å이하로 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 8

제 7 항에 있어서.

상기 제1 고정홈에 형성된 요철의 밀도보다 상기 제2 고정홈에 형성된 요철의 밀도가 크게 형성되는 것을 특징으로 하는 액정 표시 패널.

청구항 9

제 8 항에 있어서,

상기 슬릿 마스크를 사용하여 제1 및 제2 고정홈의 하부면에 요철을 형성하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 10

제 9 항에 있어서,

상기 요철은 스트라이프 형태 또는 격자 형태로 형성된 마스크 패턴 중 어느 하나를 사용하여 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <19> 본 발명은 액정 표시 패널 및 이의 제조 방법에 관한 것으로, 특히 액정 마진을 증가시키면서 액정 패널 가압시 발생할 수 있는 스미어 불량 및 빛샘 불량을 방지할 수 있는 액정 패널 및 이의 제조 방법에 관한 것이다.
- <20> 일반적으로 액정 표시 장치는 매트릭스(Matrix) 형태로 배열된 화소들에 화상 정보에 따른 데이터 신호를 개별적으로 공급하여, 그 화소들의 광투과율을 조절함으로써, 원하는 화상을 표시하는 표시 장치이다.
- <21> 액정 표시 패널은 박막 트랜지스터(TFT) 어레이가 형성된 박막 트랜지스터 기판과 컬러 필터(CF) 어레이가 형성된 컬러 필터 기판이 균일한 셀갭(Cell Gap)이 유지되도록 합착되고, 박막 트랜지스터 기판과 컬러 필터 기판의 셀갭에 액정이 내재된다.
- <22> 박막 트랜지스터 기판과 컬러 필터 기판이 대향하여 합착된 액정 표시 패널에는 공통 전극과 화소 전극이 형성되어 액정층에 전계를 인가한다. 즉, 공통 전극에 전압을 인가한 상태에서 화소 전극에 인가되는 전압을 제어함으로써, 화소들의 광투과율을 개별적으로 조절할 수 있게 된다. 이와 같이 화소 전극에 인가되는 전압을 화소별로 제어하기 위하여 각각의 화소에는 스위칭 소자로 사용되는 박막 트랜지스터가 형성된다.
- <23> 박막 트랜지스터 기판 및 컬러 필터 기판의 대향하는 표면에는 배향막이 형성되고, 러빙이 실시되어 액정이 일 정한 방향으로 배열되도록 한다.
- <24> 셀갭을 유지하기 위해 컬럼 스페이서가 사용되는데, 이러한 컬럼 스페이서들은 일반적으로 컬러 필터 기판 상에 형성되어 박막 트랜지스터 기판과 컬러 필터 기판을 합착시킬 때, 박막 트랜지스터 기판과 면접촉 된다.
- <25> 컬럼 스페이서의 단면적 및 밀도는 컬럼 스페이서의 가압 내성을 결정하고 또한, 액정 마진도 좌우하게 된다.

그런데 컬럼 스페이서의 가압 내성과 액정 마진은 컬럼 스페이서의 단면적 및 밀도와 상반된 관계를 갖는다.

- <26> 예를 들면, 컬럼 스페이서의 가압 내성을 향상시키기 위하여 컬럼 스페이서의 밀도를 높이는 경우 컬럼 스페이서의 압축 변형률은 감소하게 된다. 이로 인해, 액정 마진은 감소된다.
- <27> 반면에, 액정 마진을 향상시키기 위하여 컬럼 스페이서의 밀도를 감소시키는 경우 컬럼 스페이서의 가압 내성은 감소하게 된다.
- <28> 또한, 액정 패널 가압시 컬러 필터 기판이 일측방향으로 쉬프트되어 터치 얼룩이나 눌림 불량이 발생하는데, 이는 컬럼 스페이서들과 박막 트랜지스터 기판의 면접촉으로 인한 마찰력이 크기 때문에 컬러 필터 기판이 원래의 위치로 복귀하는데 소요되는 시간이 길어지기 때문이다. 이로 인해 액정 표시 패널의 화상 표시 품질이 저하된다.

발명이 이루고자 하는 기술적 과제

<29> 따라서, 본 발명의 기술적 과제는 보호막에 컬럼 스페이서를 고정하기 위한 제1 및 제2 고정홈을 형성하는 것으로, 액정 패널의 액정 마진을 증가시키면서 액정 패널 가압시 발생할 수 있는 스미어 불량 및 빛샘 불량을 방지할 수 있는 액정 표시 패널 및 이의 제조 방법을 제공하는데 있다.

발명의 구성 및 작용

- <30> 상기 기술적 과제를 달성하기 위하여, 본 발명의 액정 표시 패널은 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과; 컬러 필터 어레이가 형성되며 상기 박막 트랜지스터 기판과 대향하는 컬러 필터 기판과; 상기 컬러 필터 기판에 형성되며 상기 박막 트랜지스터 기판과 상기 컬러 필터 기판의 셀갭을 유지하는 컬럼 스페이서 및 상기 박막 트랜지스터 기판에 형성되며 상기 컬럼 스페이서의 하단이 삽입되고, 요철면을 가진 고정홈을 포함하는 것을 특징으로 한다.
- <31> 상기 고정홈은 각 화소마다 제1 깊이로 형성된 제1 고정홈과; 제2 깊이로 형성된 제2 고정홈을 포함하는 것을 특징으로 한다.
- <32> 상기 제1 고정홈에 형성된 요철의 밀도보다 상기 제2 고정홈에 형성된 요철의 밀도가 큰 것을 특징으로 한다.
- <33> 상기 제1 깊이는 2000Å 이하로 형성되고, 상기 제2 깊이는 상기 제1 깊이보다 크고 5000Å 이하로 형성된 것을 특징으로 한다.
- 상기 기술적 과제를 달성하기 위하여, 본 발명의 액정 표시 패널의 제조 방법은 컬럼 스페이서의 하단이 삽입되는 고정홈을 포함한 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판을 마련하는 단계와; 상기 컬럼 스페이서를 포함하고 컬러 필터 어레이가 형성된 컬러 필터 기판을 마련하는 단계와; 상기 박막 트랜지스터 기판과 상기 컬러 필터 기판을 합착하는 단계에 있어서, 상기 박막 트랜지스터 기판을 마련하는 단계는 절연 기판상에 게이트 라인과 게이트 전극을 포함하는 게이트 패턴을 형성하는 단계와; 상기 게이트 패턴을 형성한 후에게이트 절연막과 활성층과 오믹 접촉층을 형성하는 단계와; 상기 게이트 절연막과 상기 활성층과 상기 오믹 접촉층을 형성한 후에 데이터 라인과 소스 전극과 드레인 전극을 포함하는 데이터 패턴을 형성하는 단계와; 상기데이터 패턴을 형성하는 단계와; 상기데이터 패턴을 형성한 후에 보호막을 형성하는 단계와; 상기보호막을 관통하는 콘택홀과 상기 컬럼 스페이서의하단이 삽입되는 고정홈을 형성하는 단계와; 상기 보호막을 관통하는 콘택홀과 상기 컬럼 스페이서의하단이 삽입되는 고정홈을 형성하는 단계와; 상기 보호막 상에 상기 박막 트랜지스터와 접속된 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.
- <35> 상기 고정홈을 형성하는 단계는 슬릿 마스크를 사용하여 각 화소마다 제1 깊이를 갖는 제1 고정홈과, 제2 깊이를 갖는 제2 고정홈으로 형성하는 단계를 포함하는 것을 특징으로 한다.
- <36> 상기 제1 고정홈의 깊이는 2000Å이하로 형성하고, 상기 제2 고정홈의 깊이는 상기 제1 깊이보다 크고 5000Å이하로 형성하는 단계를 포함하는 것을 특징으로 한다.
- <37> 상기 제1 고정홈에 형성된 요철의 밀도보다 상기 제2 고정홈에 형성된 요철의 밀도가 크게 형성되는 것을 특징으로 한다.
- <38> 상기 슬릿 마스크를 사용하여 제1 및 제2 고정홈의 하부면에 요철을 형성하는 것을 특징으로 한다.
- <39> 상기 요철은 스트라이프 형태 또는 격자 형태로 형성된 마스크 패턴 중 어느 하나를 사용하여 형성하는 단계를 포함하는 것을 특징으로 한다.

- <40> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하 게 드러나게 될 것이다.
- <41> 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예에 대하여 설명한다.
- <42> 도 1은 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판을 나타낸 평면도이고, 도 2는 도 1에 도시된 박막 트랜지스터 기판의 I-I'선 및 II-II'선을 따라 절단한 단면도이다.
- <43> 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 액정 표시 패널은 액정(20)을 사이에 두고 소정 간격 이격되어 합착된 박막 트랜지스터 기판(30) 및 컬러 필터 기판을 포함하고 있다.
- <44> 액정(20)은 컬러 필터 기판의 공통 전극의 공통 전압 및 박막 트랜지스터 기판(30)의 화소 전극(130)의 화소 전 압 간의 전압차에 의해 회전하여 백라이트 어셈블리로부터의 광의 투과량을 조절한다. 이를 위해, 액정(20)은 유전율 이방성 빛 굴절률 이방성을 갖는 물질로 이루어진다.
- <45> 박막 트랜지스터 기판은 제1 기판(40) 상에 서로 교차되게 형성된 게이트 라인(50) 및 데이터 라인(60)과, 게이트 라인(50) 및 데이터 라인(60)과 접속된 박막 트랜지스터(70)와, 박막 트랜지스터(70)와 접속된 화소 전극 (130)과, 게이트 라인(50)에 대해 평행하게 형성된 스토리지 라인과, 스토리지 라인에 대해 돌출되어 형성된 스토리지 전극과, 컬럼 스페이서(280)와 중첩되는 영역에 형성된 제1 및 제2 고정홈(281,282)을 포함하고 있다. 여기서, 게이트 라인(50) 및 데이터 라인(60)은 전면에 형성된 게이트 절연막(210)에 의해 절연된다.
- <46> 게이트 라인(50)은 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금 등의 재질을 가지며 단일 층 또는 다중층으로 형성되어 있다. 이러한 게이트 라인(50)은 게이트 구동 회로로부터의 게이트 온/오프 전압을 자신과 접속된 박막 트랜지스터(70)의 게이트 전극(80)에 공급한다.
- <47> 데이터 라인(60)은 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금, Ti 또는 Ti합금 등의 재질을 가지며 단일층 또는 다중층으로 형성되어 있다. 이러한 데이터 라인(60)은 데이터 구동 회로로부터의 데이터 전압을 자신과 접속된 박막 트랜지스터(70)의 소스 전극(90)에 공급한다.
- <48> 박막 트랜지스터(70)는 게이트 라인(50)으로부터의 게이트 온/오프 전압에 응답하여 데이터 라인(60)으로부터 데이터 전압을 인가받아 화소 전극(130)에 화소 전압을 공급한다. 이를 위해, 박막 트랜지스터(70)는 게이트 라인(50)과 접속된 게이트 전극(80)과, 데이터 라인(60)과 접속된 소스 전극(90)과, 소스 전극(90)과 마주보고 형성되어 있으며 화소 전극(130)과 접속된 드레인 전극(100)과, 게이트 절연막(210)을 사이에 두고 게이트 전극(80)과 중첩된 활성층(110) 및 오믹 접촉층(120)을 포함하고 있다.
- <49> 게이트 전극(80)은 게이트 라인(50)과 동일 평면 상에 게이트 라인(50)과 동일 재질로 형성됨과 아울러 게이트 라인(50)에 대해 돌출되어 형성되어 있다. 이러한 게이트 전극(80)은 게이트 라인(50)으로부터의 게이트 온/오 프 전압을 사용하여 박막 트랜지스터(70)를 턴온/턴오프시킨다.
- <50> 소스 전극(90)은 데이터 라인(60)과 동일 평면 상에 데이터 라인(60)과 동일 재질로 형성됨과 아울러 데이터 라인(60)에 대해 돌출되어 형성되어 있다. 이러한 소스 전극(90)은 데이터 라인(60)으로부터의 데이터 전압을 박막 트랜지스터(70)의 채널을 경유하여 드레인 전극(100)에 공급한다.
- <51> 드레인 전극(100)은 데이터 라인(60)과 동일 평면 상에 데이터 라인(60)과 동일 재질로 형성되어 있다. 이러한 드레인 전극(100)은 소스 전극(90)으로부터 데이터 전압을 인가받아 보호막(220)을 관통하는 콘택홀(225)을 통해 자신과 접속된 화소 전극(130)에 화소 전압을 공급한다. 여기서, 보호막(220)은 박막 트랜지스터(70)를 보호할 수 있도록 박막 트랜지스터(70)를 덮도록 형성됨과 아울러 전면에 형성된다.
- <52> 활성층(110)은 비정질실리콘으로 형성되어 있으며 박막 트랜지스터(70)의 채널을 형성한다.
- <53> 오믹 접촉층(120)은 불순물 도핑된 비정질 실리콘으로 형성되며, 소스 전극(90) 및 드레인 전극(100)과 활성층 (110)의 오믹 접촉을 위해 형성된다.
- <54> 화소 전극(130)은 ITO 또는 IZO와 같은 투명한 금속으로 형성되어 있으며 드레인 전극(100)으로부터의 화소 전 압을 액정(20)에 인가한다.
- <55> 스토리지 라인은 게이트 라인(50)과 동일 평면 상에 게이트 라인(50)과 동일 재질로 형성된다. 이러한 스토리 지 라인은 스토리지 전압발생부로부터의 스토리지 전압을 스토리지 전극에 공급한다.
- <56> 스토리지 전극은 게이트 라인(50)과 동일 평면 상에 게이트 라인(50)과 동일 재질로 형성된다. 이러한 스토리

지 전극은 게이트 절연막(210) 및 보호막(220)을 사이에 두고 화소 전극(130)과 중첩되어 형성된다. 즉, 스토리지 전극은 스토리지 라인으로부터의 스토리지 전압을 사용하여 화소 전극(130)에 공급된 화소 전압이 한 프레임 동안 유지되도록 한다.

- <57> 제1 및 제2 고정홈(281,282)은 보호막(220) 상에 컬럼 스페이서(280)와 대응되는 위치에 컬럼 스페이서(280)의 하단이 삽입될 수 있도록 형성된다.
- <58> 제1 고정홈(281)은 제1 깊이(H1)로 형성되며, 내부에 요철면을 가진다.
- <59> 제2 고정홈(282)은 제2 깊이(H2)로 형성되며, 내부에 제1 고정홈(281)에 형성된 요철의 밀도보다 큰 요철 밀도를 가진다. 이때, 제1 깊이(H1)는 2000Å 이하로 형성하고, 제2 깊이(H2)는 제1 깊이(H2)보다 크고 5000Å 이하로 형성하는 것이 바람직하다. 예를 들어, 제1 깊이(H1)를 2000Å 보다 크게 형성할 경우, 액정 마진이 작아지게 된다. 제2 깊이(H2)를 5000Å 보다 크게 형성할 경우, 게이트 라인(50)이 노출되어 불량이 발생할 수 있고 액정 패널 가압 테스트 시 복원력이 약해진다.
- <60> 보호막(220)은 무기 보호막으로 형성할 수도 있고 유기 보호막으로 형성할 수도 있다. 예를 들어 무기 보호막으로 형성할 경우, 보호막(220)은 박막 트랜지스터 기판(30) 상에 형성된 금속 배선들의 단차를 따라 동일하게 2000Å의 두께로 형성된다. 따라서, 제1 고정홈(281)은 보호막(220) 상에 형성되고, 제2 고정홈(282)은 보호막(220) 및 게이트 절연막(210)을 관통하여 게이트 절연막(210) 상에 형성된다.
- <61> 한편, 유기 보호막으로 형성할 경우, 보호막(220)은 무기 보호막의 경우보다 더 큰 두께로 형성되며, 박막 트랜지스터 기판(30) 상에 형성된 금속 배선들의 단차를 없앤다. 따라서, 제1 고정홈 및 제2 고정홈(281,282)은 유기 보호막 상에 형성된다. 이 때문에, 오버 에칭 되더라도 게이트 라인(50)에 영향을 미치지 않는다.
- <62> 제1 및 제2 고정홈(281,282)은 유기 보호막 상에 컬럼 스페이서(280)와 대응되는 위치에 컬럼 스페이서(280)의 하단이 삽입될 수 있도록 형성된다.
- <63> 제1 고정홈(281)은 제1 깊이(H1)로 형성되며, 내부에 요철면을 가진다.
- <64> 제2 고정홈(282)은 제2 깊이(H2)로 형성되며, 내부에 제1 고정홈(281)에 형성된 요철의 밀도보다 큰 요철 밀도를 가진다. 이때, 제1 깊이(H1)는 2000Å 이하로 형성하고, 제2 깊이(H2)는 제1 깊이(H2)보다 크고 5000Å 이하로 형성하는 것이 바람직하다. 예를 들어, 제1 깊이(H1)를 2000Å 보다 크게 형성할 경우, 액정 마진이 작아지게 된다. 제2 깊이(H2)를 5000Å 보다 크게 형성할 경우, 게이트 라인(50)이 노출되어 불량이 발생할 수 있고 액정 패널 가압 테스트 시 복원력이 약해진다.
- <65> 이와 같이 형성된 제1 및 제2 고정홈(281,282)을 구비한 박막 트랜지스터 기판(30)과 컬럼 스페이서(280)를 구비한 컬러 필터 기판을 합착시 제1 고정홈(281)에 접촉되는 컬럼 스페이서(280)가 1차적으로 셀갭을 유지하게된다. 따라서, 박막 트랜지스터 기판(30)과 접촉되는 컬럼 스페이서(280)의 밀도가 낮아지게 되어 액정 마진을향상시킬 수 있게 된다.
- <66> 그런 다음, 제2 고정홈(282)에 고정되는 컬럼 스페이서(280)는 액정 패널에 하중이 가해지거나, 사용자에 의해 국부적인 부분이 눌려질 때, 또는 유연한 플라스틱 기판 사용으로 구부려질 때 2차적으로 박막 트랜지스터 기판 (30)과 컬러 필터 기판 사이의 셀갭을 지지하게 된다. 이에 따라, 액정 패널에 가해지는 압력이 증가할 경우 박막 트랜지스터 기판(30)과 접촉되는 컬럼 스페이서(280)의 밀도가 증가하여 액정 패널의 가압 내성을 향상시 킬 수 있다. 이로 인해 액정 패널에 가해지는 압력에 의해 컬럼 스페이서(280)가 무너지거나 그의 하부막이 함 몰하여 나타나는 스미어 불량을 방지할 수 있게 된다.
- <67> 그리고, 제1 및 제2 고정홈(281,282)을 요철 형태로 형성함으로써, 제1 및 제2 고정홈(281,282)과 컬럼 스페이서(280)가 접촉시 접촉되는 단면적이 증가되어 컬럼 스페이서(280)의 변형력이 증가 된다. 요철이 더 조밀하게 형성된 제2 고정홈(282)은 제1 고정홈(281)보다 컬럼 스페이서(280)와 접촉시 더 큰 변형력을 갖게 된다.
- <68> 이러한 제1 및 제2 고정홈(281,282)은 수평 라인별로 교번하여 형성되거나, 수직 라인별로 교번하여 형성되거나, 하나의 화소영역을 기준으로 할 때 인접한 나머지 화소영역에 제1 깊이(H1)및 제1 깊이(H1)와 다른 제2 깊이(H2)로 형성된다.
- <69> 따라서, 요철면을 가지는 제1 및 제2 고정홈(281,282)을 형성하는 것으로, 액정 마진을 증가하면서 동시에 액정 패널 가압시 발생하는 스미어 불량을 방지할 수 있게 된다.
- <70> 컬러 필터 기판은 상부 기판 상에 빛샘 방지를 위한 블랙 매트릭스와 블랙 매트릭스에 의해 구획된 영역에 형성

된 컬러 필터와, 블랙 매트릭스 및 컬러 필터를 덮도록 형성된 오버코트와, 오버코트 상에 형성된 공통 전극과, 공통 전극 상에 형성되어 셀갭을 유지하는 컬럼 스페이서(280)를 포함하고 있다.

- <71> 블랙 매트릭스는 액정(20)을 제어할 수 없는 영역을 통해 투과되는 광의 차단 및 박막 트랜지스터(70)의 채널로 의 직접적인 광조사를 차단하여 박막 트랜지스터(70)의 광누설전류를 막지 위해 불투명한 유기 물질 또는 불투 명한 금속으로 형성되어 있다.
- <72> 컬러 필터는 색을 구현하기 위해 적색, 녹색, 청색 컬러 필터(R,G,B)를 포함하고 있다. 적색, 녹색, 청색 컬러 필터(R,G,B)는 각각 자신이 포함하고 있는 적색, 녹색, 청색안료를 통해 특정 파장의 광을 흡수 또는 투과시킴으로써 적색, 녹색, 청색을 띄게 된다. 이때, 적색, 녹색, 청색 컬러 필터(R,G,B)를 각각 투과한 적색, 녹색, 청색광의 가법혼색을 통해 다양한 색상이 구현된다. 이러한 컬러 필터의 배치는 적색, 녹색, 청색 컬러 필터(R,G,B) 각각이 일렬로 형성된 스트라이프 형태를 가진다. 즉, 박막 트랜지스터 기판(30)의 데이터 라인(60)을 기준으로 적색, 녹색, 청색 컬러 필터(R,G,B)가 교번적으로 형성된다.
- <73> 오버코트는 투명한 유기물질로 형성되어 있으며 컬러 필터를 보호하며 공통 전극의 양호한 스텝 커버리지(Step Coverage)를 위해 형성된다.
- <74> 공통 전극은 ITO 또는 IZO와 같은 투명한 금속으로 형성되어 있으며 액정(20)에 공통 전압을 인가한다.
- <75> 컬럼 스페이서(280)는 유기물질로 형성되어 있으며 블랙 매트릭스와 중첩되어 형성되며 셀갭을 유지한다.
- <76> 도 3 내지 도 8은 도 1의 박막 트랜지스터 기판의 제조 방법을 나타낸 단면도이다.
- <77> 도 3을 참조하면, 유리나 플라스틱 같은 하부 기판(40) 상에 게이트 라인(50)과, 게이트 전극(80)과, 스토리지라인과, 스토리지 전극을 포함하는 게이트 패턴을 단일층 또는 다중층으로 형성한다.
- <78> 구체적으로, 스퍼터링(Sputtering) 등의 방법을 사용하여 하부 기판(40) 상에 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금 등의 게이트 금속층을 단일층 또는 다중층으로 증착한다. 이러한 게이트 마스크를 사용한 사진식각공정을 통해 게이트 금속층을 패터닝하여 단일층 또는 다중층의 게이트 패턴을 형성한다.
- <79> 도 4를 참조하면, 게이트 패턴을 형성한 후에 게이트 절연막(210)과, 활성층(110)과 오믹 접촉층(120)을 형성한다.
- <80> 구체적으로, 게이트 패턴을 형성한 후에 PECVD(Plasma Enhanced Chemical Vapor Deposition) 등의 방법을 사용하여 SiNx 또는 SiOx와 같은 게이트 절연막(210)과 a-Si와 같은 활성충(110)과 n도핑된 a-Si와 같은 오믹 접촉충(120)을 연속 중착한다. 그런다음, 액티브마스크를 사용한 사진식각공정을 통해 활성충(110) 및 오믹 접촉충(120)을 형성한다.
- <81> 도 5를 참조하면, 게이트 절연막(210)과, 활성층(110)과, 오믹 접촉층(120)을 형성한 후에 데이터 라인(60)과, 소스 전극(90)과, 드레인 전극(100)을 포함하는 데이터 패턴을 단일층 또는 다중층으로 형성한다.
- <82> 구체적으로, 스퍼터링 등의 방법을 사용하여 게이트 절연막(210)과 오믹 접촉층(120) 상에 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금, Ti 또는 Ti합금 등의 데이터 금속층을 단일층 또는 다중층으로 증착한다. 이어 데이터마스크를 사용한 사진식각공정을 통해 데이터 금속층을 패터닝하여 단일층 또는 다중층의 데이터 패턴을 형성한다. 그런 다음, 소스 전극(90) 및 드레인 전극(100) 사이에 노출되어 있는 오믹 접촉층(120)을 건식식각하여 활성층(110)을 노출시킨다. 이때, 활성층(110)도 약간 식각되어 오버 에칭(Over Etching)될 수 있다. 이러한 게이트 절연막(210)과, 활성층(110)과, 오믹 접촉층(120)의 두께는 예를 들어, 게이트 절연막(210)은 4500Å, 활성층(110)은 2000Å, 오믹 접촉층(120)은 3000Å으로 형성되는 것이 바람직하다.
- <83> 도 7을 참조하면, 데이터 패턴을 형성한 후에 보호막(220), 콘택홀(225), 제1 및 제2 고정홈(281,282)을 형성한다.
- <84> 도 7을 형성하기 위해 도 6a 내지 도 6c의 과정을 거친다.
- <85> 도 6a를 참조하면, 데이터 패턴을 형성한 후에 PECVD 등의 방법을 사용하여 SiNx 또는 SiOx와 같은 보호막(22 0)을 증착한다. 여기서 보호막(220)의 두께는 2000Å으로 형성하는 것이 바람직하다.
- <86> 그런 다음, 도 6b와 같이 사진식각공정을 위한 포토레지스트층(295)을 도포한다. 이어서, 도 6c를 참조하여 보호막마스크를 사용한 사진식각공정을 통해 콘택홀(225)을 형성함으로써 드레인 전국(100)을 노출시킴과 동시에 컬럼 스페이서(280)가 고정되는 제1 및 제2 고정홈(281,282)을 형성한다.

- <87> 보호막(220) 상에 콘택홀(225)과 제1 및 제2 고정홈(281,282)을 형성하기 위해 슬릿 마스크(290)를 이용하여 하나의 패터닝 공정으로 형성한다.
- <88> 구체적으로, 보호막(220) 상에 슬릿 마스크(290)를 이용한 포토리소그래피 공정으로 패터닝함으로써 형성된다. 보호막(220)을 패터닝 할 때, 포지티브(Positive) 또는 네거티브(Negative) 방식이 적용될 수 있는데 여기서는 네거티브 방식이 적용된 경우를 예로 들어 설명한다.
- <89> 네거티브 방식의 슬릿 마스크(290)는 투명 기판(291)과, 투명 기판(291)이 노출된 투과부(292)와, 투명 기판(291)에 슬릿 및 차단막이 형성된 차단부(293)를 구비한다. 이러한 슬릿 마스크(290)를 이용한 포토리소그래피 공정으로 차단부(293)의 슬릿 및 차단막에 의해 노광량이 부족한 부분만 식각되어 보호막(220) 상에 콘택홀 (225)과 제1 및 제2 고정홈(281,282)이 형성된다. 이때, 제1 고정홈(281)은 제1 깊이(H1)로 형성되고 제2 고정홈(282)은 제2 깊이(H2)로 형성된다. 바람직하게는 제1 깊이(H1)는 2000Å 이하로 형성하며, 제2 깊이(H2)는 제1 깊이(H1)보다 크고 5000Å 이하로 형성한다. 또한, 제1 및 제2 고정홈(281,282)에는 각 슬릿의 형태 및 폭과 대응하여 요철이 형성된다. 예를 들어, 제1 깊이(H1)를 2000Å 보다 크게 형성할 경우에는, 액정 마진이 작아지게 된다. 제2 깊이(H2)를 5000Å 보다 크게 형성할 경우에는, 게이트 라인(50)이 노출되어 불량이 발생할수 있고 액정 패널 가압 테스트 시 복원력이 약해진다.
- <90> 이와 같이 형성된 제1 및 제2 고정홈(281,282)을 구비한 박막 트랜지스터 기판(30)과 컬럼 스페이서(280)를 구비한 컬러 필터 기판을 합착시 제1 고정홈(281)에 접촉되는 컬럼 스페이서(280)가 1차적으로 셀갭을 유지하게된다. 따라서, 박막 트랜지스터 기판(30)과 접촉되는 컬럼 스페이서(280)의 밀도가 낮아지게 되어 액정 마진을향상시킬 수 있게 된다.
- <91> 그런 다음, 제2 고정홈(282)에 고정되는 컬럼 스페이서(280)는 액정 패널에 하중이 가해지거나, 사용자에 의해 국부적인 부분이 눌려질 때, 또는 유연한 플라스틱 기판 사용으로 구부려질 때 2차적으로 박막 트랜지스터 기판 (30)과 컬러 필터 기판 사이의 셀갭을 지지하게 된다. 이에 따라, 액정 패널에 가해지는 압력이 증가할 경우 박막 트랜지스터 기판(30)과 접촉되는 컬럼 스페이서(280)의 밀도가 증가하여 액정 패널의 가압 내성을 향상시킬 수 있다. 이로 인해 액정 패널에 가해지는 압력에 의해 컬럼 스페이서(280)가 무너지거나 그의 하부막이 함 몰하여 나타나는 스미어 불량을 방지할 수 있게 된다.
- <92> 그리고, 제1 및 제2 고정홈(281,282)을 요철 형태로 형성함으로써, 제1 및 제2 고정홈(281,282)과 컬럼 스페이서(280)가 접촉시 접촉되는 단면적이 증가되어 컬럼 스페이서(280)의 변형력이 증가 된다. 요철이 더 조밀하게 형성된 제2 고정홈(282)은 제1 고정홈(281)보다 컬럼 스페이서(280)와 접촉시 더 큰 변형력을 갖게 된다.
- <93> 도 8를 참조하면, 보호막(220)을 형성한 후에 화소 전극(130)을 형성한다.
- <94> 구체적으로, 보호막을 형성한 후에 스퍼터링 등의 방법을 사용하여 ITO나 IZO와 같은 투명도전금속층을 형성한다. 이어 화소전극마스크를 사용한 사진식각공정을 통해 투명도전금속층을 패터닝하여 화소 전극(130)을 형성한다.
- <95> 도 9는 본 발명의 제1 실시예에 따른 마스크 패턴을 나타낸 평면도이다.
- <96> 도 9를 참조하면, 본 발명의 제1 실시예에 따른 제1 및 제2 마스크 패턴(296,297)은 스트라이프 형태로 형성된다.
- <97> 상술한 박막 트랜지스터 기판(30)의 제조 방법 중에서 도 6c의 과정을 거칠 때 슬릿 마스크(290)의 패턴을 스트라이프 형태의 제1 및 제2 마스크 패턴(296,297)으로 형성한다.
- <98> 이와 같이 형성된 제1 및 제2 고정홈(281,282)을 구비한 박막 트랜지스터 기판(30)과 컬럼 스페이서(280)를 구비한 컬러 필터 기판을 합착시 제1 고정홈(281)에 접촉되는 컬럼 스페이서(280)가 1차적으로 셀갭을 유지하게된다. 따라서, 박막 트랜지스터 기판(30)과 접촉되는 컬럼 스페이서(280)의 밀도가 낮아지게 되어 액정 마진을향상시킬 수 있게 된다.
- <99> 그런 다음, 제2 고정홈(282)에 고정되는 컬럼 스페이서(280)는 액정 패널에 하중이 가해지거나, 사용자에 의해 국부적인 부분이 눌려질 때, 또는 유연한 플라스틱 기판 사용으로 구부려질 때 2차적으로 박막 트랜지스터 기판 (30)과 컬러 필터 기판 사이의 셀갭을 지지하게 된다. 이에 따라, 액정 패널에 가해지는 압력이 증가할 경우 박막 트랜지스터 기판(30)과 접촉되는 컬럼 스페이서(280)의 밀도가 증가하여 액정 패널의 가압 내성을 향상시킬 수 있다. 이로 인해 액정 패널에 가해지는 압력에 의해 컬럼 스페이서(280)가 무너지거나 그의 하부막이 함

몰하여 나타나는 스미어 불량을 방지할 수 있게 된다.

- <100> 그리고, 제1 및 제2 고정홈(281,282)을 요철 형태로 형성함으로써, 제1 및 제2 고정홈(281,282)과 컬럼 스페이서(280)가 접촉시 접촉되는 단면적이 증가되어 컬럼 스페이서(280)의 변형력이 증가 된다. 요철이 더 조밀하게 형성된 제2 고정홈(282)은 제1 고정홈(281)보다 컬럼 스페이서(280)와 접촉시 더 큰 변형력을 갖게 된다.
- <101> 도 10은 본 발명의 제2 실시예에 따른 마스크 패턴을 나타낸 평면도이다.
- <102> 도 10을 참조하면, 본 발명의 제2 실시예에 따른 제3 및 제4 마스크 패턴(298,299)은 매트릭스 형태로 형성된다.
- <103> 상술한 박막 트랜지스터 기판(30)의 제조 방법 중에서 도 6c의 과정을 거칠 때 슬릿 마스크(290)의 패턴을 매트릭스 형태의 제3 및 제4 마스크 패턴(296,297)으로 형성한다.
- <104> 제3 및 제4 마스크 패턴(298,299)을 사용한 액정 표시 패널의 제조 방법 및 효과는 상술한 제1 및 제2 마스크 패턴(296,297)을 사용한 경우와 동일하므로 자세한 설명은 생략하기로 한다.

발명의 효과

- <105> 상술한 바와 같이, 본 발명에 따른 액정 표시 패널 및 이의 제조 방법은 컬럼 스페이서의 이동을 방지할 수 있는 제1 및 제2 고정홈을 포함하고 있다. 이러한 고정홈에는 요철이 형성되어 있어서 컬럼 스페이서와 접촉시변형력이 증가된다. 따라서, 액정 마진을 증가시키면서 액정 패널을 가압할 경우 발생할 수 있는 스미어 불량 및 빛샘 불량을 방지하여 이로 인해 액정 표시 패널의 표시품질을 향상시킬 수 있다.
- <106> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통사의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발 명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음이 자명하다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판을 나타낸 평면도이다.
- <2> 도 2는 도 1에 도시된 박막 트랜지스터 기판의 I-I'선 및 II-II'선을 따라 절단한 단면도이다.
- <3> 도 3 내지 도 8은 도 1의 박막 트랜지스터 기판의 제조 방법을 도시한 단면도이다.
- <4> 도 9는 본 발명의 제1 실시예에 따른 마스크 패턴을 나타낸 평면도이다.
- <5> 도 10은 본 발명의 제2 실시예에 따른 마스크 패턴을 나타낸 평면도이다.
- <6> <도면의 주요 부분에 대한 부호의 설명>

<7> 20 : 액정 30 : 박막 트랜지스터 기관

<8> 40 : 하부 기판 50 : 게이트 라인

<9> 60 : 데이터 라인 70 : 박막 트랜지스터

<10> 80 : 게이트 전극 90 : 소스 전극

<11> 100 : 드레인 전극 110 : 활성층

<12> 120 : 오믹 접촉층 130 : 화소 전극

<13> 210 : 게이트 절연막 220 : 보호막

<14> 225 : 콘택홀 250 : 컬러 필터

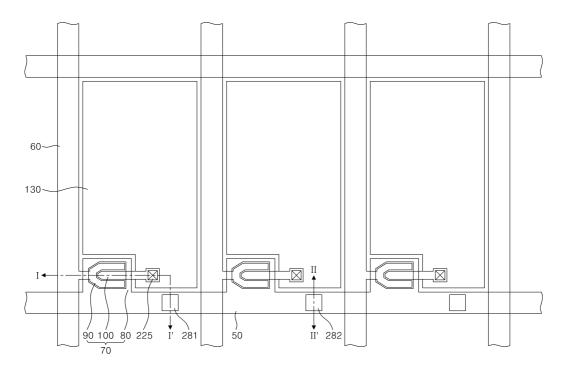
<15> 280 : 컬럼 스페이서 281,282 : 고정홈

<16> 290 : 슬릿 마스크 291 : 투명기판

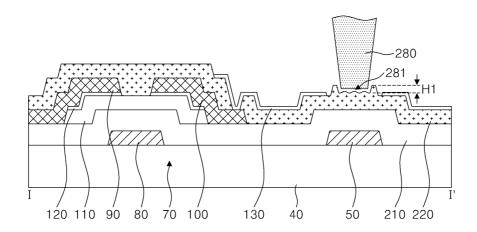
<17> 292 : 투과부 293 : 차단부

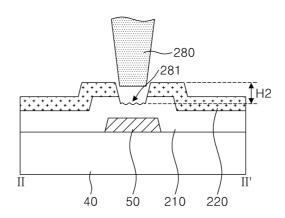
<18> 295 : 포토레지스트층 296,297,298,299 : 마스크 패턴

도면

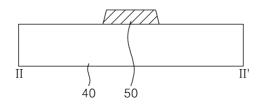


도면2

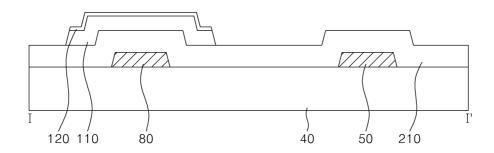


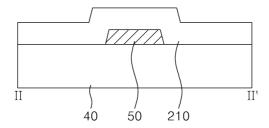


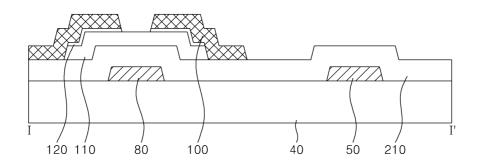


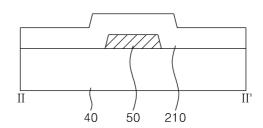


도면4

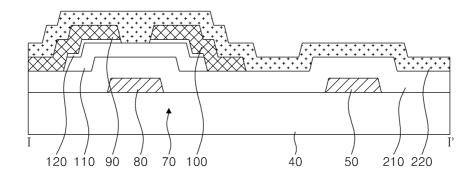


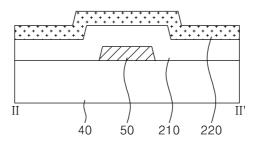




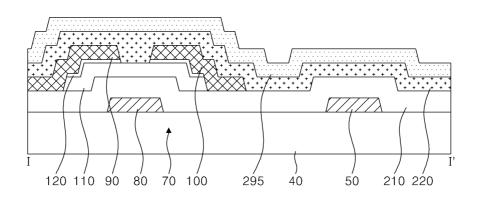


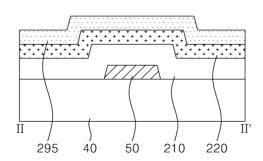
도면6a



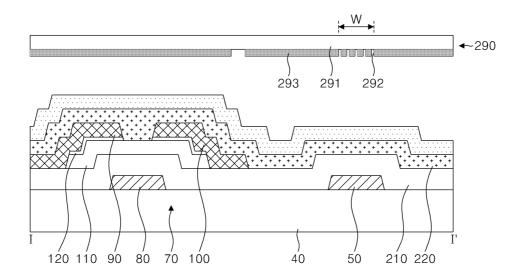


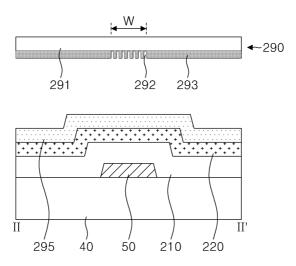
도면6b

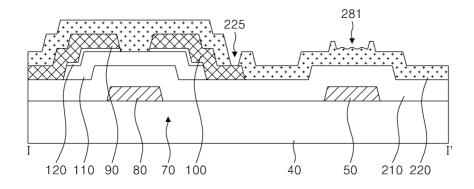


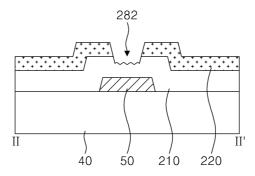


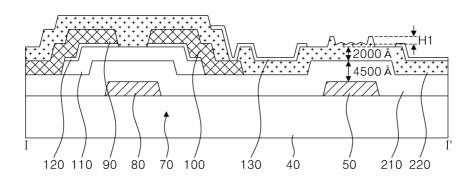
도면6c

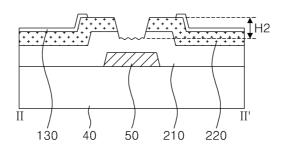


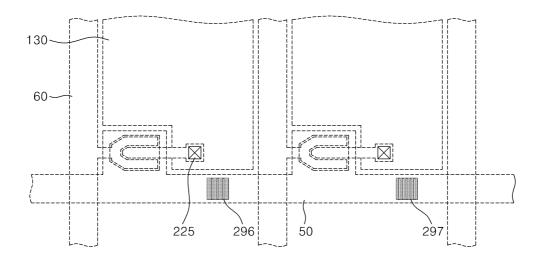


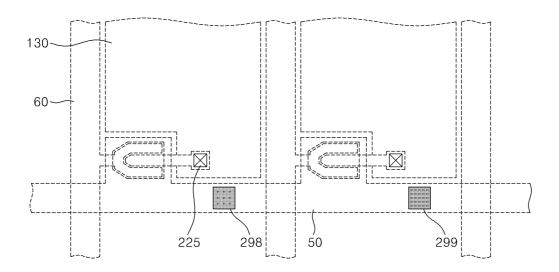














专利名称(译)	液晶显示面板及其制造方法			
公开(公告)号	KR1020080038593A	公开(公告)日	2008-05-07	
申请号	KR1020060105659	申请日	2006-10-30	
[标]申请(专利权)人(译)	三星电子株式会社			
申请(专利权)人(译)	三星电子有限公司			
当前申请(专利权)人(译)	三星电子有限公司			
[标]发明人	HWANG JUNG HWAN			
发明人	HWANG, JUNG HWAN			
IPC分类号	G02F1/1339			
CPC分类号	G02F1/13394 G02F1/133345 G02F1/1362			
代理人(译)	KWON,HYUK SOO SE JUN OH 宋,云何			
外部链接	Espacenet			

摘要(译)

本发明涉及一种能够在增加液晶面板的液晶边缘的同时防止在液晶面板 加压时产生的拖尾故障和光衰的液晶面板及其制造方法。薄膜晶体管基 板及其制造方法技术领形成。加压,光源,柱状衬垫,固定槽。

