(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0001956
(43) 공개일자 2008년01월04일

(51) Int. Cl.
G02F 1/1343 (2006.01)
(21) 출원번호 10-2006-0060448
(22) 출원일자 2006년06월30일
심사청구일자 없음

(71) 출원인
엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자
이선용
대구 달서구 감삼동 209-5번지 청심빌라 302호
이세웅
서울 중랑구 신내동 동성아파트 401동 1305호
권재창
경북 칠곡군 석적면 중리 부영아파트 114동 504호
(74) 대리인
특허법인로얄

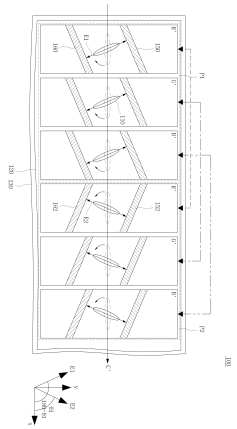
전체 청구항 수 : 총 24 항

(54) 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판

(57) 요 약

본 발명은 서로 직교하도록 배치되며, 복수의 서브 픽셀을 정의하는 복수의 게이트선 및 데이터선; 및 게이트선 방향으로 제1 및 제2 단위 픽셀이 교번적으로 형성되고, 데이터선 방향으로 제1 및 제2 단위 픽셀이 일렬적으로 형성되어 매트릭스 형태로 배치되어 있는 복수의 단위 픽셀을 포함하며, 제1 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제1 전극이 형성되어 있고, 제2 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제2 전극이 형성되어 있고, 제2 전극이 제1 전극의 사선 방향에 대칭되는 방향으로 형성되어 있는 것을 특징으로 하는 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판을 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

서로 직교하도록 배치되며, 복수의 서브 픽셀을 정의하는 복수의 게이트선 및 데이터선; 및

상기 게이트선 방향으로 제1 및 제2 단위 픽셀이 교번적으로 형성되고, 상기 데이터선 방향으로 상기 제1 및 제2 단위 픽셀이 일렬적으로 형성되어 매트릭스 형태로 배치되어 있는 복수의 단위 픽셀

을 포함하며,

상기 제1 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제1 전극이 형성되어 있고,

상기 제2 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제2 전극이 형성되어 있고, 상기 제2 전극이 상기 제1 전극의 사선 방향에 대칭되는 방향으로 형성되어 있는 것을 특징으로 하는 액정 표시장치.

청구항 2

제1 항에 있어서,

상기 제1 및 제2 전극 각각은, 제1 및 제2 화소 전극 각각인 것을 특징으로 하는 액정 표시장치.

청구항 3

제2 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제1 화소 전극과 수평하게 형성되어 상기 제1 화소 전극과 함께 제1 수평 전계를 형성하는 제1 공통전극

을 더 포함하는 액정 표시장치.

청구항 4

제3 항에 있어서,

상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제2 화소 전극과 수평하게 형성되어 상기 제2 화소 전극과 함께 제2 수평 전계를 형성하는 제2 공통전극

을 더 포함하는 액정 표시장치.

청구항 5

제4 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각에 형성되는 액정층

을 더 포함하는 액정 표시장치.

청구항 6

제5 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들은, 상기 제1 수평 전계에 의해 동일 방향으로 회전하고,

상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들은, 상기 제2 수평 전계에 의해 동일 방향으로 회전하고,

상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들 및 상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들은, 그 회전 방향이 반대인 것을 특징으로 하는 액정 표시장치.

청구항 7

제1 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제1 전극은, 상기 게이트선에 대해 동일한 사선 방향으로 형성되는 것을 특징으로 하는 액정 표시장치.

청구항 8

제7 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제2 전극은, 상기 게이트선에 대해 동일한 사선 방향으로 형성되는 것을 특징으로 하는 액정 표시장치.

청구항 9

제1 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제1 전극은, 상기 게이트선에 대해 대칭인 사선 방향으로 형성되는 것을 특징으로 하는 액정 표시장치.

청구항 10

제9 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제2 전극은, 상기 게이트선에 대해 대칭인 사선 방향으로 형성되는 것을 특징으로 하는 액정 표시장치.

청구항 11

제1 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 그 배치가 상기 제1 및 제2 단위 픽셀 간을 기준으로 동일한 것을 특징으로 하는 액정 표시장치.

청구항 12

제1 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 그 배치가 상기 제1 및 제2 단위 픽셀 간을 기준으로 대칭인 것을 특징으로 하는 액정 표시장치.

청구항 13

제1 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 적색/녹색/청색 서브 픽셀

을 포함하는 액정 표시장치.

청구항 14

서로 직교하도록 배치되며, 복수의 서브 픽셀을 정의하는 복수의 게이트선 및 데이터선; 및

상기 게이트선 방향으로 제1 및 제2 단위 픽셀이 교번적으로 형성되고, 상기 데이터선 방향으로 상기 제1 및 제2 단위 픽셀이 일렬적으로 형성되어 매트릭스 형태로 배치되어 있는 복수의 단위 픽셀

을 포함하며,

상기 제1 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제1 전극이 형성되어 있고,

상기 제2 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에

대해 사선 방향으로 배치되는 제2 전극이 형성되어 있고, 상기 제2 전극이 상기 제1 전극의 사선 방향에 대칭되는 방향으로 형성되어 있는 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 15

제14 항에 있어서,

상기 제1 및 제2 전극 각각은, 제1 및 제2 화소 전극 각각인 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 16

제15 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제1 화소 전극과 수평하게 형성되어 상기 제1 화소 전극과 함께 제1 수평 전계를 형성하는 제1 공통전극

을 더 포함하는 박막 트랜지스터 기판.

청구항 17

제16 항에 있어서,

상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제2 화소 전극과 수평하게 형성되어 상기 제2 화소 전극과 함께 제2 수평 전계를 형성하는 제2 공통전극

을 더 포함하는 박막 트랜지스터 기판.

청구항 18

제14 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제1 전극은, 상기 게이트선에 대해 동일한 사선 방향으로 형성되는 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 19

제18 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제2 전극은, 상기 게이트선에 대해 동일한 사선 방향으로 형성되는 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 20

제14 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제1 전극은, 상기 게이트선에 대해 대칭인 사선 방향으로 형성되는 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 21

제20 항에 있어서,

상기 게이트선을 기준으로 상하로 인접한 상기 제2 전극은, 상기 게이트선에 대해 대칭인 사선 방향으로 형성되는 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 22

제14 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 그 배치가 상기 제1 및 제2 단위 픽셀 간을 기준으로 동일한 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 23

제14 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 그 배치가 상기 제1 및 제2 단위 픽셀 간을 기준으로 대칭인 것을 특징으로 하는 박막 트랜지스터 기판.

청구항 24

제14 항에 있어서,

상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 적색/녹색/청색 서브 픽셀

을 포함하는 박막 트랜지스터 기판.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<16> 본 발명은 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판에 관한 것이다.

<17> 정보화 기술이 발달함에 따라 텔레비전, 컴퓨터용 모니터, 노트북 등과 같이 화상을 표시하는 표시장치의 사용이 증가하고 있다. 이러한 표시장치 중 음극선관(cathode ray tube; CRT)이 주로 사용되었으나, 이를 경박단소화하여 제조하기에는 많은 어려움이 있다. 이 때문에, 액정 표시장치(liquid crystal display; LCD), 플라즈마 디스플레이 패널(plasma display panel; PDP), 유기전계 발광소자(organic light emitting diodes; OLED) 등과 같은 평판 표시장치(flat panel display; FPD)가 음극선관을 대체하는 추세이다. 그 중 고해상도를 구현할 수 있고 소형화 뿐만 아니라 대형화가 가능한 액정 표시장치가 널리 사용되고 있다.

<18> 액정 표시장치는 액정 분자들의 전기 광학 특성을 이용하여 화상을 표시하는 장치이다.

<19> 액정 표시장치는 그 모드(mode)에 따라 트위스티드 네마틱(twisted nematic; TN) 모드, 수직 배향(vertically aligned; VA) 모드 및 횡전계(in plane switching; IPS) 모드 등으로 분류되며, 각 모드의 액정 표시장치는 전압 인가에 따른 액정 분자들의 배열 변화를 이용하여 광의 투과율을 제어함으로써 화상을 표시한다.

<20> 상기 다양한 모드의 액정 표시장치 중 광시야각을 구현할 수 있고, 특히 측면에서의 시야각이 우수한 횡전계 모드의 액정 표시장치가 각광을 받고 있다.

<21> 도 1은 종래의 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다.

<22> 도 1을 참조하면, 종래의 횡전계 모드의 액정 표시장치(1)는 게이트선 및 데이터선, 단위 픽셀(P), 및 액정층을 포함한다.

<23> 게이트선 및 데이터선은 서로 직교하도록 배치된다. 여기서, 게이트선은 x축 방향으로 형성되며, 데이터선은 y축 방향으로 형성된다.

<24> 상기 게이트선 및 데이터선의 교차에 의해 복수의 서브 픽셀이 정의된다.

<25> 단위 픽셀(P)은 복수의 서브 픽셀 중 3개의 적색/녹색/청색 서브 픽셀(R, G, B)로 구성되며, 각 단위 픽셀(P)은 게이트선 방향 및 데이터선 방향 각각으로 일렬적으로 배치된다.

<26> 상기 단위 픽셀(P)의 적색/녹색/청색 서브 픽셀(R, G, B) 각각에는 데이터선과 평행하게 형성된 화소 전극(50) 및 공통 전극(60)이 형성되어 있다. 여기서, 상기 공통 전극(60)은 화소 전극(50)과 함께 수평 전계(E)를 형성한다.

<27> 액정층은 소정 간격 이격되어 서로 대향하는 컬러 필터 기판(20) 및 박막 트랜지스터 기판(30) 사이의 전역에 형성된다. 여기서, 컬러 필터 기판(20)은 블랙매트릭스 및 복수의 컬러 필터를 포함한다.

<28> 액정층이 컬러 필터 기판(20) 및 박막 트랜지스터 기판(30) 사이의 전역에 형성되므로, 액정층은 보다 구체적으로, 단위 픽셀(P)의 적색/녹색/청색 서브 픽셀(R, G, B) 각각에 형성된다. 이러한 액정층을 이루는 액정 분자

(10)들은 유전율 이방성(Δε) 및 굴절율 이방성(Δn)을 갖는다.

<29> 한편, 미설명 부호 C는 액정 분자(10)들의 초기 배열을 결정하는 배향막의 러빙축(C)을 나타낸다.

<30> 상기 종래의 횡전계 모드의 액정 표시장치(1)에서 액정 분자(10)들은 화소 전극(50) 및 공통 전극(60) 사이에 수평 전계(E)가 형성되기 이전에는 액정 표시장치(1) 전역에서 배향막의 러빙축(C)을 따라 일률적으로 배열된다.

<31> 그러나, 액정 분자(10)들은 화소 전극(50) 및 공통 전극(60) 사이에 수평 전계(E)가 형성되면, 액정 분자(10)들의 광축이 화소 전극(50) 및 공통 전극(60) 사이의 수평 전계(E)와 평행하도록 일률적으로 회전하게 된다.

<32> 이와 같이, 수평 전계(E) 형성 여부에 따라 일률적으로 배열되고, 굴절율 이방성(Δn)을 갖는 액정 분자(10)들의 특성 때문에, 액정 표시장치(1)를 소정의 기울임각에서 보았을 때, 그 시야각 방향에 따라 액정 표시장치(1)는 원하지 않는 색상을 띄게 된다. 이를 수학식 1을 참조하여 보다 구체적으로 설명한다.

수학식 1

<33> $T=T_{\circ}*\sin^2(2\chi)*\sin^2(\pi*\Delta nd/\lambda)$

<34> T : 광투과율

<35> $T_{\circ}$: 참조(reference)광에 대한 광투과율

<36> χ: 액정 분자의 광축과 편광판의 편광축이 이루는 각

<37> Δn : 굴절율 이방성

<38> d : 셀갭

<39> λ: 입사되는 광파장

<40> 상기 수학식 1에 의하면, 위상차(Δnd)가 변화되면, 최대 광투과율(T)을 얻기 위해 입사되는 광파장(λ)이 변화된다. 이 때문에, 위상차(Δnd)가 변화됨에 따라, 액정 표시장치(1)는 그 시야각 방향에 따라 원하지 않는 색상을 띄게 된다. 즉, 액정 분자(10)들의 장축을 바라보는 방향(A)에서와, 액정 분자(10)들의 단축을 바라보는 방향(B)에서 액정 분자(10)들의 굴절율 이방성(Δn)이 상이하므로, 최대 광투과율(T)을 얻기 위해 입사되는 광파장(λ)이 변화되고, 액정 표시장치(1)에서는 변화된 입사되는 광파장(λ)에 해당되는 색상이 발현되게 된다.

<41> 구체적으로, 액정 분자(10)들의 장축을 바라보는 방향(A)에서는 굴절율 이방성(Δn)이 상대적으로 증대되므로, 최대 광투과율(T)에 이르기 위해 입사되는 광파장(λ) 또한 상대적으로 길어지게 되며, 이에 따라 상대적으로 긴 파장을 갖는 노르스름한(yellowish) 색이 액정 표시장치(1)에서 표현된다.

<42> 반면, 액정 분자(10)들의 단축을 바라보는 방향(B)에서는 굴절율 이방성(Δn)이 상대적으로 감소되므로, 최대 광투과율(T)에 이르기 위해 입사되는 광파장(λ) 또한 상대적으로 짧아지며, 이에 따라 상대적으로 짧은 파장을 갖는 푸르스름한(blueish) 색이 액정 표시장치(1)에서 표현된다.

<43> 이와 같이 소정의 방위각에서 노르스름한 또는 푸르스름한 색이 표현되는 것을 컬러 쉬프트(color shift)라고 하며, 이 컬러 쉬프트는 액정 표시장치(1)의 화질을 감소시킨다.

<44> 상기 컬러 쉬프트를 방지하기 위해 각 서브 픽셀(R, G, B)을 대칭적인 2개의 도메인(domain) 각각으로 나누어, 2개의 도메인 각각에서 서로 대칭적인 화소 전극(50) 및 공통 전극(60) 각각을 형성하여, 굴절율 이방성(Δn) 차이를 보상하는 기술이 개발되고 있다.

<45> 그러나, 이 기술은 각 도메인이 인접한 영역에서는 액정 분자(10)들의 배열을 제어할 수 없다라는 문제점이 있다. 이 때문에, 각 도메인이 인접한 영역을 블랙 매트릭스와 중첩시켜야 하므로 개구율이 저하된다라는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

<46> 따라서, 본 발명이 이루고자 하는 기술적 과제는 컬러 쉬프트를 방지할 수 있는 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판을 제공하고자 하는 것이다.

<47> 또한, 본 발명이 이루고자 하는 다른 기술적 과제는 고개구율을 갖는 액정 표시장치 및 이에 사용되는 박막 트

랜지스터 기판을 제공하고자 하는 것이다.

<48> 본 발명이 이루고자 하는 또 다른 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

<49> 상기 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시장치는 서로 직교하도록 배치되며, 복수의 서브 픽셀을 정의하는 복수의 게이트선 및 데이터선; 및 상기 게이트선 방향으로 제1 및 제2 단위 픽셀이 교번적으로 형성되고, 상기 데이터선 방향으로 상기 제1 및 제2 단위 픽셀이 일렬적으로 형성되어 매트릭스 형태로 배치되어 있는 복수의 단위 픽셀을 포함하며, 상기 제1 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제1 전극이 형성되어 있고, 상기 제2 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제2 전극이 형성되어 있고, 상기 제2 전극이 상기 제1 전극의 사선 방향에 대칭되는 방향으로 형성되어 있는 것을 특징으로 한다.

<50> 상기 제1 및 제2 전극 각각은, 제1 및 제2 화소 전극 각각인 것을 특징으로 한다.

<51> 상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제1 화소 전극과 수평하게 형성되어 상기 제1 화소 전극과 함께 제1 수평 전계를 형성하는 제1 공통전극을 더 포함한다.

<52> 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제2 화소 전극과 수평하게 형성되어 상기 제2 화소 전극과 함께 제2 수평 전계를 형성하는 제2 공통전극을 더 포함한다.

<53> 상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각 및 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각에 형성되는 액정층을 더 포함한다.

<54> 상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들은, 상기 제1 수평 전계에 의해 동일 방향으로 회전하고, 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들은, 상기 제2 수평 전계에 의해 동일 방향으로 회전하고, 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들 및 상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자들은, 그 회전 방향이 반대인 것을 특징으로 한다.

<55> 상기 기술적 과제를 달성하기 위한 본 발명에 따른 박막 트랜지스터 기판은 서로 직교하도록 배치되며, 복수의 서브 픽셀을 정의하는 복수의 게이트선 및 데이터선; 및 상기 게이트선 방향으로 제1 및 제2 단위 픽셀이 교번적으로 형성되고, 상기 데이터선 방향으로 상기 제1 및 제2 단위 픽셀이 일렬적으로 형성되어 매트릭스 형태로 배치되어 있는 복수의 단위 픽셀을 포함하며, 상기 제1 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제1 전극이 형성되어 있고, 상기 제2 단위 픽셀은, 적어도 3개의 서브 픽셀을 구비하며, 각각의 서브 픽셀에 상기 게이트선 및 데이터선에 대해 사선 방향으로 배치되는 제2 전극이 형성되어 있고, 상기 제2 전극이 상기 제1 전극의 사선 방향에 대칭되는 방향으로 형성되어 있는 것을 특징으로 한다.

<56> 상기 제1 및 제2 전극 각각은, 제1 및 제2 화소 전극 각각인 것을 특징으로 한다.

<57> 상기 제1 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제1 화소 전극과 수평하게 형성되어 상기 제1 화소 전극과 함께 제1 수평 전계를 형성하는 제1 공통전극을 더 포함한다.

<58> 상기 제2 단위 픽셀의 적어도 3개의 서브 픽셀 각각은, 상기 제2 화소 전극과 수평하게 형성되어 상기 제2 화소 전극과 함께 제2 수평 전계를 형성하는 제2 공통전극을 더 포함한다.

<59> 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

<60> 이하, 첨부된 도면들을 참조하여 본 발명의 실시예에 따른 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판에 대하여 상세히 설명한다.

<61> 도 2는 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다. 도

2에서는 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치에서 제1 화소 전극 및 제1 공통 전극에 의해 형성된 제1 수평 전계, 및 제2 화소 전극 및 제2 공통 전극에 의해 형성된 제2 수평 전계 각각에 의한 액정 분자들의 동작을 설명하기 위해, 박막 트랜지스터 기판에 형성된 게이트선, 데이터선 및 박막 트랜지스터는 도시하지 않았다. 또한, 제1 및 제2 화소 전극, 및 제1 및 제2 공통 전극은 개략적으로 도시하였다. 제1 화소 전극 및 제1 공통 전극에 의해 형성된 제1 수평 전계, 및 제2 화소 전극 및 제2 공통 전극에 의해 형성된 제2 수평 전계 각각에 의한 액정 분자들의 동작을 설명하기에 앞서 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치에 대해 설명한다.

<62> 도 2를 참조하면, 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치(100)는 게이트선 및 데이터선, 제1 및 제2 단위 픽셀(P1, P2), 및 액정층을 포함한다.

<63> 게이트선 및 데이터선은 서로 직교하도록 배치된다. 상기 게이트선 및 데이터선의 교차에 의해 복수의 서브 픽셀이 정의된다. 복수의 서브 픽셀은, 예를 들어, 적색/녹색/청색 서브 픽셀(R´, G´, B´)을 포함할 수 있다. 여기서, 게이트선은 x축 방향으로 형성되며, 데이터선은 y축 방향으로 형성된다.

<64> 제1 및 제2 단위 픽셀(P1, P2)은 게이트선 방향으로 교번적으로 형성되고, 데이터선 방향으로 일렬적으로 형성되어 매트릭스 형태로 배치된다.

<65> 제1 단위 픽셀(P1)은 상기 복수의 서브 픽셀 중 적어도 3개의 서브 픽셀을 구비한다. 여기서, 제1 단위 픽셀의 적어도 3개의 서브 픽셀은, 예를 들어, 적색/녹색/청색 서브 픽셀(R´, G´, B´)을 포함할 수 있다.

<66> 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각은 게이트선 및 데이터선 각각에 대해 평행하지 않는 형태로 형성되는 제1 화소 전극(150) 및 제1 공통 전극(160)을 포함한다. 즉, 제1 화소 전극(150) 및 제1 공통 전극(160)은 게이트선 및 데이터선 각각에 대해 사선 형태로 배치되어 형성된다.

<67> 상기 제1 공통 전극(160)은 제1 화소 전극(150)과 동일한 사선 방향으로 형성될 수 있다. 즉, 제1 공통 전극(160)은 제1 화소 전극(150)과 수평하게 형성될 수 있으며, 이로 인해 제1 공통 전극(160)은 제1 화소 전극(150)과 함께 제1 수평 전계(E1)를 형성할 수 있다. 여기서, 제1 수평 전계(E1)는 x축과 180-Θ1 만큼의 각을 이룬다.

<68> 제2 단위 픽셀(P2)은 상기 복수의 서브 픽셀 중 적어도 3개의 서브 픽셀을 구비한다. 여기서, 제2 단위 픽셀의 적어도 3개의 서브 픽셀은, 예를 들어, 적색/녹색/청색 서브 픽셀(R´, G´, B´)을 포함할 수 있다.

<69> 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각은 게이트선 및 데이터선 각각에 대해 평행하지 않는 형태로 형성되는 제2 화소 전극(152) 및 제2 공통 전극(162)을 포함한다. 즉, 제2 화소 전극(152) 및 제2 공통 전극(162)은 게이트선 및 데이터선 각각에 대해 사선 형태로 배치되어 형성된다. 여기서, 제2 화소 전극(152) 및 제2 공통 전극(162) 각각의 사선 방향과 제1 화소 전극(150) 및 제1 공통 전극(160) 각각의 사선 방향은 제1 및 제2 단위 픽셀(P1, P2) 간을 기준으로 각각 대칭이다.

<70> 상기 제2 공통 전극(162)은 제2 화소 전극(152)과 동일한 사선 방향으로 형성될 수 있다. 즉, 제2 공통 전극(162)은 제2 화소 전극(152)과 수평하게 형성될 수 있으며, 이로 인해 제2 공통 전극(162)은 제2 화소 전극(152)과 함께 제2 수평 전계(E2)를 형성할 수 있다. 여기서, 제2 수평 전계(E2)의 방향은 제1 및 제2 단위 픽셀(P1, P2) 간을 기준으로 제1 수평 전계(E1)의 방향과 대칭이다. 즉, 제2 수평 전계(E2)는 x축과 Θ1 만큼의 각을 이룬다.

<71> 한편, 제1 단위 픽셀(P1)이 데이터선 방향으로 일렬적으로 형성되어 있기 때문에, 게이트선을 기준으로 상하로(데이터선 방향으로) 제1 화소 전극(150)이 서로 인접할 수 있다. 또한, 게이트선을 기준으로 상하로(데이터선 방향으로) 제1 공통 전극(160)이 서로 인접할 수 있다. 여기서, 제1 화소 전극(150) 및 제1 공통 전극(160) 각각은 게이트선에 대해 동일한 사선 방향으로 각각 형성될 수 있다. 또는, 제1 화소 전극(150) 및 제1 공통 전극(160) 각각은 게이트선에 대해 대칭인 사선 방향으로 각각 형성될 수 있다.

<72> 또한, 제2 단위 픽셀(P2)이 데이터선 방향으로 일렬적으로 형성되어 있기 때문에, 게이트선을 기준으로 상하로(데이터선 방향으로) 제2 화소 전극(152)이 서로 인접할 수 있다. 또한, 게이트선을 기준으로 상하로(데이터선 방향으로) 제2 공통 전극(162)이 서로 인접할 수 있다. 여기서, 제2 화소 전극(152) 및 제2 공통 전극(162) 각각은 게이트선에 대해 동일한 사선 방향으로 각각 형성될 수 있다. 또는, 제2 화소 전극(152) 및 제2 공통 전극(162) 각각은 게이트선에 대해 대칭인 사선 방향으로 각각 형성될 수 있다.

<73> 한편, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 및 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 배

치는 제1 및 제2 단위 픽셀(P1, P2) 간을 기준으로 동일할 수 있다. 예를 들어, 제1 및 제2 단위 픽셀(P1, P2) 각각이 적색/녹색/청색 서브 픽셀(R′, G′, B′) 각각으로 이루어져 있을 시, 제1 및 제2 서브 픽셀(P1, P2) 각각의 적색/녹색/청색 서브 픽셀(R′, G′, B′)의 배치 순서는 x축 방향으로 적색/녹색/청색 서브 픽셀(R′, G′, B′) 순일 수 있다.

<74> 액정층은 소정 간격 이격되어 서로 대향하는 컬러 필터 기판(120) 및 박막 트랜지스터 기판(130) 사이의 전역에 형성된다. 여기서, 컬러 필터 기판(120)은 게이트선, 데이터선 및 박막 트랜지스터 중 적어도 어느 하나와 중첩되는 블랙매트릭스, 및 복수의 서브 픽셀과 중첩되는 복수의 컬러 필터(예를 들어, 적색/녹색/청색 컬러 필터)를 포함한다.

<75> 액정층이 컬러 필터 기판(120) 및 박막 트랜지스터 기판(130) 사이의 전역에 형성되므로, 액정층은 보다 구체적으로, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각 및 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각에 형성된다. 이러한 액정층을 이루는 액정 분자(110)들은 유전율 이방성(Δε) 및 굴절율 이방성(Δn)을 갖는다. 여기서, 유전율 이방성(Δε)은 양일 수 있다.

<76> 한편, 미설명 부호 C′는 액정 분자(110)들의 초기 배열을 결정함과 아울러 컬러 필터 기판(120) 및 박막 트랜지스터 기판(130) 각각 상에 형성된 배향막의 러빙축(C′)을 나타낸다. 여기서, 러빙축(C′)은 박막 트랜지스터 기판(130) 외면에 형성되는 하부 편광판의 편광축과 일치할 수 있으며, 컬러 필터 기판(120)의 외면에 형성되는 상부 편광판의 편광축과 수직일 수 있다.

<77> 상기의 구성을 갖는 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치(100)에서 제1 및 제2 수평 전계(E1, E2) 각각에 의한 액정 분자(110)들의 동작을 상세히 설명하면 먼저, 제1 화소 전극(150) 및 제1 공통 전극(160) 사이에 제1 수평 전계(E1)가 형성되지 않고, 제2 화소 전극(152) 및 제2 공통 전극(162) 사이에 의해 제2 수평 전계(E2)가 형성되지 않은 경우에는, 액정 분자(110)들의 장축이 일률적으로 러빙축(C′)을 따라 배열된다. 그러면, 하부 편광판을 통과한 광은 액정 분자(110)들을 통과하게 되면서 그 편광 상태가 변화되지 않는다. 이에 따라, 액정 분자(110)들을 통과한 광은 하부 편광판의 편광축과 직교하는 상부 편광판을 통과하지 못하므로, 액정 표시장치(100)는 블랙 상태를 표현한다.

<78> 반면, 제1 화소 전극(150) 및 제1 공통 전극(160) 사이에 전압차가 발생하여 제1 수평 전계(E1)가 형성되고, 제2 화소 전극(152) 및 제2 공통 전극(162) 사이에 전압차가 발생하여 제2 수평 전계(E2)가 형성되는 경우에는, 제1 단위 픽셀(P1)에는 x축과 180-Θ1 만큼의 각을 이루는 제1 수평 전계(E1)가 형성되고, 제2 단위 픽셀(P2)에는 x축과 Θ1 만큼의 각을 이루는 제2 수평 전계(E2)가 형성된다.

<79> 이 때, 배향막의 러빙축(C′)과 일치하는 하부 편광판의 편광축, 및 제1 및 제2 수평 전계(E1, E2)가 이루는 각(Θ1)은 45도 이상 90도 미만일 수 있다. 이는 액정 표시장치(100)의 최대 투과율을 만족시키기 위함이다. 즉, 하부 편광판의 편광축 및 제1 및 제2 수평 전계(E1, E2)가 이루는 각(Θ1)이 45도 이상 90도 미만일 때, 유전율 이방성(Δε)이 양인 액정 분자(110)들을 사용할 경우, 액정 분자(110)들의 장축이 제1 및 제2 수평 전계(E1, E2)와 평행하도록 배열될 수 있다. 이 때, 액정 분자(110)들은 45도 정도로 충분하게 회전할 수 있으므로, 액정 표시장치(100)는 최대 광투과율을 가지며 화이트 상태를 표시하게 된다.

<80> 상기 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들의 회전 방향 및 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들의 회전 방향은 반대이다.

<81> 구체적으로, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들은 제1 수평 전계(E1)에 의해 시계 방향으로 회전하지만, 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들은 제1 수평 전계(E1)와 대칭인 제2 수평 전계(E2)에 의해 반시계 방향으로 회전한다. 이에 따라, 제1 및 제2 단위 픽셀(P1, P2) 간에 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상된다. 이 때, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각에 대응하여 제2 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각에서 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상될 수 있다.

<82> 구체적으로, 예를 들어, 제1 및 제2 단위 픽셀(P1, P2) 각각의 적색 서브 픽셀(R′) 각각 간에 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상되며, 제1 및 제2 단위 픽셀(P1, P2) 각각의 녹색 서브 픽셀(G′) 각각 간에 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상되고, 제1 및 제2 단위 픽셀(P1, P2) 각각의 청색 서브 픽셀(B′) 각각 간에 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상될 수 있다.

<83> 이 때, 제1 및 제2 단위 픽셀(P1, P2) 각각별로 볼 때에는 액정 분자(110)들이 동일한 방향으로 회전하게 되지만, 액정 표시장치(100)를 사용하는 사용자의 눈은 제1 및 제2 단위 픽셀(P1, P2) 각각을 식별하지 못할 만큼

둔감하므로, 사용자는 실제적으로 컬러 쉬프트 현상을 인지하지 못하게 된다.

<84> 또한, 상기 복수의 서브 픽셀 각각에는 도메인이 나뉘어지는 부분이 없다. 즉, 복수의 서브 픽셀 각각에는 1개의 도메인이 형성되기 때문에, 블랙 매트릭스를 게이트선, 데이터선 및 박막 트랜지스터 중 적어도 어느 하나에 중첩시키면 되므로 개구율을 향상시킬 수 있다.

<85> 도 3은 본 발명의 제2 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다. 본 발명의 제2 실시예에 따른 횡전계 모드의 액정 표시장치는 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치와 복수의 서브 픽셀 배치를 제외하고는 동일하므로 그 특징에 대해서만 설명한다.

<86> 도 3을 참조하면, 본 발명의 제2 실시예에 따른 횡전계 모드의 액정 표시장치(100)는 게이트선 및 데이터선, 제1 및 제2 단위 픽셀(P1, P2), 및 액정층을 포함한다.

<87> 상기 본 발명의 제2 실시예에 따른 횡전계 모드의 액정 표시장치(100)에서는, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 및 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 배치는 제1 및 제2 단위 픽셀(P1, P2) 간을 기준으로 대칭일 수 있다. 예를 들어, 제1 및 제2 단위 픽셀(P1, P2) 각각이 적색/녹색/청색 서브 픽셀(R´, G´, B´) 각각으로 이루어져 있을 시, 제1 서브 픽셀(P1)의 적색/녹색/청색 서브 픽셀(R´, G´, B´)의 배치 순서는 x축 방향으로 적색/녹색/청색 서브 픽셀(R´, G´, B´) 순일 수 있다. 반면, 제2 서브 픽셀(P2)의 적색/녹색/청색 서브 픽셀(R´, G´, B´)의 배치 순서는 제1 단위 픽셀(P1)에서의 배치 순서와 역순인 즉, x축 방향으로 청색/녹색/적색 서브 픽셀(B´, G´, R´) 순일 수 있다.

<88> 한편, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들은 제1 화소 전극(150) 및 제1 공통 전극(160) 사이에 형성된 제1 수평 전계(E1)에 의해 시계 방향으로 회전하지만, 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들은 제1 수평 전계(E1)와 대칭임과 아울러 제2 화소 전극(152) 및 제2 공통 전극(162) 사이에 형성된 제2 수평 전계(E2)에 의해 반시계 방향으로 회전한다. 이에 따라, 제1 및 제2 단위 픽셀(P1, P2) 간에 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상된다. 이때, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각에 대응하여 제2 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각에서 액정 분자(110)들의 굴절율 이방성(Δn)의 차이가 보상될 수 있다.

<89> 이 때에도, 제1 및 제2 단위 픽셀(P1, P2) 각각별로 볼 때에는 액정 분자(110)들이 동일한 방향으로 회전하게 되지만, 액정 표시장치(100)의 사용자는 실제적으로 컬러 쉬프트 현상을 인지하지 못하게 된다.

<90> 또한, 상기 복수의 서브 픽셀 각각에는 도메인이 나뉘어지는 부분이 없으므로 컬러 필터 기판(120)의 블랙 매트릭스를 박막 트랜지스터 기판(130)의 게이트선, 데이터선 및 박막 트랜지스터 중 적어도 어느 하나에 중첩시키면 되므로 개구율을 향상시킬 수 있다.

<91> 도 4는 본 발명의 제3 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다. 본 발명의 제3 실시예에 따른 횡전계 모드의 액정 표시장치는 하부 편광판의 편광축 및 제1 및 제2 수평 전계가 이루는 각도 및 액정 분자들의 유전율 이방성을 제외하고는 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치와 동일하므로 그 특징에 대해서만 설명한다.

<92> 도 4를 참조하면, 본 발명의 제3 실시예에 따른 횡전계 모드의 액정 표시장치(100)는 게이트선 및 데이터선, 제1 및 제2 단위 픽셀(P1, P2), 및 액정층을 포함한다.

<93> 액정층은 소정 간격 이격되어 서로 대향하는 컬러 필터 기판(120) 및 박막 트랜지스터 기판(130) 사이의 전역에 형성된다. 액정층은 보다 구체적으로, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각 및 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각에 형성된다. 이러한 액정층을 이루는 액정 분자(110)들은 유전율 이방성(Δε) 및 굴절율 이방성(Δn)을 갖는다. 여기서, 유전율 이방성(Δε)은 음일 수 있다.

<94> 상기 본 발명의 제3 실시예에 따른 액정 표시장치(100)에서, 제1 화소 전극(150) 및 제1 공통 전극(160) 사이에 전압차가 발생하여 제1 수평 전계(E1)가 형성되고, 제2 화소 전극(152) 및 제2 공통 전극(162) 사이에 전압차가 발생하여 제2 수평 전계(E2)가 형성되는 경우에는, 제1 단위 픽셀(P1)에는 x축과 180-Θ2 만큼의 각을 이루는 제1 수평 전계(E1)가 형성되고, 제2 단위 픽셀(P2)에는 x축과 Θ2 만큼의 각을 이루는 제2 수평 전계(E2)가 형성된다.

<95> 이 때, 배향막의 러빙축(C´)과 일치하는 하부 편광판의 편광축, 및 제1 및 제2 수평 전계(E1, E2)가 이루는 각(Θ2)은 1도 이상 45도 미만일 수 있다. 이는 액정 표시장치(100)의 최대 투과율을 만족시키기 위함이다. 즉, 하부 편광판의 편광축 및 제1 및 제2 수평 전계(E1, E2)가 이루는 각(Θ2)이 1도 이상 45도 미만일 때, 유전율

이방성(Δε)이 음인 액정 분자(110)들을 사용할 경우, 액정 분자(110)들의 단축이 제1 및 제2 수평 전계(E1, E2)와 평행하도록 배열될 수 있다. 이 때, 액정 분자(110)들은 45도 정도로 충분하게 회전할 수 있으므로, 액정 표시장치(100)는 최대 광투과율을 가지며 화이트 상태를 표시하게 된다.

<96> 이 때에도, 제1 및 제2 단위 픽셀(P1, P2) 각각별로 볼 때에는 액정 분자(110)들이 동일한 방향으로 회전하게 되지만, 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들의 회전 방향 및 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들의 회전 방향은 반대이므로, 액정 표시장치(100)의 사용자는 실제적으로 컬러 쉬프트 현상을 인지하지 못하게 된다.

<97> 또한, 상기 복수의 서브 픽셀 각각에는 도메인이 나뉘어지는 부분이 없으므로 컬러 필터 기판(120)의 블랙 매트릭스를 박막 트랜지스터 기판(130)의 게이트선, 데이터선 및 박막 트랜지스터 중 적어도 어느 하나에 중첩시키면 되므로 개구율을 향상시킬 수 있다.

<98> 도 5는 본 발명의 제4 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다. 본 발명의 제4 실시예에 따른 횡전계 모드의 액정 표시장치는 본 발명의 제3 실시예에 따른 횡전계 모드의 액정 표시장치와 복수의 서브 픽셀 배치를 제외하고는 동일하므로 그 특징에 대해서만 설명한다.

<99> 도 5를 참조하면, 본 발명의 제4 실시예에 따른 횡전계 모드의 액정 표시장치(100)는 게이트선 및 데이터선, 제1 및 제2 단위 픽셀(P1, P2), 및 액정층을 포함한다.

<100> 상기 본 발명의 제4 실시예에 따른 횡전계 모드의 액정 표시장치(100)에서는, 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 및 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 배치는 제1 및 제2 단위 픽셀(P1, P2) 간을 기준으로 대칭일 수 있다. 예를 들어, 제1 및 제2 단위 픽셀(P1, P2) 각각이 적색/녹색/청색 서브 픽셀(R′, G′, B′) 각각으로 이루어져 있을 시, 제1 서브 픽셀(P1)의 적색/녹색/청색 서브 픽셀(R′, G′, B′)의 배치 순서는 x축 방향으로 적색/녹색/청색 서브 픽셀(R′, G′, B′) 순일 수 있다. 반면, 제2 서브 픽셀(P2)의 적색/녹색/청색 서브 픽셀(R′, G′, B′)의 배치 순서는 제1 단위 픽셀(P1)에서의 배치 순서와 역순인 즉, x축 방향으로 청색/녹색/적색 서브 픽셀(B′, G′, R′) 순일 수 있다.

<101> 이 때에도, 제1 및 제2 단위 픽셀(P1, P2) 각각별로 볼 때에는 액정 분자(110)들이 동일한 방향으로 회전하게 되지만, 제2 단위 픽셀(P2)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들의 회전 방향 및 제1 단위 픽셀(P1)의 적어도 3개의 서브 픽셀 각각의 액정층의 액정 분자(110)들의 회전 방향은 반대이므로, 액정 표시장치(100)의 사용자는 실제적으로 컬러 쉬프트 현상을 인지하지 못하게 된다.

<102> 또한, 상기 복수의 서브 픽셀 각각에는 도메인이 나뉘어지는 부분이 없으므로 컬러 필터 기판(120)의 블랙 매트릭스를 박막 트랜지스터 기판(130)의 게이트선, 데이터선 및 박막 트랜지스터 중 적어도 어느 하나에 중첩시키면 되므로 개구율을 향상시킬 수 있다.

<103> 도 6은 도 2의 박막 트랜지스터 기판을 나타낸 평면도이고, 도 7은 도 6의 제1 및 제2 화소 전극을 나타낸 평면도이고, 도 8은 도 6의 제1 및 제2 공통 전극을 나타낸 평면도이다. 도 6에서는 도 2의 박막 트랜지스터 기판을 보다 상세히 도시하였다. 도 3, 도 4 및 도 5 각각의 횡전계 모드의 액정 표시장치의 박막 트랜지스터 기판은 도 6의 박막 트랜지스터 기판과 유사하므로 그 상세한 설명은 생략한다.

<104> 도 6 내지 도 8을 참조하면, 본 발명의 제1 실시예에 따른 액정 표시장치(100)의 박막 트랜지스터 기판(130)은 게이트선(132), 데이터선(134), 제1 및 제2 단위 픽셀(P1, P2)을 포함한다.

<105> 게이트선(132)은 구동회로부로부터 제공되는 게이트 온/오프 전압을 게이트 전극(136)에 제공한다. 이러한 게이트선(132)은 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금, Cu 또는 Cu합금, Ti 또는 Ti합금, Ta 또는 Ta합금 등의 물질로 적어도 1층 이상으로 형성될 수 있다.

<106> 데이터선(134)은 구동회로부로부터 제공되는 데이터 전압을 소스 전극(138)에 제공한다. 이러한 데이터선(134)은 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금, Cu 또는 Cu합금, Ti 또는 Ti합금, Ta 또는 Ta합금 등의 물질로 적어도 1층 이상으로 형성될 수 있다. 여기서, 데이터선(134)은 자신과 게이트선(132)의 절연을 위해 형성된 게이트 절연막을 사이에 두고 게이트선(132)과 절연 및 교차된다. 즉, 게이트선(132) 및 데이터선(134) 각각은 상술한 바와 같이, x축 방향 및 y축 방향 각각으로 형성된다. 이로 인해, 복수의 서브 픽셀이 정의될 수 있다.

<107> 제1 및 제2 단위 픽셀(P1, P2) 각각은 박막 트랜지스터(TFT), 및 제1 및 제2 화소 전극(150, 152) 각각, 제1

및 제2 공통 전극(160, 162) 각각을 포함한다.

<108> 박막 트랜지스터(TFT)는 복수의 서브 픽셀 각각 내에 형성되어 있으며, 게이트선(132)으로부터 제공되는 게이트 온/오프 전압에 의해 턴 온/턴 오프됨으로써 스위칭 소자의 역할을 한다.

<109> 박막 트랜지스터(TFT)는 턴 온 시 데이터선(134)으로부터 제공되는 데이터 전압을 제1 및 제2 화소 전극(150, 152)에 제공한다. 이를 위해, 박막 트랜지스터(TFT)는 게이트선(132)과 접속된 게이트 전극(136), 데이터선(340)과 접속된 소스 전극(138), 박막 트랜지스터(TFT)를 덮도록 형성된 보호막을 관통하는 콘택홀(142)을 통해 제1 및 제2 화소 전극(150, 152)과 접속된 드레인 전극(140), 게이트 절연막을 사이에 두고 게이트 전극(136) 및/또는 게이트선(132)과 중첩되며 채널을 형성하는 활성층 및 오믹 접촉을 위해 활성층 상에 형성된 오믹 접촉층을 포함한다.

<110> 제1 및 제2 화소 전극(150, 152) 각각은 드레인 전극(140)으로부터 제공되는 데이터 전압을 액정층에 인가한다. 이러한 제1 및 제2 화소 전극(150, 152) 각각은 ITO(induim tin oxide) 또는 IZO(induim zinc oxide)와 같은 투명한 도전 물질로 형성될 수 있다. 제1 및 제2 화소 전극(150, 152) 각각의 다른 특징들은 상술한 바와 동일하므로 그 상세한 설명은 생략한다.

<111> 제1 및 제2 공통 전극(160, 162) 각각은 자신들과 접속된 공통 전극선(164)으로부터 제공되는 공통 전압을 액정층에 인가한다. 이러한 제1 및 제2 공통 전극(160, 162) 각각은 게이트선(132)과 동일 평면 상에 동일 재질로 형성되거나, 제1 및 제2 화소 전극(150, 152)과 동일 평면 상에 동일 재질로 형성될 수 있다. 제1 및 제2 공통 전극(160, 162) 각각의 다른 특징들은 상술한 바와 동일하므로 그 상세한 설명은 생략한다.

<112> 이상 첨부된 도면들을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

<113> 따라서, 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

발명의 효과

<114> 상기한 바와 같이 이루어진 본 발명의 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판은 컬러 쉬프트를 방지할 수 있는 효과가 있다.

<115> 상기한 바와 같이 이루어진 본 발명의 액정 표시장치 및 이에 사용되는 박막 트랜지스터 기판은 개구율을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

<1> 도 1은 종래의 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다.

<2> 도 2는 본 발명의 제1 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다.

<3> 도 3은 본 발명의 제2 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다.

<4> 도 4는 본 발명의 제3 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다.

<5> 도 5는 본 발명의 제4 실시예에 따른 횡전계 모드의 액정 표시장치를 개략적으로 설명하기 위한 평면도이다.

<6> 도 6은 도 2의 박막 트랜지스터 기판을 나타낸 평면도이다.

<7> 도 7은 도 6의 제1 및 제2 화소 전극을 나타낸 평면도이다.

<8> 도 8은 도 6의 제1 및 제2 공통 전극을 나타낸 평면도이다.

<9> {도면의 주요 부분에 대한 부호의 설명}

<10> 100 : 액정 표시장치 110 : 액정 분자

<11> 120 : 컬러 필터 기판 130 : 박막 트랜지스터 기판

<12> 132 : 게이트선 134 : 데이터선

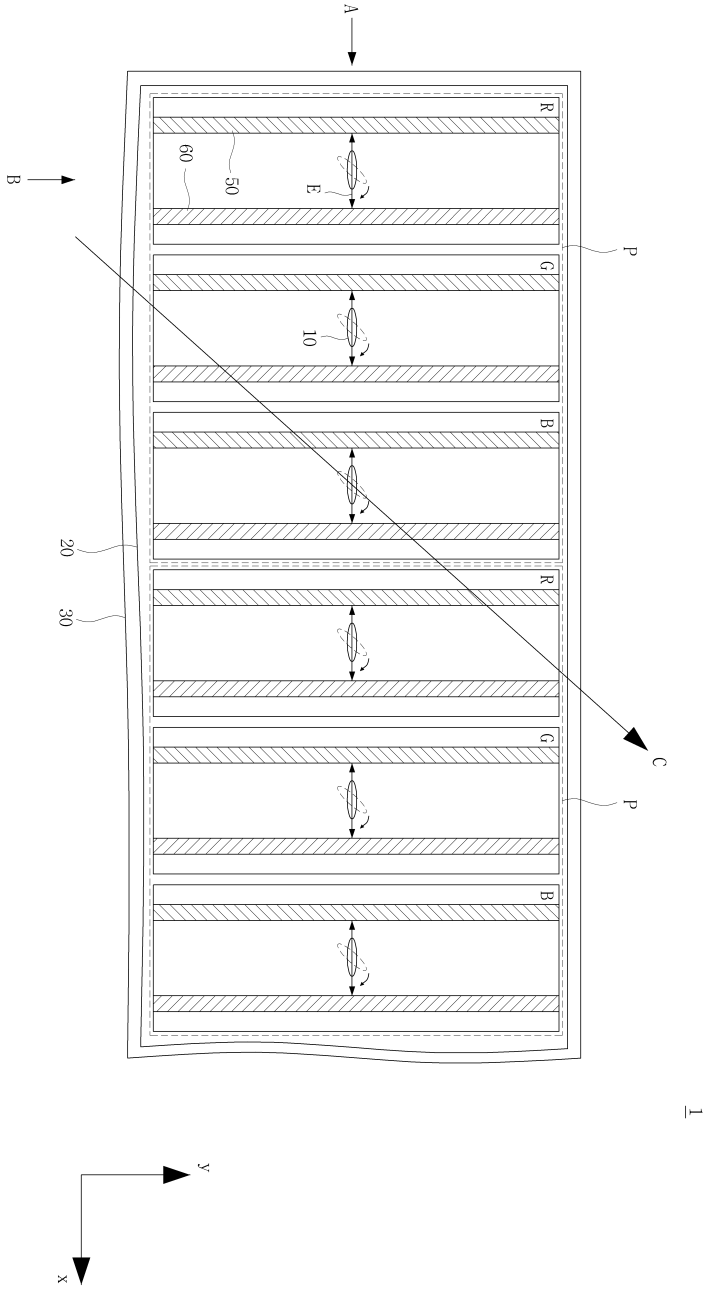
<13> 150 : 제1 화소 전극 152 : 제2 화소 전극

<14> 160 : 제1 공통 전극 162 : 제2 공통 전극

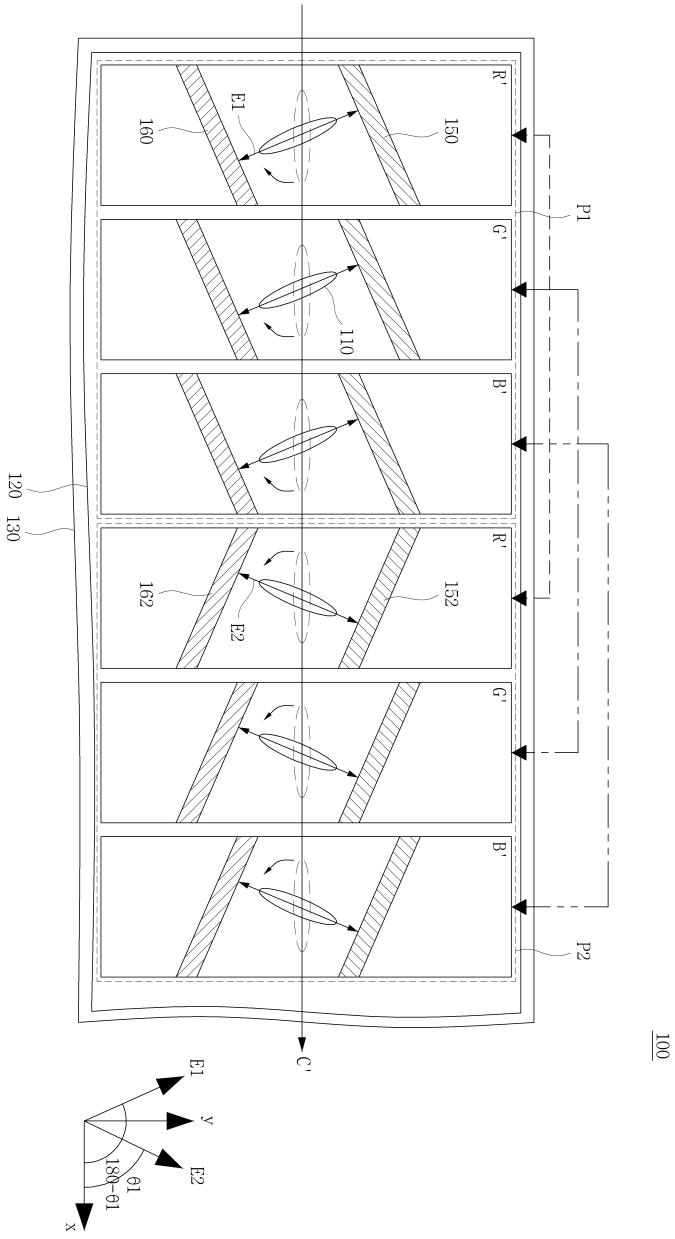
<15> P1 : 제1 단위 픽셀 P2 : 제2 단위 픽셀

도면

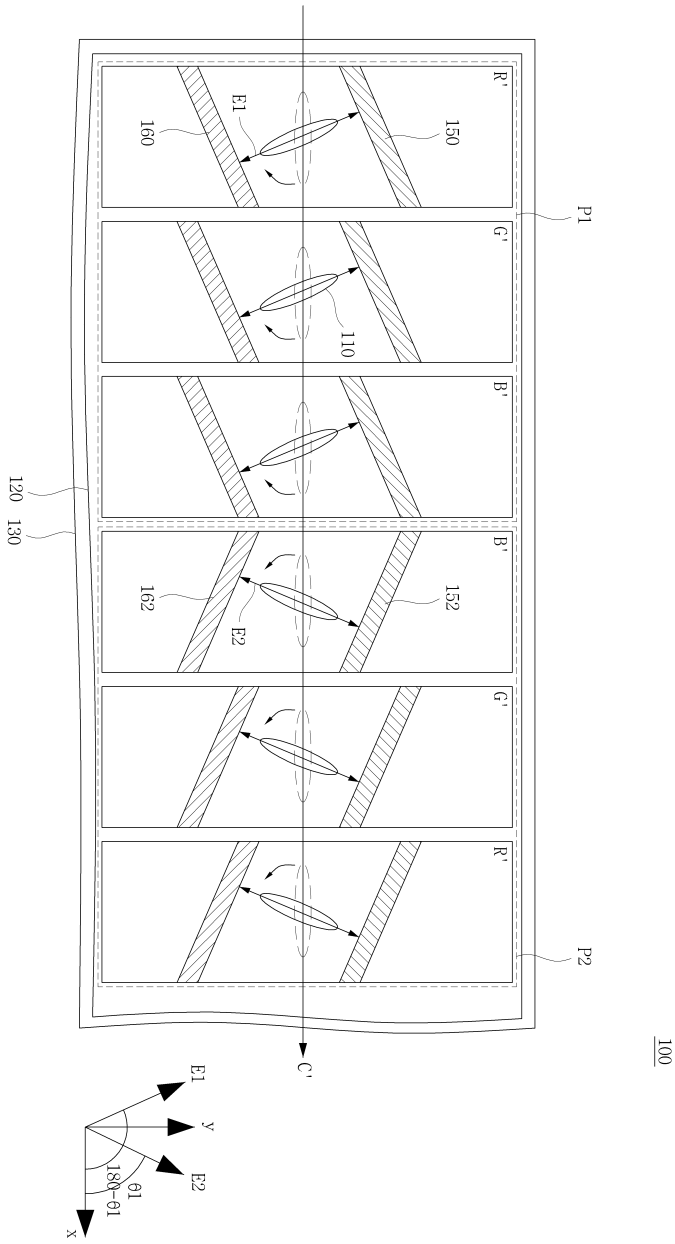
도면1



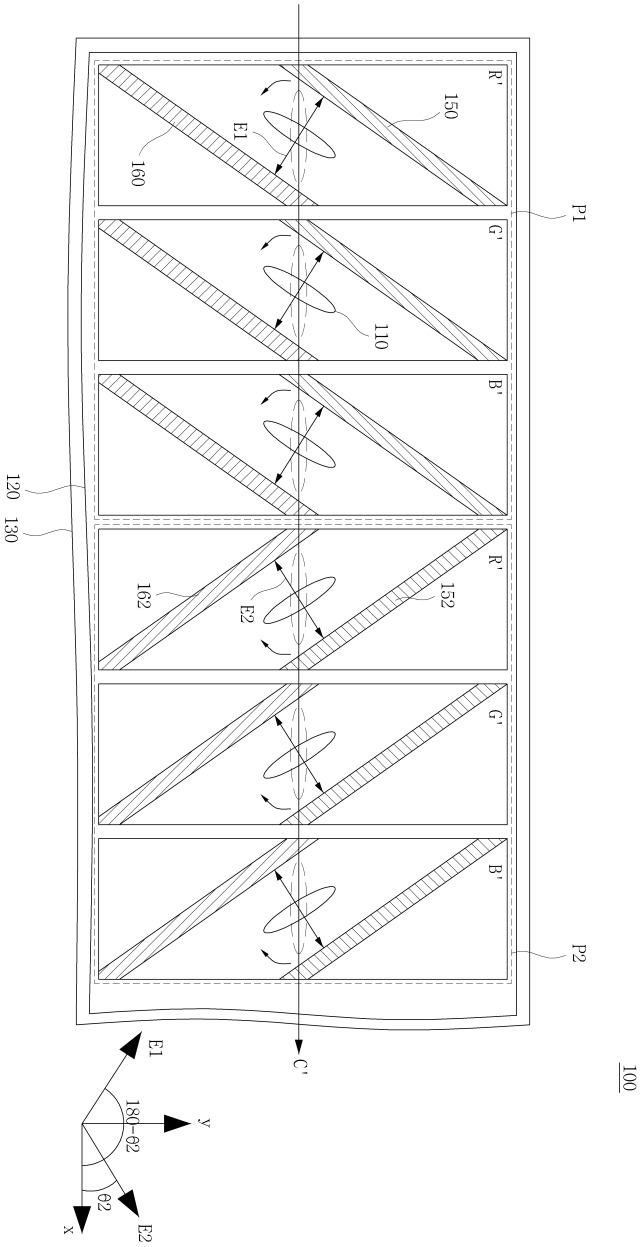
도면2


R'
G'
B'
R'
G'
B'
E1
160
150
110
162
E2
152
120
130
P1
P2
C'
100
E1
y
E2
180-θ1
θ1
x

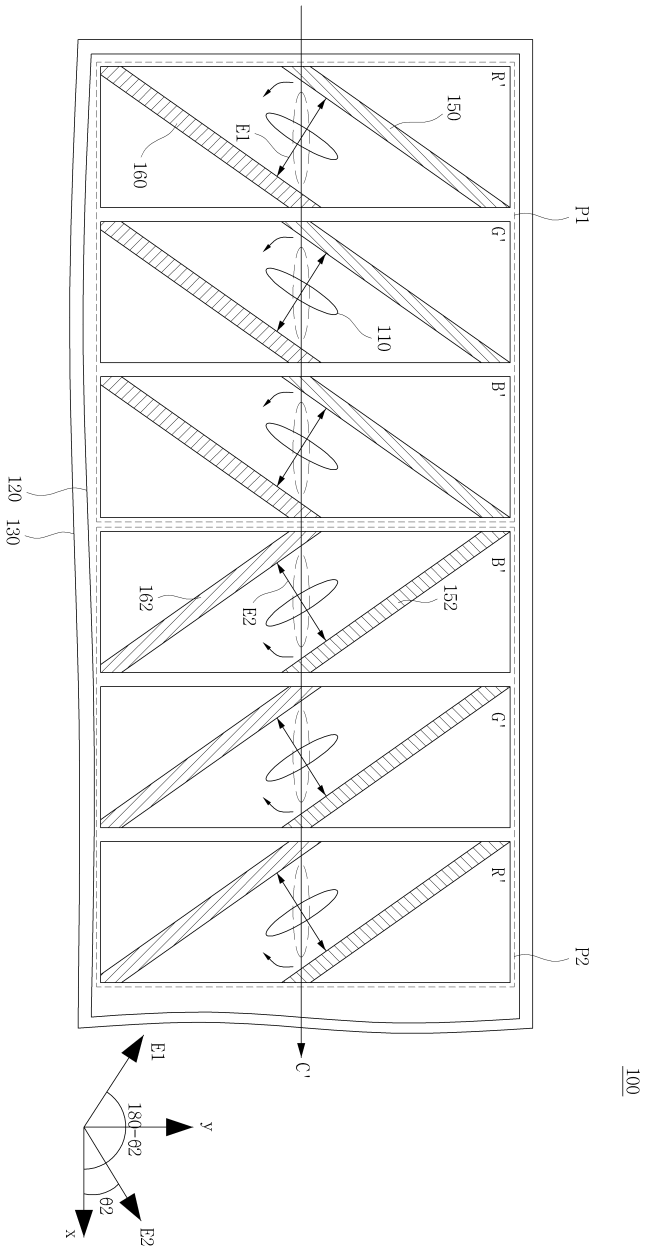
도면3


R'
G'
B'
B'
G'
R'
E1
160
150
110
162
E2
152
P1
P2
120
130
C'
100
E1
y
E2
θ1
180-θ1
x

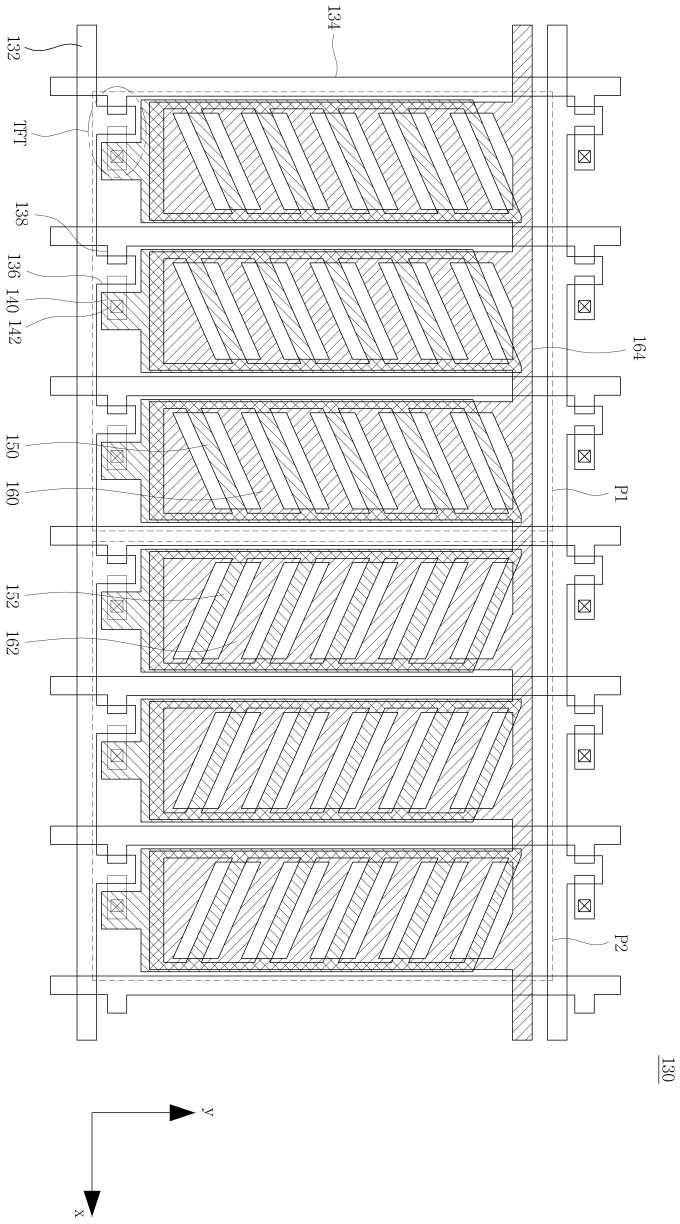
도면4


R'
150
E1
160
G'
110
B'
120
130
R'
162
E2
152
G'
B'
P1
P2
C'
100
E1
180-θ2
y
θ2
E2
x

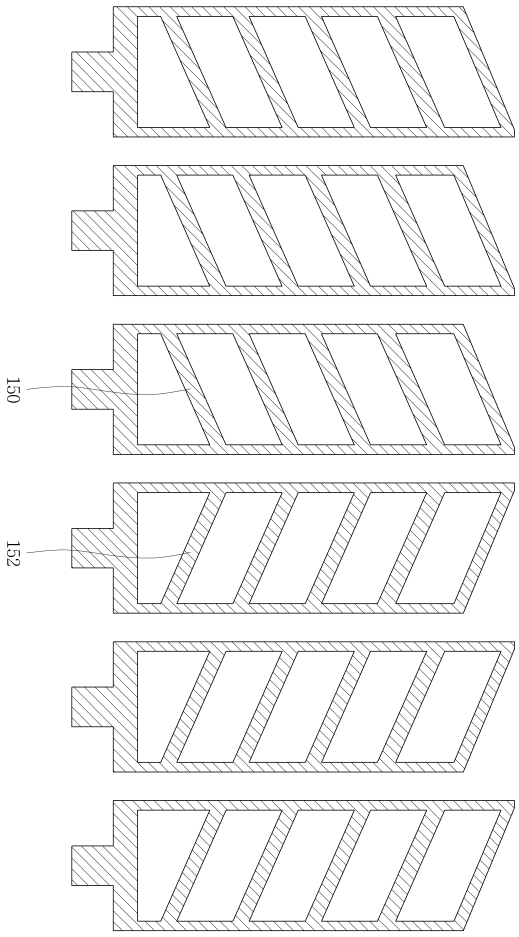
도면5


R'
150
E1
160
P1
G'
110
B'
120
130
B'
162
E2
152
G'
R'
P2
C'
100
E1
180-θ2
y
θ2
E2
x

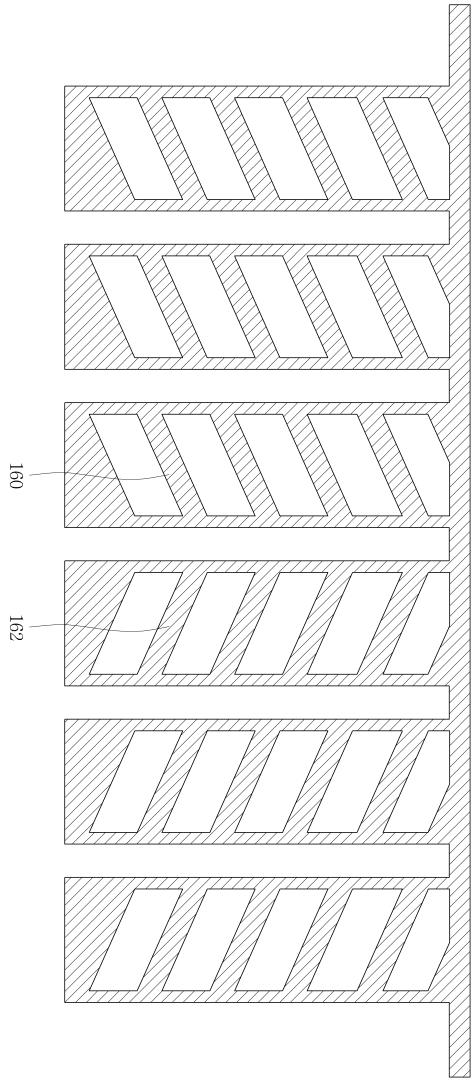
도면6



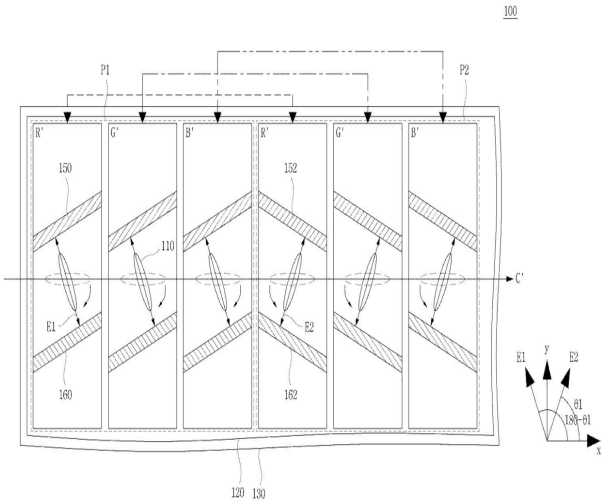
도면7



도면8



专利名称(译)	液晶显示装置和薄膜晶体管基板		
公开(公告)号	KR1020080001956A	公开(公告)日	2008-01-04
申请号	KR1020060060448	申请日	2006-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SUN YONG 이선용 LEE SE EUNG 이세응 KWON JAE CHANG 권재창		
发明人	이선용 이세응 권재창		
IPC分类号	G02F1/1343		
CPC分类号	G02F2201/52 G02F2201/40 G02F1/134363		
其他公开文献	KR101236520B1		
外部链接	Espacenet		

摘要(译)

多条栅极线和数据线被布置为彼此正交并且限定多个子像素;并且，在栅极线方向上交替地形成第一和第二单位像素的多个单位像素和在数据线方向上排成一行并以矩阵排列的第一和第二单位像素，第一单位像素包括至少三个子像素，并且第一电极相对于栅极线和数据线在对角线方向上形成在每个子像素中。第二单位像素包括至少三个子像素并且，在每个子像素中形成相对于栅极线和数据线在对角线方向上布置的第二电极，并且在相对于第一电极的对角线方向对称的方向上形成第二电极以及用于液晶显示装置的薄膜晶体管基板。