



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/136 (2006.01)

(11) 공개번호 10-2007-0042725
(43) 공개일자 2007년04월24일

(21) 출원번호 10-2005-0098626
(22) 출원일자 2005년10월19일
심사청구일자 2005년10월19일

(71) 출원인 비오이 하이디스 테크놀로지 주식회사
경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 박민환
충북 충주시 봉방동 341-19번지

(74) 대리인 최태창
정태훈
오용수

전체 청구항 수 : 총 9 항

(54) 박막트랜지스터 액정표시장치의 어레이 기판

(57) 요약

본 발명은 데이터라인과 화소전극 사이의 전압에 기인하는 빛샘 및 얼룩 발생을 방지한 박막트랜지스터 액정표시장치의 어레이 기판을 개시한다. 개시된 본 발명에 따른 박막트랜지스터 액정표시장치의 어레이 기판은, 투명성 절연기판; 상기 기판 상에 서로 직교하도록 배열된 게이트라인 및 데이터라인; 상기 게이트라인과 데이터라인의 교차부에 배치된 박막트랜지스터; 상기 게이트라인과 데이터라인에 의해 한정된 화소영역 내에 배치된 화소전극; 및 상기 게이트라인과 연결되지 않게 데이터라인을 둘러싸는 형태로 형성되며 상기 데이터라인의 하부에 배치된 금속패턴과 상기 데이터라인의 상부에 상기 금속패턴과 연결되게 형성된 ITO 패턴 및 게이트라인을 사이에 두고 인접한 ITO 패턴들간을 상호 연결시키는 연결패턴으로 구성된 금속박스;를 포함하는 것을 특징으로 한다.

대표도

도 2

특허청구의 범위

청구항 1.

투명성 절연기판;

상기 기판 상에 서로 직교하도록 배열된 게이트라인 및 데이터라인;

상기 게이트라인과 데이터라인의 교차부에 배치된 박막트랜지스터;

상기 게이트라인과 데이터라인에 의해 한정된 화소영역 내에 배치된 화소전극; 및

상기 게이트라인과 연결되지 않게 데이터라인을 둘러싸는 형태로 형성되며, 상기 데이터라인의 하부에 배치된 금속패턴과 상기 데이터라인의 상부에 상기 금속패턴과 연결되게 형성된 ITO 패턴 및 게이트라인을 사이에 두고 인접한 ITO 패턴들을 상호 연결시키는 연결패턴으로 구성된 금속박스;를 포함하는 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 2.

제 1 항에 있어서, 상기 금속패턴은 표시영역 외각에서 접지와 연결되는 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 3.

제 1 항에 있어서, 상기 금속패턴은 게이트라인과 함께 형성된 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 4.

제 1 항에 있어서, 상기 연결패턴은 ITO로 이루어진 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 5.

제 1 항에 있어서, 상기 연결패턴은 ITO 패턴과 일체형으로 이루어진 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 6.

제 5 항에 있어서, 상기 ITO 패턴 및 연결패턴은 화소전극과 함께 형성된 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 7.

제 1 항에 있어서, 상기 금속패턴과 데이터라인 사이 및 데이터라인과 ITO 패턴 사이 각각에 개재된 절연막을 더 포함하는 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 8.

제 7 항에 있어서, 상기 ITO 패턴은 절연막에 구비된 비아홀을 통해 금속패턴과 연결된 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

청구항 9.

제 8 항에 있어서, 상기 비아홀은 데이터라인과 평행한 일자형으로 이루어진 것을 특징으로 하는 박막트랜지스터 액정표시장치의 어레이 기판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막트랜지스터 액정표시장치에 관한 것으로, 보다 상세하게는, 데이터라인과 화소전극간 원치않는 전기장에 기인하는 빛샘 및 얼룩 발생을 방지한 박막트랜지스터 액정표시장치의 어레이 기판에 관한 것이다.

액정표시장치(Liquid Crystal Display)는 경량, 박형 및 저소비 전력 등의 특성을 갖는 것으로 인해 CRT(Cathode Ray Tube)를 대신하여 전자계산기, 전자시계, 사무자동화기기, 자동차 및 항공기의 표시장치 등에 널리 사용되어 왔다.

특히, 각 화소마다 스위칭 소자로서 박막트랜지스터(Thin Film Transistor)가 구비되는 박막트랜지스터 액정표시장치(이하, TFT-LCD)는 CRT에 필적할만한 표시화면의 고화질화 및 대형화를 실현하였기에, 노트북 PC 및 모니터 시장은 물론 TV 시장에서도 각광 받고 있다.

이러한 TFT-LCD는, 전형적인 TN(Twist Nematic) 모드의 경우, 유리기판 상에 게이트라인, 데이터라인, 박막트랜지스터 및 화소전극이 형성되어 구성된 어레이 기판과 유리기판 상에 블랙매트릭스, 컬러필터 및 공통전극이 형성되어 구성된 컬러필터 기판이 다수의 액정분자들로 이루어진 액정층의 개재하에 합착된 구조를 가지며, 또한, 화이트(White) 및 다크(Dark)의 구현을 위해 상기 기판들의 외측면 각각에 편광판이 부착되고 있다.

도 1은 종래 TFT-LCD의 어레이 기판을 도시한 평면도로서, 이를 설명하면 다음과 같다.

도시된 바와 같이, 유리기판(1) 상에 서로 교차하도록 게이트라인(2)과 데이터라인(6)이 배열되어 있으며, 상기 게이트라인(2)과 데이터라인(6)의 교차부에는 스위칭 소자인 TFT(10)가 배치되어 있고, 상기 게이트라인(2)과 데이터라인(6)에 의해 한정된 화소영역 내에는 ITO와 같은 투명금속으로 이루어진 화소전극(8)이 배치되어 있다. 여기서, 상기 TFT(10)는 게이트라인(2)으로 연장된 게이트전극(2a)과, 상기 게이트전극(2a) 상에 배치된 채널층(도시안됨)과, 상기 채널층의 일측면 상에 배치되면서 화소전극(8)과 콘택된 소오스전극(6a)과, 상기 데이터라인(6)으로부터 인출되어 채널층의 타측면 상에 배치된 드레인전극(6b)을 포함한다.

계속해서, 상기 데이터라인(6)과 화소전극(8) 사이의 공간에는 기판들간의 조립시 어레이 기판과 컬러필터 기판간의 합착 마진을 줄이기 위한 쉴드 바(shield bar; 9)가 배치되어 있다. 구체적으로, 상기 쉴드 바(9)는 게이트라인(2)의 형성시 함께 형성해준 부재로서, 어레이 기판과 컬러필터 기판의 합착시 약간의 오정렬이 일어나더라도 상기 데이터라인(6)과 화소전극(8) 사이 공간을 통해 투과되는 빛을 차단함으로써, 결과적으로, 기판들간의 합착 마진을 확보해주는 기능을 한다.

한편, 도시되지는 않았으나, 상기 게이트라인(2)과 데이터라인(6) 사이 및 데이터라인(6)과 화소전극(8) 사이에는 각각 전기적 절연을 위해 절연막이 기재되며, 또한, 채널층과 소오스/드레인 전극(6a, 6b) 사이에는 그들간의 접촉 특성을 향상시키기 위해 오믹층이 개재된다.

그러나, 전술한 종래의 어레이 기판은 다음과 같은 문제점이 있다.

일반적으로 어레이 기판에서는 화소전극과 데이터라인 사이에서 원치않는 전기용량, 즉, 기생용량이 발생하게 되며, 이러한 기생용량은 마스크 공정에서의 오정렬 정도에 따라 그 크기가 달라질 수 있다. 특히, TFT-LCD의 어레이 기판은 분할노광 공정을 통해 형성되는 바, 기생용량은 화소마다 다르게 될 수 있으며, 이와같이 기생용량이 화소마다 다르게 되면, 화소 구동에 악영향을 미치게 된다.

자세하게, 어레이 기판의 제조시, 오정렬에 의해서 화소전극과 데이터라인간 간격이 좁아지게 되면, 기생용량이 증가하게 되고, 이에 따라, 화소 중심부에 비해 가장자리에서의 액정의 배열 특성이 달라지게 된다. 이것은 데이터라인에 신호전압이 인가되는 것과 관련해서 인접한 화소전극의 가장자리에 전하가 유도되고, 또한, 이렇게 유도되는 전하는 데이터신호의 스위칭에 따라 변하므로, 가장자리 액정의 구동이 중심부 보다 강하게 영향을 받게 되기 때문이며, 이 결과로, 화소 가장자리에서 빛샘 또는 얼룩이 발생하게 된다. 여기서, 유도전하(Q)는 화소전극과 데이터라인간 전기용량(Cdp)과 상기 화소전극과 데이터라인 사이의 전압(V), 즉, 전압차에 각각 비례한다. ($Q = C \cdot V$)

한편, 화소전극과 데이터라인 사이에서 발생하는 기생용량은 그들간의 거리가 멀어짐에 따라 감소하므로, 일정 거리를 유지시켜 주면 상기 기생용량에 기인하는 문제는 해결될 수 있다.

그러나, 화소전극과 데이터라인 사이의 전압, 보다 구체적으로, 데이터라인에 인가되는 전압은 양(+)과 음(-)으로 계속 바뀌어야 하는 바, 임의의 화소전압에 의해 한 주기동안 그대로 유지되어야 하는 액정들은 화소 가장자리에서 화소전압과 신호전압의 차, 예컨대, 화소전극에 +5V의 전압이 인가되고, 데이터라인에 -5V가 인가된 경우, 양자간 전압 차이 10V에 의해 발생하는 유도전하에 의해 영향을 받을 수 밖에 없으며, 그러므로, 화소전극과 데이터라인 사이의 전압에 기인하는 문제, 즉, 화소 가장자리에서의 빛샘 및 얼룩 발생의 문제는 해결할 수 없다.

아울러, 상기 화소전극과 데이터라인 사이의 전압에 기인하는 문제를 현재는 화소 가장자리 영역을 컬러필터 기판의 블랙 매트릭스로 가려주는 방식으로 해결하고 있는 바, 이로 인해, 개구율이 감소되는 문제가 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 바와 같은 종래의 제반 문제점을 해결하기 위해 안출된 것으로서, 화소전극과 데이터라인 사이의 전압 변동에 기인하는 화소 가장자리에서의 액정 배열 특성 변동이 방지되도록 한 TFT-LCD의 어레이 기판을 제공함에 그 목적이 있다.

또한, 본 발명은 화소 가장자리에서의 액정 배열 특성 변동을 방지함으로써 화면품위를 개선시킨 TFT-LCD의 어레이 기판을 제공함에 그 다른 목적이 있다.

게다가, 본 발명은 화소 가장자리 영역을 블랙매트릭스로 가려주지 않음으로써 개구율 감소가 방지되도록 한 TFT-LCD의 어레이 기판을 제공함에 그 또 다른 목적이 있다.

발명의 구성

상기와 같은 목적을 달성하기 위하여, 본 발명은, 투명성 절연기판; 상기 기판 상에 서로 직교하도록 배열된 게이트라인 및 데이터라인; 상기 게이트라인과 데이터라인의 교차부에 배치된 TFT; 상기 게이트라인과 데이터라인에 의해 한정된 화소 영역 내에 배치된 화소전극; 및 상기 게이트라인과 연결되지 않게 데이터라인을 둘러싸는 형태로 형성되며 상기 데이터라인의 하부에 배치된 금속패턴과 상기 데이터라인의 상부에 상기 금속패턴과 연결되게 형성된 ITO 패턴 및 게이트라인을 사이에 두고 인접한 ITO 패턴들간을 상호 연결시키는 연결패턴으로 구성된 금속박스;를 포함하는 TFT-LCD의 어레이 기판을 제공한다.

여기서, 상기 금속패턴은 표시영역 외각에서 접지와 연결된다.

상기 금속패턴은 게이트라인과 함께 형성된다.

상기 연결패턴은 ITO로 이루어지면서 ITO 패턴과 일체형으로 이루어진다.

상기 ITO 패턴 및 연결패턴은 화소전극과 함께 형성된다.

상기 금속패턴과 데이터라인 사이 및 데이터라인과 ITO 패턴 사이 각각에 절연막이 개재되며, 상기 ITO 패턴은 절연막에 구비된 데이터라인과 평행한 일자형 비아홀을 통해 금속패턴과 연결된다.

(실시예)

이하, 첨부된 도면에 의거하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다.

도 2는 본 발명의 실시예에 따른 TFT-LCD의 어레이 기판을 도시한 평면도이다. 여기서, 도 1과 동일한 부분은 동일한 도면부호로 나타낸다.

도시된 바와 같이, 본 발명의 어레이 기판은 투명성 절연기판인 유리기판(1)과, 상기 유리기판(1) 상에 서로 직교하도록 배열된 게이트라인(2) 및 데이터라인(6)과, 상기 게이트라인(2)과 데이터라인(6)의 교차부에 배치된 스위칭 소자인 TFT(10)와, 상기 게이트라인(2)과 데이터라인(6)에 의해 한정된 화소영역 내에 배치된 화소전극(8), 그리고, 상기 게이트라인(2)과 연결되지 않도록 상기 데이터라인 형성부에 형성된 금속박스(20)를 포함한다.

여기서, 상기 TFT(10)는 게이트라인(2)으로 연장된 게이트전극(2a)과, 상기 게이트전극(2a) 상에 배치된 채널층(도시안됨)과, 상기 채널층의 일측면 상에 배치되면서 화소전극(8)과 콘택된 소오스전극(6a)과, 상기 데이터라인(6)으로부터 인출되어 채널층의 타측면 상에 배치된 드레인전극(6b)을 포함한다.

상기 금속박스(20)는 데이터라인(6)과 화소전극(8) 사이의 전압에 기인하는 화소 가장자리에서의 빛샘 또는 얼룩이 발생하는 것을 방지하기 위한 부재로서, 데이터라인(6)의 하부에 게이트절연막의 개재하에 형성된 금속패턴(12)과 상기 데이터라인(6)의 상부에 절연막의 개재하에 형성됨과 아울러 상기 금속패턴(12)과 전기적으로 연결된 ITO 패턴(14) 및 이웃하는 게이트라인(2)을 사이에 두고 인접한 ITO 패턴들(14)간을 상호 연결시키는 연결패턴(15)을 포함한다. 이때, 상기 금속패턴(12)은 표시영역 외각에서 접지(30)와 연결된다. 즉, 표시영역 외각에 배치된 금속패턴(12)은 접지(30)와 연결된다. 상기 ITO 패턴(14)은 절연막에 데이터라인(6)과 평행하게 구비된 일자형의 비아홀을 통해 금속패턴(12)과 연결된다. 상기 연결패턴(15)은 ITO로 이루어진 것으로, 바람직하게 상기 ITO 패턴(14)과 일체형으로 이루어진다.

이와 같이, 데이터라인(6)을 둘러싸는 형태로 금속박스(20)가 형성된 본 발명의 어레이 기판은 화소 가장자리, 즉, 데이터라인(6)과 화소전극(8) 사이 영역에서 상기 데이터라인(6)과 화소전극(8) 사이의 전압에 의해 액정 배열이 변동되고, 이로 인해, 빛샘 또는 얼룩이 발생하는 현상이 방지된다.

구체적으로, 데이터라인(6)을 통해 인가된 신호에 의해 충전된 화소전극(8)은 한 주기동안 일정 전압을 유지하며, 반면, 데이터라인(6)에 인가되는 전압은 양(+)과 음(-)의 전압으로 변하는 바, 상기 데이터라인(6)과 화소전극(8) 사이의 전압은 변하게 되고, 그래서, 화소 가장자리에서 원치않는 액정 배열 변동이 일어나게 되는데, 본 발명의 경우는 상기 데이터라인(6)이 금속박스(20)에 의해 둘러싸여 있기 때문에 상기 데이터라인(6)에 인가되는 전압이 양(+)과 음(-)으로 변하더라도 화소 가장자리의 액정은 영향을 받지 않게 된다.

즉, 도 1에서는 화소전극(8)이 (+)로 충전되었을 때, 데이터 신호가 (-)일 경우 상대적으로 강한 전압이 형성되어 화소 가장자리에 있는 액정들이 영향을 받게 되지만, 도 2에서와 같이 본 발명에서는 데이터라인(6)이 금속박스(20)로 둘러싸여 있으면서 상기 금속박스(20)가 접지(30)와 연결되어 있으므로, 데이터라인(6)의 스윙하는 전기장은 밖으로 나오지 않게 되며, 따라서, 화소전극(8)과 접지(30)간의 약한 전기장만이 발생하는 바, 결과적으로, 화소 가장자리에 있는 액정의 배열 변동 및 그에 따른 빛샘 또는 얼룩 발생은 방지된다.

그러므로, 본 발명의 어레이 기판은 데이터라인과 화소전극 사이의 전압 변동에 기인하는 화소 가장자리에서의 액정 배열 특성 변동을 효과적으로 방지할 수 있으며, 이에 따라, TFT-LCD의 화면품위를 개선시킬 수 있다.

또한, 본 발명의 어레이 기판은 화소 가장자리 영역을 블랙매트릭스로 가려주지 않아도 되므로, 개구율 또한 증가시킬 수 있다.

이하에서는 상기한 금속박스(20)의 형성방법을 도 3a 내지 도 3e를 참조하여 간략하게 설명하도록 한다. 여기서, 도 3a 내지 도 3e는 도 2의 A-A'선에 대응하는 단면도이다.

도 3a를 참조하면, 유리기판(1) 상에 금속패턴(12)을 형성한다. 상기 금속패턴(12)은 게이트전극을 포함한 게이트라인과 함께 형성하며, 상기 게이트라인과 콘택되지 않으면서 화소전극과도 오버랩되지 않는 범위에서 데이터라인이 형성될 영역에 배치되게 형성된다. 이때, 표시영역 외각에 배치되는 금속패턴(12)은 접지와 연결되게 형성함이 바람직하다.

도 3b를 참조하면, 금속패턴(12)을 덮도록 기판(1) 전면 상에 게이트절연막(3)을 형성한다. 그런다음, 상기 금속패턴(12) 상부의 게이트절연막 부분 상에 액티브 패턴을 형성한다. 상기 액티브 패턴은 채널층 물질(4)과 오믹층 물질(5)의 적층막으로 이루어진 것으로, TFT(10)의 채널층 및 오믹층 형성시 함께 형성해 준 것이다. 바람직하게, 상기 액티브 패턴은 데이터라인이 형성될 영역에 형성한다.

도 3c를 참조하면, 액티브 패턴을 둘러싸는 형태로 데이터라인(6)을 형성한다. 이때, 상기 데이터라인(6)의 형성시에는 게이트라인과 데이터라인(6)의 교차부에 TFT의 소오스/드레인전극을 함께 형성해준다. 그 다음, 상기 데이터라인(6)을 덮도록 결과물의 전면 상에 절연막(7)을 형성한다.

도 3d를 참조하면, 상기 절연막(7)과 게이트절연막(3)을 식각하여 데이터라인(6) 양측의 금속패턴 부분들을 각각 노출시키는 일자형의 비아홀들(13)을 형성한다. 여기서, 상기 비아홀(13)은 TFT의 소오스전극을 노출시키기 위한 절연막(7)의 식각시 함께 형성해준다.

도 3e를 참조하면, 절연막(7) 상에 ITO 박막을 증착한 후, 이를 패터닝하여 상기 비아홀(13)을 통해 금속패턴(13)과 전기적으로 연결되는 ITO 패턴(14)을 형성하고, 이 결과로서, 본 발명에 따른 금속박스(20)를 형성한다. 여기서, 상기 ITO 패턴(14)은 화소영역에서의 화소전극 형성시 함께 형성해준다.

발명의 효과

이상에서와 같이, 본 발명은 데이터라인을 둘러싸는 형태로 금속박스를 형성하면서 상기 금속박스를 접지와 연결시킴으로써, 데이터라인과 화소전극 사이의 전압 변동에 기인하는 화소 가장자리에서의 액정 배열 특성 변동을 효과적으로 방지할 수 있으며, 따라서, TFT-LCD의 화면품위를 개선시킬 수 있다.

또한, 본 발명의 어레이 기판은 화소 가장자리 영역을 컬러필터 기판에서의 블랙매트릭스로 가려주지 않아도 되므로, 개구율을 향상시킬 수 있다.

이상, 여기에서는 본 발명의 특정 실시예에 대하여 설명하고 도시하였지만, 당업자에 의하여 이에 대한 수정과 변형을 할 수 있다. 따라서, 이하, 특허청구의 범위는 본 발명의 진정한 사상과 범위에 속하는 한 모든 수정과 변형을 포함하는 것으로 이해할 수 있다.

도면의 간단한 설명

도 1은 종래 박막트랜지스터 액정표시장치의 어레이 기판을 도시한 평면도.

도 2는 본 발명에 따른 박막트랜지스터 액정표시장치의 어레이 기판을 도시한 평면도.

도 3a 내지 도 3e는 본 발명에 따른 어레이 기판에서의 금속박스 형성방법을 설명하기 위한 공정별 단면도.

* 도면의 주요 부분에 대한 부호의 설명 *

1 : 유리기판 2 : 게이트라인

2a : 게이트전극 3 : 게이트절연막

4 : 채널층 물질 5 : 오믹층 물질

6 : 데이터라인 6a : 소오스전극

6b : 드레인전극 7 : 절연막

8 : 화소전극 10 : 박막트랜지스터

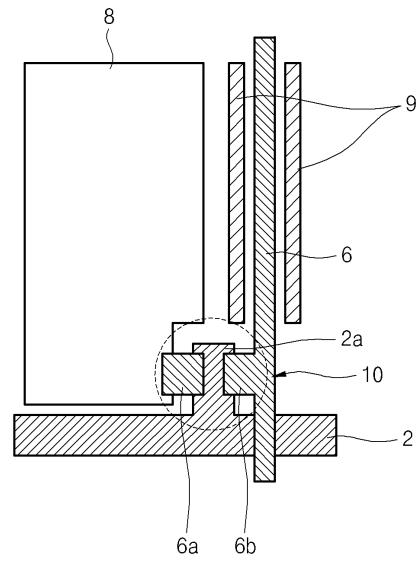
12 : 금속패턴 13 : 비아홀

14 : ITO 패턴 15 : 연결패턴

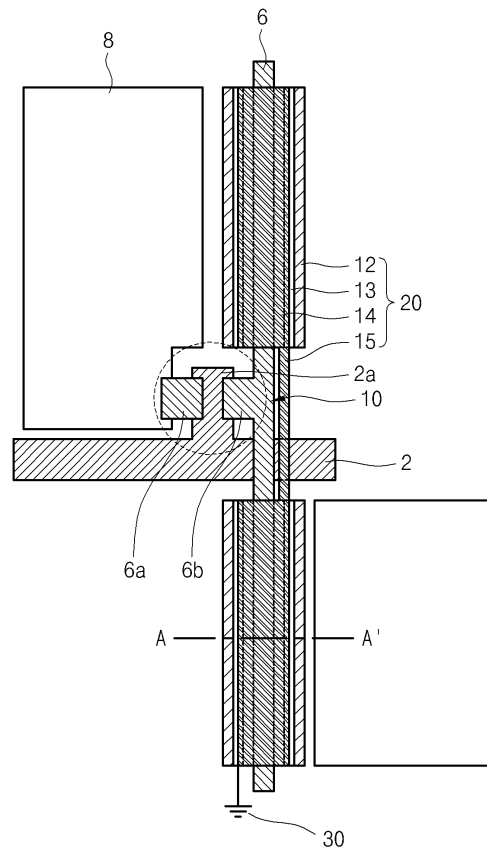
20 : 금속박스 30 : 접지

도면

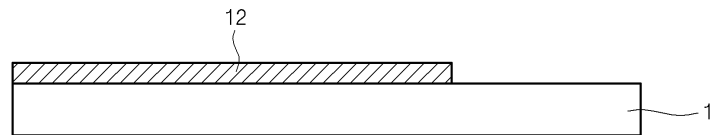
도면1



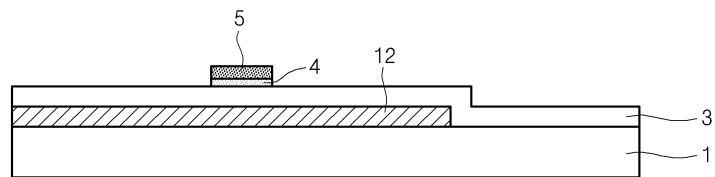
도면2



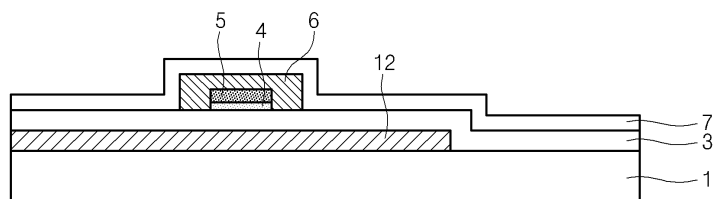
도면3a



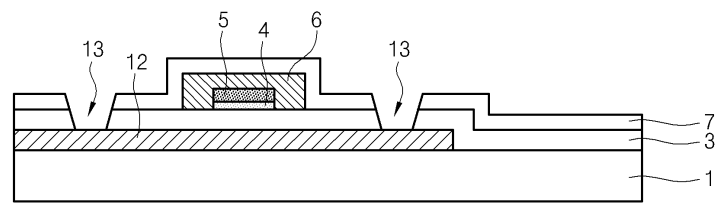
도면3b



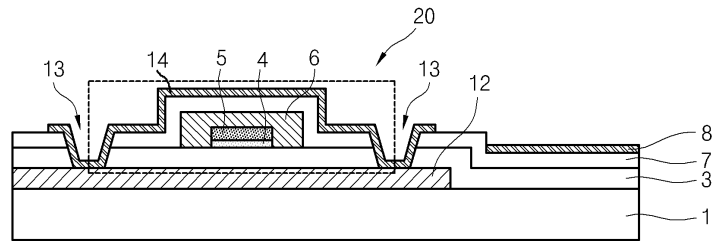
도면3c



도면3d



도면3e



专利名称(译)	薄膜晶体管液晶显示装置的阵列基板		
公开(公告)号	KR1020070042725A	公开(公告)日	2007-04-24
申请号	KR1020050098626	申请日	2005-10-19
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	PARK MIN HWAN 박민환		
发明人	박민환		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F1/1345 H01L29/786 G02F2201/123 G02F2201/42		
代理人(译)	Ohyongsu Jeongtaehun		
其他公开文献	KR100774797B1		
外部链接	Espacenet		

摘要(译)

目的：提供TFT（薄膜晶体管）-LCD（液晶显示器）的阵列基板，以有效地防止由于数据线和像素之间的电压变化而在像素的边缘处的液晶的取向变化电极，通过将围绕数据线的金属盒连接到地面。结构：在透明绝缘基板上正交交叉的栅极线（2）和数据线（6）。薄膜晶体管（10）设置在栅极线和数据线的交叉部分。像素电极（8）设置在由栅极线和数据线限定的像素区域中。金属盒（20）包括位于数据线下方的金属图案（12），数据线上的ITO（铟锡氧化物）图案（14）和连接图案（15）。金属图案没有连接到栅极线，并且围绕数据线。ITO图案连接到金属图案。连接图案连接在相邻的ITO图案之间，栅极线之间

