

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl.  
G02F 1/1335 (2006.01)

(11) 공개번호 10-2006-0038256  
(43) 공개일자 2006년05월03일

(21) 출원번호 10-2004-0087478

(22) 출원일자 2004년10월29일

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자 채기성  
인천광역시 연수구 동춘동 한양1차아파트 111동 607호

(74) 대리인 박장원

심사청구 : 있음

(54) 횡전계방식 액정표시장치 및 그 제조방법

요약

본 발명의 횡전계방식 액정표시장치 및 그 제조방법은 공통전극과 화소전극 하부에 유전체 곡면을 형성하여 빛을 굴절시킴으로써 휘도를 향상시키기 위한 것으로, 기관 위에 게이트전극, 채널층 및 소오스/드레인전극으로 이루어진 박막 트랜지스터를 형성하는 단계; 상기 기관 위에 평행하게 입사되는 광을 소정 각도로 굴절시키는 곡면을 가진 제 1 절연막을 형성하는 단계; 상기 기관 위에 평탄화막인 제 2 절연막을 형성하는 단계; 및 상기 곡면 상부의 기관 위에 형성하되, 교대로 배치되어 횡전계를 발생시키는 공통전극과 화소전극을 형성하는 단계를 포함한다.

대표도

도 5

색인어

횡전계방식, 유전체 곡면, 휘도

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치의 어레이 기관 일부를 개략적으로 나타내는 평면도.

도 2는 일반적인 횡전계방식 액정표시장치의 어레이 기관 일부를 개략적으로 나타내는 평면도.

도 3은 도 2에 도시된 액정표시장치의 II-II'선에 따른 단면을 나타내는 도면.

도 4는 본 발명의 횡전계방식 액정표시장치의 어레이 기관 일부를 개략적으로 나타내는 평면도.

도 5는 도 4에 도시된 액정표시장치의 IV-IV'선에 따른 단면을 나타내는 도면.

도 6a 내지 도 6e는 도 4에 도시된 어레이 기판의 IV-IV'선에 따른 제조공정을 순차적으로 나타내는 단면도.

도 7a 내지 도 7d는 본 발명의 제 1 실시예에 따른 유전체 곡면을 형성하는 과정을 구체적으로 나타내는 단면도.

도 8a 내지 도 8e는 본 발명의 제 2 실시예에 따른 유전체 곡면을 형성하는 과정을 구체적으로 나타내는 단면도.

**\*\* 도면의 주요부분에 대한 부호의 설명 \*\***

208 : 공통전극 210,310 : 어레이 기판

218 : 화소전극 221,321 : 게이트전극

222,322 : 소오스전극 223,323 : 드레인전극

224,324 : 채널층 250,350 : 공통라인

270,270' : 감광막 290,390 : 유전체 곡면

300 : 마스터 기판 380 : 몰드

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 횡전계(In Plan Switching; IPS)방식 액정표시장치에 관한 것으로, 보다 상세하게는 공통전극과 화소전극 영역으로 차단되는 백라이트 광을 굴절시켜 개구부로 통과시킴으로써 휘도를 향상시킬 수 있는 횡전계방식 액정표시장치 및 그 제조방법에 관한 것이다.

최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

일반적인 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 크게 컬러필터(color filter) 기판과 어레이(array) 기판 및 상기 컬러필터 기판과 어레이 기판 사이에 형성된 액정층(liquid crystal material layer)으로 구성된다.

도 1은 전술한 일반적인 액정표시장치를 구성하는 어레이 기판의 일부를 개략적으로 나타내는 평면도로써, 실제의 액정표시장치에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 N×M개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 단지 한 화소만을 나타내었다.

도면에 도시된 바와 같이, 상기 어레이 기판(10)은 상기 기판(10) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(16)과 데이터라인(17), 상기 화소영역에 형성된 화소전극(18), 그리고 상기 게이트라인(16)과 데이터라인(17)의 교차영역에 형성된 스위칭 소자인 박막 트랜지스터(Thin Film Transistor; TFT)로 구성된다.

상기 박막 트랜지스터는 게이트라인(16)에 연결된 게이트전극(21), 데이터라인(17)에 연결된 소오스전극(22) 및 화소전극(18)에 연결된 드레인전극(23)으로 구성된다. 상기 박막 트랜지스터(20)는 상기 게이트전극(21)에 공급되는 게이트 전압에 의해 상기 소오스전극(22)과 드레인전극(23) 간에 전도채널(conductive channel)을 형성하는 채널층(24)을 포함한다. 또한, 상기 드레인전극(23)은 콘택홀(40)을 통해 상기 화소전극(18)과 전기적으로 접속되게 된다.

도면에 도시하지는 않았지만, 이와 같이 구성된 어레이 기판은 컬러필터 기판과 실런트(sealant)에 의해 합착되어 액정표시패널을 구성하며, 두 기판의 합착은 상기 어레이 기판 또는 컬러필터 기판에 형성된 합착키를 통해 이루어진다.

이때, 상기 액정표시장치에 일반적으로 사용되는 구동방식으로 네마틱상의 액정분자를 기판에 대해 수직 방향으로 구동시키는 트위스티드 네마틱(Twisted Nematic; TN)방식이 있으나, 상기 방식의 액정표시장치는 시야각이 90도 정도로 좁다는 단점을 가지고 있다. 이것은 액정분자의 굴절률 이방성(refractive anisotropy)에 기인하는 것으로 기판과 수평하게 배향된 액정분자가 액정표시패널에 전압이 인가될 때 기판과 거의 수직방향으로 배향되기 때문이다.

이에 액정분자를 기판에 대해 수평한 방향으로 구동시켜 시야각을 170도 이상으로 향상시킨 횡전계방식이 있으며, 이하 상기 횡전계 방식 액정표시장치에 대해서 도면을 참조하여 상세히 설명한다.

도 2는 일반적인 횡전계방식 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도이다.

도면에 도시된 바와 같이, 투명한 유리기판(110) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있으며, 상기 게이트라인(116)과 데이터라인(117)의 교차영역에는 게이트전극(121), 채널층(124) 및 소오스/드레인전극(122, 123)으로 구성되는 스위칭소자인 박막 트랜지스터(T)가 형성되어 있다.

이때, 상기 게이트전극(121) 및 소오스/드레인전극(122, 123)은 각각 상기 게이트라인(116) 및 데이터라인(117)에 전기적으로 접속된다.

상기 화소영역 중앙에는 상기 게이트라인(116)과 평행하게 공통라인(150)이 배열되어 있으며, 상기 화소영역 내에는 횡전계를 발생시키기 위한 적어도 한 쌍의 전극, 즉 공통전극(108)과 화소전극(118)이 평행하게 절곡되어 배열되어 있다.

상기 화소전극(118)은 상기 공통전극(108)과 함께 투명 도전체로 이루어지며, 제 1 콘택홀(140A)을 통해 상기 박막 트랜지스터(T)의 드레인전극(123)과 전기적으로 접속된다. 또한, 상기 공통전극(108)은 제 2 콘택홀(140B)을 통해 상기 공통라인(150)과 전기적으로 접속되어 공통 신호를 인가 받는다.

이와 같이 횡전계방식 액정표시장치에서는 화상을 표시하는 화소영역 내에 액정의 동작을 위한 공통전극 및 화소전극이 형성되어 있다.

그러나, 이들 전극에 의해서 백라이트에서 조사된 광의 10~20% 수준이 차폐를 당하게 되는데, 이를 도면을 참조하여 상세히 설명한다.

도 3은 도 2에 도시된 액정표시장치의 II-II'선에 따른 단면을 나타내는 도면이다.

도면에 도시된 바와 같이, 어레이 기판(110) 위에 게이트전극(121)이 형성되어 있고, 상기 게이트전극(121) 상부에는 게이트절연막인 제 1 절연막(115A)이 형성되어 있다.

게이트전극(121)이 형성되어 있는 상기 제 1 절연막(115A) 상부에는 실리콘층으로 이루어진 채널층(124)과 n+ 실리콘층으로 이루어진 오믹-콘택층(ohmic contact layer)(125A, 125B)이 형성되어 있으며, 그 상부에는 상기 오믹-콘택층(125A, 125B)에 각각 전기적으로 접속하는 소오스전극(122) 및 드레인전극(123)이 형성되어 있다.

그리고, 무기절연막인 제 2 절연막(115B)과 개구율 향상을 위한 유기물질로 이루어진 제 3 절연막(115C)이 차례대로 형성되어 있으며, 상기 제 3 절연막(115C) 상부에는 횡전계를 발생시키기 위한 공통전극(108)과 화소전극(118)이 교대로 형성되어 있다. 상기 화소전극(118)은 상기 제 3 절연막(115C)과 제 2 절연막(115B)에 형성된 콘택홀을 통해 상기 드레인전극(123)과 전기적으로 접속하게 된다.

전술한 바와 같이, 상기 공통전극(108)과 화소전극(118)은 화상이 표시되는 화소영역 내에 형성되어 있어, 하부의 백라이트 유닛(미도시)으로부터 조사되는 백라이트 광(화살표로 도시)을 일부 차단하게 된다. 그 결과 상기 차단되는 백라이트 광원에 비례하여 횡전계방식 액정표시장치의 휘도가 감소하게 되는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기한 문제를 해결하기 위한 것으로, 공통전극과 화소전극 하부에 유전체 곡면을 형성하여 휘도를 향상시킨 횡전계방식 액정표시장치 및 그 제조방법을 제공하는 것을 목적으로 한다.

본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

### 발명의 구성 및 작용

상기한 목적을 달성하기 위하여, 본 발명의 횡전계방식 액정표시장치는 기관에 중첩으로 배열되어 복수개의 화소영역을 정의하는 복수개의 게이트라인과 데이터라인, 상기 게이트라인과 데이터라인에 각각 연결되는 게이트전극과 소오스/드레인전극 및 상기 소오스전극과 드레인전극간에 전도채널을 형성하는 채널층으로 이루어진 박막 트랜지스터, 상기 화소영역에 교대로 배치되어 횡전계를 발생시키는 공통전극 및 화소전극 및 상기 공통전극과 화소전극 중 적어도 어느 하나의 하부에 형성되어 상기 공통전극과 화소전극 이외의 화소영역으로 백라이트 광을 굴절시키는 곡면을 가진 절연막을 포함한다.

또한, 본 발명의 다른 횡전계방식 액정표시장치는 매트릭스 형태의 화소영역으로 구분되는 기관, 상기 화소영역에 형성된 스위칭소자, 상기 화소영역에 형성되어 횡전계를 발생시키는 공통전극과 화소전극 및 상기 공통전극과 화소전극 중 적어도 어느 하나의 하부에 형성되어 상기 공통전극과 화소전극 이외의 화소영역으로 백라이트 광을 굴절시키는 유전체를 포함한다.

또한, 본 발명의 횡전계방식 액정표시장치의 제조방법은 기관 위에 게이트전극, 채널층 및 소오스/드레인전극으로 이루어진 박막 트랜지스터를 형성하는 단계, 상기 기관 위에 평행하게 입사되는 광을 소정 각도로 굴절시키는 곡면을 가진 제 1 절연막을 형성하는 단계, 상기 기관 위에 평탄화막인 제 2 절연막을 형성하는 단계 및 상기 곡면 상부의 기관 위에 형성하되, 교대로 배치되어 횡전계를 발생시키는 공통전극과 화소전극을 형성하는 단계를 포함한다.

이하, 상기와 같이 구성되는 본 발명의 횡전계방식 액정표시장치 및 그 제조방법을 실시예를 통해 상세히 설명한다.

도 4는 본 발명의 횡전계방식 액정표시장치의 어레이 기관 일부를 개략적으로 나타내는 평면도로써, 실제의 액정표시장치에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 N×M개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 단지 한 화소만을 나타내었다.

도면에 도시된 바와 같이, 투명한 유리기관(210) 위에 중첩으로 배열되어 화소영역을 정의하는 게이트라인(216)과 데이터라인(217)이 형성되어 있으며, 상기 게이트라인(216)과 데이터라인(217)의 교차영역에는 스위칭소자인 박막 트랜지스터(T)가 형성되어 있다.

이때, 상기 박막 트랜지스터(T)는 상기 게이트라인(216)에 연결된 게이트전극(221), 상기 데이터라인(217)에 연결된 소오스전극(222) 및 화소전극(218)에 연결된 드레인전극(223)으로 구성된다. 또한, 상기 박막 트랜지스터(T)는 상기 게이트전극(221)과 소오스/드레인전극(222, 223)의 절연을 위한 제 1 절연막(미도시) 및 상기 게이트전극(221)에 공급되는 게이트전압에 의해 상기 소오스전극(222)과 드레인전극(223) 간에 전도채널을 형성하는 채널층(224)을 포함한다.

상기 화소영역 중앙에는 상기 게이트라인(216)과 평행하게 공통라인(250)이 형성되어 있으며, 상기 화소영역 내에는 횡전계를 발생시키기 위한 적어도 한 쌍의 전극, 즉 공통전극(208)과 화소전극(218)이 형성되어 있다.

이때, 도면에는 상기 공통전극(208)과 화소전극(218)이 평행하게 절곡된 형태로 배열되어 있는 것을 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 상기 공통전극(208)과 화소전극(218)이 화소영역 내에서 교대로 배치되어 횡전계를 발생시키는 한 어떠한 형태로 형성되어도 무방하다.

이와 같이 상기 공통전극(208)과 화소전극(218)이 절곡된 경계선을 기준으로 대칭이 되는 구조로 형성되게 되며, 액정의 구동방향이 대칭성을 가지도록 2-도메인 구조를 구현할 수 있게 된다.

즉, 각 도메인의 액정분자를 인접하는 도메인과 서로 대칭으로 배열시켜 주시야각을 보상함으로써 시야각특성을 향상시키기 위한 것이다.

도면에서는 화소영역 내에서 공통전극(208)과 화소전극(218)이 공통라인(250)을 기준으로 1회 절곡되어 2개의 도메인을 형성하지만, 상기 공통전극(208)과 화소전극(218)이 다수회 절곡되어 3개 이상의 도메인을 형성할 수도 있을 것이다.

상기 화소전극(218)은 상기 공통전극(208)과 함께 투명 도전체로 이루어질 수 있으며, 제 1 콘택홀(240A)을 통해 상기 박막 트랜지스터(T)의 드레인전극(223)과 전기적으로 접속된다. 또한, 상기 공통전극(208)은 제 2 콘택홀(240B)을 통해 상기 공통라인(250)과 전기적으로 접속되어 공통 신호를 인가 받을 수 있다. 이때, 상기 공통전극(208)과 화소전극(218)은 모두 불투명한 도전체로 이루어질 수도 있으며, 도면에는 상기 공통전극(208)과 화소전극(218)이 동일층에 형성되어 있는 경우를 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 상기 공통전극(208)과 화소전극(218)은 서로 다른 층에 형성될 수도 있다. 즉, 상기 공통전극(208) 또는 화소전극(218)은 소오스/드레인전극(222, 223)이 형성되는 층에 불투명 도전체로 형성할 수 있으며, 이 경우에는 하부의 제 1 절연막(215A) 표면에 유전체 곡면을 형성할 수도 있다.

또한, 상기 공통전극(208)은 게이트라인(216)의 일부 영역과 오버랩되어 상기 게이트라인(216)과 절연막을 사이에 두고 축적용량(storage capacitor)을 형성한다.

한편, 도면에는 도시하지 않았지만, 상기 공통전극(208)과 화소전극(218) 하부의 제 2 절연막은 상기 공통전극(208)과 화소전극(218)이 형성되어 있는 영역으로 향하는 백라이트 광을 최소화하여 액정표시장치의 휘도를 향상시키기 위해 곡면을 가지도록 형성되어 있다. 즉, 본 발명의 횡전계방식의 액정표시장치는 휘도를 향상시키기 위해 상기 공통전극(208)과 화소전극(218)이 위치하는 하부 영역에 유전체 곡면을 형성하여 백라이트 광을 개구부로 굴절시키게 하는데, 이를 다음의 도면을 참조하여 상세히 설명한다.

도 5는 도 4에 도시된 액정표시장치의 IV-IV'선에 따른 단면을 나타내는 도면이다.

도면에 도시된 바와 같이, 어레이 기관(210) 위에 게이트전극(221)과 공통라인(250)이 형성되어 있고, 상기 게이트전극(221)과 공통라인(250) 상부에는 제 1 절연막(215A)이 형성되어 있다.

상기 게이트전극(221)이 형성되어 있는 상기 제 1 절연막(215A) 상부에는 실리콘층으로 이루어진 채널층(224)과 n+ 실리콘층으로 이루어진 오믹-콘택층(225A, 225B)이 형성되어 있으며, 그 상부에는 상기 오믹-콘택층(225A, 225B)에 각각 전기적으로 접속하는 소오스전극(222) 및 드레인전극(223)이 형성되어 있다.

그리고, 무기물질 또는 유기물질로 이루어지며 전술한 바와 같이 소정 영역에 곡면(290)을 가진 제 2 절연막(215B)과 개구율 향상을 위한 유기물질로 이루어진 제 3 절연막(215C)이 차례대로 형성되어 있으며, 상기 제 3 절연막(215C) 상부에는 횡전계를 발생시키기 위한 공통전극(208)과 화소전극(218)이 교대로 형성되어 있다.

상기 화소전극(218)은 상기 제 3 절연막(215C)과 제 2 절연막(215B)에 형성된 제 1 콘택홀을 통해 상기 드레인전극(223)과 전기적으로 접속하며, 상기 공통전극(208)은 상기 제 3 절연막(215C)과 제 2 절연막(215B)에 형성된 제 2 콘택홀을 통해 상기 게이트전극(221)과 동일층에 형성된 공통라인(250)에 전기적으로 접속되어 공통 신호를 인가 받게 된다.

이와 같이 상기 공통전극(208)과 화소전극(218) 하부의 제 2 절연막(215B)은 유전체 곡면(290)을 가지도록 형성되어, 상기 공통전극(208)과 화소전극(218) 영역으로 향하는 백라이트 광(화살표로 도시)을 굴절시켜 상기 전극(208, 218)들 이외의 개구부로 이동시키도록 함으로써 액정표시장치의 휘도를 향상시킬 수 있게 된다. 즉, 상기 유전체 곡면(290)은 하부 백라이트(미도시)로부터 평행하게 입사되는 광을 볼록하게 구성된 상기 유전체 곡면(290)을 통해 굴절되도록 하여 개구부로 이동시키는 역할을 하게 된다.

이때, 도면에는 상기 유전체 곡면(290)이 반원 형태로 형성되어 있는 경우를 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 상기 공통전극(208)과 화소전극(218) 영역으로 향하는 백라이트 광을 굴절시켜 개구부로 이동시키도록 하는 어떠한 형태, 예를 들면 타원 형태로 형성할 수도 있다.

상기 유전체 곡면(290)은 일반적인 포토리소그래피공정을 통해 형성할 수도 있으며, 마스크공정이 필요 없는 몰드를 이용하여 형성할 수도 있는데, 이하 상기의 유전체 곡면이 형성된 횡전계방식 액정표시장치를 그 제조공정을 통해 상세히 설명한다.

도 6a 내지 도 6e는 도 4에 도시된 어레이 기관의 IV-IV'선에 따른 제조공정을 순차적으로 나타내는 단면도이다.

도 6a에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 제 1 기관(210) 위에 구리(Cu), 티타늄(Ti), 크롬(Cr), 알루미늄(Al), 몰리브덴(Mo), 알루미늄 합금과 같은 제 1 금속물질을 증착한 후, 이를 패터닝하여 게이트라인(미도시)과 상기 게이트라인의 일부로 형성된 게이트전극(221) 및 상기 게이트라인과 평행인 방향으로 배치되어 공통전극에 신호를 인가하는 공통라인(250)을 형성한다.

이후, 상기 게이트전극(221) 및 공통라인(250)을 포함하는 기관(210) 전면에 실리콘질화막(SiNx) 또는 실리콘산화막(SiO<sub>2</sub>) 등과 같은 무기물을 플라즈마 화학기상증착(Cheical Vapour Deposition; CVD) 방법 등으로 증착하여 게이트절연막인 제 1 절연막(215A)을 형성한다.

그 다음, 도 6b에 도시된 바와 같이, 상기 제 1 절연막(215A) 상부에 비정질 실리콘 박막과 n+ 비정질 실리콘 박막을 차례대로 증착한 후, 이를 패터닝함으로써, 상기 게이트전극(221) 상부에 채널층(224)을 형성한다. 이때, 상기 n+ 비정질 실리콘 박막 역시 패터닝되어 후술할 소오스/드레인전극과 상기 채널층(224)의 소정 영역과의 오믹-콘택층(225A, 225B)을 형성하게 된다.

이후, 상기 채널층(224)을 포함하는 기관(210) 전면에 구리, 몰리브덴, 알루미늄, 크롬, 티타늄, 알루미늄 합금과 같은 제 2 금속물질을 증착한 후, 이를 패터닝함으로써, 상기 게이트라인과 수직으로 배치되어 상기 게이트라인과 함께 화소영역을 정의하는 데이터라인(217), 상기 데이터라인(217)으로부터 연장되어 형성된 소오스전극(222) 및 상기 소오스전극(222)과 소정간격 이격되어 형성되는 드레인전극(223)을 형성한다.

그리고, 상기 소오스/드레인전극(222, 223)을 마스크로 사용하여 채널부의 n+ 비정질 실리콘 박막을 제거함으로써 상기 채널층(224)의 채널영역이 노출되게 한다.

이후, 도 6c에 도시된 바와 같이, 상기 소오스/드레인전극(222, 223) 및 데이터라인(217)을 포함하는 기관(210) 전면에 실리콘질화막이나 실리콘산화막과 같은 무기물 또는 벤조사이클로부텐(benzocyclobutene)이나 아크릴과 같은 유기물을 도포하여 제 2 절연막(215B)을 형성한다.

이때, 상기 제 2 절연막(215B)의 소정 영역(즉, 공통전극 및 화소전극이 형성되는 영역의 하부 제 2 절연막(215B) 부분)은 전술한 바와 같이 상기 공통전극 및 화소전극으로 향하는 백라이트 광을 개구부로 굴절시키기 위해 반원 형태의 유전체 곡면(290)이 형성되어 있다.

상기 유전체 곡면(290)은 일반적인 포토리소그래피공정을 통해 형성할 수 있으며, 마스크공정이 필요 없는 몰드를 이용하여 형성할 수도 있는데, 이하 도면을 참조하여 상기 유전체 곡면(290)을 형성하는 과정을 구체적으로 설명한다.

도 7a 내지 도 7d는 본 발명의 제 1 실시예에 따른 유전체 곡면을 형성하는 과정을 구체적으로 나타내는 단면도로서, 일반적인 포토리소그래피공정으로 곡면을 형성한 경우를 나타내고 있다.

도 7a에 도시된 바와 같이, 상기 소오스/드레인전극(222, 223) 및 데이터라인(217)을 포함하는 기관(210) 전면에 실리콘질화막이나 실리콘산화막과 같은 무기물로 이루어진 제 2 절연막(215B)을 형성한 후, 상기 제 2 절연막(215B) 전면에 포토레지스트(photoresist; PR)로 이루어진 감광막(270)을 형성한다.

그리고, 도 7b에 도시된 바와 같이, 상기 감광막(270) 상부에 소정의 패턴이 형성되어 있는 마스크를 적용하여 노광, 현상함으로써 유전체 곡면을 형성할 영역의 제 2 절연막(215B) 상부에 감광막패턴(270')을 형성한다.

이후, 도 7c 및 도 7d에 도시된 바와 같이, 상기 감광막패턴(270')을 마스크로 하여 그 하부의 상기 제 2 절연막(215B)을 선택적으로 제거함으로써 상기 제 2 절연막(215B)의 소정 영역에 반원 형태의 유전체 곡면(290)을 형성한다.

이때, 상기 유전체 곡면(290)은 수직방향으로의 시각률보다 수평방향으로의 시각률이 더 큰 이방성 시각을 이용하여 형성할 수 있으며, 건식 시각 및 습식 시각 모두 가능하다.

전술한 바와 같이 도면에는 상기 유전체 곡면(290)이 반원 형태로 형성되어 있는 경우를 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 타원 형태 또는 삼각형 등의 다각형 형태로 형성할 수도 있다.

이어서, 도 6d에 도시된 바와 같이, 상기 유전체 곡면(290)이 형성되어 있는 기관(210) 전면에 배향공정과 고개울(high aperture ratio)을 구현하기 위해 유기절연막인 제 3 절연막(215C)으로 평탄화를 진행한다.

그리고, 포토리소그래피공정을 이용하여 상기 제 3 절연막(215C)을 패터닝함으로써, 상기 드레인전극(223)의 일부를 노출시키는 제 1 콘택홀(240A)과 상기 공통라인(250)의 일부(즉, 상기 공통라인(250)과 공통전극이 교차될 영역)를 노출시키는 제 2 콘택홀(240B)을 각각 형성한다.

다음으로, 도 6e에 도시된 바와 같이, 상기 제 3 절연막(215C) 상부에 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투명한 도전체 박막을 증착한 다음, 이를 패터닝함으로써, 화소영역 내에서 횡전계를 발생시키기 위한 공통전극(208) 및 화소전극(218)을 형성한다.

이때, 상기 화소전극(218)은 상기 제 1 콘택홀(240A)을 통해 하부의 상기 드레인전극(223)과 전기적으로 접속하며, 상기 공통전극(208)은 상기 제 2 콘택홀(240B)을 통해 하부의 상기 공통라인(250)과 전기적으로 접속된다.

본 실시예에서는 상기 공통전극(208)과 화소전극(218)을 동일한 투명 도전체로 형성한 경우를 예를 들어 설명하고 있으나, 본 발명이 이에 한정되는 것은 아니며 상기 공통전극(208)과 화소전극(218)을 모두 불투명한 도전체로 형성하거나 어느 하나의 전극만을 투명 도전체로 형성할 수도 있다.

또한, 본 실시예에서는 상기 공통전극(208)과 화소전극(218)이 동일층에 형성되어 있는 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 상기 공통전극(208)과 화소전극(218)은 서로 다른 층에 형성될 수도 있다.

그리고, 도면에는 도시하지 않았지만, 제 2 기관에 블랙매트릭스 및 컬러필터층을 형성하며, 그 상부에는 상기 컬러필터층을 평탄화하기 위한 평탄화막을 형성할 수도 있다. 이후, 상기 제 1 기관 및 제 2 기관의 대향면에는 액정의 초기 배향방향을 결정짓는 배향막이 도포된다.

이어서, 상기 제 1 기관 및 제 2 기관 사이에 액정층이 형성된다.

상기 제 1 실시예와 같이 횡전계방식 액정표시장치에 있어서 공통전극과 화소전극 하부에 유전체 곡면을 가진 절연막을 형성하게 되면, 상기 공통전극과 화소전극에 의해 차단되는 백라이트 광을 굴절시켜 개구부로 이동시킬 수 있게 되어 상기 횡전계방식 액정표시장치의 휘도를 10~20% 향상시킬 수 있게 된다.

이때, 상기 제 1 실시예에서는 상기 절연막에 유전체 곡면을 형성하기 위해 포토리소그래피 기술을 이용하였는데, 상기 포토리소그래피 기술은 마스크에 그려진 패턴(pattern)을 박막이 증착된 기관 위에 전사시켜 원하는 패턴을 형성하는 일련의 공정으로 감광액 도포, 정렬 및 노광, 현상 공정 등 복잡한 다수의 공정으로 이루어져 있다.

특히, 노광 공정은 마스크를 제 위치에 배치하고 상기 마스크와 기관의 얼라인(align) 키를 맞춰 정렬한 후 광원을 조사하는 순서로 공정을 진행하게 되는데, 이때 노광 장비의 한계로 인하여 정확한 얼라인이 이루어지기 힘들다. 따라서, 고도의 정밀성이 요구되는 미세-패턴을 형성하는데 한계가 있으며, 다수회의 포토리소그래피공정을 반복해야만 하기 때문에 생산성이 저하된다는 문제점이 있다.

이에 대해 추가적인 마스크공정 없이 상기의 포토리소그래피 기술을 대체하는 다양한 비-포토리소그래피(non photolithography) 기술이 제안되고 있으며, 예를 들면 마이크로콘택 프린팅(microcontact printing;  $\mu$ CP) 기술, 레플리카 몰딩(replica molding; REM), 마이크로트랜스퍼 몰딩(microtransfer molding;  $\mu$ TM), MIMIC(micromolding in capillaries) 또는 SAMIM(solvent-assisted micromolding) 등의 기술이 있다.

이들 기술은 프린팅용 탄성 고무 스탬프(stamp) 또는 몰드(mold) 등을 사용하여 원하는 패턴을 기관으로 전사시키는 방식으로 30nm~1 $\mu$ m의 고해상도를 가진다. 특히, 이들 기술은 종래의 포토리소그래피 방식에 비해 저비용으로 대면적의 패턴을 손쉽게 형성할 수 있는 장점을 가지고 있다.

도 8a 내지 도 8d는 본 발명의 제 2 실시예에 따른 유전체 곡면을 형성하는 과정을 구체적으로 나타내는 단면도로써, 몰드를 이용하여 유전체 곡면을 형성하는 과정을 나타내고 있다.

도 8a에 도시된 바와 같이, 상부에 음각(陰刻)(H)을 포함하는 몰드(380)가 형성되어 있는 마스터 기판(300)을 준비한다. 상기 마스터 기판(300)은 유리와 같은 투명한 절연물질로 이루어질 수 있으며, 상기 몰드(380)는 유전체 곡면과 대응하는 오목한 홈 형태의 음각(H)을 가지고 있다.

상기 소프트 몰드(380)를 이루는 물질은 경화제를 10중량% 정도 포함하는 PDMS(polydimethylsiloxane) 몰드 또는 실리콘 고무 중 어느 하나에서 선택되는 것이 바람직하다. 상기 PDMS는 기판과의 흡착력이 우수하고 코팅하고자 하는 용액에 대한 젖음성(wettability)이 적기 때문에 용액의 코팅 후 몰드를 기판으로부터 제거시에 어떠한 결함도 주지 않으므로 몰드 재료로 주로 이용되고 있다. 또한, 상기 PDMS 표면은 작은 계면 자유 에너지(interfacial free energy)를 가지고 화학적으로 활성이 없는 특성을 가지고 있으며, 탄성을 오랜 시간 유지할 수 있어 고품질의 패턴을 형성하는데 적합하다.

상기 실리콘 고무로는 폴리우레탄 고무, 엘라스토머 등을 예로 들 수 있다.

이때, 상기 마스터 기판(300)은 상기 몰드(380)가 휘어지는 것을 방지하기 위한 것으로, 상기 몰드(380)를 제작할 때 함께 제작할 수 있으며 상기 몰드(380)와 별도의 공정으로 제작한 후 부착할 수도 있다.

이후, 도 8b에 도시된 바와 같이, 상기 몰드(380)의 음각(H) 내부에 유전체 곡면으로 사용할 유기물(385)을 채워 넣는다. 이때, 상기 유기물(385)을 음각(H) 내부에 주입하는 방법으로는 스핀 코팅(spin coating), 잉크젯 프린팅(ink-jet printing) 또는 나이프 제팅(knife jetting) 등의 방식이 있다.

상기 유기물(385)은 실질적으로 소정의 유기물질에 제 1 솔벤트와 제 2 솔벤트가 혼합되도록 구성할 수 있으며, 이와 같이 구성되는 경우에는 상기 유기물(385)은 자외선 또는 열을 이용한 1차 경화를 통해 상기 몰드(380)의 음각(H) 내부로 전이되게 된다. 이때, 상기 1차 경화시 제 1 솔벤트가 제거되게 된다.

다음으로, 도 8c에 도시된 바와 같이, 패턴대상층이 형성된 기판(310) 표면을 상기 몰드(380) 표면과 접촉시킨다. 이때, 상기 기판(310)에는 전술한 제 1 실시예의 도 6a 및 도 6b와 동일한 공정을 거쳐 게이트전극(321), 소오스/드레인전극(322, 323) 및 채널층(324)으로 이루어진 박막 트랜지스터가 형성되어 있으며, 상기 소오스/드레인전극(322, 323) 및 데이터라인(317)이 형성되어 있는 기판(310) 전면에는 벤조사이클로부텐 또는 아크릴과 같은 유기물로 이루어진 제 2 절연막(315B)이 형성되어 있다.

이후, 도 8d에 도시된 바와 같이, 상기 어레이 기판(310) 하부로부터 자외선과 같은 광을 조사하여 상기 유기물(385)을 2차 경화시킨다.

상기 조사되는 광은 남아있는 제 2 솔벤트를 제거하여 상기 유기물(385)인 감광성 수지를 경화시킬 수 있는 정도의 광원이면 되며 스캔 방식으로도 조사도 가능하다.

그리고, 도 8e에 도시된 바와 같이, 상기 마스터 기판(300)을 어레이 기판(310)으로부터 떼어내면, 상기 경화된 유기물(385)은 어레이 기판(310)의 제 2 절연막(315B) 표면에 흡착되어 유전체 곡면(390)을 형성하게 된다.

이때, 상기 유전체 곡면(390)은 유기절연막인 제 2 절연막(315B)과 동일한 유기물로 이루어질 수 있다.

이후, 상기 유전체 곡면(390)이 형성된 기판(310) 전면에 유기절연막인 제 3 절연막으로 평탄화를 진행하게 되는데, 상기 제 3 절연막과 제 2 절연막 및 유전체 곡면(390)은 모두 동일한 유기물로 이루어질 수 있다. 또한, 상기 제 3 절연막과 유전체 곡면(390)은 서로 다른 유기물로 이루어질 수 있으며, 이 경우에는 상기 유전체 곡면(390)을 통해 백라이트 광을 효과적으로, 즉 더 큰 각도로 굴절시키기 위해 상기 유전체 곡면(390)은 제 3 절연막보다 더 큰 유전율을 가진 유기물로 형성할 수 있다.

그리고, 상기 제 3 절연막 상부에 투명한 도전체로 이루어진 공통전극 및 화소전극을 형성하게 된다.

상기한 바와 같이, 본 실시예의 몰드를 이용한 유전체 곡면 형성방법은 유전체 곡면형성을 원하는 기판, 즉 절연막 표면에 상기 유전체 곡면에 대응하는 음각을 가진 몰드 표면을 접촉시켜 상기 음각 내부에 주입된 유기물을 경화시켜 상기 절연막

표면으로 전이시킴으로써 원하는 곡면을 형성할 수 있게 된다. 즉, 종래의 포토리소그래피 방식에 비해 추가적인 마스크의 사용에 따른 정렬과 노광 및 현상공정이 필요 없게 되며, 그 결과 액정표시장치의 제조공정 및 비용이 감소되는 효과를 얻게 된다.

또한, 본 실시예에 의한 패턴형성방법은 몰드가 형성된 마스터 기판을 원하는 표시장치의 크기에 따라 제작할 수 있으며 1회의 전이에 의해 기판에 원하는 패턴을 형성할 수 있으므로, 대면적의 액정표시장치에서도 간단하게 유전체 곡면을 형성할 수 있게 된다.

상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

### 발명의 효과

상술한 바와 같이, 본 발명에 따른 횡전계방식 액정표시장치 및 그 제조방법은 공통전극과 화소전극 하부의 절연막 상에 유전체 곡면을 형성하여 상기 공통전극과 화소전극으로 향하는 백라이트 광을 굴절시켜 개구부로 통과시킴으로써 휘도를 10~20% 정도 증가시키는 효과를 제공한다.

### (57) 청구의 범위

#### 청구항 1.

기판 위에 게이트전극, 채널층 및 소오스/드레인전극으로 이루어진 박막 트랜지스터를 형성하는 단계;

상기 기판 위에 평행하게 입사되는 광을 소정 각도로 굴절시키는 곡면을 가진 제 1 절연막을 형성하는 단계;

상기 기판 위에 평탄화막인 제 2 절연막을 형성하는 단계; 및

상기 곡면 상부의 기판 위에 형성하되, 교대로 배치되어 횡전계를 발생시키는 공통전극과 화소전극을 형성하는 단계를 포함하는 횡전계방식 액정표시장치의 제조방법.

#### 청구항 2.

제 1 항에 있어서, 상기 게이트전극을 형성할 때 상기 게이트전극용 도전체를 이용하여 상기 기판 위에 공통라인을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

#### 청구항 3.

제 2 항에 있어서, 상기 제 2 절연막을 형성한 후, 상기 제 2 절연막과 제 1 절연막의 일부 영역을 제거하여 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀과 상기 공통라인의 일부를 노출시키는 제 2 콘택홀을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

#### 청구항 4.

제 3 항에 있어서, 상기 화소전극은 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하며, 상기 공통전극은 상기 제 2 콘택홀을 통해 상기 공통라인과 전기적으로 접속하는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

#### 청구항 5.

제 1 항에 있어서, 상기 제 1 절연막은 실리콘질화막, 실리콘산화막과 같은 무기물로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 6.

제 1 항에 있어서, 상기 제 1 절연막과 제 2 절연막은 유기물로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 7.

제 6 항에 있어서, 상기 제 1 절연막과 제 2 절연막은 서로 다른 유전율을 가진 유기물로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 8.

제 7 항에 있어서, 상기 제 1 절연막은 상기 제 2 절연막에 비해 더 큰 유전율을 가진 유기물로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 9.

제 1 항에 있어서, 상기 곡면은 볼록한 반원 형태로 하부의 백라이트로부터 평행하게 입사되는 광을 소정 각도로 굴절시켜 상부의 공통전극과 화소전극 이외의 개구부로 나오도록 하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 10.

제 1 항에 있어서, 포토리소그래피공정을 이용하여 상기 제 1 절연막을 선택적으로 패터닝함으로써 상기 공통전극과 화소전극 하부의 상기 제 1 절연막 표면에 곡면을 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 11.

제 1 항에 있어서, 상기 곡면을 가진 제 1 절연막을 형성하는 단계는

상부에 음각을 포함하는 몰드가 형성되어 있는 마스터 기판을 준비하는 단계;

상기 몰드의 음각 내부에 유기물을 채우는 단계;

상기 마스터 기판을 상기 기판 표면과 접촉시키는 단계;

상기 유기물을 경화시키는 단계; 및

상기 마스터 기판을 제거하여 상기 경화된 유기물을 상기 기판의 제 1 절연막 표면으로 전이시키는 단계로 이루어진 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

#### 청구항 12.

제 11 항에 있어서, 상기 몰드는 PDMS(polydimethylsiloxane) 또는 실리콘 고무로 형성하는 것을 특징으로 하는 횡전계 방식 액정표시장치의 제조방법.

### 청구항 13.

제 11 항에 있어서, 상기 몰드는 상기 기관의 제 1 절연막 표면에 곡면을 형성하도록 오목한 반원 형태의 음각을 가지는 것을 특징으로 하는 횡전계방식 액정표시장치의 제조방법.

### 청구항 14.

기관에 중첩으로 배열되어 복수개의 화소영역을 정의하는 복수개의 게이트라인과 데이터라인;

상기 게이트라인과 데이터라인에 각각 연결되는 게이트전극과 소오스/드레인전극 및 상기 소오스전극과 드레인전극간에 전도채널을 형성하는 채널층으로 이루어진 박막 트랜지스터;

상기 화소영역에 교대로 배치되어 횡전계를 발생시키는 공통전극 및 화소전극; 및

상기 공통전극과 화소전극 중 적어도 어느 하나의 하부에 형성되어 상기 공통전극과 화소전극 이외의 화소영역으로 백라이트 광을 굴절시키는 곡면을 가진 절연막을 포함하는 횡전계방식 액정표시장치.

### 청구항 15.

제 14 항에 있어서, 상기 절연막 상부에 형성되는 평탄화막을 추가로 포함하는 것을 특징으로 하는 횡전계방식 액정표시장치.

### 청구항 16.

제 14 항에 있어서, 상기 절연막은 무기물로 이루어진 것을 특징으로 하는 횡전계방식 액정표시장치.

### 청구항 17.

제 15 항에 있어서, 상기 절연막은 상기 평탄화막에 비해 더 큰 유전율을 가진 유기물로 이루어진 것을 특징으로 하는 횡전계방식 액정표시장치.

### 청구항 18.

제 14 항에 있어서, 상기 곡면은 볼록한 반원 또는 탄원 형태로 이루어진 것을 특징으로 하는 횡전계방식 액정표시장치.

### 청구항 19.

제 14 항에 있어서, 상기 곡면은 상기 절연막과 다른 유기물로 이루어진 것을 특징으로 하는 횡전계방식 액정표시장치.

### 청구항 20.

매트릭스 형태의 화소영역으로 구분되는 기판;

상기 화소영역에 형성된 스위칭소자;

상기 화소영역에 형성되어 횡전계를 발생시키는 공통전극과 화소전극; 및

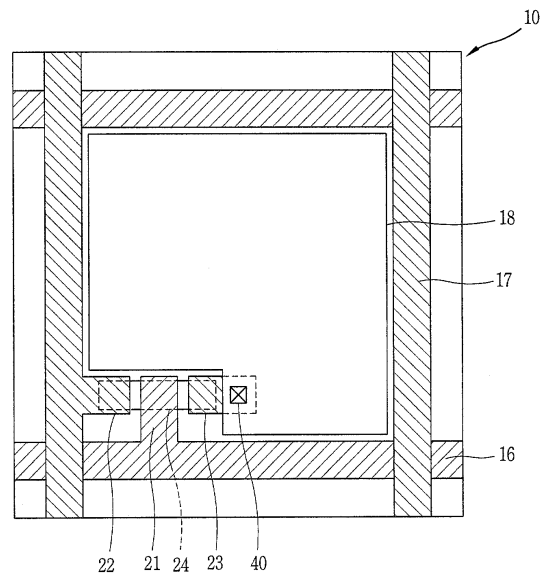
상기 공통전극과 화소전극 중 적어도 어느 하나의 하부에 형성되어 상기 공통전극과 화소전극 이외의 화소영역으로 백라이트 광을 굴절시키는 유전체를 포함하는 횡전계방식 액정표시장치.

## 청구항 21.

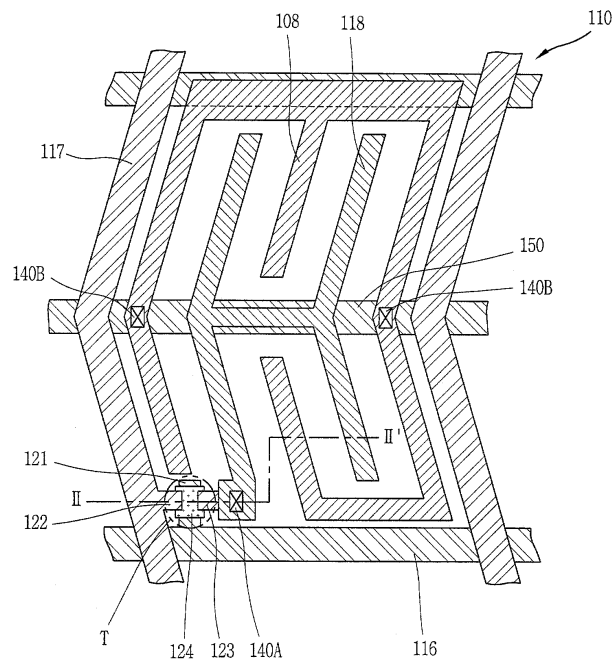
제 20 항에 있어서, 상기 유전체는 곡면을 가진 절연막인 것을 특징으로 하는 횡전계방식 액정표시장치.

도면

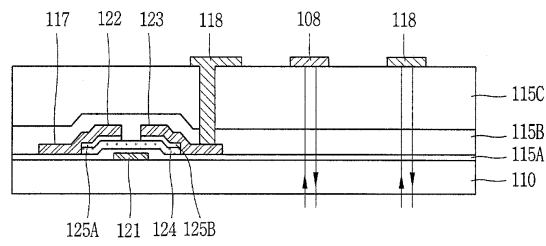
도면1



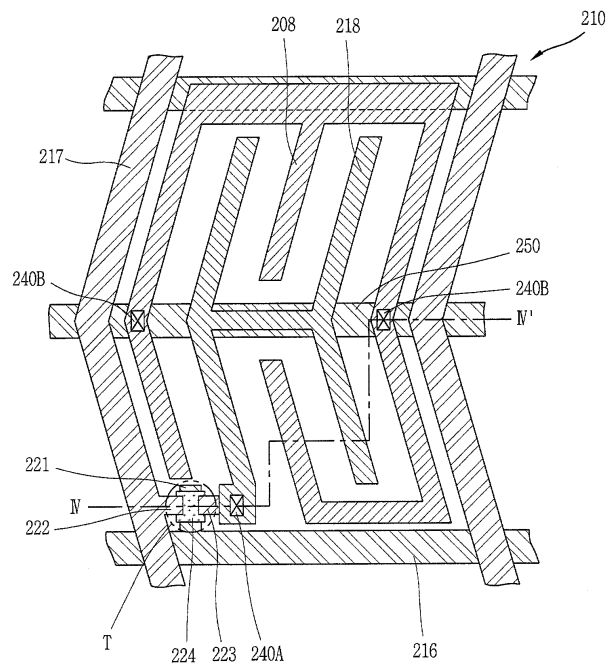
도면2



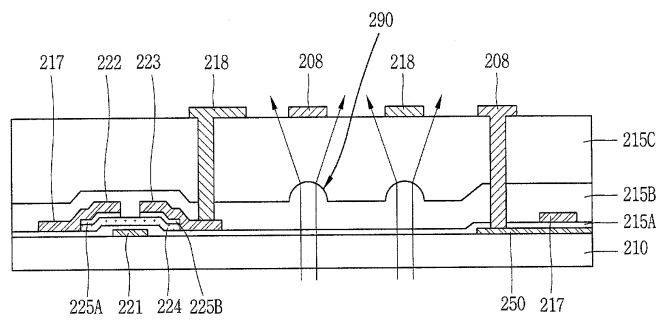
도면3



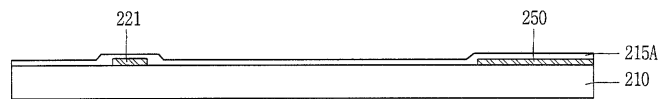
도면4



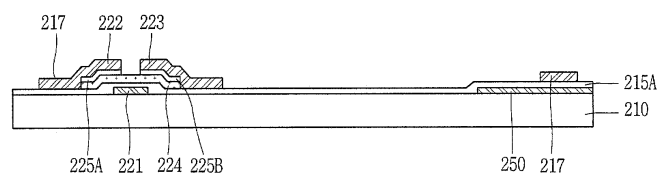
도면5



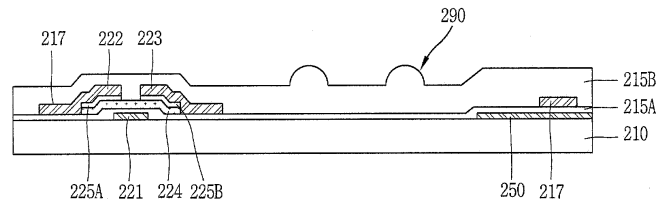
도면6a



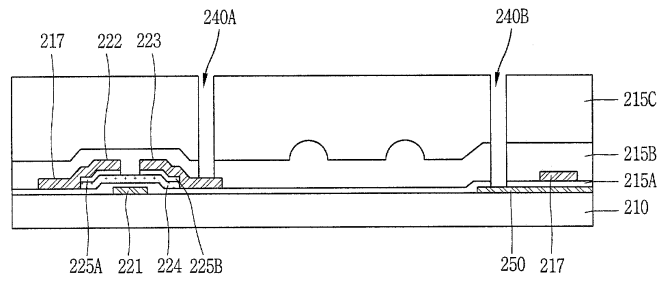
도면6b



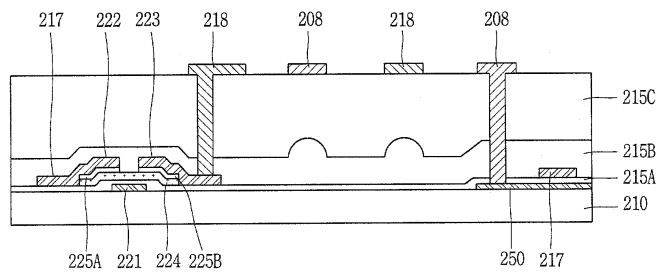
도면6c



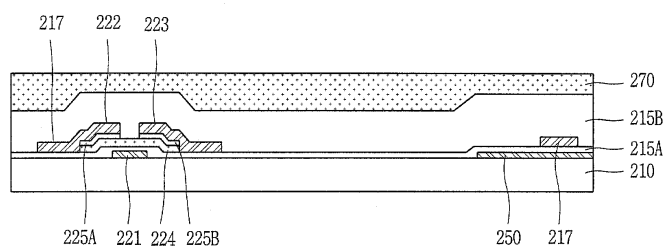
도면6d



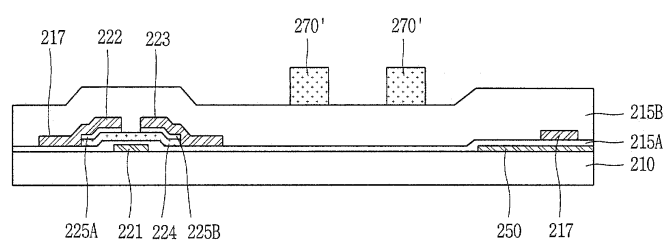
도면6e



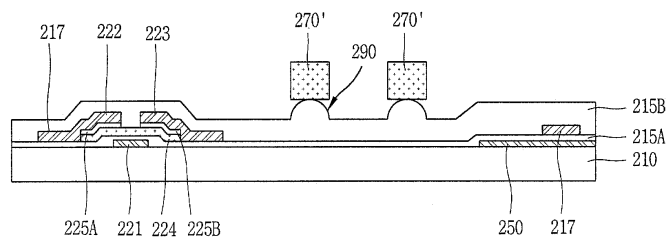
도면7a



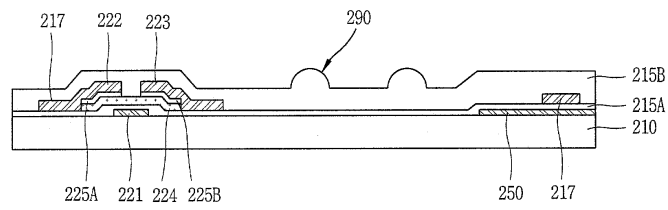
도면7b



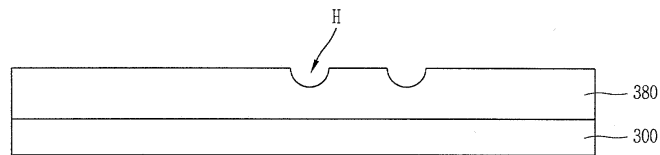
도면7c



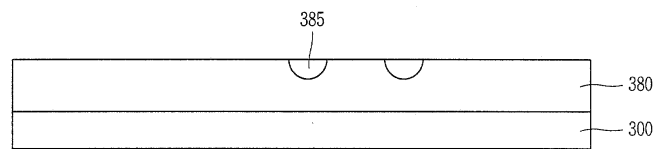
도면7d



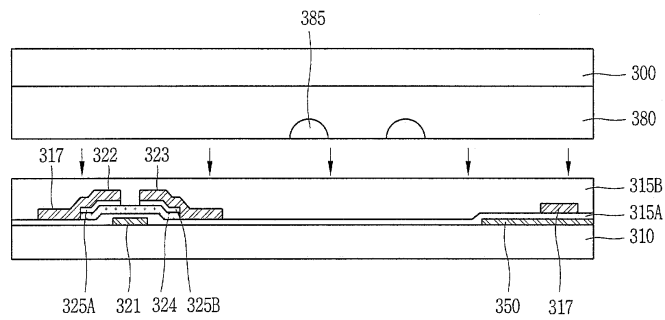
도면8a



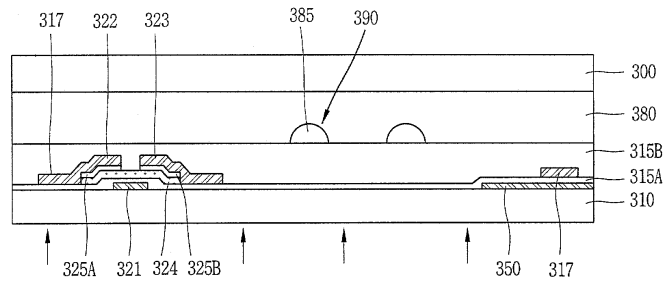
도면8b



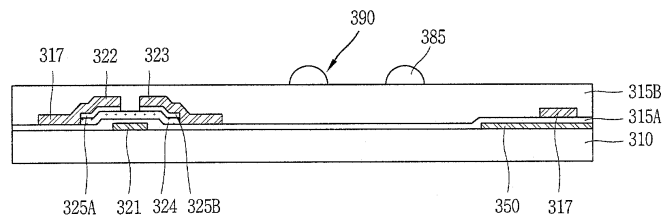
도면8c



도면8d



도면8e



|                |                                                     |         |            |
|----------------|-----------------------------------------------------|---------|------------|
| 专利名称(译)        | 横向电场型液晶显示装置及其制造方法                                   |         |            |
| 公开(公告)号        | <a href="#">KR1020060038256A</a>                    | 公开(公告)日 | 2006-05-03 |
| 申请号            | KR1020040087478                                     | 申请日     | 2004-10-29 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                            |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                           |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                           |         |            |
| [标]发明人         | CHAE GEESUNG                                        |         |            |
| 发明人            | CHAE, GEESUNG                                       |         |            |
| IPC分类号         | G02F1/1335                                          |         |            |
| CPC分类号         | G02F1/133345 G02F1/133504 G02F1/134363 G02F1/136227 |         |            |
| 代理人(译)         | PARK , JANG WON                                     |         |            |
| 其他公开文献         | KR100745416B1                                       |         |            |
| 外部链接           | <a href="#">Espacenet</a>                           |         |            |

#### 摘要(译)

用途：提供面内切换模式LCD（液晶显示器）和制造LCD的方法，以通过在公共电极和像素电极下形成具有突起的绝缘层来提高亮度。

