



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2013년12월11일  
 (11) 등록번호 10-1340052  
 (24) 등록일자 2013년12월04일

(51) 국제특허분류(Int. Cl.)  
 G02F 1/136 (2006.01) G02F 1/1333 (2006.01)  
 (21) 출원번호 10-2007-0085341  
 (22) 출원일자 2007년08월24일  
 심사청구일자 2012년08월24일  
 (65) 공개번호 10-2009-0020772  
 (43) 공개일자 2009년02월27일  
 (56) 선행기술조사문헌  
 KR100314949 B1  
 KR1020020004352 A  
 KR1020050085529 A

(73) 특허권자  
**삼성디스플레이 주식회사**  
 경기도 용인시 기흥구 삼성2로 95 (농서동)  
 (72) 발명자  
**김중성**  
 경북 포항시 남구 효자동 포항공과대학교 대학원  
 아파트 3동1402호  
**이성준**  
 서울특별시 마포구 양화로23길 10-16 (동교동)  
 (뒷면에 계속)  
 (74) 대리인  
**오세준, 권혁수, 송윤호**

전체 청구항 수 : 총 20 항

심사관 : 신창우

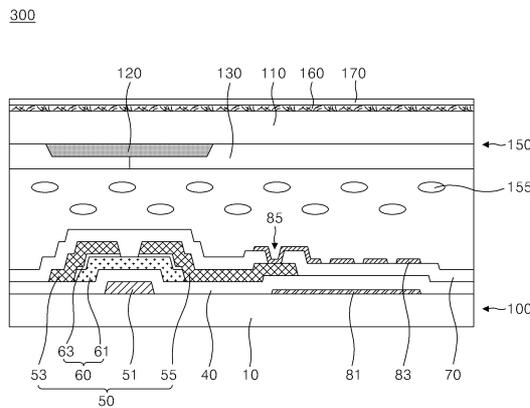
**(54) 발명의 명칭 액정 표시 패널 및 이의 제조 방법**

**(57) 요약**

본 발명은 PLS 모드 또는 TSP 기술 등을 적용한 액정 표시 패널에 형성되는 대전 방지막의 제조 공정을 단순화하며 제조 비용을 절감할 수 있는 액정 표시 패널 및 이의 제조 방법에 관한 것이다.

본 발명에 따른 액정 표시 패널은 제 1 기판에 박막 트랜지스터 어레이가 형성되는 박막 트랜지스터 기판; 상기 제 1 기판과 대향되는 제 2 기판에 대전 방지막이 형성되는 대향 기판; 및 상기 박막 트랜지스터 기판 및 상기 대향 기판 사이에 형성되는 액정을 포함하며, 상기 대전 방지막은 전도성 나노 와이어를 포함하여 이루어지며 상기 박막 트랜지스터 기판과 마주하는 상기 제 2 기판의 이면에 형성된다.

**대표도** - 도2



(72) 발명자

**이우재**

경기도 용인시 기흥구 구성로 90, 삼성래미안2차아파트 205동 604호 (언남동)

**사관**

경기도 수원시 영통구 매영로310번길 12, 신나무실5단지아파트 533동 404호 (영통동)

---

**특허청구의 범위**

**청구항 1**

제 1 기판에 박막 트랜지스터 어레이가 형성되는 박막 트랜지스터 기판;

상기 제 1 기판과 대향되는 제 2 기판에 대전 방지막이 형성되는 대향 기판; 및

상기 박막 트랜지스터 기판 및 상기 대향 기판 사이에 형성되는 액정을 포함하며,

상기 대전 방지막은

전도성 나노 와이어를 포함하여 이루어지며 상기 박막 트랜지스터 기판과 마주하는 상기 제 2 기판의 이면에 형성되는 것을 특징으로 하는 액정 표시 패널.

**청구항 2**

제 1 항에 있어서,

상기 전도성 나노 와이어는 전기 전도성 물질로 이루어진 것을 특징으로 하는 액정 표시 패널.

**청구항 3**

제 2 항에 있어서,

상기 전기 전도성 물질은 금(Au), 은(Ag), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 구리(Cu), 탄소(C), 알루미늄(Al), 주석(Sn) 및 티탄(Ti)으로 이루어진 군에서 선택되는 적어도 하나의 원소 또는 이들의 혼합물로 이루어진 것을 특징으로 하는 액정 표시 패널.

**청구항 4**

제 1 항에 있어서,

상기 대전 방지막 상에 형성되는 오버 코트층을 더 포함하는 것을 특징으로 하는 액정 표시 패널.

**청구항 5**

제 4 항에 있어서,

상기 오버 코트층은 1nm ~ 10 $\mu$ m의 두께로 형성되는 것을 특징으로 하는 액정 표시 패널.

**청구항 6**

제 4 항에 있어서,

상기 오버 코트층은 투명성을 갖는 합성 수지로 형성되는 것을 특징으로 하는 액정 표시 패널.

**청구항 7**

제 1 항에 있어서,

상기 대전 방지막은 고분자 물질을 더 포함하여 이루어지는 것을 특징으로 하는 액정 표시 패널.

**청구항 8**

제 7 항에 있어서,  
 상기 고분자 물질은 수용성 고분자 물질인 것을 특징으로 하는 액정 표시 패널.

**청구항 9**

제 8 항에 있어서,  
 상기 수용성 고분자 물질은 폴리 3,4-에틸렌디옥시티오펜(poly(3,4-etylenedioxythiophene)), 수분산 우레탄(Urethane) 및 수분산 폴리우레탄(Polyurethane)으로 이루어진 군에서 선택되는 적어도 하나의 물질인 것을 특징으로 하는 액정 표시 패널.

**청구항 10**

제 1 항에 있어서,  
 상기 대전 방지막 상에 배치되는 보호 필름을 더 포함하는 것을 특징으로 하는 액정 표시 패널.

**청구항 11**

제 1 항에 있어서,  
 상기 제 1 기관 및 상기 제 1 기관과 대향되는 제 2 기관 사이에 형성되는 터치 감지부를 더 포함하는 것을 특징으로 하는 액정 표시 패널.

**청구항 12**

제 1 기관에 박막 트랜지스터 어레이가 형성되는 박막 트랜지스터 기관을 마련하는 단계;  
 상기 제 1 기관과 대향되는 제 2 기관을 포함하는 대향 기관을 마련하는 단계;  
 상기 박막 트랜지스터 기관과 상기 대향 기관을 합착하고 상기 박막 트랜지스터 기관과 상기 대향 기관 사이에 액정을 주입하는 단계; 및  
 상기 박막 트랜지스터 기관과 마주하는 상기 제 2 기관의 이면에 전도성 나노 와이어로 이루어진 대전 방지막을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 13**

제 12 항에 있어서,  
 상기 대전 방지막을 형성하는 단계는  
 상기 전도성 나노 와이어를 포함하는 용액을 습식 코팅하여 대전 방지막을 형성하는 단계인 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 14**

제 13 항에 있어서,

상기 전도성 나노 와이어는 전기 전도성 물질로 이루어지는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 15**

제 14 항에 있어서,

상기 전기 전도성 물질은 금(Au), 은(Ag), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 구리(Cu), 탄소(C), 알루미늄(Al), 주석(Sn) 및 티탄(Ti)으로 이루어진 군에서 선택되는 적어도 하나의 원소 또는 이들의 혼합물로 이루어지는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 16**

제 13항에 있어서,

상기 전도성 나노 와이어를 포함하는 용액은 고분자 물질을 더 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 17**

제 12 항에 있어서,

상기 대전 방지막 상에 오버 코트층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 18**

제 17 항에 있어서,

상기 오버 코트층을 형성하는 단계는

습식 코팅으로 합성 수지를 대전 방지막 상에 코팅하는 단계; 및

상기 대전 방지막 상에 코팅된 합성 수지를 경화시키는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 19**

제 12 항에 있어서,

상기 대전 방지막 상에 보호 필름을 부착하는 단계를 더 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**청구항 20**

제 12 항에 있어서,

상기 제 1 기관 및 상기 제 1 기관과 대향되는 제 2 기관 사이에 터치 감지부를 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 액정 표시 패널에 관한 것으로, 구체적으로 플랜 투 라인 스위칭(Plane to Line Switching : 이하 PLS) 모드 및 터치 스크린 패널(Touch Screen Panel : 이하 TSP)의 액정 표시 패널에 관한 것이다.

**배경기술**

[0002] 현대사회가 정보 사회화 되어감에 따라 정보 표시 장치의 하나의 액정 표시 장치(Liquid Crystal Display : LCD)의 중요성이 점차 증가하고 있다. 액정 표시 장치는 고가이지만 음극선관(Cathode Ray Tube : CRT), 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 등의 다른 표시 장치에 비해 소형화, 경량화, 박형화가 가능하며 저소비 전력구동이 가능하다는 등의 장점을 갖고 있어 그 응용 범위가 점차 넓어지고 있는 추세에 있다. 액정 표시 장치는 액정 표시 패널에 매트릭스 형태로 배열된 액정셀들 각각이 비디오 신호에 따라 광투광율을 조절하게 함으로써 화상을 표시하게 된다.

[0003] 액정 표시 장치는 액정 분자의 배열에 따라 대표적으로 IPS(In Plane Switching) 모드 및 PLS 모드로 나뉘어진다.

[0004] 구체적으로, PLS 모드는 각 화소 영역에 절연막을 사이에 둔 공통 전극과 화소 전극이 프린지 전계를 형성하여 상/하판 사이에 채워진 액정 분자들이 각 화소 영역에서 동작된다. 그러나, PLS 모드는 한 기관에 전극을 형성하여 전계를 발생하므로 정전기에 매우 취약한 구조를 나타낸다.

[0005] 한편, 액정 표시 장치에는 화상 표시면에 사용자가 펜이나 손가락으로 화면을 가압하면 정보를 입력받는 터치 표시 패널이 있다. 이러한, 터치 표시 패널 또한 화상 표시면에 펜이나 손가락으로 화면을 가압하므로 정전기에 매우 취약한 구조를 나타낸다.

[0006] 이에 따라 종래의 경우, PLS 모드 및 TSP 기술을 사용한 액정 표시 패널의 대향 기관의 배면에 인듐 틴 옥사이드(Indium Tin Oxide : 이하 ITO)으로 이루어진 대전 방지막을 증착하여 정전기를 개선하였다. 그러나, 대전 방지막으로 사용하는 ITO는 표시 패널의 화소 전극 및 공통 전극에서 사용하는 ITO와 증착 조건이 상이하므로 별도의 제작이 필요하여 제작 비용이 증가하는 문제가 발생한다. 또한, 대전 방지막으로 사용하는 ITO는 보호막 없이 표면에 드러나 있으므로 스크래치(Scratch) 발생에 취약하여 불량률이 높아지는 단점이 발생한다.

**발명의 내용**

**해결하고자하는 과제**

[0007] 본 발명이 해결하고자 하는 과제는 PLS 모드 또는 TSP 기술 등을 적용한 액정 표시 패널에 형성되는 대전 방지막의 제조 공정을 단순화하며 제조 비용을 절감할 수 있는 액정 표시 패널 및 이의 제조 방법에 관한 것이다.

**과제 해결수단**

[0008] 상기 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 패널은 제 1 기관에 박막 트랜지스터 어레이가 형성되는 박막 트랜지스터 기관; 상기 제 1 기관과 대향되는 제 2 기관에 대전 방지막이 형성되는 대향 기관; 및 상기 박막 트랜지스터 기관 및 상기 대향 기관 사이에 형성되는 액정을 포함하며, 상기 대전 방지막은 전도성 나노 와이어를 포함하여 이루어지며 상기 박막 트랜지스터 기관과 마주하는 상기 제 2 기관의 이면에 형성된다.

[0009] 한편, 상기 전도성 나노 와이어는 전기 전도성 물질로 이루어질 수 있다.

[0010] 여기서, 상기 전기 전도성 물질은 금(Au), 은(Ag), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 구리(Cu), 탄소(C), 알루미늄(Al), 주석(Sn) 및 티탄(Ti)으로 이루어진 군에서 선택되는 적어도 하나의 원소 또는 이들의 혼합물로 이루어질 수 있다.

[0011] 또한, 상기 액정 표시 패널은 상기 대전 방지막 상에 형성되는 오버 코트층을 더 포함할 수 있다.

[0012] 그리고, 상기 오버 코트층은 1nm ~ 10 $\mu$ m의 두께로 형성될 수 있다.

[0013] 이러한, 상기 오버 코트층은 투명성을 갖는 합성 수지로 형성될 수 있다.

- [0014] 한편, 상기 대전 방지막은 고분자 물질을 더 포함하여 이루어질 수 있다.
- [0015] 그리고, 상기 고분자 물질은 수용성 고분자 물질일 수 있다.
- [0016] 여기서, 상기 수용성 고분자 물질은 폴리 3,4-에틸렌디옥시티오펜(poly(3,4-ethylenedioxythiophene)), 수분산 우레탄(Urethane) 및 수분산 폴리우레탄(Polyurethane)으로 이루어진 군에서 선택되는 적어도 하나의 물질로 이루어질 수 있다.
- [0017] 한편, 상기 액정 표시 패널은 상기 대전 방지막 상에 배치되는 보호 필름을 더 포함할 수 있다.
- [0018] 또한, 상기 액정 표시 패널은 상기 제 1 기판 및 상기 제 1 기판과 대향되는 제 2 기판 사이에 형성되는 터치 감지부를 더 포함할 수 있다.
- [0019] 상기 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 패널의 제조 방법은 제 1 기판에 박막 트랜지스터 어레이가 형성되는 박막 트랜지스터 기판을 마련하는 단계; 상기 제 1 기판과 대향되는 제 2 기판을 포함하는 대향 기판을 마련하는 단계; 상기 박막 트랜지스터 기판과 상기 대향 기판을 합착하고 상기 박막 트랜지스터 기판과 상기 대향 기판 사이에 액정을 주입하는 단계; 및 상기 박막 트랜지스터 기판과 마주하는 상기 제 2 기판의 이면에 전도성 나노 와이어로 이루어진 대전 방지막을 형성하는 단계를 포함한다.
- [0020] 그리고, 상기 대전 방지막을 형성하는 단계는 상기 전도성 나노 와이어를 포함하는 용액을 습식 코팅하여 대전 방지막을 형성하는 단계를 포함할 수 있다.
- [0021] 한편, 상기 전도성 나노 와이어는 전기 전도성 물질로 이루어질 수 있다.
- [0022] 여기서, 상기 전기 전도성 물질은 금(Au), 은(Ag), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 구리(Cu), 탄소(C), 알루미늄(Al), 주석(Sn) 및 티탄(Ti)으로 이루어진 군에서 선택되는 적어도 하나의 원소 또는 이들의 혼합물로 이루어질 수 있다.
- [0023] 여기서, 상기 전도성 나노 와이어를 포함하는 용액은 고분자 물질을 더 포함할 수 있다.
- [0024] 한편, 상기 액정 표시 패널의 제조 방법은 상기 대전 방지막 상에 오버 코트층을 형성하는 단계를 더 포함할 수 있다.
- [0025] 그리고, 상기 오버 코트층을 형성하는 단계는 습식 코팅으로 합성 수지를 대전 방지막 상에 코팅하는 단계; 및 상기 대전 방지막 상에 코팅된 합성 수지를 경화시키는 단계를 포함할 수 있다.
- [0026] 한편, 상기 액정 표시 패널의 제조 방법은 상기 대전 방지막 상에 보호 필름을 부착하는 단계를 더 포함할 수 있다.
- [0027] 그리고, 상기 액정 표시 패널의 제조 방법은 상기 제 1 기판 및 상기 제 1 기판과 대향되는 제 2 기판 사이에 터치 감지부를 형성하는 단계를 더 포함할 수 있다.
- [0028] 상기 과제 외에 본 발명의 다른 과제 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

**효 과**

- [0029] 본 발명에 따른 액정 표시 패널 및 이의 제조 방법은 전도성 나노 와이어를 이용하여 대전 방지막을 형성함으로써 제조 비용을 절감할 수 있는 효과가 있다. 또한, 대전 방지막 상에 오버 코트층 또는 보호 필름이 형성되어 외부에서 발생하는 스크래치로부터 대전 방지막을 보호하여 액정 표시 패널의 불량률을 줄일 수 있는 효과가 있다.

**발명의 실시를 위한 구체적인 내용**

- [0030] 본 발명의 바람직한 실시 예들을 도 1 내지 도 13을 참조하여 상세하게 설명하기로 한다.
- [0031] 도 1은 본 발명의 제 1 실시예에 따른 액정 표시 패널을 도시한 사시도이고, 도 2는 도 1에 도시한 액정 표시 패널을 도시한 단면도이다.
- [0032] 도 1 및 도 2를 참고하면, 본 발명의 실시예에 따른 액정 표시 패널(300)은 박막 트랜지스터 기관(100), 대향 기관(150) 및 액정(155)을 포함한다.
- [0033] 상기 박막 트랜지스터 기관(100)은 게이트 라인(20), 데이터 라인(30), 게이트 절연막(40), 박막 트랜지스터(50), 공통 전극(81), 화소 전극(83) 및 보호막(70)을 포함한다.
- [0034] 상기 게이트 라인(20)은 게이트 드라이버로부터 스캔 신호를 공급받는다. 게이트 라인(20)은 제 1 기관(10) 상에 형성되며 몰리브덴(Mo), 크롬(Cr), 은(Ag) 또는 텅스텐(W) 등을 포함하는 금속 물질이 단일층으로 형성되거나 이 금속 물질 등을 이용하여 복수층으로 적층된 구조로 형성된다.
- [0035] 상기 데이터 라인(30)은 데이터 드라이버로부터 화소 전압 신호를 공급받는다. 데이터 라인(30)은 게이트 라인(20)과 게이트 절연막(40)을 사이에 두고 교차하여 형성된다.
- [0036] 상기 게이트 절연막(40)은 게이트 라인(20) 및 데이터 라인(30) 사이에 형성되며 게이트 라인(20)을 포함하는 게이트 금속 패턴과 데이터 라인(30)을 포함하는 데이터 금속 패턴을 절연시킨다.
- [0037] 상기 박막 트랜지스터(50)는 게이트 라인(20)의 스캔 신호를 응답하여 데이터 라인(30)의 화소 전압 신호가 화소 전극(83)에 충전되도록 한다. 이를 위해, 박막 트랜지스터(50)는 게이트 라인(20)과 접속하는 게이트 전극(51), 데이터 라인(30)과 접속하는 소스 전극(53) 및 화소 전극(83)과 접속하는 드레인 전극(55)을 포함한다.
- [0038] 그리고, 박막 트랜지스터(50)는 소스 전극(53)과 드레인 전극(55) 사이에 채널을 형성하는 반도체 패턴(60)을 포함한다. 반도체 패턴(60)은 게이트 절연막(40)을 사이에 두고 게이트 전극(51)과 중첩되게 형성되는 활성층(61) 및 활성층(61) 상에 형성되어 데이터 라인(30), 소스 전극(53) 및 드레인 전극(55)과 오믹 접촉을 위한 오믹 접촉층(63)을 포함한다.
- [0039] 상기 공통 전극(81)은 액정 구동을 위한 기준 전압 즉 공통 전압을 액정(155)에 공급한다. 공통 전극(81)은 제 1 기관(10) 상에 형성되며 투명 전극으로 형성되는 것이 바람직하다.
- [0040] 상기 화소 전극(83)은 박막 트랜지스터(50)의 드레인 전극(55)과 접속되며 게이트 절연막(40) 및 보호막(70)을 사이에 두고 공통 전극(81)과 중첩되어 형성된다. 화소 전극(83)은 공통 전극(81)과 프린지 전계를 형성하기 위하여 다수의 슬릿이 형성된다. 화소 전극(83)은 박막 트랜지스터(50)를 통해 화소 전압 신호가 공급되면 공통 전압이 공통 전극(81)과 프린지 전계를 형성하여 수평 방향으로 배열된 액정(155)들을 유전 이방성에 의해 회전되게 한다.
- [0041] 상기 보호막(70)은 데이터 라인(30) 및 박막 트랜지스터(50)를 보호하며 데이터 라인(30) 및 박막 트랜지스터(50) 상에 형성된다. 그리고, 보호막(70)은 콘택홀(85)을 포함하며 콘택홀(85)을 통해 화소 전극(83)과 드레인 전극(55)이 접속한다.
- [0042] 상기 대향 기관(150)은 블랙 매트릭스(120), 컬러필터(130), 대전 방지막(160) 및 오버 코트층(170)을 포함한다.
- [0043] 상기 블랙 매트릭스(120)는 컬러필터(130)가 형성될 영역을 구분하도록 제 2 기관(110) 상에 매트릭스 형태로 형성된다. 그리고, 블랙 매트릭스(120)는 박막 트랜지스터 기관(100)의 게이트 라인(20) 및 데이터 라인(30), 박막 트랜지스터(50)와 중첩되도록 형성된다.
- [0044] 상기 컬러필터(130)는 블랙 매트릭스(120)에 의해 구분된 영역에 형성된다. 그리고, 컬러필터(130)는 화상을 구현하기 위해 적색(R), 녹색(G), 청색(B) 컬러필터를 포함한다. 컬러필터(130)의 색의 배치는 적색(R), 녹색(G), 청색(B) 컬러필터가 일렬로 배치된 스트라이프 형태를 가진다.
- [0045] 상기 대전 방지막(160)은 제 2 기관(110)의 배면(115)에 형성된다. 구체적으로, 대전 방지막(160)은 박막 트랜지스터 기관(100)과 마주하는 제 2 기관(110)의 이면에 형성된다. 그리고, 대전 방지막(160)은 투명 도전층으로 이루어지는 것이 바람직하다.
- [0046] 상기 오버 코트층(170)은 대전 방지막(160) 상에 형성된다.

- [0047] 상기 액정(155)은 유전율 이방성 및 굴절률 이방성을 갖는 물질로 이루어진다. 그리고, 액정(155)은 박막 트랜지스터 기관(100)의 공통 전극(81)과 화소 전극(83) 간에 형성되는 수평 전계에 의해 수평 방향으로 배열된다.
- [0048] 이하, 도 3 및 도 4를 참조하여 대전 방지막 및 오버 코트층에 대해 좀 더 자세히 설명하기로 한다.
- [0049] 도 3은 도 2에 도시한 대전 방지막 및 오버 코트층을 설명하기 위해 확대 도시한 단면도이고, 도 4는 도 3에 도시한 대전 방지막을 주사 전자 현미경으로 관찰한 사진이다.
- [0050] 도 3을 참조하면, 대전 방지막(160)은 전도성 나노 와이어(165)가 포함된 수용성 용액이 코팅되어 형성된다. 전도성 나노 와이어(165)는 전기 전도성 물질로 이루어질 수 있다. 예를 들어, 전기 전도성 물질은 금(Au), 은(Ag), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 구리(Cu), 탄소(C), 알루미늄(Al), 주석(Sn) 및 티탄(Ti) 등과 같은 전기 전도성 물질 중 적어도 하나의 원소 또는 이러한 원소 중 적어도 하나의 혼합물로 형성될 수 있다. 여기서, 전기 전도성 물질은 은(Ag)으로 이루어지는 것이 가장 바람직하다. 그리고, 전도성 나노 와이어(165)의 두께는 도 4에 도시된 바와 같이 20nm ~ 40nm로 형성될 수 있고, 길이는 5 $\mu$ m ~ 10 $\mu$ m로 형성될 수 있다.
- [0051] 한편, 대전 방지막(160)의 면저항은 500 $\Omega$ /sq이하로 형성될 수 있다. 이에 따라, 대전 방지막(160)의 면저항은 종래 대전 방지막으로 사용하는 ITO의 면저항 1k $\Omega$ /sq보다 낮게 형성되어 대전처리가 향상되는 효과가 발생한다.
- [0052] 오버 코트층(170)은 대전 방지막(160) 상에 형성된다. 따라서, 오버 코트층(170)은 표면이 거친 대전 방지막(160)을 평탄화시키고 대전 방지막(160)을 외부에서 발생하는 스크래치로부터 보호하는 보호층 역할을 할 수 있다.
- [0053] 오버 코트층(170)은 투명성을 갖는 합성 수지로 형성될 수 있다. 구체적으로, 오버 코트층(170)은 아크릴 수지(PolyMethly MethAcrylate : PMMA), 폴리아미드(PolyAmide : PA), 폴리우레탄 수지(PolyUrethane Resin : PUR) 및 에폭시 수지(Epoxy Resin)로 이루어진 군에서 적어도 하나의 물질로 형성될 수 있다.
- [0054] 그리고, 오버 코트층(170)의 두께(d1)는 1nm ~ 10 $\mu$ m로 형성되는 것이 바람직하다. 그 이유는, 오버 코트층(170)의 두께(d1)가 1nm 미만이면 오버 코트층(170)의 목적인 대전 방지막(160)을 덮어주는 보호층 역할을 충분히 해줄 수가 없는 문제가 발생하기 때문이다. 그리고, 오버 코트층(170)의 두께(d1)가 10 $\mu$ m 이상이면 보호층의 역할을 충분히 해주지만 오버 코트층(170) 형성 시 코팅이 너무 두꺼워져서 경화 등의 열 처리시에 제 2 기관의 변형을 일으키는 문제가 발생하기 때문이다.
- [0055] 도 5는 본 발명의 제 2 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
- [0056] 도 5를 참조하면, 액정 표시 패널(300)은 대향 기관(150), 액정(도시하지 않음) 및 박막 트랜지스터 기관(100)을 포함한다.
- [0057] 상기 대향 기관(150)은 제 2 기관(110), 블랙 매트릭스(120), 컬러필터(130), 대전 방지막(160) 및 보호 필름(175)을 포함한다.
- [0058] 상기 대전 방지막(160)은 박막 트랜지스터 기관(100)과 마주하는 제 2 기관(110)의 이면에 형성되며 보호 필름(175)은 대전 방지막(160) 상에 배치된다.
- [0059] 상기 블랙 매트릭스(120)는 제 2 기관(110) 상에 형성되며 컬러필터(130)가 형성될 영역을 구분한다.
- [0060] 상기 컬러필터(130)는 화상을 구현하기 위해 적색(R), 녹색(G) 및 청색(B) 컬러필터를 포함한다.
- [0061] 상기 액정은 박막 트랜지스터 기관(100)의 공통 전극(81)과 화소 전극(83) 간에 형성되는 수평 전계에 의해 수평 방향으로 배열된다.
- [0062] 상기 박막 트랜지스터 기관(100)은 제 1 기관(10) 상에 형성되는 게이트 라인(20), 게이트 라인(20)과 게이트 절연막(40)을 사이에 두고 형성되는 데이터 라인(30), 게이트 라인(20) 및 데이터 라인(30)과 접속하는 박막 트랜지스터(50)를 포함한다. 그리고, 박막 트랜지스터 기관(100)은 콘택홀(85)을 통해 박막 트랜지스터(50)와 접속하는 화소 전극(83), 게이트 절연막(40) 및 보호막(70)을 사이에 두고 화소 전극(83)과 중첩되는 공통 전극(81)을 포함한다.

- [0063] 이하, 도 6을 참조하여 본 발명의 제 2 실시예에 따른 대전 방지막 및 보호 필름에 대해 좀 더 자세히 설명하기로 한다.
- [0064] 도 6은 도 5에 도시한 대전 방지막 및 보호 필름을 설명하기 위해 확대 도시한 단면도이다.
- [0065] 도 6을 참조하면, 대전 방지막(160)은 전도성 나노 와이어(165)로 이루어진다. 전도성 나노 와이어(165)는 전기 전도성 물질로 이루어질 수 있다. 예를 들어, 전도성 나노 와이어(165)는 은(Ag)으로 이루어지는 것이 가장 바람직하다. 한편, 대전 방지막(160)의 면저항은  $500\Omega/\text{sq}$ 이하로 형성될 수 있다.
- [0066] 보호 필름(175)은 대전 방지막(160) 상에 형성된다. 보호 필름(175)은 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate : PET), 폴리에틸렌 나프탈레이트(PolyEthylene Naphthalate : PEN), 폴리카보네이트(PolyCarbonate : PC) 및 폴리에테르술폰(PolyEhterSulfone : PES) 등과 같은 수지로 형성될 수 있다. 보호 필름(175)은 외부에서 발생하는 스크래치로부터 대전 방지막(160)을 보호하여 액정 표시 패널(300)의 불량률을 줄일 수 있는 효과가 발생한다.
- [0067] 그리고, 보호 필름(175) 하부에는 점착막(173)이 형성될 수 있다. 점착막(173)은 전도성 나노 와이어(165)에 의해 표면이 고르지 못한 대전 방지막(160)을 평탄화시킨다. 이에 따라, 점착막(173)의 두께( $d_2$ )는  $15\mu\text{m}$  이상으로 형성되는 것이 바람직하다. 그 이유는, 점착막(173)의 두께( $d_2$ )가  $15\mu\text{m}$  이하이면 표면이 고르지 못한 대전 방지막(160)을 평탄화시킬 수 없기 때문이다.
- [0068] 도 7은 본 발명의 제 3 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
- [0069] 도 7을 참조하면, 액정 표시 패널(300)은 대향 기관(150), 액정(도시하지 않음) 및 박막 트랜지스터 기관(100)을 포함한다.
- [0070] 상기 대향 기관(150)은 제 2 기관(110), 블랙 매트릭스(120), 컬러필터(130), 대전 방지막(160) 및 보호 필름(175)을 포함한다.
- [0071] 상기 대전 방지막(160)은 박막 트랜지스터 기관(100)과 마주하는 제 2 기관(110)의 이면에 형성되며 대전 방지막(160) 및 보호 필름(175)을 포함한다.
- [0072] 상기 대전 방지막(160)은 박막 트랜지스터 기관(100)과 마주하는 제 2 기관(110)의 이면에 형성된다. 대전 방지막(160)은 전도성 나노 와이어(165) 및 고분자 물질로 이루어진다. 구체적으로, 대전 방지막(160)은 전도성 나노 와이어(165)가 형성된 수용성 용액에 수용성 고분자 물질을 첨가하여 이루어진다. 수용성 고분자 물질은 폴리 3,4-에틸렌디옥시티오펜(poly(3,4-etylenedioxythiophene)) 및 수분산 에멀전(Emulsion)으로 이루어진 군에서 선택되는 적어도 하나의 물질로 이루어질 수 있다. 여기서, 수분산 에멀전은 수분산 우레탄(Urethane) 및 수분산 폴리우레탄(Polyurethane) 등을 포함한다.
- [0073] 고분자 물질을 포함하는 대전 방지막(160)은 제 2 기관(110)과의 접착력이 상승되어 면저항이 낮아져서 대전처리가 상승되는 효과가 발생한다. 여기서, 전도성 나노 와이어(165)는 전기 전도성 물질인 은(Ag)으로 이루어지는 것이 바람직하다.
- [0074] 상기 보호 필름(175)은 대전 방지막(160) 상에 형성되며 외부에서 발생하는 스크래치 등으로부터 대전 방지막(160)을 보호한다. 보호 필름(175)에 대한 상세한 설명은 제 2 실시예에서 설명하였으므로 생략하기로 한다. 여기서는 대전 방지막(160) 상에 보호 필름(175)이 배치되는 것을 예를 들어 설명하였지만 제 1 실시예에서 설명한 오버 코트층이 형성될 수도 있다.
- [0075] 상기 블랙 매트릭스(120)는 제 2 기관(110) 상에 형성되며 컬러필터(130)가 형성될 영역을 구분하며, 상기 컬러필터(130)는 화상을 구현하기 위해 적색(R), 녹색(G) 및 청색(B) 컬러필터를 포함한다.
- [0076] 상기 액정은 박막 트랜지스터 기관(100)의 공통 전극(81)과 화소 전극(83) 간에 형성되는 수평 전계에 의해 수평 방향으로 배열된다.
- [0077] 상기 박막 트랜지스터 기관(100)은 제 1 기관(10), 게이트 라인(20), 게이트 절연막(40), 데이터 라인(30), 박막 트랜지스터(50), 화소 전극(83), 공통 전극(81), 보호막(70)을 포함한다. 여기서, 박막 트랜지스터 기관(100)의 구성 요소는 도 1 및 도 2에서 설명한 박막 트랜지스터 기관의 구성 요소와 동일하므로 상세한 설명은

생략하기로 한다.

- [0078] 도 8은 본 발명의 제 4 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
- [0079] 도 8을 참조하면, 액정 표시 패널(300)은 대향 기관(150), 박막 트랜지스터 기관(100), 액정(도시하지 않음), 컬럼 스페이서(190) 및 터치 감지부(200)를 포함한다. 여기서, 터치 감지부(200)는 터치 스페이서(193) 및 센서(195)를 포함한다.
- [0080] 상기 대향 기관(150)은 제 2 기관(110), 대전 방지막(160), 오버 코트층(170), 터치 스페이서(193), 블랙 매트릭스(120), 컬러필터(130) 및 공통 전극(81)을 포함한다.
- [0081] 상기 대전 방지막(160)은 제 2 기관(110)의 배면에 형성된다. 대전 방지막(160)은 전도성 나노 와이어(165)로 이루어진다. 전도성 나노 와이어(165)는 전기 전도성 물질로 이루어질 수 있다.
- [0082] 상기 오버 코트층(170)은 대전 방지막(160) 상에 형성되며 외부에서 발생하는 스크래치로부터 대전 방지막(160)을 보호한다.
- [0083] 여기서는 전도성 나노 와이어(165)를 포함하는 대전 방지막(160) 및 오버 코트층(170)을 포함하는 것을 예를 들었지만 여기에 한정되지 않고 제 2 및 제 3 실시예에 설명한 대전 방지막이 형성될 수도 있다.
- [0084] 상기 터치 스페이서(193)는 블랙 매트릭스(120) 상에 형성될 수 있다.
- [0085] 상기 블랙 매트릭스(120)는 제 2 기관(110) 상에 형성되며 컬러필터(130)가 형성될 영역을 구분하며, 상기 컬러필터(130)는 화상을 구현하기 위해 적색(R), 녹색(G) 및 청색(B) 컬러필터를 포함한다.
- [0086] 상기 공통 전극(81)은 컬러필터(130) 및 터치 스페이서(193)를 덮도록 형성된다. 터치 스페이서(193)를 덮는 공통 전극(81)은 외부에서 화면을 가압하면 박막 트랜지스터 기관(100)에 형성된 센서(195)와 접촉하여 외부에서의 입력을 검출할 수 있다.
- [0087] 상기 박막 트랜지스터 기관(100)은 제 1 기관(10)에 형성되는 게이트 라인(20), 게이트 라인(20)과 게이트 절연막(40)을 사이에 두고 중첩되는 데이터 라인(30), 게이트 라인(20) 및 데이터 라인(30)과 중첩되는 박막 트랜지스터(50)를 포함한다. 그리고, 박막 트랜지스터 기관(100)은 박막 트랜지스터(50)와 접속하는 화소 전극(83)을 포함한다.
- [0088] 또한, 박막 트랜지스터 기관(100)은 박막 트랜지스터(50)와 중첩되며 보호막(70) 상에 형성되는 센서(195)를 포함한다. 센서(195)는 대향 기관(150)의 터치 스페이서(193)와 마주보며 형성되며 외부에서 가압하기 전까지는 터치 스페이서(193)와 소정 간격 이격되어 형성된다.
- [0089] 상기 액정은 유전율 이방성 및 굴절률 이방성을 갖는 물질로 이루어진다. 그리고, 액정은 대향 기관(150) 및 박막 트랜지스터 기관(100) 사이에 형성된다.
- [0090] 상기 컬럼 스페이서(190)는 박막 트랜지스터 기관(100) 및 대향 기관(150) 사이에 형성된다. 그리고, 컬럼 스페이서(190)는 화면에 외부에서 가압을 가하기 전까지 박막 트랜지스터 기관(100)과 대향 기관(150)을 소정 간격 이격시킨다.
- [0091] 도 9는 본 발명의 제 5 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
- [0092] 도 9를 참조하면, 액정 표시 패널(300)은 대향 기관(150), 박막 트랜지스터 기관(100) 및 액정(도시하지 않음)을 포함한다.
- [0093] 상기 대향 기관(150)은 제 2 기관(110), 보조 기관(113), 대전 방지막(160), 오버 코트층(170), 블랙 매트릭스(120), 컬러필터(130), 공통 전극(81) 및 터치 감지부(200)를 포함한다.
- [0094] 상기 대전 방지막(160)은 제 2 기관(110)의 박막 트랜지스터 기관(100)과 마주보는 이면에 형성된다. 대전 방지막(160)은 전도성 나노 와이어(165)로 이루어진다.
- [0095] 상기 오버 코트층(170)은 대전 방지막(160) 상에 형성된다. 오버 코트층(170)은 표면이 거친 대전 방지막(160)을 평탄화시킨다.

- [0096] 대전 방지막(160) 및 오버 코트층(170)은 제 1 실시예에서 설명한 대전 방지막 및 오버 코트층과 동일하므로 상세한 설명은 생략하기로 한다.
- [0097] 여기서 대전 방지막(160)은 전도성 나노 와이어(165)를 포함하는 대전 방지막(160) 및 오버 코트층(170)을 포함하는 것을 예를 들었지만 여기에 한정되지 않고 제 2 및 제 3 실시예에 설명한 대전 방지막 및 보호 필름이 형성될 수도 있다.
- [0098] 상기 터치 감지부(200)는 터치 스페이서(220), 제 1 및 제 2 센서 전극(210, 230)을 포함한다.
- [0099] 제 1 및 제 2 센서 전극(210, 230)은 각각 보조 기관(113) 및 제 2 기관(110)에 서로 마주보며 형성된다. 외부에서 화면을 가압하면 제 1 및 제 2 센서 전극(210, 230)이 접촉하여 외부에서의 입력을 검출할 수 있다.
- [0100] 터치 스페이서(220)는 제 1 센서 전극(210)의 상부에 형성되며 제 2 센서 전극(230)에 형성될 수도 있다. 터치 스페이서(220)는 외부에서 가압할 경우 제 1 및 제 2 센서 전극(210, 230) 사이의 간격을 유지시킨다.
- [0101] 상기 블랙 매트릭스(120)는 보조 기관(113) 상에 형성되며 컬러필터(130)가 형성될 영역을 구분하며, 상기 컬러필터(130)는 화상을 구현하며, 상기 공통 전극(81)은 블랙 매트릭스(120) 및 컬러필터(130)를 덮도록 형성된다.
- [0102] 상기 박막 트랜지스터 기관(100)은 제 1 기관(10)에 형성되는 게이트 라인(20), 게이트 라인(20)과 게이트 절연막(40)을 사이에 두고 중첩되는 데이터 라인(30), 게이트 라인(20) 및 데이터 라인(30)과 중첩되는 박막 트랜지스터(50)를 포함한다. 그리고, 박막 트랜지스터 기관(100)은 보호막(70)을 사이에 두고 박막 트랜지스터(50)와 접촉하는 화소 전극(83)을 포함한다.
- [0103] 상기 액정은 대향 기관(150) 및 박막 트랜지스터 기관(100) 사이에 형성된다.
- [0104] 본 발명의 제 1 내지 제 5 실시예에서는 대향 기관에 컬러필터가 형성되는 것을 예를 들어 설명하였지만 여기에 한정되지 않고 박막 트랜지스터 기관에 컬러필터가 형성될 수도 있다.
- [0105] 본 발명에 따른 액정 표시 패널의 제조 방법을 도 10a 내지 도 13을 참조하여 좀 더 자세히 설명하기로 한다.
- [0106] 도 10a 내지 도 10c는 본 발명에 따른 액정 표시 패널의 제조 방법 중 박막 트랜지스터 기관 및 대향 기관이 합착되는 과정을 설명하기 위해 도시한 단면도이다.
- [0107] 도 10a를 참조하면, 제 1 기관(10) 상에 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기관(100)을 마련한다. 여기서, 박막 트랜지스터 기관(100)은 제 1 기관(10) 상에 게이트 라인(20) 및 게이트 전극(51)을 포함한 게이트 금속 패턴 및 공통 전극(81)을 형성한다. 게이트 금속 패턴 및 공통 전극(81) 상에 게이트 절연막(40)이 형성되며 게이트 절연막(40) 상에 데이터 라인(30), 소스 전극(53), 드레인 전극(55)을 포함한 데이터 금속 패턴을 형성한다. 이후, 데이터 금속 패턴 상에 콘택홀(85)을 포함한 보호막(70)이 형성되며 보호막(70) 상에 화소 전극(83)을 형성한다.
- [0108] 여기서 도시하지는 않았지만 박막 트랜지스터 기관(100) 상에 터치 감지부를 형성하는 과정이 더 포함될 수 있다.
- [0109] 도 10b를 참조하면, 제 2 기관(110) 상에 컬러필터 어레이가 형성된 대향 기관(150)을 마련한다. 여기서, 대향 기관(150)은 제 2 기관(110) 상에 블랙 매트릭스(120)를 형성한다. 블랙 매트릭스(120)에 의해 구분된 영역에 컬러필터(130)를 형성한다.
- [0110] 여기서 도시하지는 않았지만 컬러필터 어레이가 형성된 제 2 기관(110)의 이면에 터치 감지부를 형성하는 과정이 더 포함될 수 있다.
- [0111] 도 10c를 참조하면, 박막 트랜지스터 기관(100)과 대향 기관(150)을 합착한 후 박막 트랜지스터 기관(100)과 대향 기관(150) 사이에 액정(155)을 주입한다.

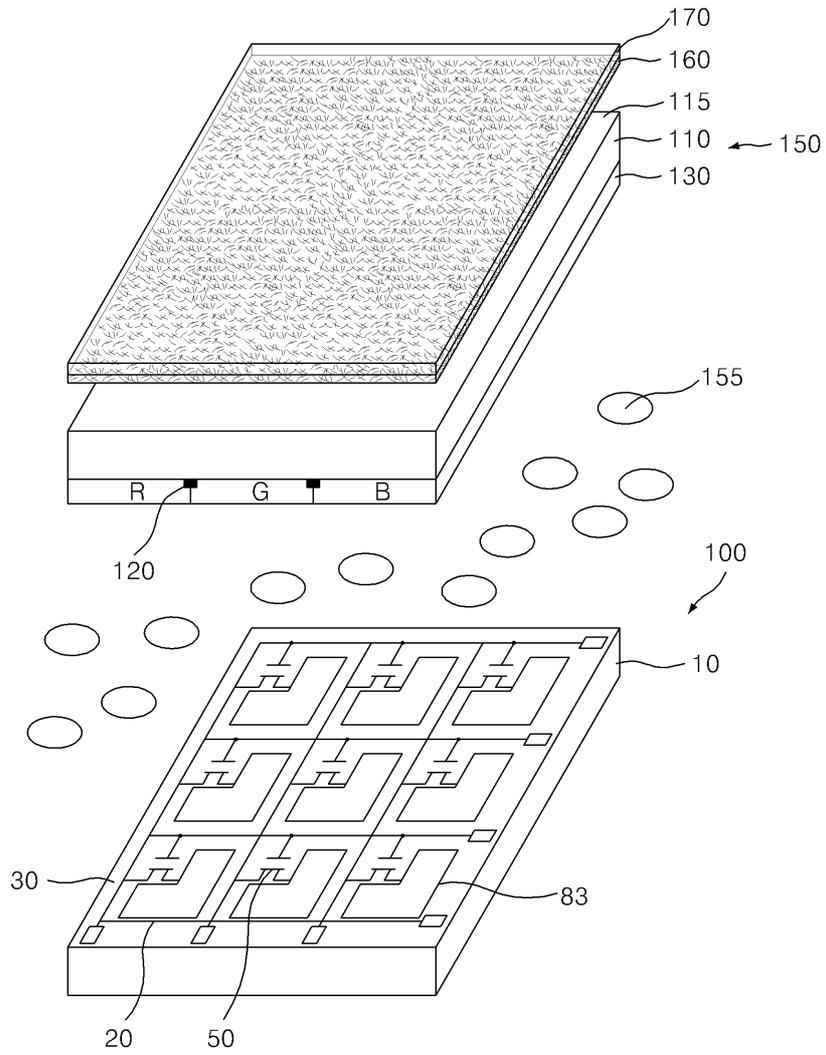
- [0112] 도 11a 및 도 11b는 본 발명의 실시예에 따른 액정 표시 패널의 제조 방법 중 대전 방지막 및 오버 코트층의 제조 방법을 설명하기 위해 도시한 단면도이다.
  - [0113] 도 11a를 참조하면, 제 2 기관(110)의 이면에 대전 방지막(160)을 형성한다. 구체적으로, 박막 트랜지스터 기관(100)과 마주하는 제 2 기관(110)의 이면에 스핀 코팅(Spin coating), 바 코팅(Bar coating) 및 슬릿 코팅(Slit coating) 등의 습식 코팅으로 전도성 나노 와이어(165)를 포함하는 수용성 용액을 코팅한다. 이에 따라, 제 2 기관(110)의 이면에 대전 방지막(160)이 형성된다.
  - [0114] 도 11b를 참조하면, 대전 방지막(160) 상에 오버 코트층(170)을 형성한다. 구체적으로, 대전 방지막(160) 상에 스핀 코팅(Spin coating), 바 코팅(Bar coating) 및 슬릿 코팅(Slit coating) 등의 습식 코팅으로 합성 수지를 코팅한다. 이후, 합성 수지를 열 또는 자외선(UV)을 이용하여 경화시킨다. 이에 따라, 제 2 기관(110)의 이면에 대전 방지막(160) 및 오버 코트층(170)이 형성된다. 여기서, 대전 방지막(160) 및 오버 코트층(170) 모두 습식 코팅하여 동일한 습식 코팅 장비를 사용하므로 제조 비용을 절감할 수 있는 효과가 발생한다.
  - [0115] 도 12는 본 발명의 다른 실시예에 따른 액정 표시 패널의 제조 방법 중 대전 방지막의 제조 방법을 설명하기 위해 도시한 단면도이다.
  - [0116] 도 12를 참조하면, 제 2 기관(110)의 이면에 대전 방지막(160) 및 보호 필름(175)을 형성한다. 구체적으로, 제 2 기관(110)의 이면에 습식 코팅으로 전도성 나노 와이어(165)를 포함하는 수용성 용액을 코팅하여 대전 방지막(160)을 형성한다. 이후, 대전 방지막(160) 상에 점착막을 포함하는 보호 필름(175)을 부착한다.
  - [0117] 도 13은 본 발명의 또 다른 실시예에 따른 액정 표시 패널의 제조 방법 중 대전 방지막의 제조 방법을 설명하기 위해 도시한 단면도이다.
  - [0118] 도 13을 참조하면, 제 2 기관(110)의 이면에 대전 방지막(160) 및 보호 필름(175)을 형성한다. 구체적으로, 제 2 기관(110)의 이면에 전도성 나노 와이어(165) 및 고분자 물질을 포함하는 수용성 용액을 코팅하여 대전 방지막(160)을 형성한다. 그리고, 대전 방지막(160) 상에 보호 필름(175)을 부착하여 외부에서 발생하는 충격이나 스크래치로부터 대전 방지막(160)을 보호한다. 이에 따라, 제 2 기관(110)의 이면에 대전 방지막(160) 및 보호 필름(175)이 형성된다.
  - [0119] 여기서는 박막 트랜지스터 기관(100)과 대향 기관(150)이 합착된 후 대전 방지막(160)이 형성된 것을 예를 들어 설명하였지만 이에 한정되지 않고 합착되기 전 대전 방지막이 형성되고 합착될 수 있다.
- 도면의 간단한 설명**
- [0120] 도 1은 본 발명의 제 1 실시예에 따른 액정 표시 패널을 도시한 사시도이다.
  - [0121] 도 2는 도 1에 도시한 액정 표시 패널을 도시한 단면도이다.
  - [0122] 도 3은 도 2에 도시한 대전 방지막 및 오버 코트층을 설명하기 위해 확대 도시한 단면도이다.
  - [0123] 도 4는 도 3에 도시한 대전 방지막을 주사 전자 현미경으로 관찰한 사진이다.
  - [0124] 도 5는 본 발명의 제 2 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
  - [0125] 도 6은 도 5에 도시한 대전 방지막 및 보호 필름을 설명하기 위해 확대 도시한 단면도이다.
  - [0126] 도 7은 본 발명의 제 3 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
  - [0127] 도 8은 본 발명의 제 4 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
  - [0128] 도 9는 본 발명의 제 5 실시예에 따른 액정 표시 패널을 도시한 단면도이다.
  - [0129] 도 10a 내지 도 10c는 본 발명에 따른 액정 표시 패널의 제조 방법 중 박막 트랜지스터 기관 및 대향 기관이 합착되는 과정을 설명하기 위해 도시한 단면도이다.

- [0130] 도 11a 및 도 11b는 본 발명의 실시예에 따른 액정 표시 패널의 제조 방법 중 대전 방지막 및 오버 코트층의 제조 방법을 설명하기 위해 도시한 단면도이다.
- [0131] 도 12는 본 발명의 다른 실시예에 따른 액정 표시 패널의 제조 방법 중 대전 방지막의 제조 방법을 설명하기 위해 도시한 단면도이다.
- [0132] 도 13은 본 발명의 또 다른 실시예에 따른 액정 표시 패널의 제조 방법 중 대전 방지막의 제조 방법을 설명하기 위해 도시한 단면도이다.
- [0133] <도면 부호의 간단한 설명>
- |        |                    |                  |
|--------|--------------------|------------------|
| [0134] | 10, 110, 113 : 기판  | 20 : 게이트 라인      |
| [0135] | 30 : 데이터 라인        | 50 : 박막 트랜지스터    |
| [0136] | 81 : 공통 전극         | 83 : 화소 전극       |
| [0137] | 100 : 박막 트랜지스터 기판  | 120 : 블랙 매트릭스    |
| [0138] | 130 : 컬러필터         | 150 : 대향 기판      |
| [0139] | 160 : 대전 방지막       | 165 : 전도성 나노 와이어 |
| [0140] | 170 : 오버 코트층       | 173 : 점착막        |
| [0141] | 175 : 보호 필름        | 190 : 컬럼 스페이서    |
| [0142] | 193, 220 : 터치 스페이서 | 210, 230 : 센서 전극 |
| [0143] | 300 : 액정 표시 패널     |                  |

도면

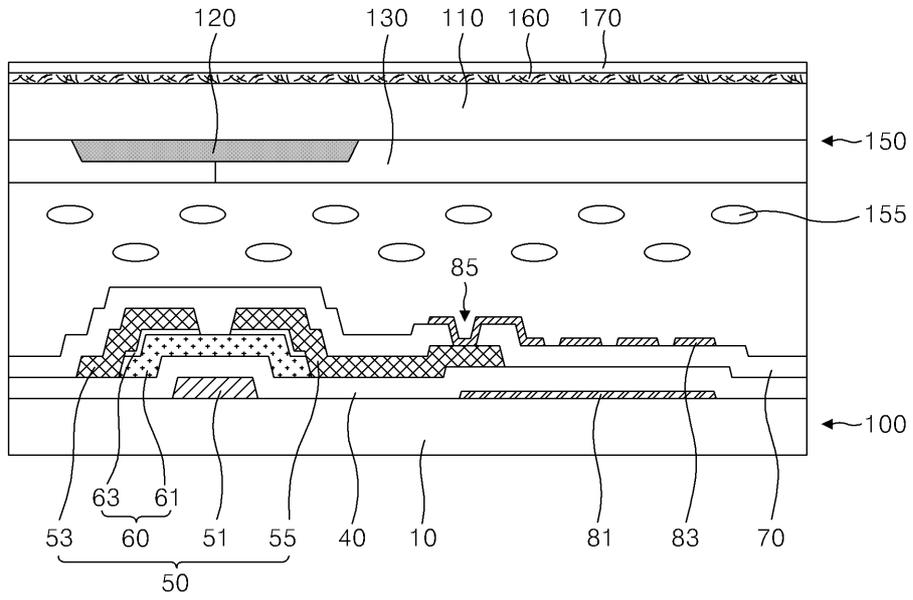
도면1

300

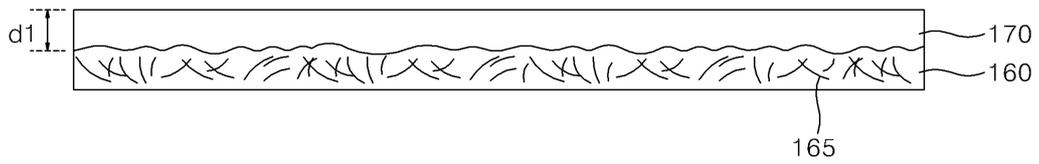


도면2

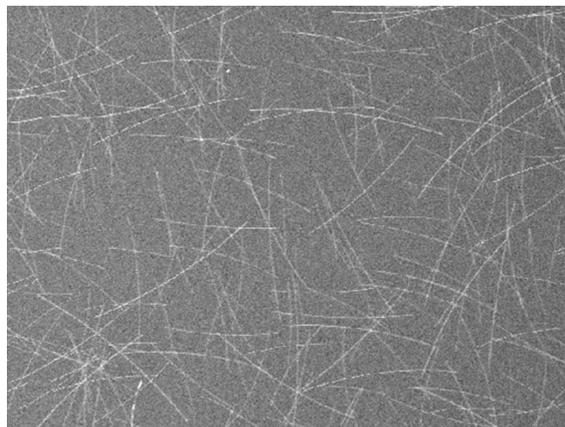
300



도면3

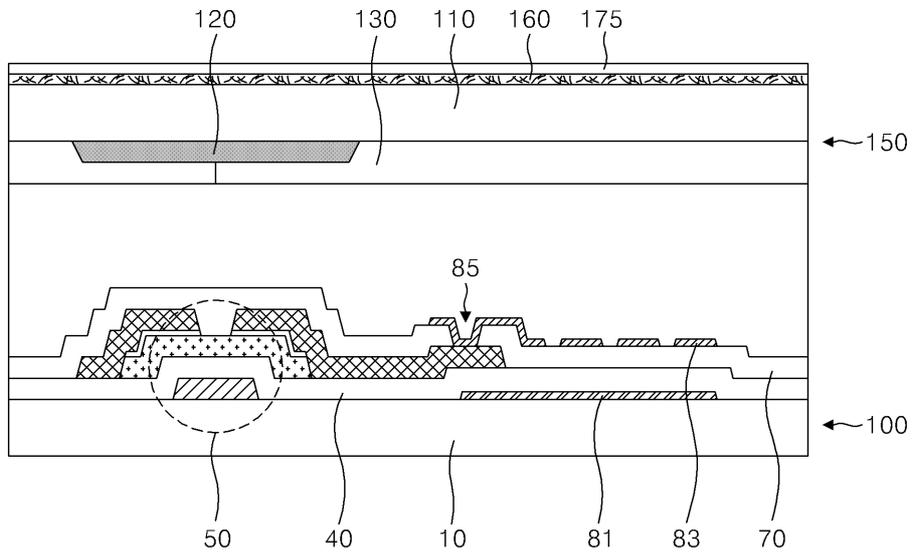


도면4

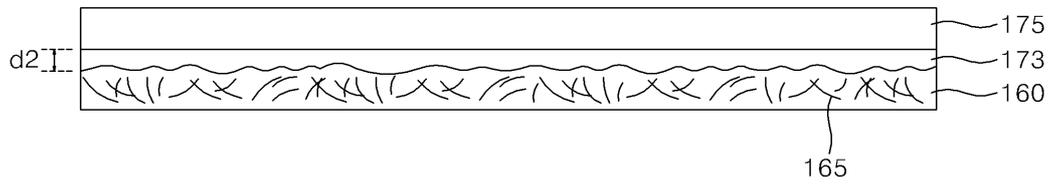


도면5

300

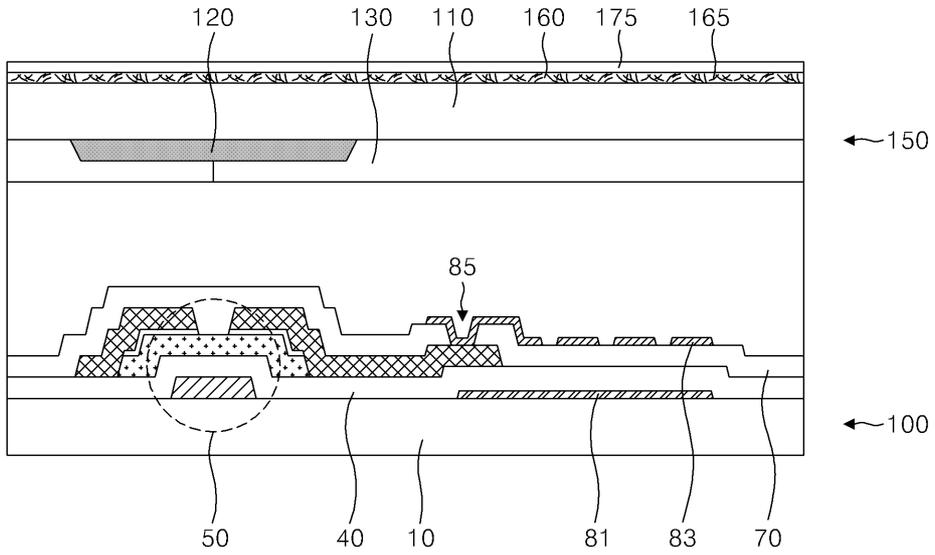


도면6

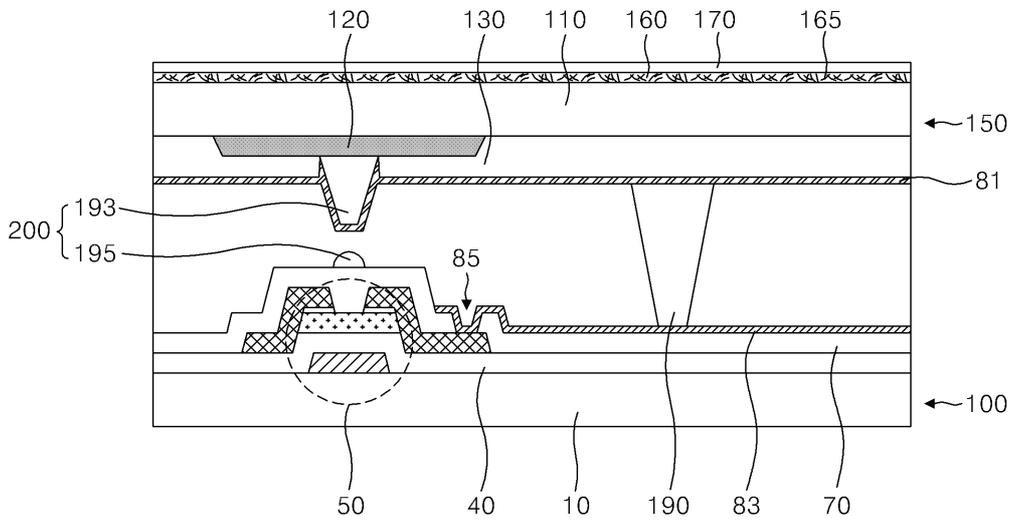


도면7

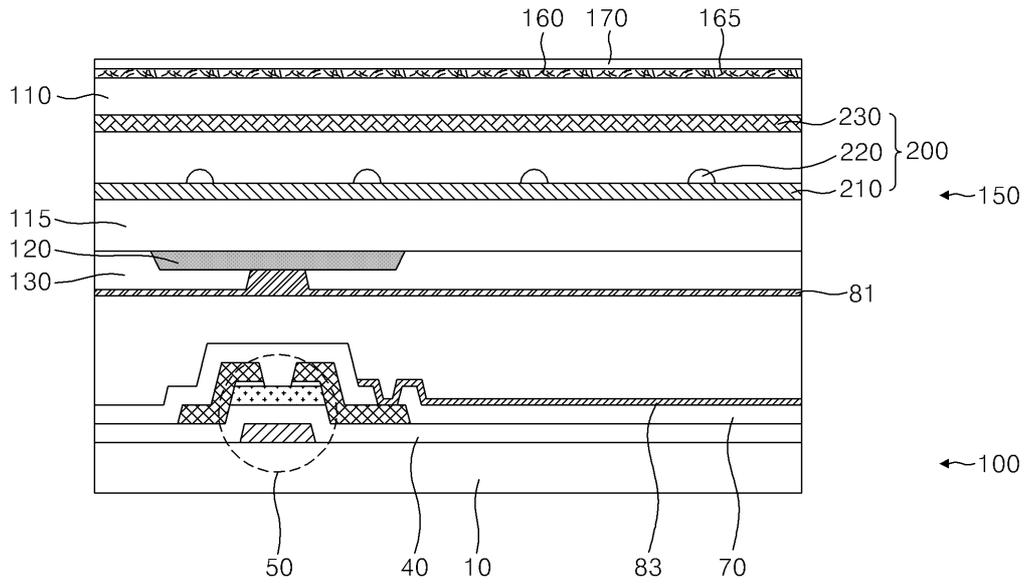
300



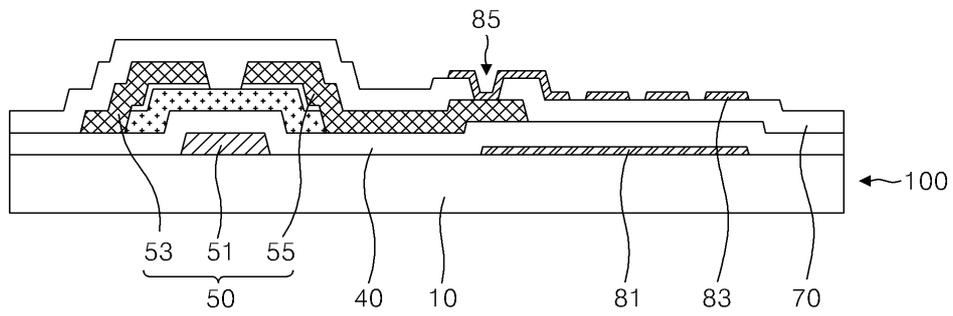
도면8



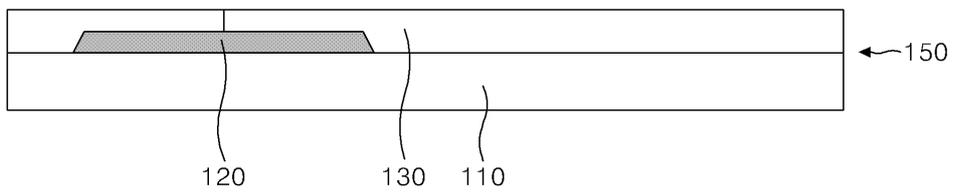
도면9



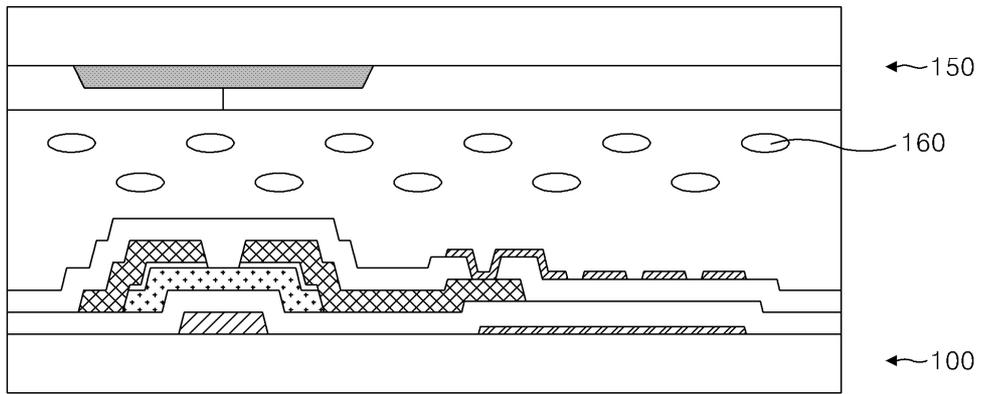
도면10a



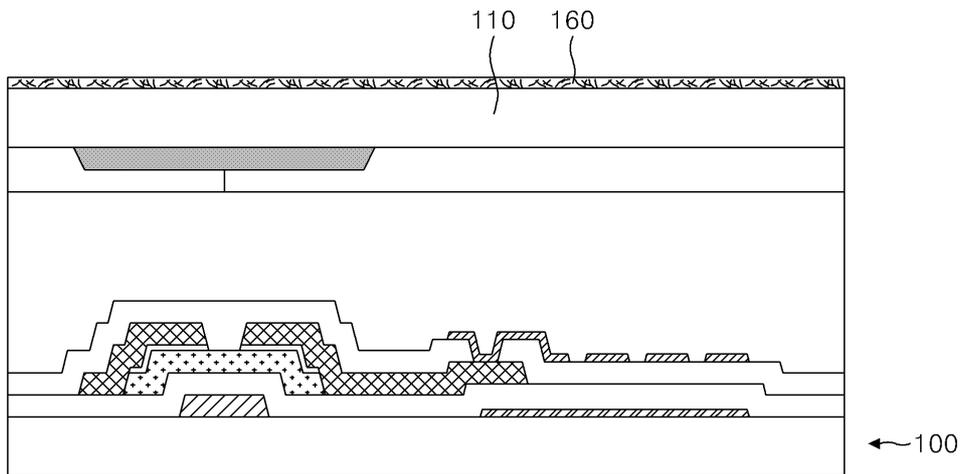
도면10b



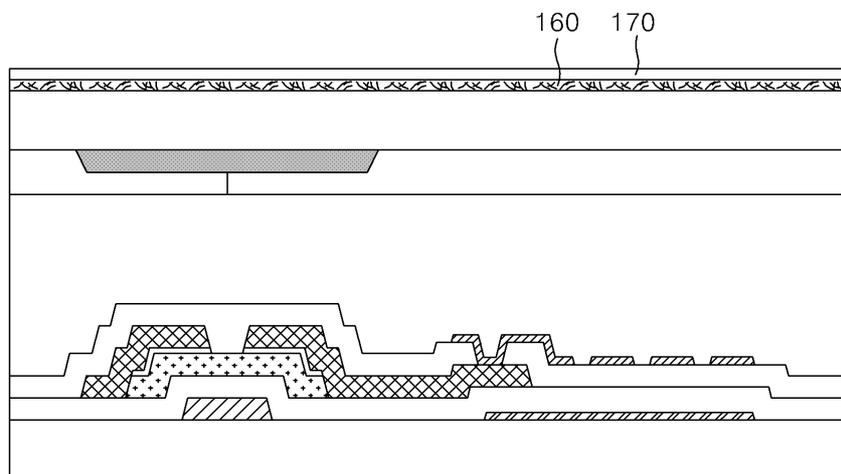
도면10c



도면11a

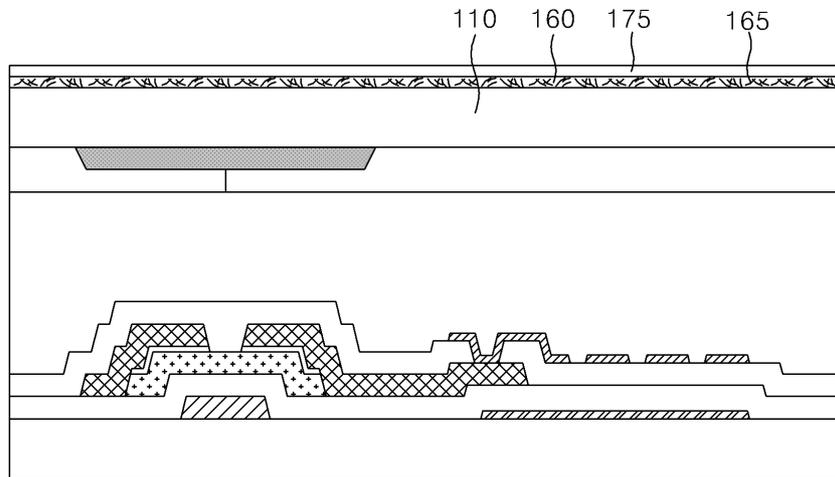


도면11b



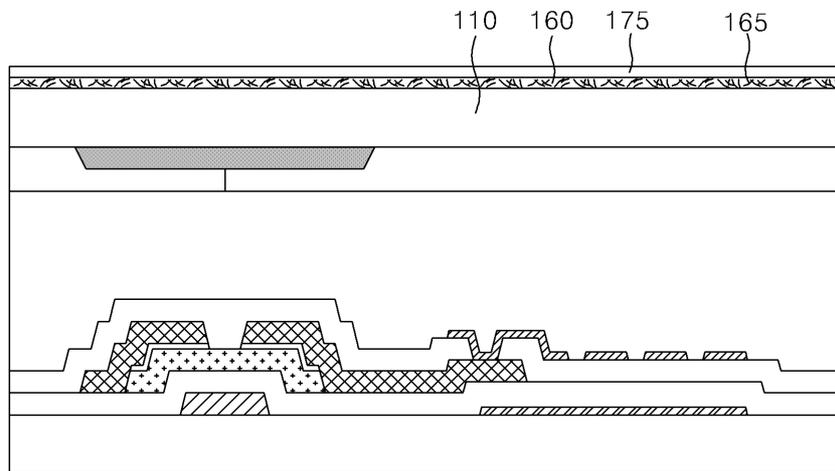
도면12

300



도면13

300



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">KR101340052B1</a>	公开(公告)日	2013-12-11
申请号	KR1020070085341	申请日	2007-08-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM JONG SEONG 김종성 LEE SEONG JUN 이성준 LEE WOO JAE 이우재 SARANNEERJA 사란		
发明人	김종성 이성준 이우재 사란		
IPC分类号	G02F1/1333 G02F1/136		
CPC分类号	G02F1/134363 G02F2202/22		
代理人(译)	권혁수 Ohsejun 송윤호		
其他公开文献	KR1020090020772A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

目的：提供一种液晶显示面板及其制造方法，通过形成外涂层或保护膜，通过保护电荷防止层免受划伤来降低液晶显示面板的不良率。结构：薄膜晶体管阵列形成在薄晶体管基板（100）的第一基板中。在相对的基板（150）中，在面对第一基板的第二基板中形成电荷防止层。在薄膜晶体管阵列和相对基板之间形成液晶层（155）。电荷防止层包括导电纳米线，并形成在第二基板的面向薄膜晶体管基板的后表面中。ÒKIPO2009

